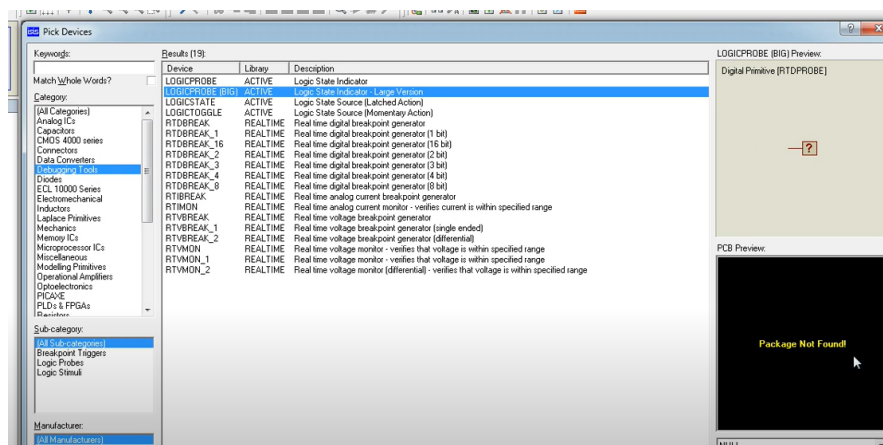


Peta vježba iz Digitalne elektronike

Urađenu vježbu *uploadovati* na eLearning stranicu kursa (moodle) ili poslati *zipovanu* na mail. Za urađenu vježbu smatra snimak ekrana i eventualno objašnjenje kako realizovani konvertor radi. (Preporuka: za snimanje ekrana možete koristiti FreeCam softver: www.freescrreenrecording.com)

Za prikaz binarnih brojeva na izlazu možete koristiti *logic probe* komponentu prikazanu na slici 1.



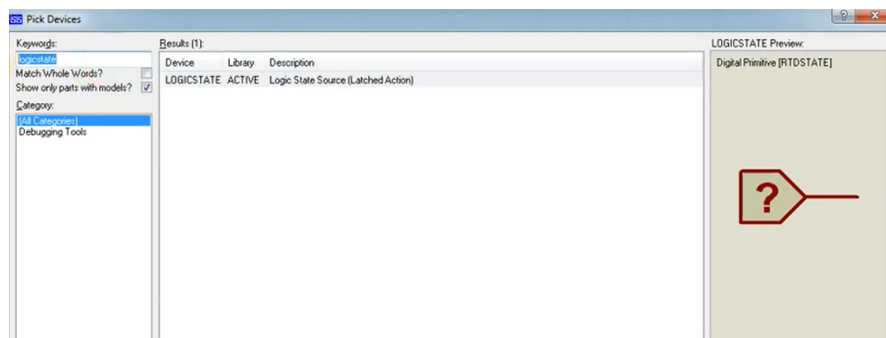
Slika 1: *Logicprobe* komponenta

Za postavljanje logičke vijednosti na ulaz kola možete koristiti *logic state* komponentu prikazanu na slici 2.

Zadaci:

1. Za ovaj zadatak potrebno je upoznati se sa principima rada aritmetički kola (posebno komparatori i sabirači).

U softverskom paketu *Proteus* projektovati mrežu za paralelno poređenje dva osmobitna boja korištenjem komponente 7485.



Slika 2: *Logic state* komponenta

2. U softverskom paketu *Proteus* projektovati osmobaritni sabirač korištenjem integrisanog kola 7483.