

“龙芯杯” 第二届系统能力培养大赛 发布及技术方案解读

2018.5.12



大赛章程宣讲

大赛技术方案解读

大赛简介

全国大学生计算机系统能力培养大赛（以下简称“大赛”）是以学科竞赛推动专业建设和计算机领域创新人才培养体系改革、培育我国高端芯片及核心系统的技术突破与产业化后备人才为目标，面向高校大学生举办的全国性大赛。大赛旨在选拔未来我国计算机系统的设计、分析、优化与应用人才，激发学生的想象力、创新力和工程实践能力并培养其团队协作精神，以赛促学、以赛促教，为高质量专业人才搭建交流、展示、合作的平台，助力我国高校与企业产学研合作的健康快速发展。

- 指导单位：中国互联网发展基金会
- 主办单位：教育部高等学校计算机类专业教学指导委员会
- 承办单位：南京大学
- 协办单位：龙芯中科技术有限公司
赛灵思（Xilinx）公司
中国计算机学会体系结构专委会
机械工业出版社华章分社

赛事流程时间安排

第一阶段：报名

2018年4月1日

赛事启动，开始线上报名

2018年5月30日

报名截止

2018年6月1日

开始发放大赛指定的实验平台

第二阶段：初赛

报名后开始至2018年8月15~20日

初赛作品线上提交（逾期后提交系统自动关闭）

2018年8月15日~8月25日

初赛作品评审，公布入围全国总决赛名单

第三阶段：决赛

2018年9月

全国总决赛暨颁奖典礼

➤ 初赛

- 参赛队按照大赛技术方案要求在大赛网站提交作品设计方案。
- 评审专家根据评测系统和评测标准对初赛作品打分对各参赛队进行排序，并按分数高低决定入围决赛的参赛队。

➤ 决赛

- 由大赛组委会组织现场集中式的决赛，采用性能测试、系统展示、实现自定义指令、现场答辩 4 个环节。评审专家综合打分，并按分数高低决定奖项归属。
- 参赛团队务必按组委会通知按时报到，携带好作品相关全部物品。

参赛对象、报名名额及方式

- 所有参赛选手在报名时必须是普通全日制在校本科生。
- 学生自行组队，每支参赛队学生不超过 4 人。
- 每支参赛队最多有 2 名指导教师。
- 参赛学校以参赛队为基本单位报名参赛。
- 同一所学校的参赛队不超过 2 支。
- 来自不同学校的学生不能联合组队参赛。
- 每位参赛学生只能参加 1 支参赛队，不可重复报名。
- 每位指导教师可同时指导本校多支参赛队。指导教师负责指导参赛队选题、组织学生参加赛前的技术培训，并鼓励学生应用大赛指定的实验平台进行作品的创意设计与实现，同时负责大赛过程中与学校及组委会之间的信息沟通。

奖项设置

➤ 参赛团队奖

大赛全国总决赛设：

- 特等奖，1 名（龙芯杯），团队奖金 5 万元（税前）及获奖证书；
- 一等奖，3 名，团队奖金 1 万元（税前）及获奖证书；
- 二等奖，6 名，团队奖金 3000 元（税前）及获奖证书；
- 三等奖，15 名，奖品及获奖证书。

➤ 教师奖

- 所有决赛获奖团队的指导教师，可获得大赛组委会颁发的“优秀指导教师”奖（证书）

- 参赛作品的知识产权归参赛队及其所在学校所有。
- 参赛队应自觉遵守知识产权的有关法规，不得侵犯他人的知识产权或其他权益，对由此造成的不良后果，本竞赛的主办、承办和协办方均不负任何法律责任。
- 参赛队应保证学术诚信，一经发现代码抄袭或技术抄袭等学术不端行为，将即时取消参赛资格。
- 大赛报名者默认同意大赛的主要协办方，拥有免费使用参赛作品进行演示和出版的权利（不涉及技术细节）。如果以盈利为目的使用参赛作品，需与参赛队及其学校协商，经参赛队及其学校同意后，签署有关对参赛作品使用的协议。

大赛报名方式

STEP1

从大赛网站 www.nscscc.org 下载报名表

STEP2

准备报名材料（报名表（**需加盖学校/学院公章**）、指导教师身份证及工作证、所有队员身份证及学生证）将其扫描并打包为单个文件包

STEP3

参赛队将文件包发至大赛组委会邮箱 service@nscscc.org，并在收到确认邮件后，注册工作完成

“龙芯杯”第二届全国大学生计算机系统能力培养大赛



系统能力

“系统能力”是指能理解计算机系统的整体性、关联性、层次性、动态性和开放性，掌握计算机软硬件协同工作及相互作用机制，并综合运用多种知识与技术完成全系统开发的能力。



大赛指南

为了进一步推动教学改革，检验教学改革效果，特举办计算机类专业系统能力大学生竞赛。



技术方案

大赛组委会将参赛作品署在大赛指定的FPGA平台上，通过运行一组测试程序来评价所开发CPU的功能正确性及计算性能。



赛事器材

本次大赛的实验系统是围绕计算机系统的基础软硬件专业能力的培养实验教学需要，自主研发，具有自主知识产权的集成实验设计、开发与教学平台。



讨论与交流

欢迎大家共享交流比赛经验。

新闻中心



大赛交流QQ群及问答



第四届高等院校计算机类



马凯：芯片等核心技术不

大赛章程宣讲

大赛技术方案解读

评价方式基本说明

1. 除本技术方案特别要求、规定和禁止事项外，各参赛队自行决定CPU微架构、演示方案等。
2. 大赛鼓励各参赛队综合运用各种知识（如流水线、超标量、预测、Cache等）并充分利用实验板硬件资源以尽可能提高CPU运行性能。
3. 大赛鼓励各参赛队综合运用多种知识去构思并实现一个综合性的软硬件系统，以展示构造系统的想象力与能力。
4. 为展示参赛队伍的设计水平、增加竞赛的对抗性以及体现“自主可控”的设计理念，进入决赛的参赛队还需要再实现若干条由大赛组委会定义的指令。

初赛评分标准

初赛阶段通过对参赛队提交的CPU设计进行功能评测和性能评测作为评分依据，依分值高低决定名次先后。

$$\text{总成绩} = \text{功能测试得分} + \text{性能测试得分}$$

功能评测环节，以运行基准测试程序后能产生正确执行结果的指令条数为评价依据，通过的指令条数越多，分值越高，满分为100分。

$$\text{功能测试得分} = \frac{\text{正确通过的指令功能测试项数}}{\text{MIPS基准指令功能测试项总数}} \times 100$$

性能评测环节，以运行基准测试程序所需的程序理想执行时间为评价依据，时间越短分值越高，时间最短者100分，时间最长者0分，其余映射至(0, 100)区间。

$$\text{性能测试得分} = \frac{\text{执行时间}_{\max} - \text{执行时间}_{\text{evl}}}{\text{执行时间}_{\max} - \text{执行时间}_{\min}} \times 100$$

初赛评分标准

程序执行时间是指CPU执行程序实际花费的时间。

程序执行时间 = 计数器周期数 × 计数器所用时钟周期时间

计数器周期数，是指利用计数器记录基准测试程序运行的时间。

计数器周期数 = 程序执行后计数器值 - 程序执行前计数器值

决赛评分标准

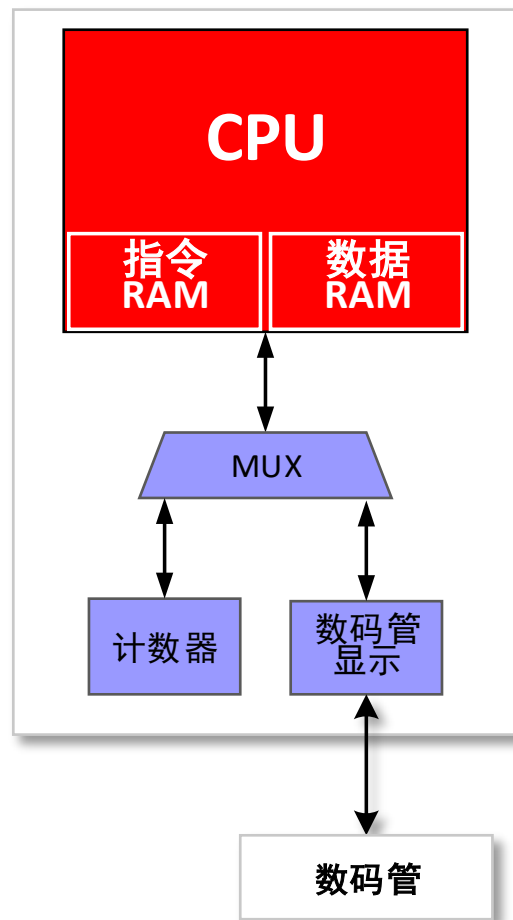
1. 性能测试。运行基准测试程序测量CPU的性能。30分
2. 实现自定义指令。在进行系统展示的MIPS微系统基础上，在规定时间内再实现若干条由大赛组委会定义的指令。大赛仅测试自定义指令的功能是否正确实现。20分
3. 系统展示及答辩。运行操作系统（可以是大赛提供的操作系统，也可以自行选择操作系统选型）以及应用程序的实际效果。解读设计思路并回答专家问题。50分

满分：100分

- **MIPS基准指令集是MIPS32标准指令集的子集，只包括定点指令（含部分CP0相关指令），不含浮点及MMU等相关指令。**
 - **14条算术运算指令、8条逻辑运算指令，6条移位指令、12条分支跳转指令、4条数据移动指令、2条自陷指令、12条访存指令、3条特权指令，共计61条。**
- **自定义指令由大赛组委会在决赛阶段发布。**
 - **自定义指令为定点指令，且与CP0无关。**
 - **自定义指令包括：计算、分支与访存三大类**
 - **自定义指令符合MIPS指令架构基本设计理念**
- **大赛提供一个小型操作系统供各参赛队在决赛阶段选用。各参赛队也可自行选择操作系统，以充分展示MIPS微系统的全系统功能和应用水平。**

硬件系统规范

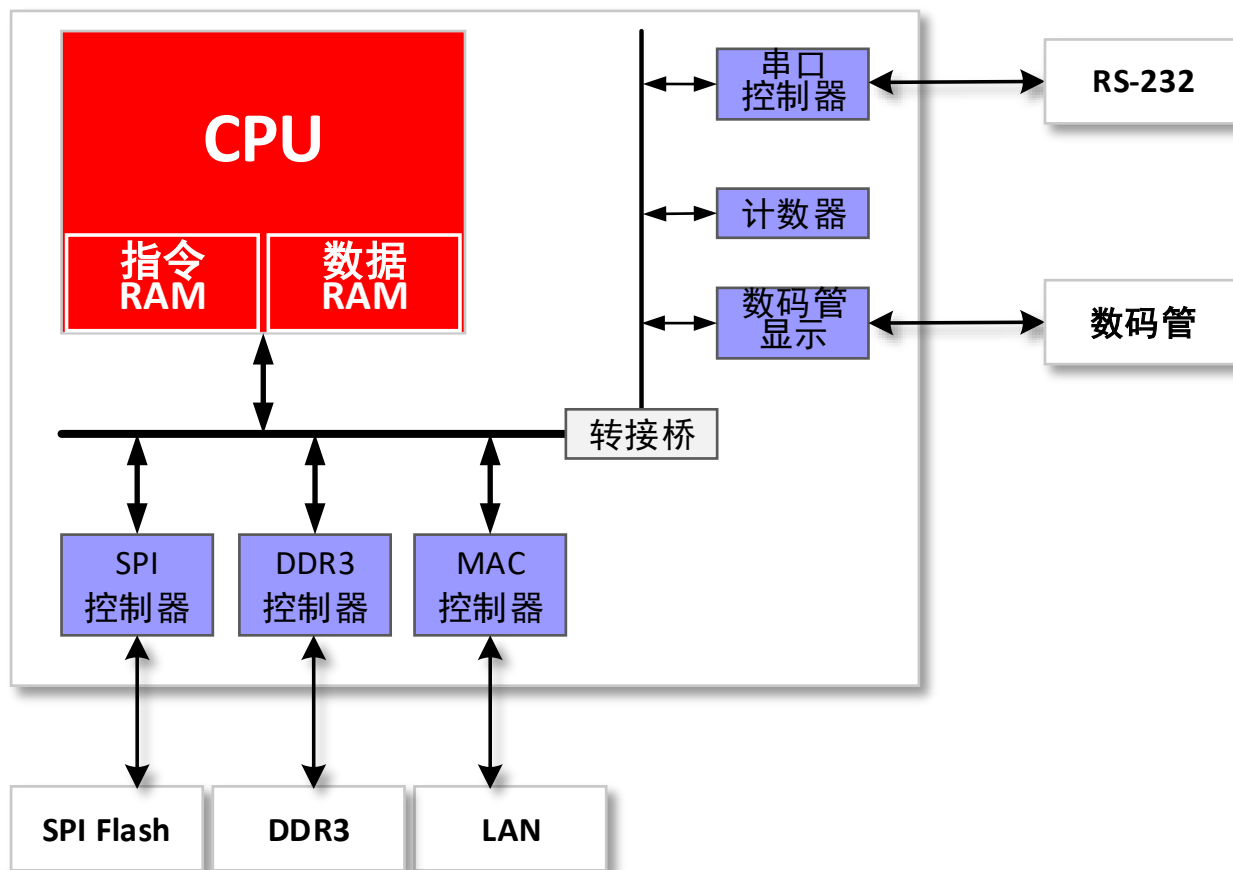
1. 预赛阶段的MIPS微系统使用FPGA片内存储器即可。
2. 指令存储器应不小于8KB，数据存储器应不小于8KB。
3. FPGA内部集成1个计数器（用于性能测试）。
4. FPGA支持7段数码管显示（用于性能测试）。
5. CPU核能通过接口与各I/O设备互联通信。



硬件系统规范

决赛阶段的MIPS微系统内部设计可以与预赛阶段的设计不同，但必须满足：

1. FPGA内部集成至少1个计数器（用于性能测试）。
2. FPGA支持7段数码管显示（用于性能测试）。



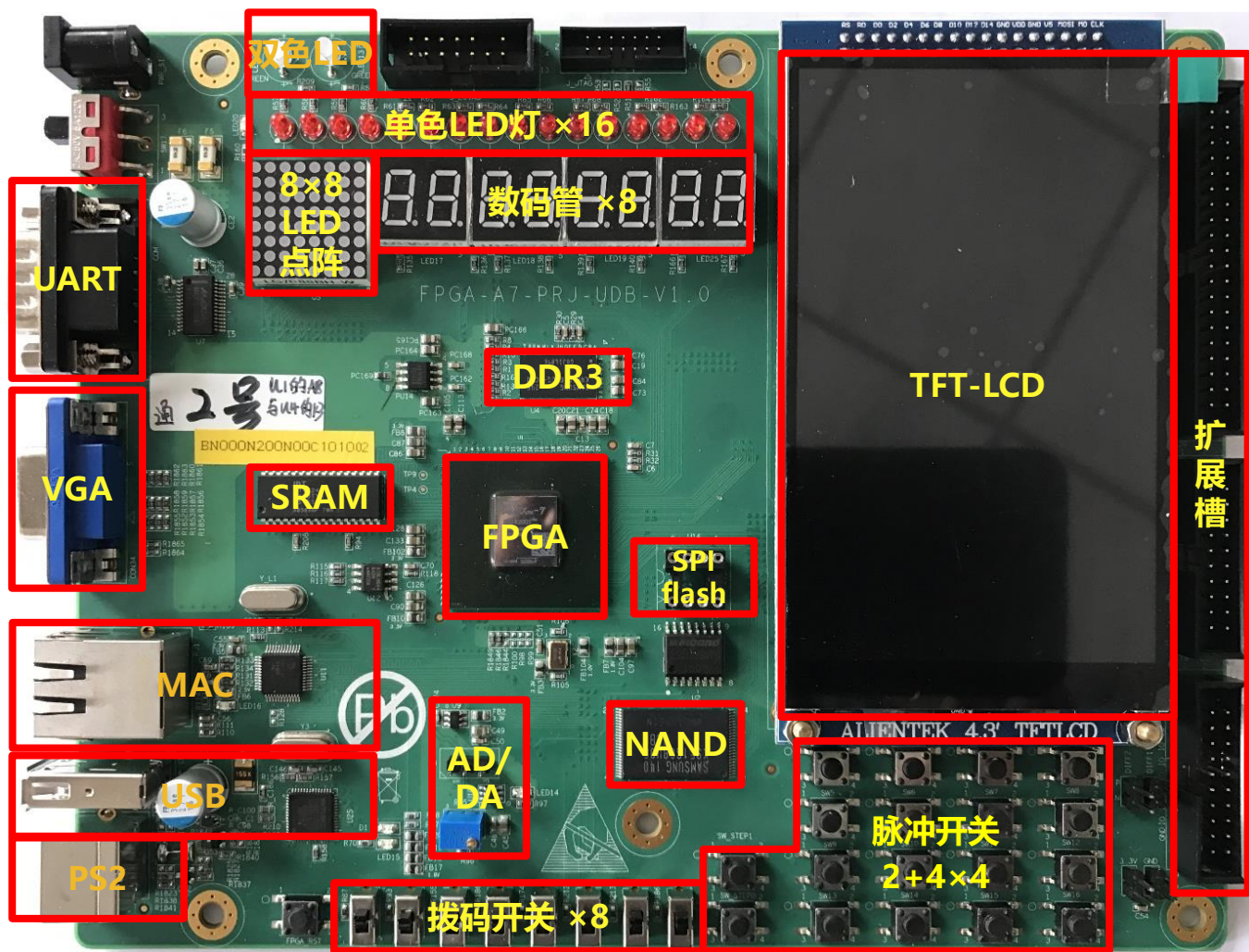
- **大赛指定的FPGA实验设备主要参数如下：**
 - **FPGA型号：XILINX公司Artix-7 FPGA。**
 - **DDR3 SDRAM：16位，128MB。**
 - **SPI FLASH：4MB。**
 - **RS-232接口：1个。**
 - **7段数码管：8个。**
 - **拨动开关：8位。**
- **EDA及软件开发环境如下：**
 - **大赛指定龙芯系统能力培养教学实验平台作为MIPS运行环境。**
 - **大赛指定龙芯MIPS-GCC交叉编译器为C编译器。**
 - **大赛指定XILINX公司的Vivado2018.1为FPGA综合工具。**
 - **除C编译器和FPGA综合工具为大赛指定工具外，各参赛队可使用其他各种开发工具。**

系统能力培养实验平台



- 丰富的外设接口，满足《数字逻辑》、《计算机组成原理》、《计算机体系结构》等不同基础课程教学及实验案例的需要

FPGA实验板

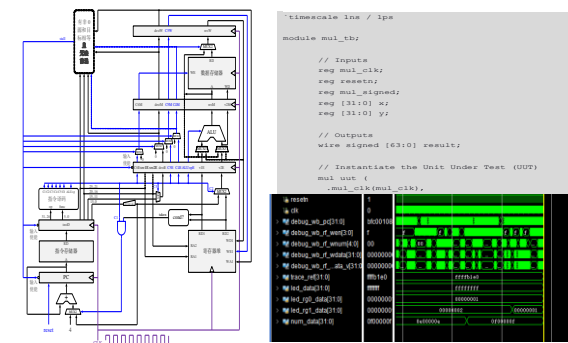


参赛作品提交

- 各参赛队初赛阶段需要在大赛网站提交完整的设计内容：
 - MIPS微系统硬件设计的完整工程文件（必须包含全部源代码、FPGA管脚分配文件、FPGA二进制下载文件）
 - MIPS微系统设计报告。
- 如果决赛阶段的硬件设计与初赛阶段的硬件设计有任何不同，均需要再次提交完整的设计内容。
- 如果需要使用第三方IP或者借鉴他人的部分源码，必须在设计报告中予以明确说明。

计算机体系结构基础课程导教班邀请

- 为更好助力系统能力培养在全国高校的实施，加强系统结构相关课程师资力量培养，龙芯中科公司计划于2018年7月底在北京龙芯中科公司总部举办计算机体系结构基础课程导教班。该导教班将邀请龙芯创始人及首席科学家、中科院计算所研究员胡伟武分享开设该课程的经验。为期一周的导教班将进行：
- 体系结构基础课程示范教学。包括引论、指令系统结构、计算机硬件结构、CPU微结构和计算机系统评价与性能分析5部分内容。
 - 配套实验课程教学演示与实践。包括实验平台使用以及简单5级流水MIPS CPU设计系列化进阶实验。
-
-
- ```
timescale 1ns / 1ps\n\nmodule mul_thy\n\n // Inputs\n reg mul_clk;\n reg xnum0;\n reg mul_signed;\n reg [31:0] x1;\n reg [31:0] y1;\n\n // Outputs\n wire signed [63:0] result;\n\n // Instantiate the Unit Under Test\n mul uut (\n .mul_clk(mul_clk),
```



**谢谢！**