

# 第 6 章 计算机的运算方法

6.1 无符号数和有符号数

6.2 数的定点表示和浮点表示

6.3 定点运算

6.4 浮点四则运算

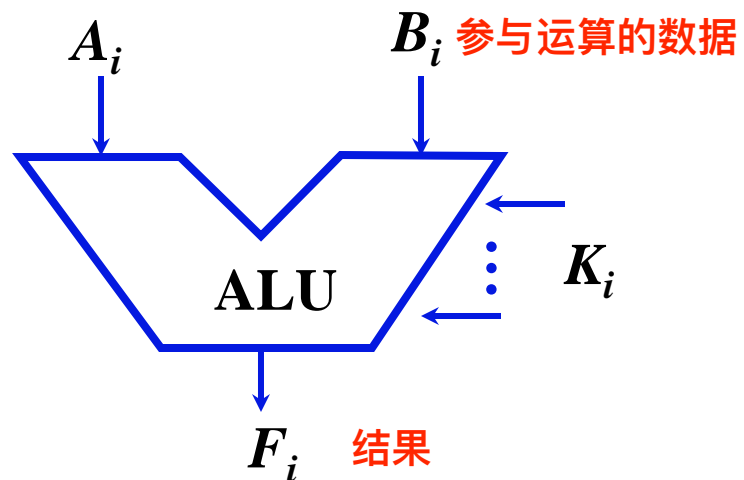
6.5 算术逻辑单元

# 6.5 算术逻辑单元

- 一、ALU 电路
- 二、快速进位链 影响加法器速度的瓶颈
  - 1. 并行加法器
  - 2. 串行进位链
  - 3. 并行进位链
    - (1) 单重分组跳跃进位链
    - (2) 双重分组跳跃进位链

## 6.5 算术逻辑单元

### 一、ALU 电路 “运算器”



组合逻辑电路 没有记忆功能

$K_i$  不同取值 决定做什么运算

$F_i$  不同

### 四位 ALU 74181

控制端  $M = 0$  算术运算

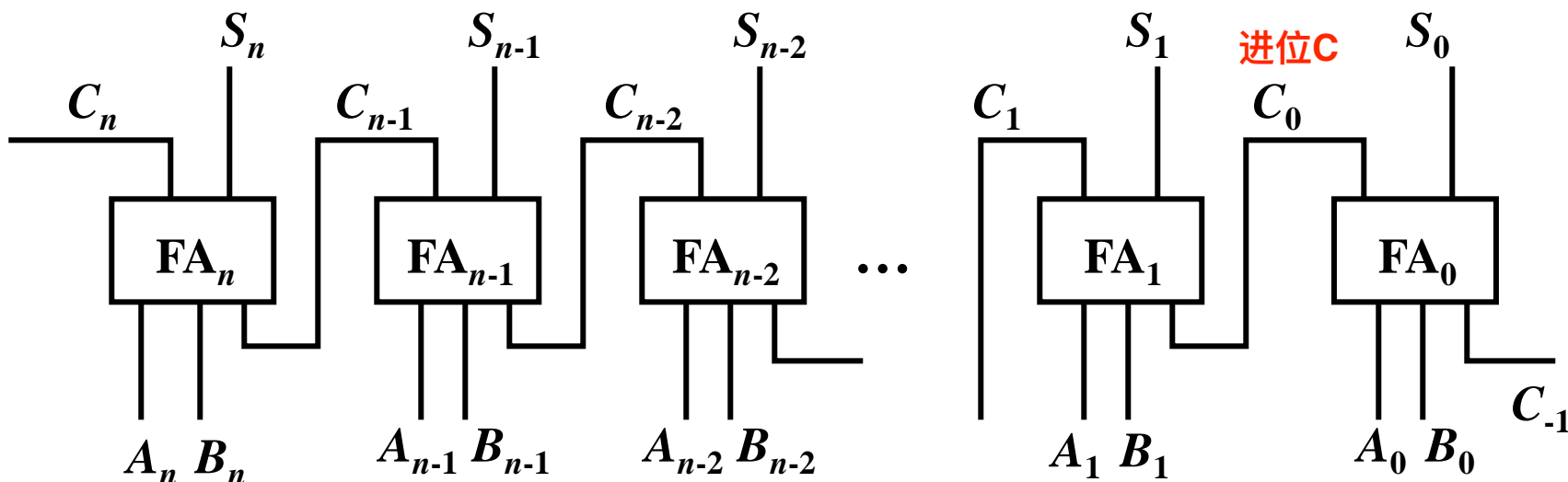
$M = 1$  逻辑运算

$S_3 \sim S_0$  不同取值，可做不同运算

## 二、快速进位链

### 6.5

#### 1. 并行加法器



$$S_i = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1} \quad \text{奇数个位高电平}$$

$$\begin{aligned} C_i &= \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1} \\ &= A_i B_i + (A_i + B_i) C_{i-1} \end{aligned}$$

$$d_i = A_i B_i \quad \text{本地进位} \quad t_i = A_i + B_i \quad \text{传送条件}$$

$$\text{则 } C_i = d_i + t_i C_{i-1}$$

## 2. 串行进位链

## 6.5

进位链

传送进位的电路

串行进位链

进位串行传送

以 4 位全加器为例，每一位的进位表达式为

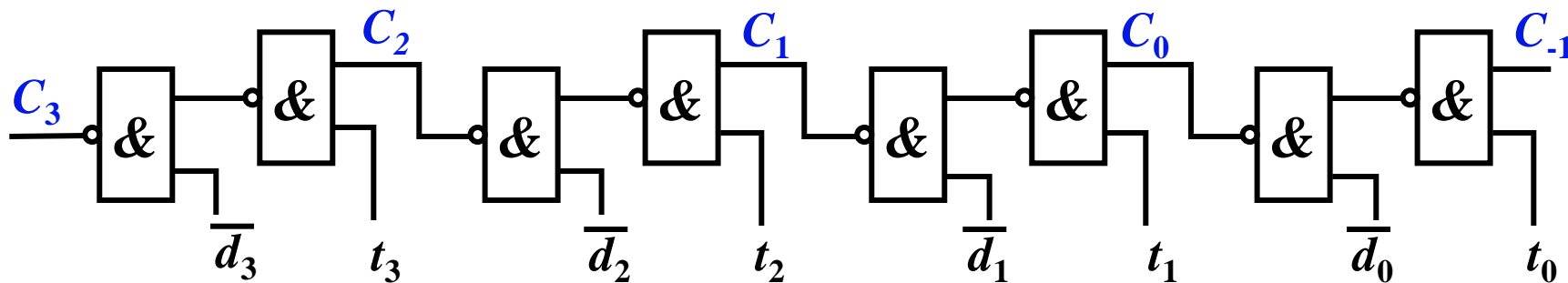
$$C_0 = d_0 + t_0 C_{-1} = \overline{\overline{d_0} \cdot \overline{t_0 C_{-1}}}$$

$$C_1 = d_1 + t_1 C_0$$

$$C_2 = d_2 + t_2 C_1$$

$$C_3 = d_3 + t_3 C_2$$

设与非门的级延迟时间为 $t_y$



4位全加器产生进位的全部时间为  $8t_y$

$n$  位全加器产生进位的全部时间为  $2nt_y$  因此进位链是做加法运算速度的瓶颈

### 3. 并行进位链（先行进位，跳跃进位）

6.5

$n$  位加法器的进位同时产生 以 4 位加法器为例

$$C_0 = d_0 + t_0 C_{-1}$$

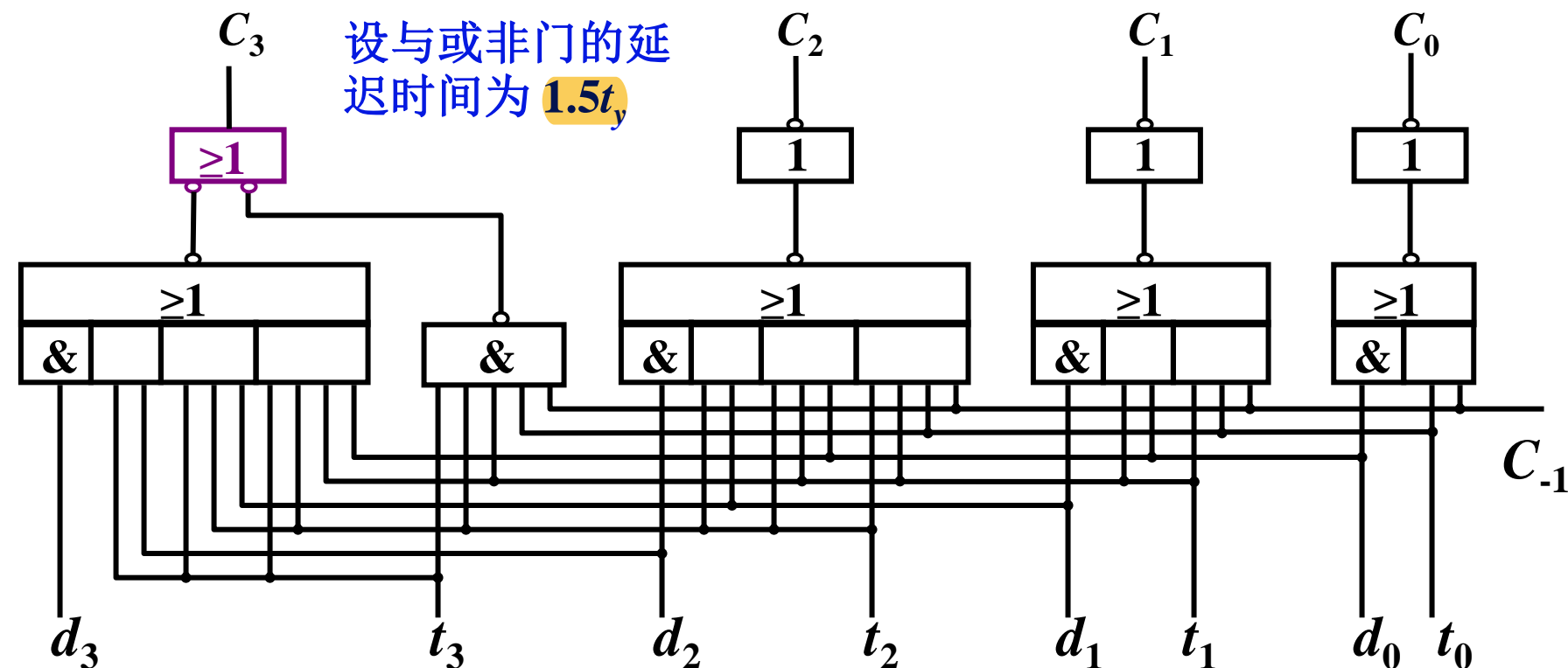
当  $d_i t_i$  形成后, 只需  $2.5t_y$

$$C_1 = d_1 + t_1 C_0 = d_1 + t_1 d_0 + t_1 t_0 C_{-1}$$

产生全部进位

$$C_2 = d_2 + t_2 C_1 = d_2 + t_2 d_1 + t_2 t_1 d_0 + t_2 t_1 t_0 C_{-1}$$

$$C_3 = d_3 + t_3 C_2 = d_3 + t_3 d_2 + t_3 t_2 d_1 + t_3 t_2 t_1 d_0 + t_3 t_2 t_1 t_0 C_{-1}$$

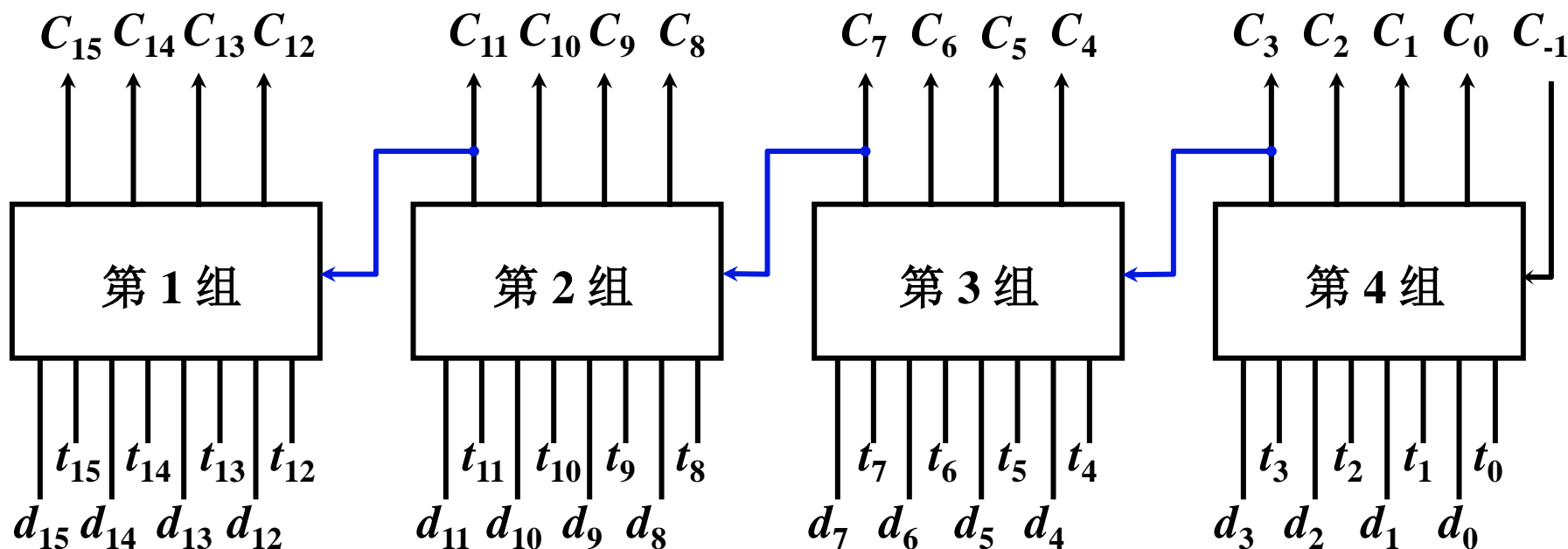


虽然很快, 但  
电路的复杂程度太大!!!

# (1) 单重分组跳跃进位链

6.5

$n$  位全加器分若干小组，小组中的进位同时产生，  
小组与小组之间采用串行进位 以  $n = 16$  为例



当  $d_i$ 、 $t_i$  形成后

- 经  $2.5 t_y$
- $5 t_y$
- $7.5 t_y$
- $10 t_y$

产生  $C_3 \sim C_0$   
产生  $C_7 \sim C_4$   
产生  $C_{11} \sim C_8$   
产生  $C_{15} \sim C_{12}$

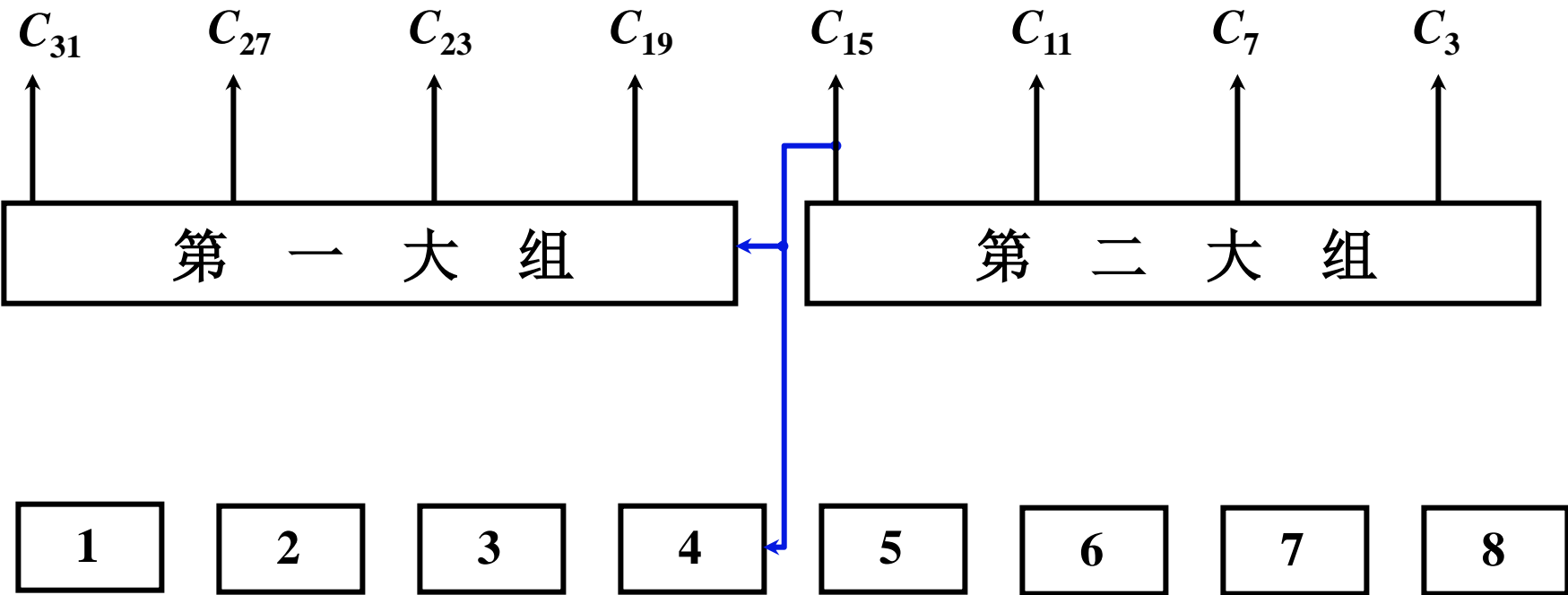
为了进一步缩短时间：双重分组

## (2) 双重分组跳跃进位链

6.5

$n$  位全加器分若干大组，大组中又包含若干小组。每个大组中小组的最高位进位同时产生。  
大组与大组之间采用串行进位。

以  $n = 32$  为例





### (3) 双重分组跳跃进位链 大组进位分析

6.5

以第 8 小组为例

$$C_3 = d_3 + t_3 C_2 = \underbrace{d_3 + t_3 d_2 + t_3 t_2 d_1 + t_3 t_2 t_1 d_0}_{D_8} + \underbrace{t_3 t_2 t_1 t_0}_{T_8} C_{-1}$$

$D_8$  小组的本地进位 与外来进位无关

$T_8$  小组的传送条件 与外来进位无关 传递外来进位

同理 第 7 小组  $C_7 = D_7 + T_7 C_3$

第 6 小组  $C_{11} = D_6 + T_6 C_7$

第 5 小组  $C_{15} = D_5 + T_5 C_{11}$

进一步展开得

$$C_3 = D_8 + T_8 C_{-1}$$

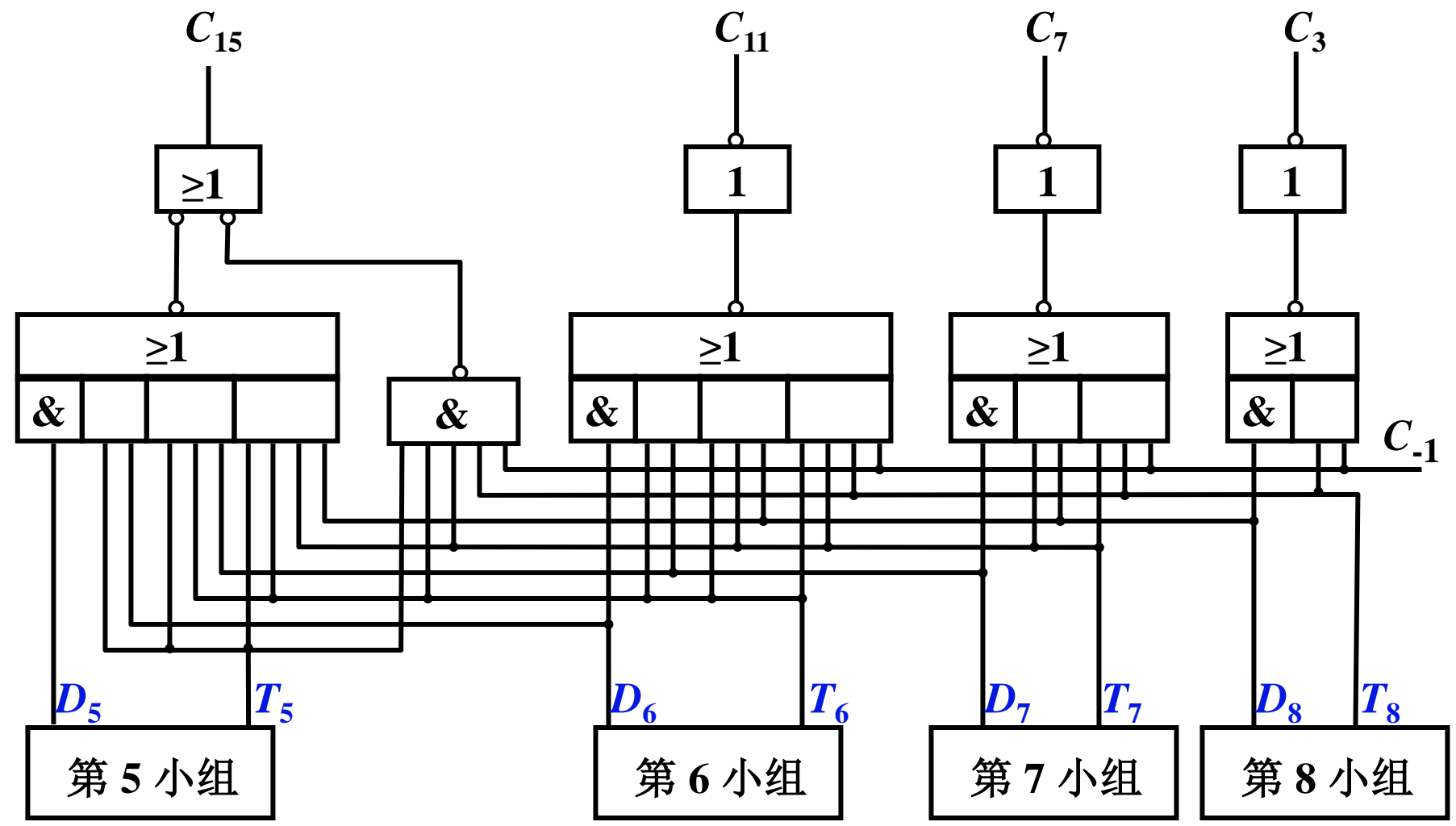
$$C_7 = D_7 + T_7 C_3 = D_7 + T_7 D_8 + T_7 T_8 C_{-1}$$

$$C_{11} = D_6 + T_6 C_7 = D_6 + T_6 D_7 + T_6 T_7 D_8 + T_6 T_7 T_8 C_{-1}$$

$$C_{15} = D_5 + T_5 C_{11} = D_5 + T_5 D_6 + T_5 T_6 D_7 + T_5 T_6 T_7 D_8 + T_5 T_6 T_7 T_8 C_{-1}$$

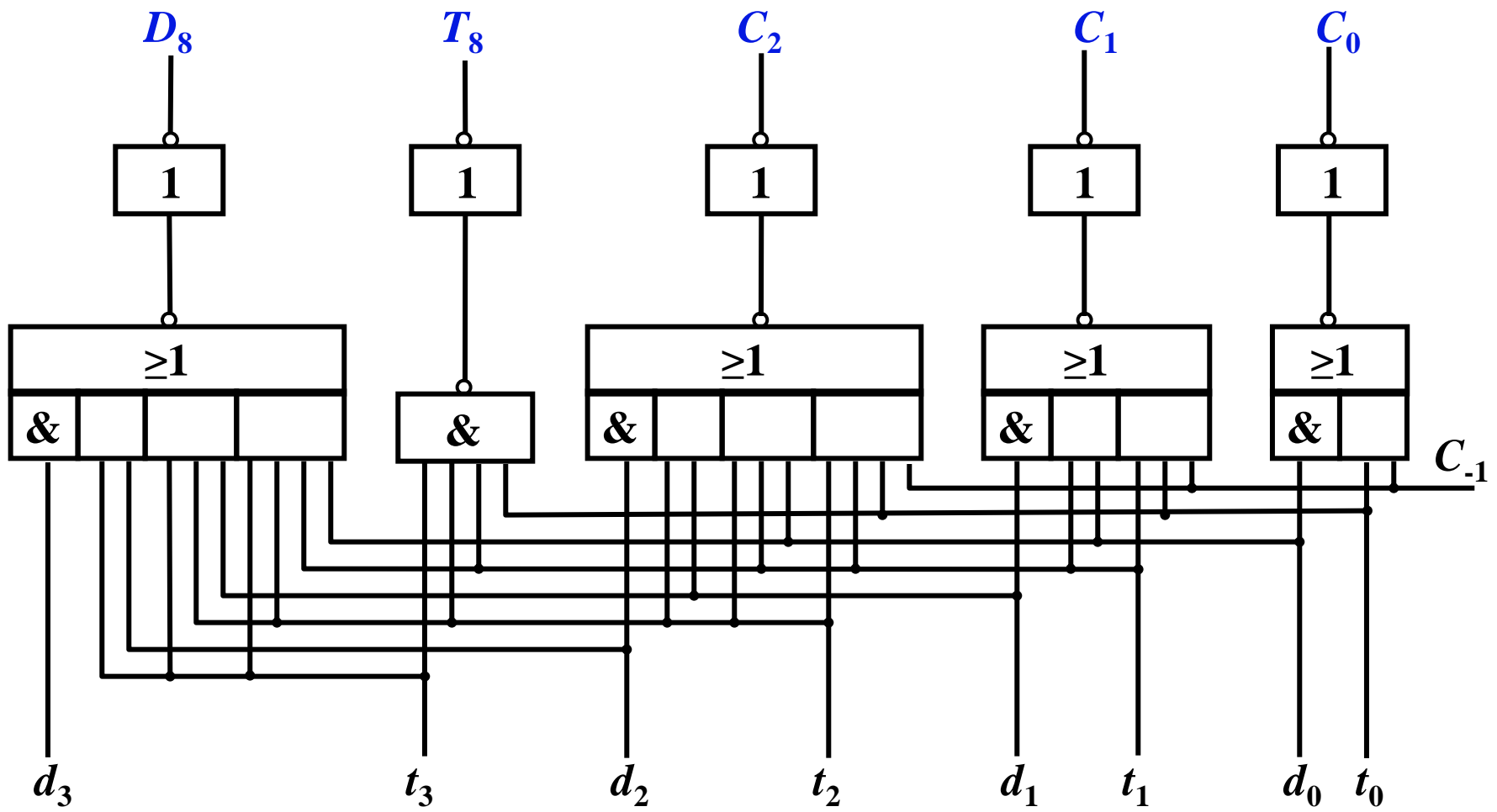
# (4) 双重分组跳跃进位链的 大组 进位线路 6.5

以第 2 大组为例

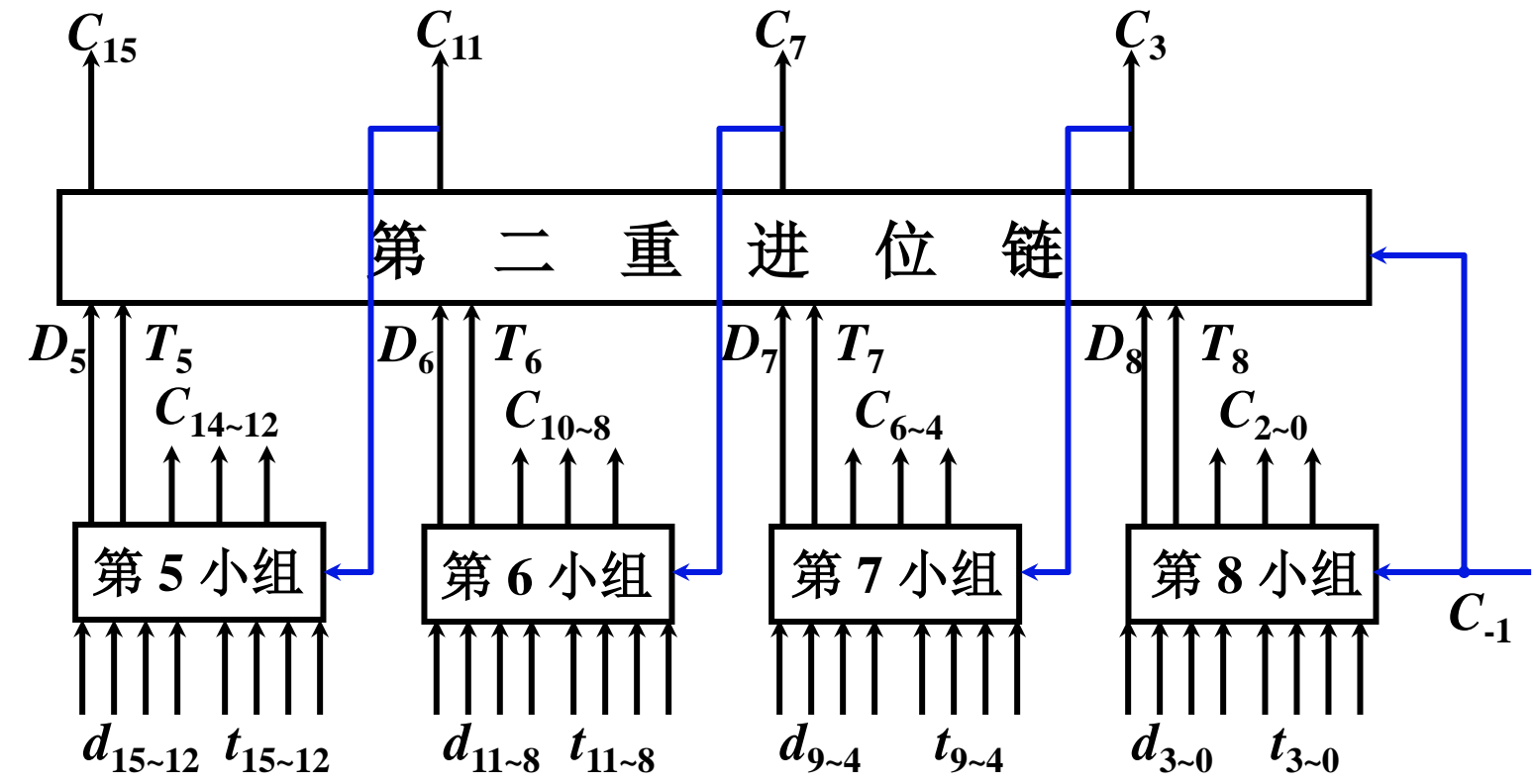


# (5) 双重分组跳跃进位链的 小组 进位线路 6.5

以第 8 小组为例      只产生 低 3 位 的进位和 本小组的  $D_8 T_8$



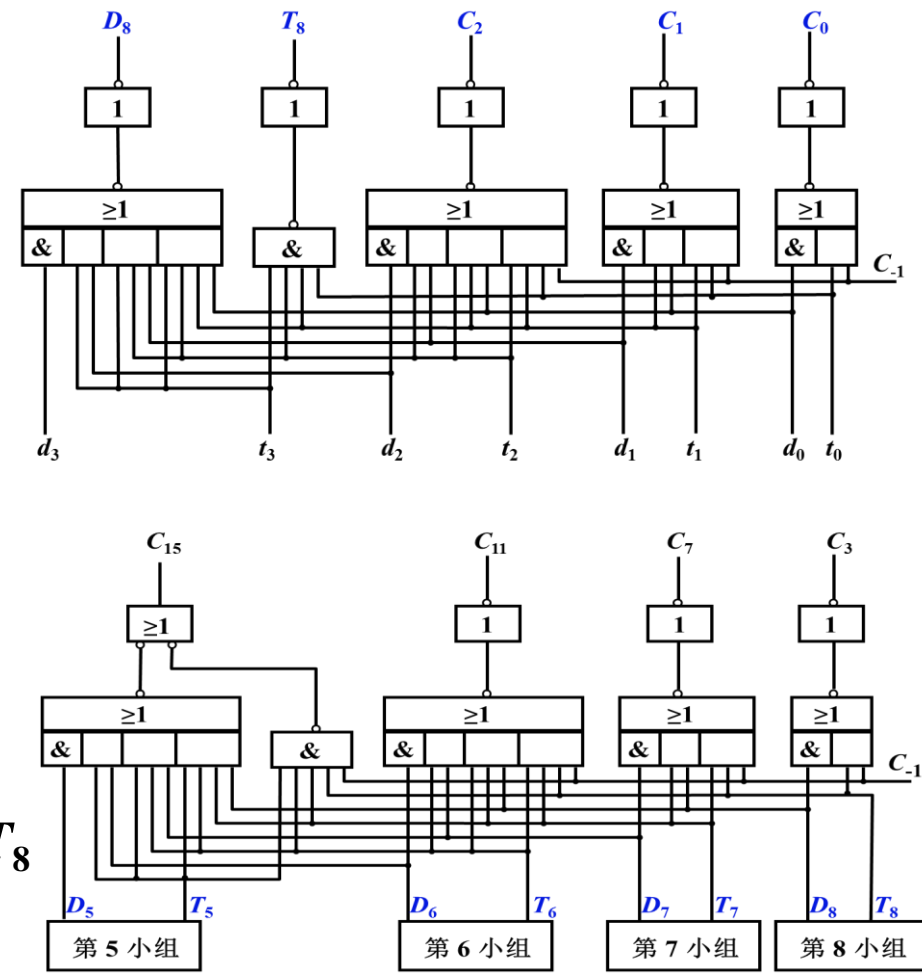
(6)  $n=16$  双重分组跳跃进位链



当  $d_i$ 、 $t_i$  和  $C_{-1}$  形成后

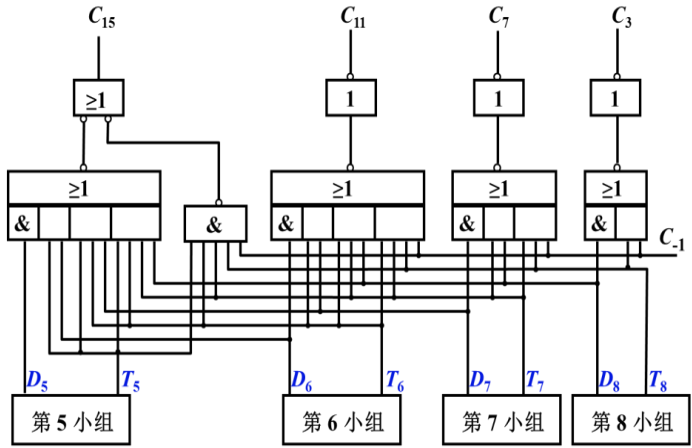
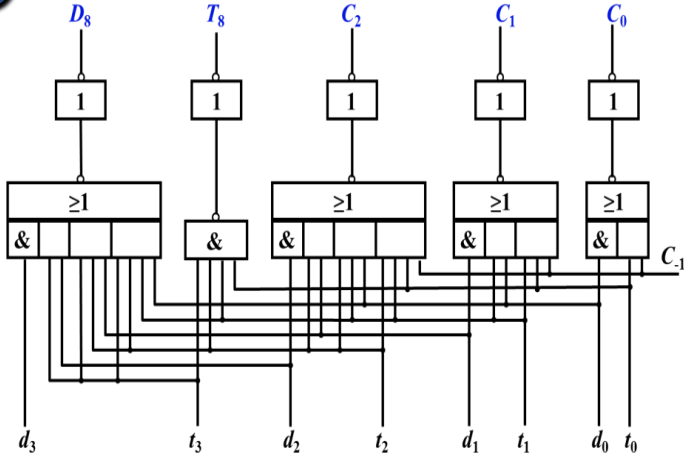
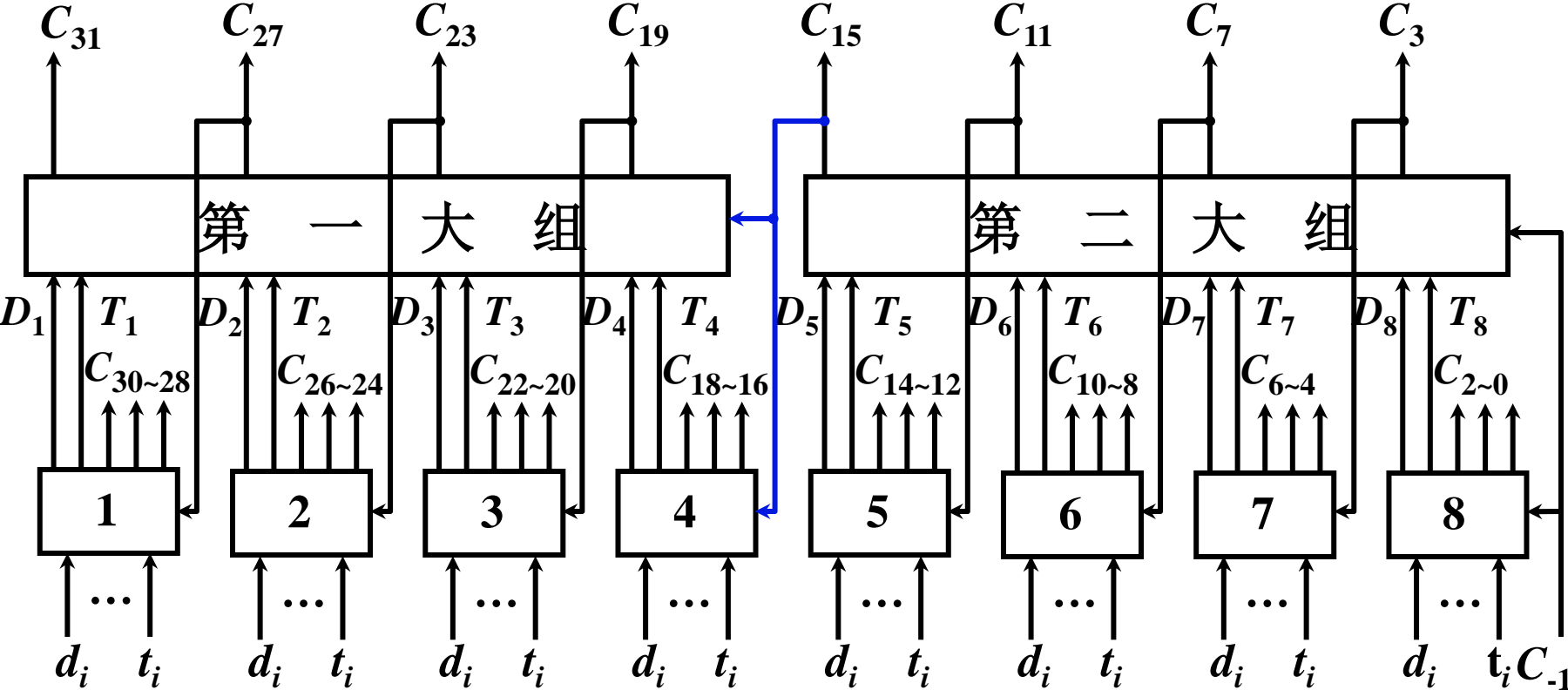
经 $2.5 t_y$	产生 $C_2$ 、 $C_1$ 、 $C_0$ 、 $D_5 \sim D_8$ 、 $T_5 \sim T_8$
经 $5 t_y$	产生 $C_{15}$ 、 $C_{11}$ 、 $C_7$ 、 $C_3$
经 $7.5 t_y$	产生 $C_{14} \sim C_{12}$ 、 $C_{10} \sim C_8$ 、 $C_6 \sim C_4$
串行进位链 经 $32 t_y$	产生 全部进位
单重分组跳跃进位链 经 $10 t_y$	产生 全部进位

6.5



(7)  $n=32$  双重分组跳跃进位链

6.5



当  $d_i$ 、 $t_i$  形成后 经  $2.5 t_y$  产生  $C_2$ 、 $C_1$ 、 $C_0$ 、 $D_1 \sim D_8$ 、 $T_1 \sim T_8$   
 $5 t_y$  产生  $C_{15}$ 、 $C_{11}$ 、 $C_7$ 、 $C_3$   
 $7.5 t_y$  产生  $C_{18} \sim C_{16}$ 、 $C_{14} \sim C_{12}$ 、 $C_{10} \sim C_8$ 、 $C_6 \sim C_4$   
 $C_{31}$ 、 $C_{27}$ 、 $C_{23}$ 、 $C_{19}$   
 $10 t_y$  产生  $C_{30} \sim C_{28}$ 、 $C_{26} \sim C_{24}$ 、 $C_{22} \sim C_{20}$