

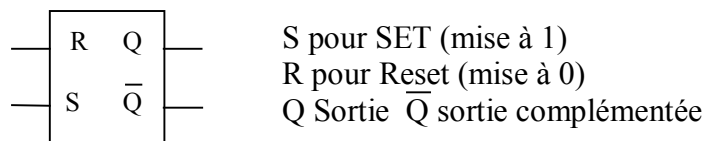
Bascules R.S - R.S.H - D - J.K

- Une bascule est un circuit bistable pouvant prendre deux états logiques : 0 et 1.
- L'état de la bascule peut-être modifié en agissant sur une ou plusieurs entrées.
- Le nouvel état de la bascule dépend non seulement des combinaisons des entrées mais également de l'état précédent : la bascule a la capacité de conserver son état (état des sorties) : elle est utilisée comme mémoire.
- La bascule est l'élément de base de la logique séquentielle

1. BASCULE R-S (BASCULE ASYNCHRONE)

Asynchrone : l'état de la bascule peut changer à n'importe quel instant (dès que le changement des variables d'entrées influent sur le changement de l'état de la sortie)

1.1 Symbole

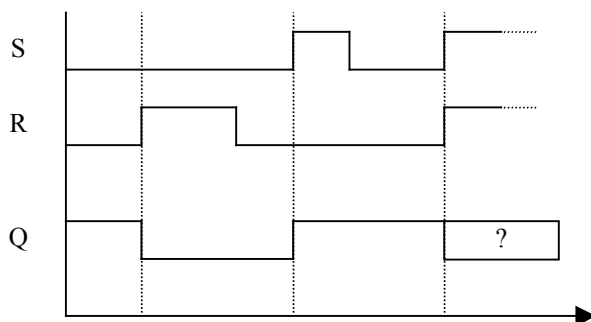


1.2 Table de vérité

R	S	Q(t)	\bar{Q}	Remarque
0	0	Q(t-1)	$\bar{Q}(t-1)$	Etat précédent
0	1	1	0	Mise à 1
1	0	0	1	Mise à 0
1	1	-	-	Etat indéterminé

{ 0 : Reset prioritaire
 1 : Set prioritaire

1.3 Fonctionnement



2 états stables :

- $S = 0, R = 1 \rightarrow Q = 0$
- $S = 1, R = 0 \rightarrow Q = 1$

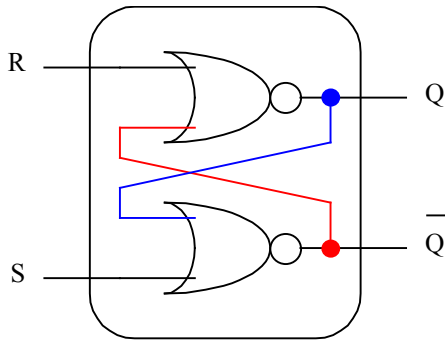
1 position mémoire:

- $S = 0, R = 0 \rightarrow Q(t) = Q(t-1)$

1 position indéterminée :

- $S = 1, R = 1 \rightarrow Q = ?$

1.4 Réalisation d'une bascule R – S :



Technologie NON-OU :

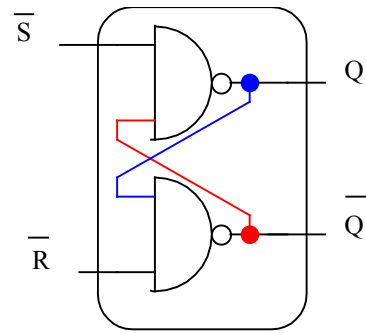
Si $R = S = 1$ alors $Q = 0$:

→ Priorité à la désactivation

$$Q = \overline{R + \overline{Q}} \quad \& \quad \overline{Q} = \overline{S + \overline{Q}}$$

$$Q(t) = \overline{R + S + \overline{Q(t-1)}}$$

$$\boxed{Q(t) = \overline{R} \cdot (S + \overline{Q(t-1)})}$$



Technologie NON-ET :

Si $S = R = 1$ alors $Q = 1$:

→ Priorité à l'activation

$$Q = \overline{\overline{S} \cdot \overline{Q}} \quad \& \quad \overline{Q} = \overline{\overline{R} \cdot \overline{Q}}$$

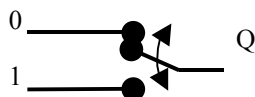
$$Q(t) = \overline{\overline{S} \cdot \overline{R} \cdot \overline{Q(t-1)}}$$

$$\boxed{Q(t) = S + \overline{R} \cdot Q(t-1)}$$

1.5 Applications :

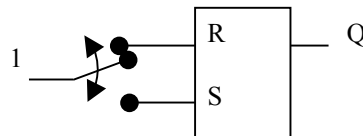
- GRAFCET : Activation (SET) et désactivation des étapes (RESET)
- Utilisation de la bascule R-S qui joue le rôle de circuit anti-rebond pour les aléas statiques ou dynamiques (interrupteurs, circuits combinatoires...)

→ Aléas statique des interrupteurs :



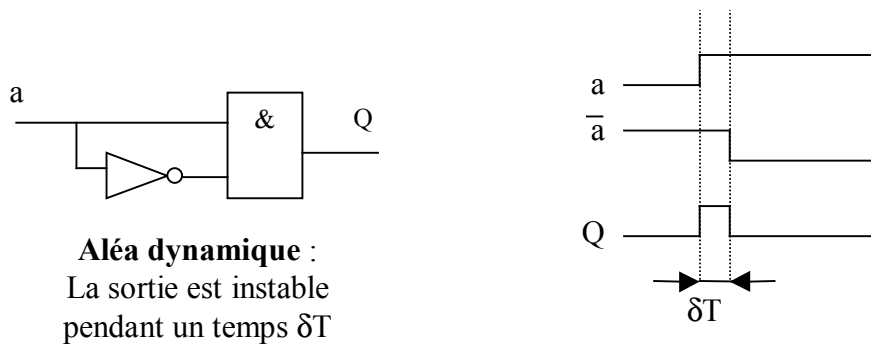
Entre 0 et 1, la sortie Q est indéterminée

Solution

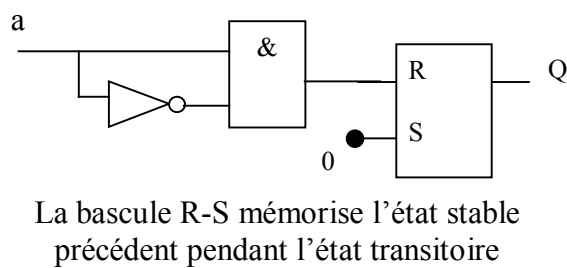


La bascule R-S mémorise l'état stable précédent pendant l'état transitoire

→ Aléas dynamique des circuits combinatoires :



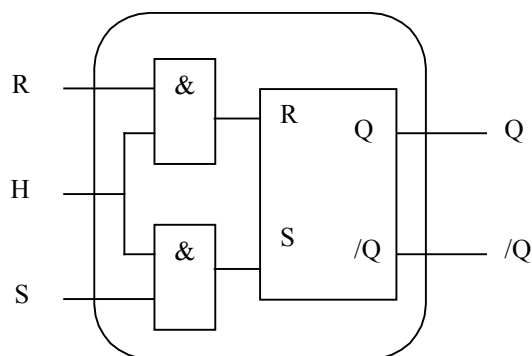
Solution :



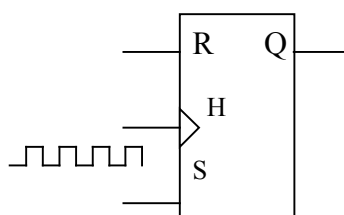
2. BASCULE R-S-H (BASCULE SYNCHRONE)

Bascule R-S-H = Bascule R-S dont on a synchronisé les entrées avec des impulsions d'horloge.

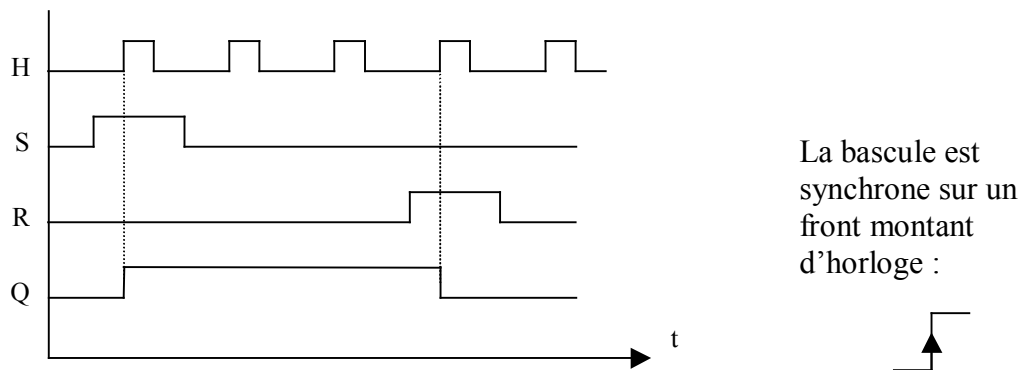
2.1 schéma



2.2 Symbole



2.3 Chronogramme



2.4 Fonctionnement

H est l'entrée de validation :

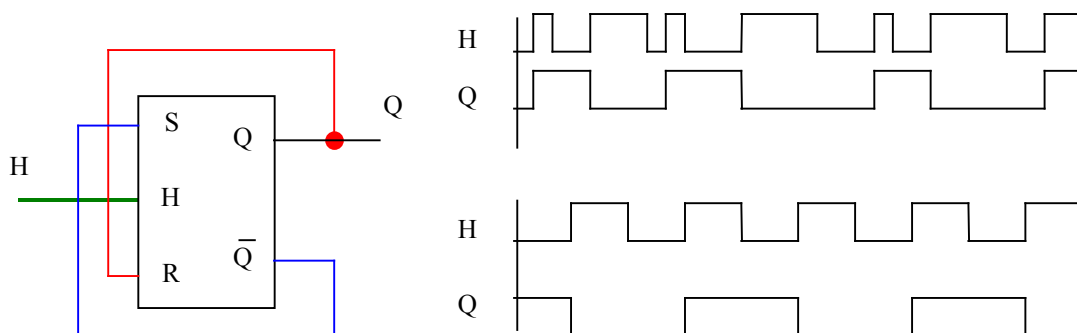
- Si $H=1$, les entrées « R et S » sont prises en compte.
- Si $H=0$, elles ne le sont pas. Dans ce cas, la bascule n'est pas « éteinte », elle reste « figée » dans le même état.

Souvent la bascule comporte deux entrées supplémentaires : Preset (forçage à 1 quel que soit l'état de H) et Clear (forçage à 0), qui permet de forcer la bascule même si $H=0$, utilisés généralement pour l'initialisation du composant.

2.5 Application : Le diviseur de fréquence

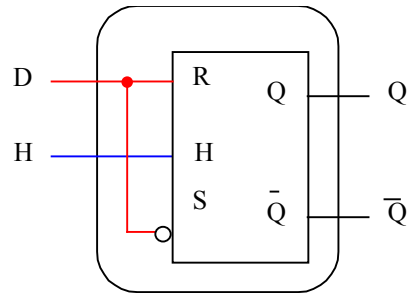
On boucle les sorties sur les entrées. A chaque front montant de H, la bascule change d'état. Si de plus le signal H est un signal de fréquence F, alors la sortie Q sera un signal de fréquence $F/2$.

En disposant en série plusieurs diviseurs en cascade, on obtient un compteur ou décompteur binaire (même si T n'est pas régulier).



3. BASCULE D (DELAY) OU LATCH OU MEMOIRE

A partir d'une bascule R-S-H, on commande les entrées par le même signal en utilisant un inverseur sur S.



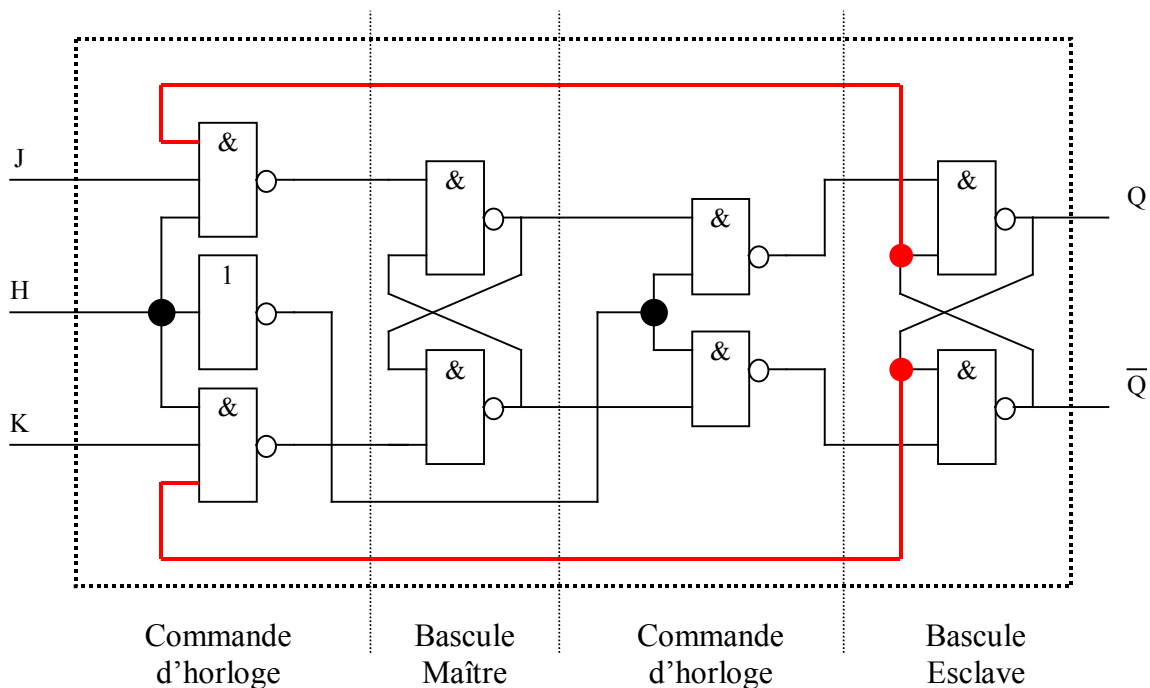
- Si $H=0$, les sorties Q et \bar{Q} restent dans l'état précédent.
- Si $D=1$ et que H passe de 0 à 1, on obtient $Q=1$

C'est le composant de base d'une mémoire d'ordinateur: est mis à 1 ou à 0 au moment voulu et figé le reste du temps.

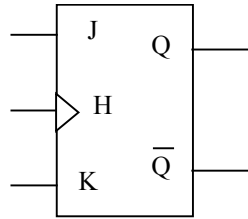
4. BASCULE J-K (BASCULE SYNCHRONE)

C'est une bascule issue d'une association de deux bascules R-S-H en montage maître-esclave à laquelle on a relié en croix les sorties aux portes d'entrées :

4.1 Schéma



4.2 Symbole



4.3 Table de vérité

J: Jack (Valet)
K: King (Roi)

J	K	Q_t	Remarques
0	0	Q_{t-1}	Aucun changement : la bascule reste dans l'état
0	1	0	Mise à 0 de la sortie Q
1	0	1	Mise à 1 de la sortie Q
1	1	$\overline{Q_{t-1}}$	Complément de la sortie

La bascule est synchrone sur un front descendant d'horloge :



4.4 Fonctionnement

Cette bascule est sensible au front descendant d'horloge. L'état J=K=1 inverse la sortie après chaque impulsion d'horloge.

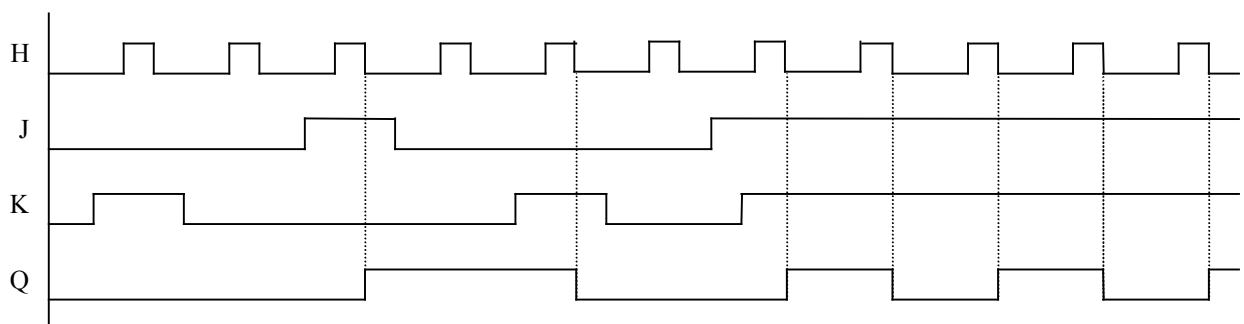
J=0 K=0 Aucune modification des sorties après le front d'horloge descendant suivant

J=1 K=0 La bascule met la sortie Q à 1 après le front d'horloge descendant suivant

J=0 K=1 La bascule met la sortie Q à 0 après le front d'horloge descendant suivant

J=1 K=1 L'état de la sortie Q change après chaque front d'horloge descendant suivant

4.5 Chronogramme



La bascule J-K divise les impulsions d'horloge par 2 lorsque J=K=1.