



SAPIENZA
UNIVERSITÀ DI ROMA



Architettura degli elaboratori

Storia dei sistemi di calcolo

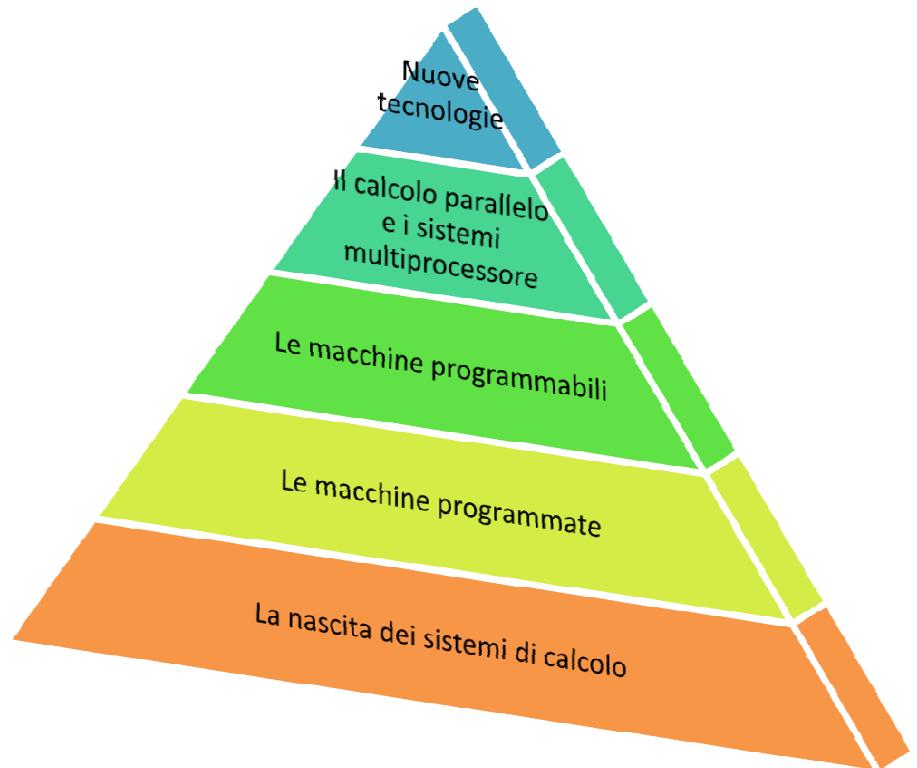
Dott. Franco Liberati



INFORMAZIONI

Programma del corso

- La nascita dei sistemi di calcolo**
- Le macchine programmate**
- Le macchine programmabili**
- Oltre la Macchina di von Neumann: il calcolo parallelo e i sistemi multiprocessore**
- Nuove tecnologie**





La nascita dei sistemi di calcolo

LA NASCITA DEI SISTEMI DI CALCOLO

I primi sistemi di rappresentazione numerica

- Il **calcolo** è una disciplina che ha accompagnato l'uomo sin dalle sue origini
- Il calcolo fu sviluppato cercando **di risolvere problemi pratici** tra cui la contabilità ordinaria dei beni demaniali; la corretta suddivisione dei terreni dedicati alla pastorizia e all'agricoltura; e lo studio della posizione degli astri, al fine di valutare il periodo di semina e di transumanza
- Nei primordiali centri urbani non solo si stabilì un **alfabeto numerico**; ma si ebbe anche l'introduzione delle prime rudimentali **operazioni matematiche**, quali la somma e la sottrazione tra numeri naturali



Orbita di Giove
Trustees of the British Museum

1	Y	11	YY	21	YY	31	YY	41	YY	51	YY
2	YY	12	YY	22	YY	32	YY	42	YY	52	YY
3	YYY	13	YYY	23	YYY	33	YYY	43	YYY	53	YYY
4	YY	14	YY	24	YY	34	YY	44	YY	54	YY
5	YY	15	YY	25	YY	35	YY	45	YY	55	YY
6	YY	16	YY	26	YY	36	YY	46	YY	56	YY
7	YY	17	YY	27	YY	37	YY	47	YY	57	YY
8	YY	18	YY	28	YY	38	YY	48	YY	58	YY
9	YY	19	YY	29	YY	39	YY	49	YY	59	YY
10	A	20	A	30	A	40	A	50	A	59	A

Alfabeto Numerico Babilonese

LA NASCITA DEI SISTEMI DI CALCOLO

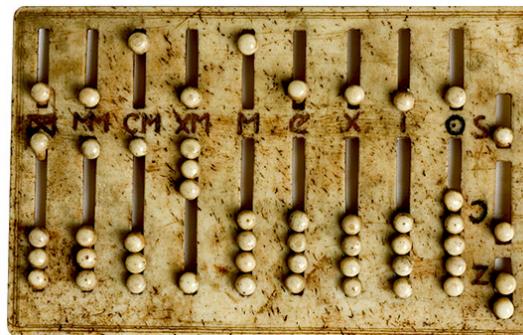


I primi sistemi di calcolo manuale

- Uno dei primi strumenti utilizzati per rappresentare e archiviare delle quantità numeriche nonché per svolgere i calcoli in maniera manuale fu la **tavoletta di argilla**
- La tavoletta di argilla ebbe un'evoluzione nell'**abaco** che consentiva di rappresentare degli operandi mediante un particolare sistema posizionale in cui dei sassolini (*calculus*) indicavano le unità, le decine e le centinaia in accordo alla loro presenza su delle linee pre-segnate



Tavoletta di Argilla
Trustees of the British Museum



Abaco romano
Museo Nazionale Romano

LA NASCITA DEI SISTEMI DI CALCOLO

Un nuovo metodo di rappresentazione numerica

- Nel VIII secolo, con le invasioni arabe nell'area del Mediterraneo, il calcolo romano fu influenzato, e presto soppiantato, da un nuovo sistema di rappresentazione numerica basato su un alfabeto di dieci cifre, sulla composizione dei numeri posizionando le cifre in un preciso ordine (**sistema numerico posizionale**) e da semplici regole di conteggio
- A formalizzare il nuovo metodo matematico fu Leonardo Pisano detto Il Fibonacci, che nel suo saggio *Liber abaci* del 1202 spiegò la nuova rappresentazione dei numeri



Leonardo Fibonacci
I benefattori dell'umanità; vol. VI,
Firenze, Ducci, 1850

$$N = \sum_{i=0}^m a_i b^i \text{ con } 0 \leq a_i \leq b-1 \text{ e scelta } b > 1$$

$$\begin{aligned}(2312) \quad &= 2 \cdot 10^3 + 3 \cdot 10^2 + 1 \cdot 10^1 + 2 \cdot 10^0 \\ &= 2 \cdot 1000 + 3 \cdot 100 + 1 \cdot 10 + 2 = 2312\end{aligned}$$

LA NASCITA DEI SISTEMI DI CALCOLO

Prima calcolatrice

- Nel 1623 fu ideata la **prima macchina calcolatrice meccanica**, il *Calculating Clock*. Ma il prototipo realizzato dal matematico tedesco Wilhelm Schickard, purtroppo, andò rovinosamente perduto e si ebbe consapevolezza della sua esistenza solamente alcuni anni dopo la morte del più famoso matematico tedesco Johannes Kepler, con cui Schickard aveva avuto, nel corso degli anni, una costante corrispondenza



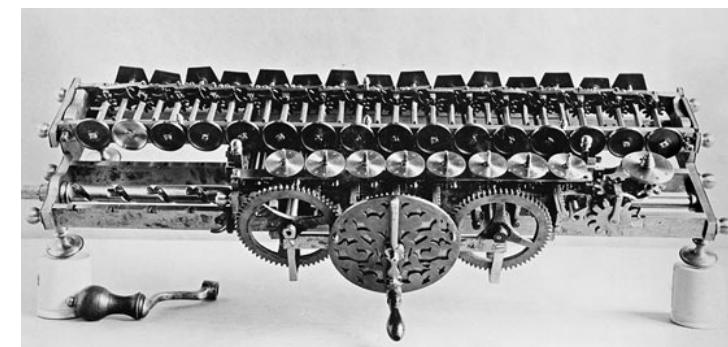
LA NASCITA DEI SISTEMI DI CALCOLO

Altri sistemi di calcolo automatico manuale

- Nel 1642 il matematico e filosofo francese Blaise Pascal propose il **Pascaline**, una **macchina automatica in grado di svolgere l'operazione di addizione e sottrazione**
- Nel 1672 il filosofo e matematico Gottfried Wilhelm Leibniz, famoso per lo studio aritmetico del sistema binario, perfezionò il Pascaline con il Contatore a Gradini (calcolatrice a pignoni o *Leibniz Machine*). Si trattava di una **macchina di calcolo automatica in grado di svolgere le quattro operazioni elementari**
- Nella prima metà del XVIII secolo Thomas de Colmar inventa l'**aritmometro**



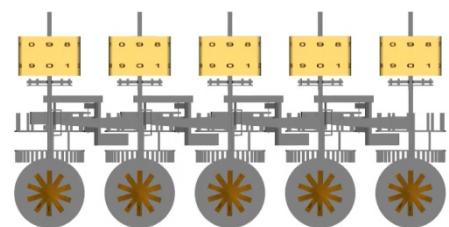
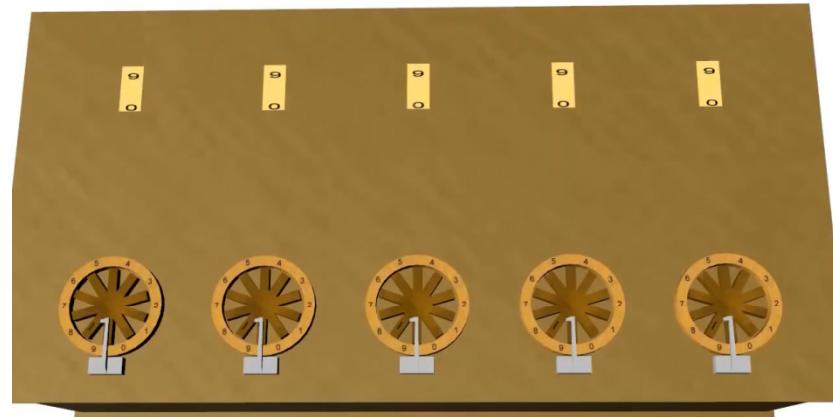
Pascaline



Leibniz Machine

LA NASCITA DEI SISTEMI DI CALCOLO

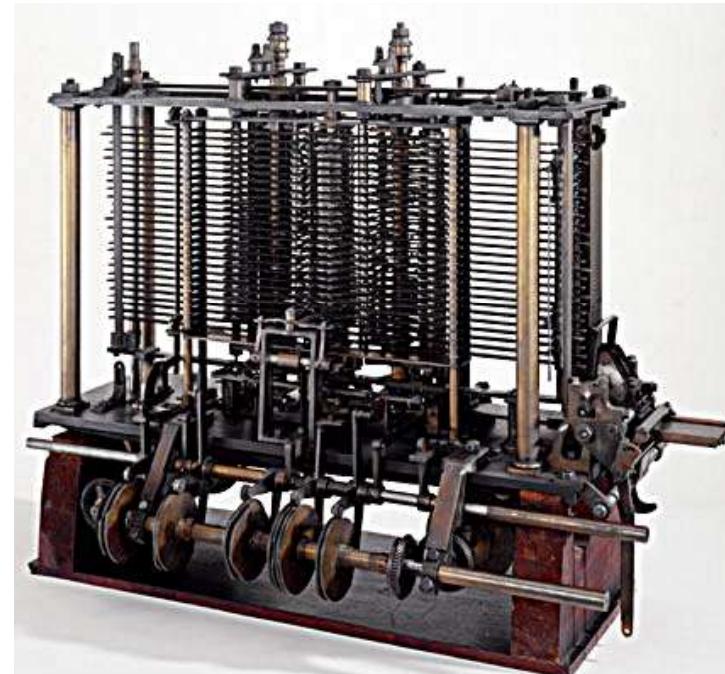
Calcolo automatico manuale: Pascaline



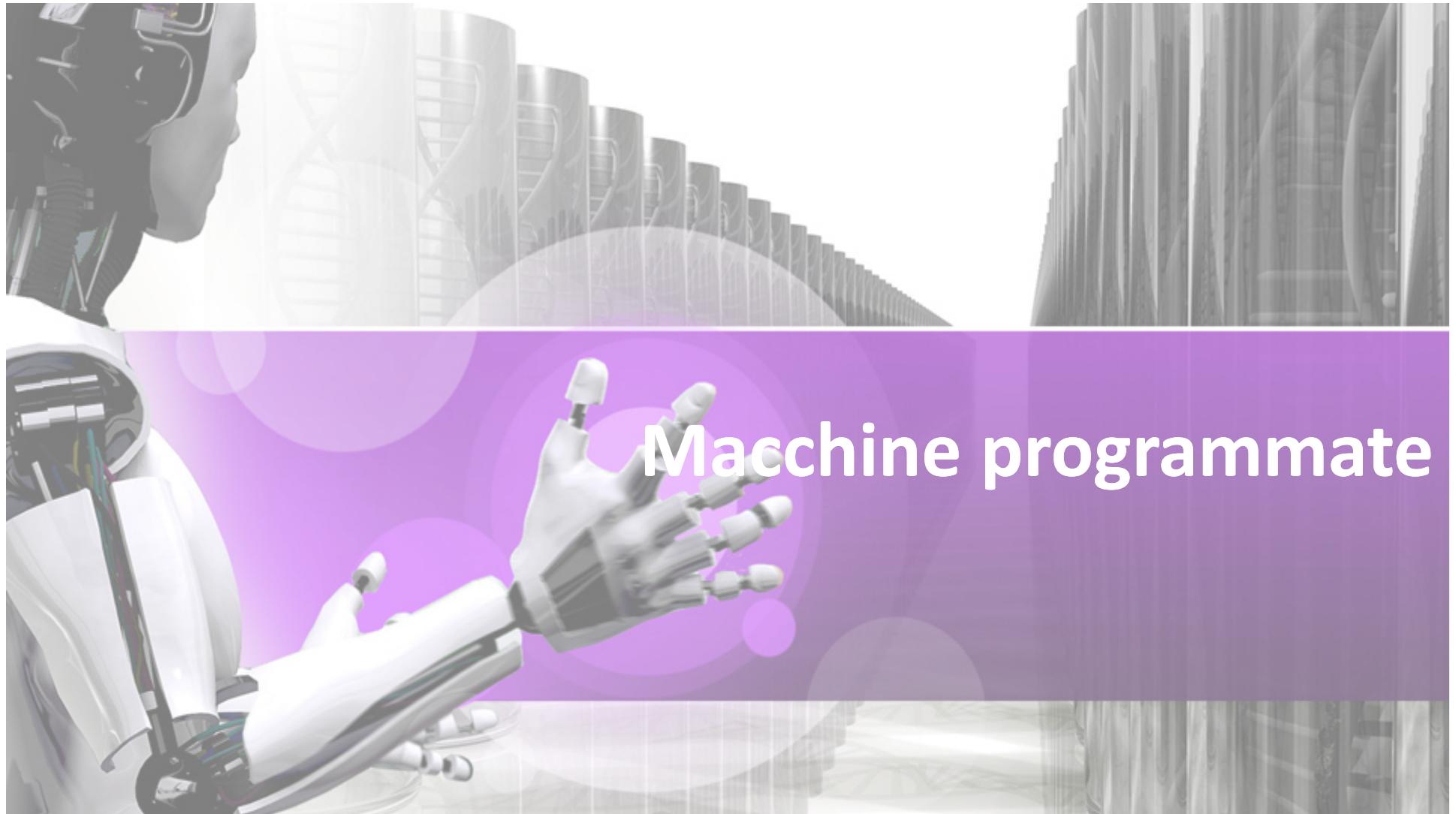
LA NASCITA DEI SISTEMI DI CALCOLO

Un primo esempio di elaboratore elettronico

- Nel 1840 Babbage definì la **macchina analitica**, un dispositivo il cui principio di funzionamento è simile agli attuali elaboratori elettronici
 - Il modello aveva due caratteristiche principali: la prima era quella di **valutare delle condizioni** e procedere di conseguenza nello svolgimento di alcune istruzioni a discapito di altre; mentre la seconda era di **preservare il risultato** ottenuto da un'operazione e riutilizzarlo per la funzione successiva. In altre parole si aveva un calcolatore in grado di svolgere un programma
- Per motivi legati alle difficoltà di realizzazione dei congegni meccanici, la macchina analitica non ebbe mai un prototipo; ma il suo interesse spinse Luigi Federico Menabrea e poi Ada Byron, collaboratrice di Babbage, a sviluppare un **primo linguaggio di programmazione di tipo assemblativo**



Babbage Analytical Machine



Macchine programmate



MACCHINE PROGRAMMATE

I lavori di Herman Hollerith

- Il prototipo di una **macchina programmata automatica deputata al calcolo** fu proposto nel 1890 da Herman Hollerith per il censimento dei cittadini statunitensi
- L'invenzione faceva uso di **schede cartacee perforabili (punch cards)** su cui erano impresse, in posizioni prestabilite, le caratteristiche demografiche (stato civile, luogo di nascita, età, Stato di residenza)



Herman Hollerith

1	2	3	4	CM	UM	Jp	Ch	Oc	In	20	50	80	Dv	Un	3	4	3	4	A	Z	L	a	g
5	6	7	8	CL	UL	O	Mu	Qd	Mo	25	55	85	Wd	CY	1	2	1	2	B	F	M	b	h
1	2	3	4	CS	US	Ms	B	M	O	30	60	0	2	Mr	0	15	0	15	C	G	N	c	i
5	6	7	8	No	Hd	Wf	W	F	5	35	65	1	3	Sg	5	10	5	10	D	H	O	d	k
1	2	3	4	Fh	Ff	Fm	7	1	10	40	70	90	4	0	1	3	0	2	St	I	P	e	l
5	6	7	8	Hh	Hf	Hm	8	2	15	45	75	95	100	Un	2	4	1	3	4	K	Un	f	m
1	2	3	4	X	Un	Ft	9	3	i	c	X	R	L	E	A	6	0	US	Ir	Sc	US	Ir	Sc
5	6	7	8	Ot	En	Mt	10	4	x	d	Y	S	M	F	B	10	1	Gr	En	Wa	Gr	En	Wa
1	2	3	4	W	R	CK	11	5	1	e	Z	T	N	G	C	15	2	Sw	PC	EC	Sw	PC	EC
5	6	7	8	7	4	1	12	6	m	f	NG	U	O	H	D	Un	3	Nw	Bo	Hu	Nw	Bo	Hu
1	2	3	4	8	5	2	Oc	0	n	g	s	V	P	I	Al	Na	4	Dk	Fr	It	Dk	Fr	It
5	6	7	8	9	6	3	0	p	o	h	b	W	Q	K	Un	Pa	5	Ru	Ot	Un	Ru	Ot	Un

Census card



MACCHINE PROGRAMMATE

Le macchine di Herman Hollerith

- Il **selezionatore**, che discriminava le varie tessere analizzando la presenza o meno di fori in base all'informazione demografica inerente alla statistica condotta.
 - Ad esempio un foro alla riga 3 e alla colonna 10 classificava la tessera di un uomo
- Le schede con caratteristiche comuni erano fatte passare in un'altra macchina automatica, il **tabulatore**, che provvedeva al conteggio



Perforatore di Schede – Tabulatore – Selezionatore

National Museum of American History

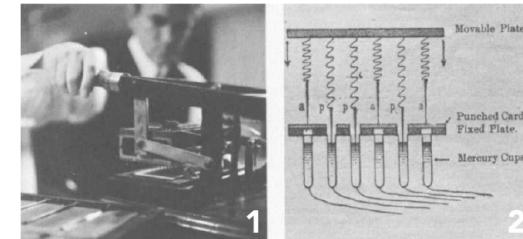
MACCHINE PROGRAMMATE

Principio di funzionamento: selezionatore

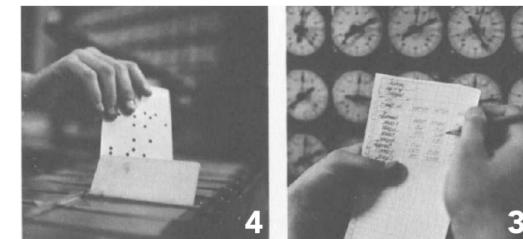
- Il **selezionatore**, nella sua forma più semplice, era una macchina costituita da un **pettine** dotato di 12 aghi rigidi elettrizzati e tredici contenitori in cui stipare le schede analizzate
- Il passaggio della scheda perforata sotto il pettine lungo una colonna prestabilita provocava l'attraversamento dell'ago nel foro, l'attivazione di un relè e l'apertura di un contenitore



Selezionatore
National Museum of American History

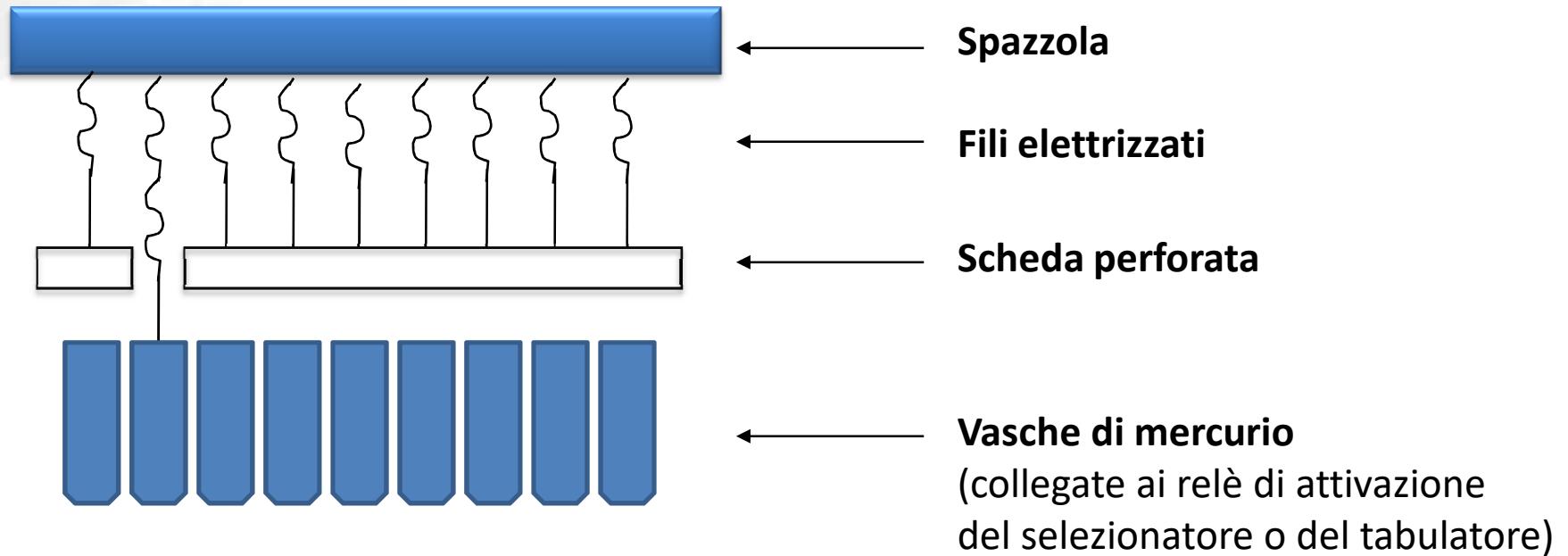


1) Pettine 2) Coppe al mercurio
3) Conteggio dati 4) Riposizionamento
National Museum of American History



MACCHINE PROGRAMMATE

Principio di funzionamento: lettore

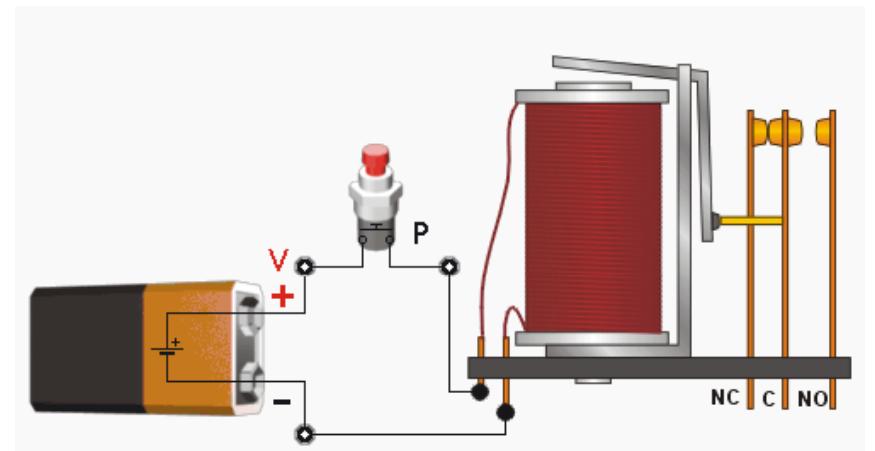




MACCHINE PROGRAMMATE

Principio di funzionamento: relè

- Il relè è un componente elettromeccanico costituito da tre elementi che sono la **bobina di filo** (avvolta ad una barra magnetica, cioè il nucleo), l'**ancora** e il **contatto elettrico**
- Il suo funzionamento verte sulla magnetizzazione del nucleo per tutto il periodo in cui c'è il passaggio della corrente elettrica lungo il filo della bobina (in accordo alle leggi fisiche di elettromagnetismo)
- Il nucleo magnetizzato attira a sé l'ancora, in ferro, che è collegata al contatto mobile e lo sposta verso quello fisso.
- La chiusura di un circuito elettrico o il movimento meccanico (come uno scatto di una ruota dentata di un contatore) esegue il compito prestabilito



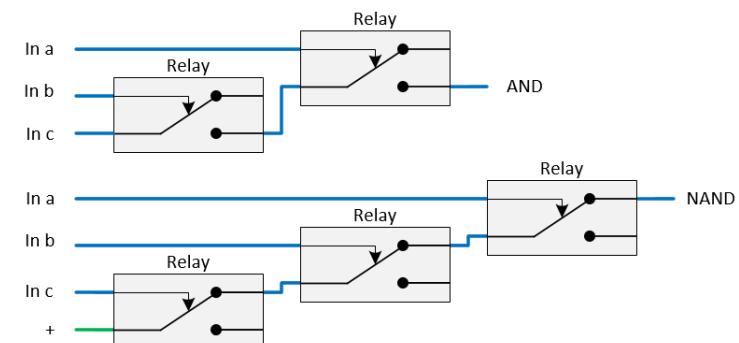
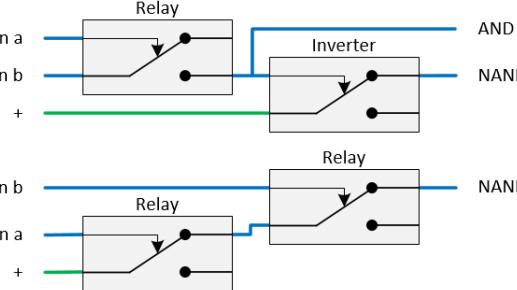
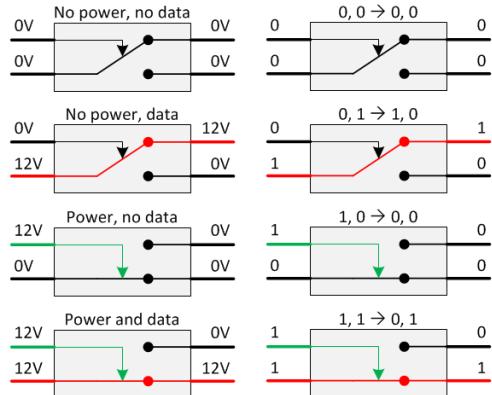
Relè



MACCHINE PROGRAMMATE

Pannelli programmabili

- Le macchine programmate proposte da Hollerith, però, avevano il limite di non poter discriminare, o contare, più caratteristiche demografiche allo stesso momento.
 - Per individuare tutte le donne residenti a Boston bisognava dapprima selezionare le tessere con foratura sul campo F e poi compiere una nuova cernita considerando la colonna indicante la città di residenza Boston
- Nei modelli successivi Hollerith introdusse i **pannelli programmati** grazie ai quali fu consentito la selezione di schede aventi più caratteristiche demografiche durante la stessa analisi
- I pannelli programmati erano dotati di fili interconnessi con dei componenti attivi che simulavano gli operatori logici (*and* e *or*) dell'Algebra di Boole
- I pannelli erano sostituibili e la disposizione dei cavi e degli interruttori logici fu data in incarico a una nuova figura professionale: il **programmatore**

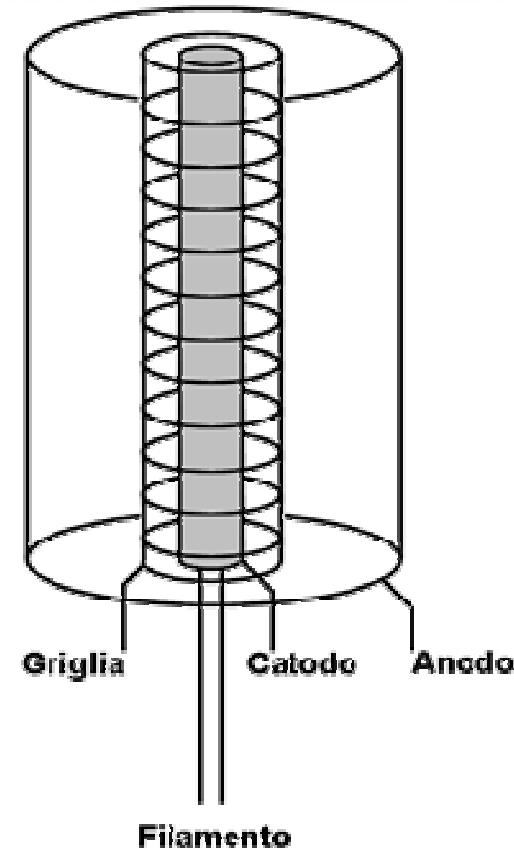




MACCHINE PROGRAMMATE

Dal relè al triodo

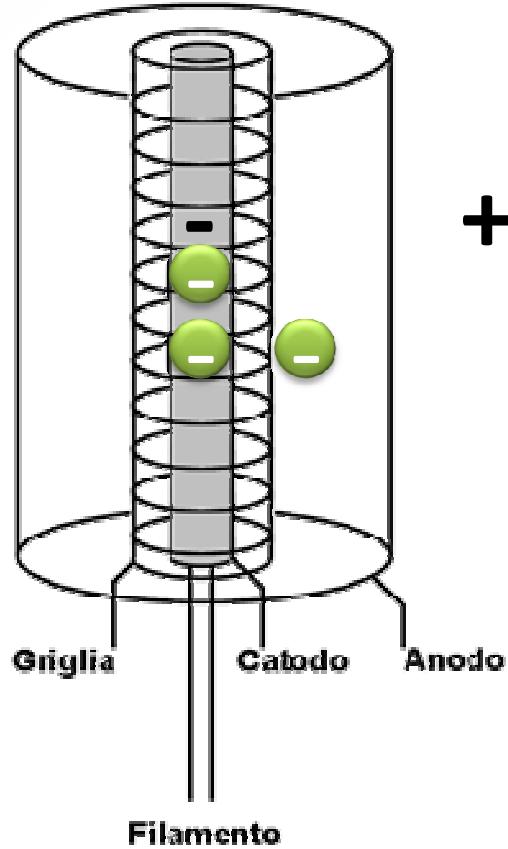
- Nel 1907 Lee de Forest propose il **triodo**, il primo commutatore di segnale elettronico che permise l'abbandono del più lento relè elettromeccanico
- Il triodo consentiva, grazie a un elettrodo (**griglia**), il passaggio misurato di carica tra un terminale d'immissione elettrica (**catodo**) e un ricettore (**anodo**); ricreando in questo modo un interruttore elettrico e, grazie a essi, circuiti elettronici in grado di svolgere operazioni logiche e aritmetiche



Triodo o Valvola Termoionica

MACCHINE PROGRAMMATE

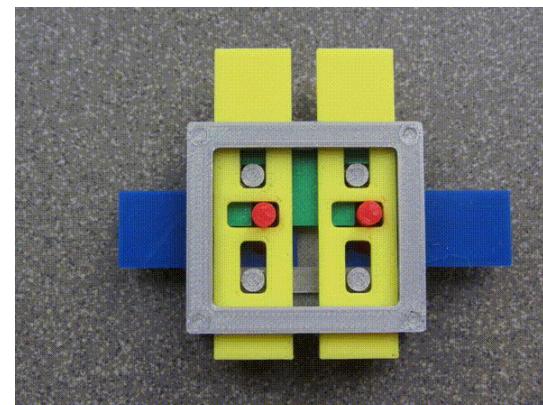
Dal relè al triodo



MACCHINE PROGRAMMATE

Il primo calcolatore meccanico programmato

- In Germania, nel 1936, Konrad Zuse propose lo Z1 il **primo calcolatore meccanico programmato**
- Il sistema Z1 aveva un'architettura, cioè un insieme di componenti funzionali, molto simile a quello di un elaboratore moderno: era dotato di una **Memoria Centrale** e di una **Unità di Calcolo** in grado di svolgere operazioni tra numeri reali rappresentati in binario
- Fisicamente era formato da un migliaio di ganci e di relè elettromeccanici e funzionava a una velocità scandita dal segnale di un temporizzatore (*clock*) una frequenza di computazione di 1Hz, cioè un calcolo aritmetico ogni secondo, generato da un motore elettrico



Z1
www.ncilab.com

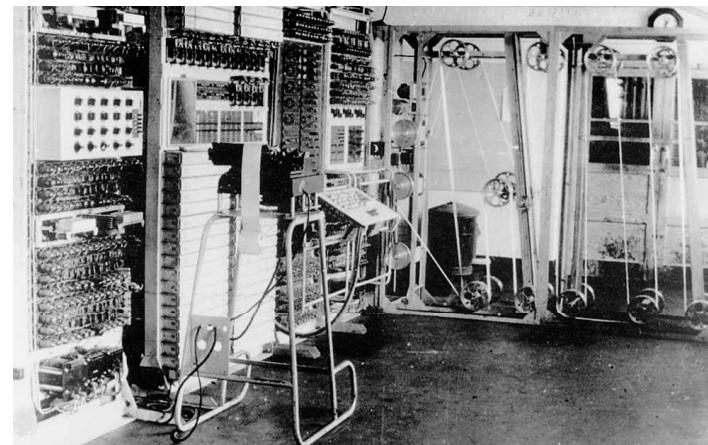
Z1: memoria meccanica
www.thingiverse.com



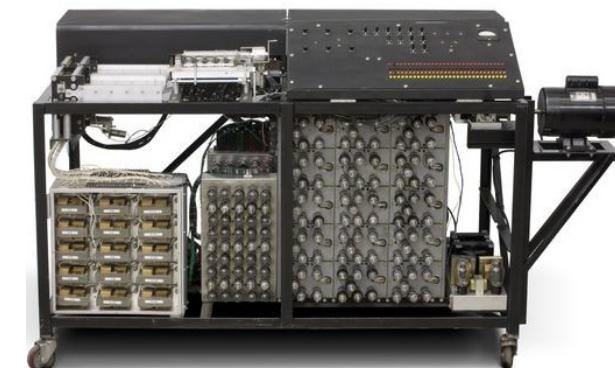
MACCHINE PROGRAMMATE

Evoluzioni

- L'inizio della Seconda Guerra Mondiale spinse molte nazioni a finanziare la ricerca per lo sviluppo di nuove tecnologie che potessero supportare gli eserciti durante i conflitti armati
- Nel 1942 Alan Turing fu chiamato dall'esercito britannico presso il centro segreto Code and Cypher School di Bletchley Park di Londra per collaborare al **progetto Colossus**, il **primo calcolatore digitale** (occupava un'intera stanza) il cui fine era di decifrare, in tempo reale, i messaggi segreti delle forze armate naziste e che aveva delle dimensioni imponenti
- Nel 1942 John Atanasoff e Clifford Berry riuscirono a realizzare il primo **calcolatore elettronico**, *Atanasoff Berry Computer*. Il calcolatore stava su un'intera scrivania, utilizzava 280 triodi, come amplificatori e 31 tiratron, un tubo riempito di gas che svolgeva la funzione di interruttore. Le componenti erano interconnesse con circa 1.5Km di cavi



Colossus
www.computerhistory.org



ABC
www.computerhistory.org



Macchine programmabili

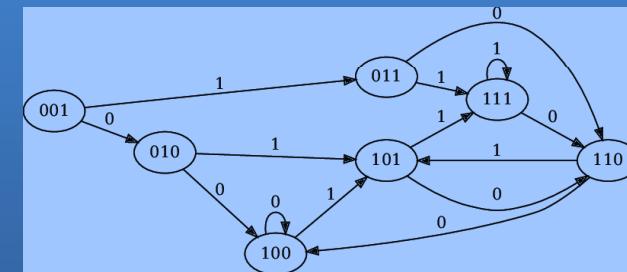
GLI STUDI IN CAMPO INFORMATICO

Il contributo di Turing e di Shannon

- Nel 1935 il matematico inglese Alan Turing definì un modello di sistema di calcolo in grado di eseguire algoritmi, la **Macchina di Turing**, sfruttando un'Unità di Calcolo, un nastro di lettura-scrittura e un'Unità di Controllo che, mediante un insieme di regole, controllava il comportamento del dispositivo stesso. Questo modello realizzava un sistema veloce e che non necessitava del controllo umano per determinare il flusso di esecuzione di un algoritmo
- Nel 1937, Claude Shannon (con il suo lavoro *A Symbolic Analysis of Relay and Switching Circuits*) dimostrò che l'Algebra di Boole poteva essere usata per descrivere delle **reti combinatorie**. Grazie a questa teoria, che formalizzò una consuetudine già nota tra i programmati, si poterono realizzare e ottimizzare circuiti in grado di eseguire operazioni logiche e aritmetiche su operandi binari



Macchina di Turing
Unità di Controllo



Testina lettura/scrittura

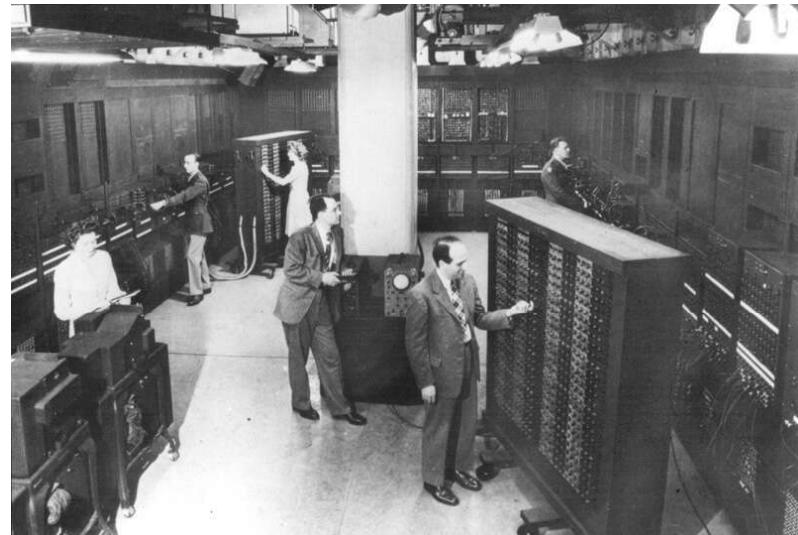




MACCHINE PROGRAMMABILI

ENIAC

- Nel 1943, John William Mauchly e John Presper Eckert dell'Università della Pennsylvania furono ingaggiati dallo United States Army's Ballistic Research Laboratory per realizzare il **primo elaboratore programmabile completamente elettronico** (*Electronic Numerical Integrator And Computer*, ENIAC).
- Tra i progettisti era presente i John von Neumann che inquadò in una teoria matematica coerente il sistema di calcolo e gli automi e descrisse un nuovo modello di elaboratore, definito **Macchina di von Neumann**, che si avvicinava a quello formalizzato anni prima da Alan Turing
 - Si trattava di una macchina automatica in grado di eseguire un algoritmo. Il nuovo dispositivo aveva tutti i componenti automatizzati; aspetto utile per incrementare la velocità di calcolo, ed era dotato di sistemi di auto controllo, per verificare la correttezza di quanto in corso di esecuzione



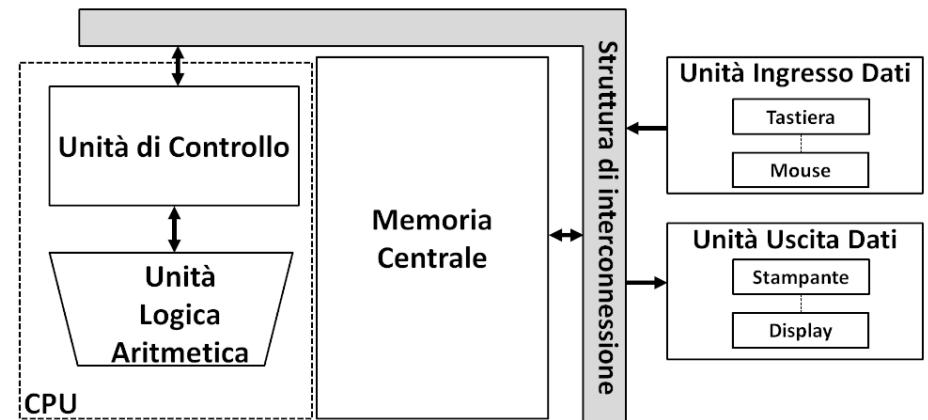
MACCHINE PROGRAMMABILI

ENIAC:architettura

- La Macchina di von Neumann è un modello di architettura di calcolo automatico composto da quattro elementi fondamentali:
 1. l'**Unità di Elaborazione** (o *Central Processing Unit*, CPU) che si divide a sua volta in una **Unità di Calcolo** (o Unità Logica-Aritmetica, *Arithmetic Logic Unit*), cioè il modulo in grado di compiere delle operazioni matematiche, e l'**Unità di Controllo** (*Control Unit*), deputata a prelevare, ad ogni segnale di clock, una istruzione di un programma, identificarla e generare i rispettivi comandi per eseguirla
 2. La **Memoria Centrale** (*Main Memory*) in cui risiede il programma ed i dati
 3. l'**Unità di Ingresso Dati** (*Input Unit*), tramite la quale nell'elaboratore sono inseriti operandi e istruzioni per essere eseguiti; e, infine, l'**Unità di Uscita Dati** (*Output Unit*), che consente la restituzione dei risultati processati
 4. La comunicazione tra le differenti unità, cioè lo scambio di dati, si compie grazie a una **struttura d'interconnessione**.



John von Neumann
www.computerhistory.org

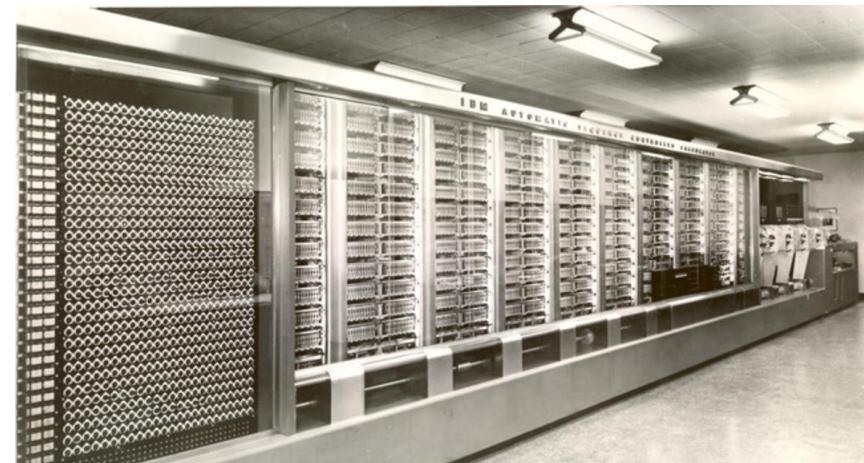




MACCHINE PROGRAMMABILI

Macchina di HARVARD

- Nello stesso anno Howard Aiken, su incarico della marina militare statunitense, realizzò **Mark I** (o *IBM Automatic Sequence Controlled Calculator*) presso l'Università di Harvard.
- Il Mark I fu basato su un modello di calcolo automatico, poi chiamato **Macchina Harvard**, in cui c'è una separazione tra **memoria contenente i dati e memoria in cui sono immagazzinate le istruzioni**. I dati erano impostati manualmente da un operatore in dei contatori elettromeccanici; mentre le istruzioni risiedevano su schede o nastri perforati (per archiviare i risultati si usava un nastro cartaceo perforabile).



Macchina di Harvard
www.computerhistory.org

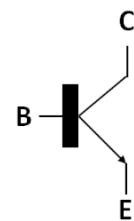
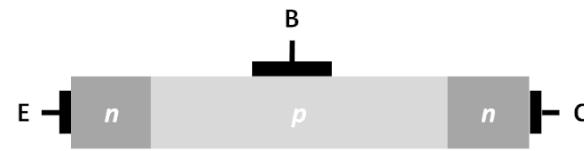
MACCHINE PROGRAMMABILI

Dal triodo al transistor: la microelettronica

- Un primo passo in merito al ridimensionamento degli elaboratori e all'incremento rilevante della velocità di computazione avvenne nel 1947 grazie agli studi sui materiali semiconduttori per merito di John Bardeen, Walter Brattain e William Shockley. I tre scienziati, crearono un nuovo commutatore di segnale, il **transistore**, che nel giro di dieci anni, sostituì il triodo a valvola consentendo di realizzare circuiti elettrici rapidi e compatti e favorendo la nascita della **microelettronica**.
- Il **transistore a giunzione bipolare npn** è costituito da tre terminali: il **Collettore (C)** e l'**Emettitore (E)** sono collegati a uno strato semiconduttore drogato con cariche negative (*n*); mentre la **Base (B)** insiste su un semiconduttore con carenza di cariche negative (*p*). Gli elettroni possono fluire facilmente dalla Base al Collettore finché la giunzione Base-Emettitore è polarizzata direttamente (cioè la Base ha una tensione superiore a quella dell'Emettitore); altrimenti c'è una interdizione del segnale



Bardeen, Brattain, Shockley
www.computerhistory.org

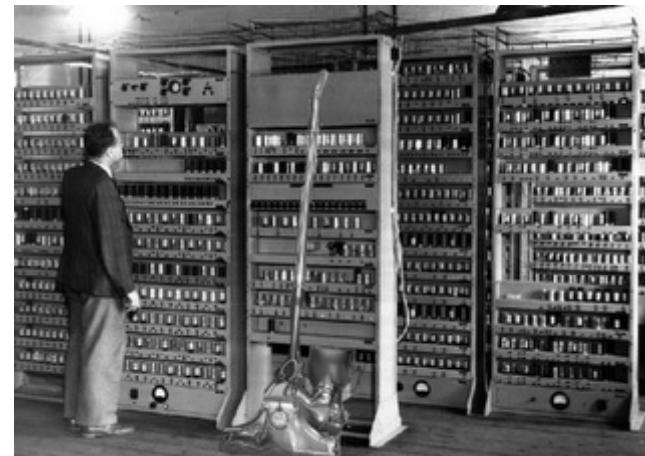




MACCHINE PROGRAMMABILI

Primi miglioramenti

- Intanto nel 1944, John von Neumann e altri scienziati progettarono il **primo elaboratore dotato di un rudimentale Sistema Operativo** (*Electronic Discrete Variable Computer*, EDVAC). Questo applicativo perfezionò il concetto di programmabilità, poiché il programma poteva essere trasferito nella Memoria Centrale e richiamato a piacimento più volte (con un incremento notevole delle prestazioni); svincolando il sistema dall'intervento del programmatore nonché dalla continua lettura di informazioni riportate su schede e nastri perforati
- Nel 1951 UNIVersal Automatic Computer, società fondata da Eckert e Mauchly, propose per le grandi aziende *UNIVAC-1* un elaboratore a uso generico. I programmi furono redatti usando uno dei **primi linguaggi assemblativi**, lo *Short Order Code*.
- Un anno dopo, Mauchly, Eckert e von Neumann eseguirono il primo programma dell'EDVAC presso la Moore School; proprio mentre IBM annunciò il 701, un elaboratore con più programmi residenti in memoria introducendo la nozione di **multiprogrammazione (multitasking) a partizione fissa**

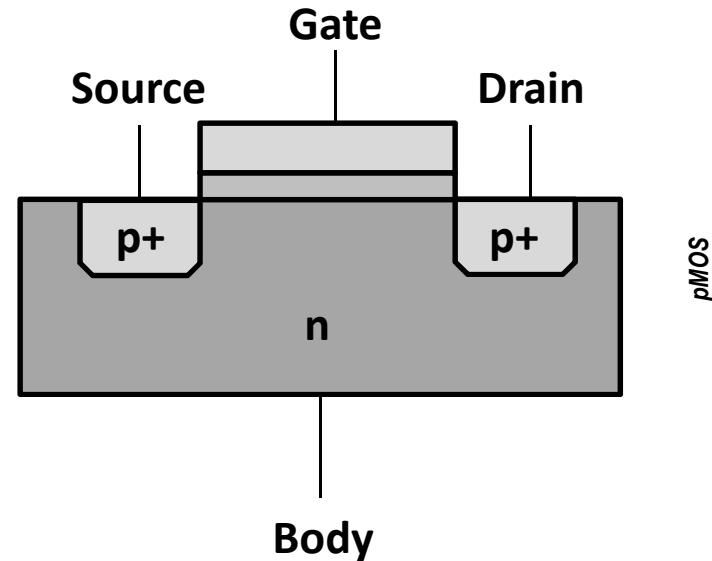


EDVAC
www.computerhistory.org

MACCHINE PROGRAMMABILI

Prima generazione di microprocessori: pMOS

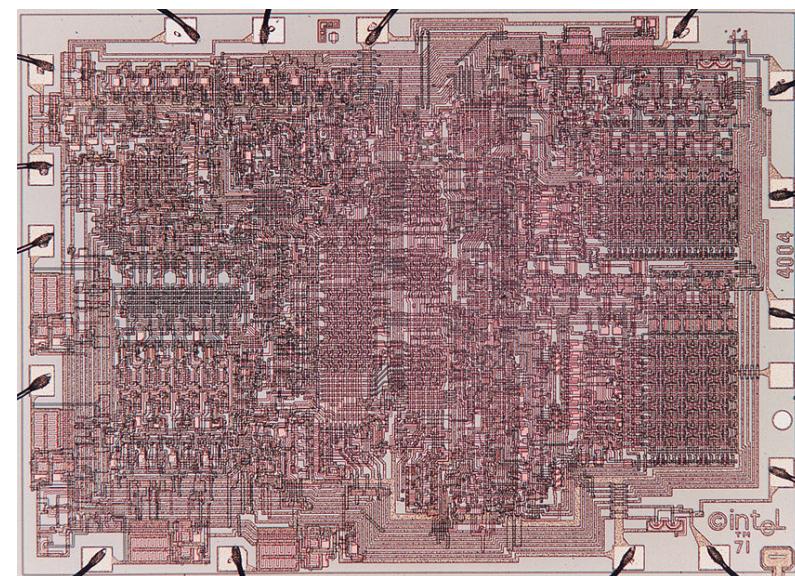
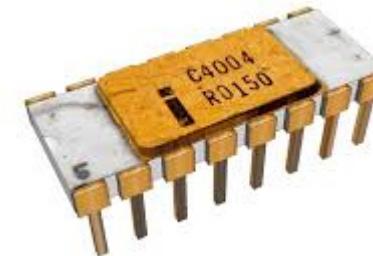
- I processori della prima generazione furono realizzati con tecnologia pMOS (MOS di tipo p) e quindi, anche se presentavano il vantaggio del basso costo, difettavano in velocità e non erano compatibili con gli altri componenti realizzati con transistori a giunzione bipolare (*Transistor-Transistor Logic, TTL*), che all'epoca erano i più comuni.



MACCHINE PROGRAMMABILI

Prima generazione di microprocessori: INTEL 4004

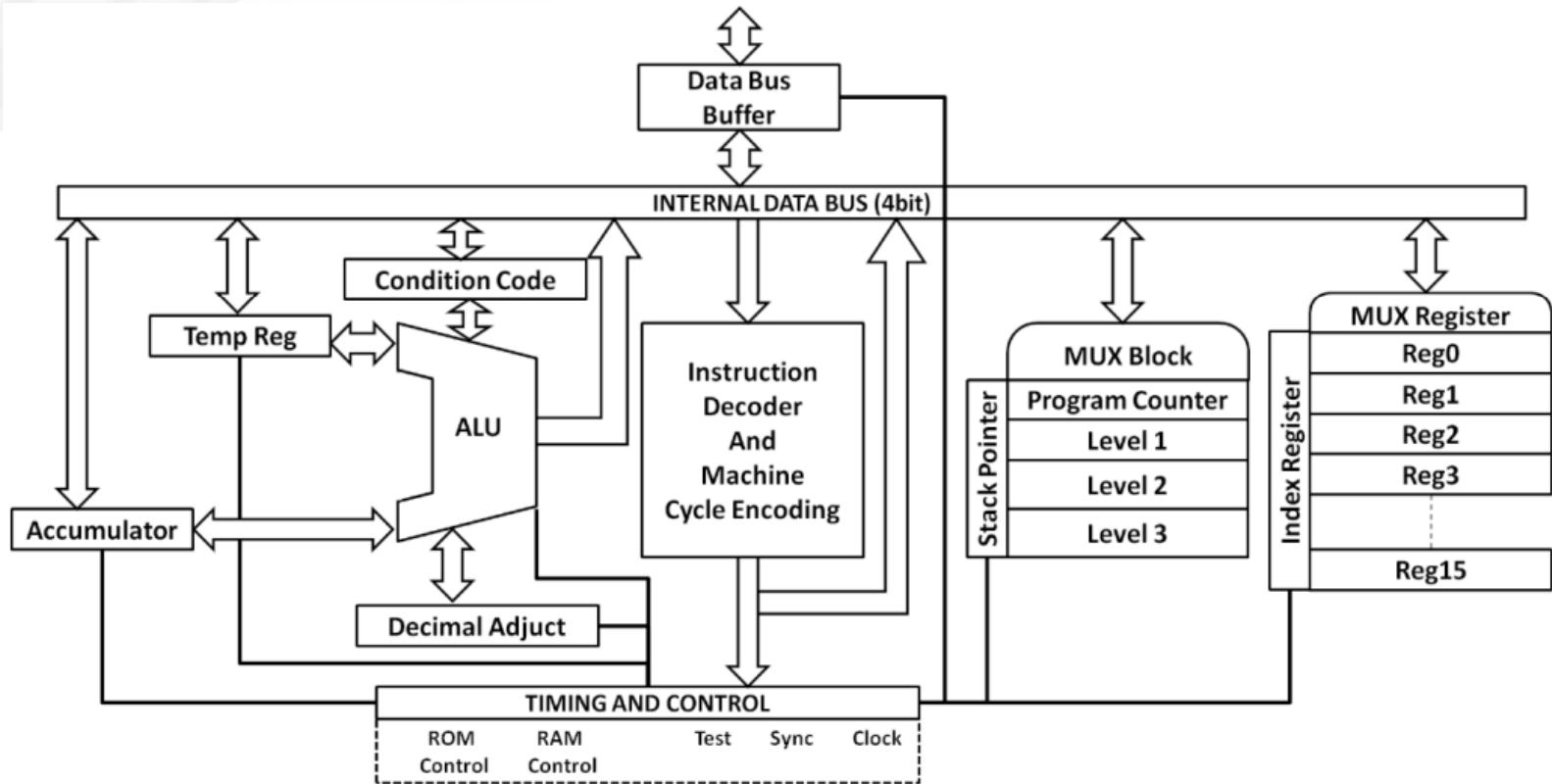
- ❑ Il primo microprocessore per uso generico, **Intel 4004**, fu progettato nel 1971 (Federico Faggin, Marcian Edward Hoff Jr. e Stanley Maze).
- ❑ **Intero circuito computazionale contenuto in un chip**
- ❑ Intel 4004 aveva una dimensione di circa 42x3mm, era costituito da 2300 transistori e operava ad una frequenza massima di 740KHz; (aveva un potenza di calcolo paragonabile a quella dell'ENIAC, che aveva bisogno di circa 19000 tubi a vuoto e occupava un'intera stanza)
- ❑ Il microprocessore lavorava con parole di 4bit e indirizzi di dimensione 12bit, che consentivano di accedere a 4096 celle di Memoria Centrale (di lunghezza 8bit); infine era in grado di operare con cifre numeriche binarie



Intel 4004
www.intel.com

MACCHINE PROGRAMMABILI

Prima generazione di microprocessori: INTEL 4004

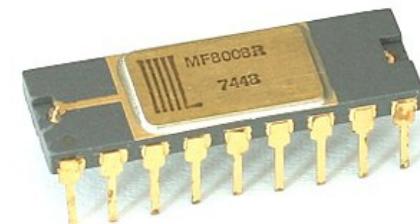




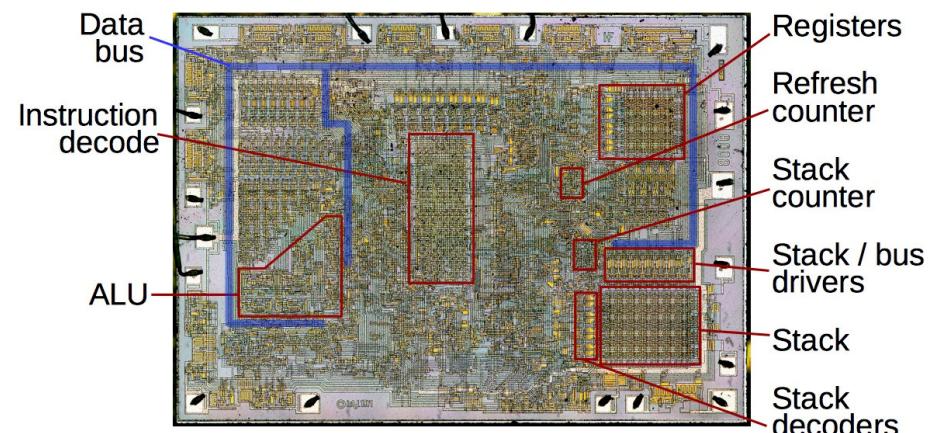
MACCHINE PROGRAMMABILI

Prima generazione di microprocessori: INTEL 8008

- Un anno dopo la stessa azienda propose il **primo microprocessore con parole di 8bit, Intel 8008**. Il chip aveva solamente 18 piedini (cioè le piste su cui viaggiano i segnali per la comunicazione con le altre Unità); un numero di porte fisse, 8 per l'input e 24 per l'output; e una struttura ad interconnessione basata su un bus a 8bit. Inoltre richiedeva molti altri circuiti di supporto per il suo funzionamento
- Il processore sfruttava indirizzi a 14bit, che consentivano l'accesso a 16KB di memoria; l'indirizzo era memorizzato in un apposito registro, il **Memory Address Register (MAR)**, esterno all'Unità di Elaborazione e a ridosso della Memoria Centrale
- Fu anche proposto il primo sistema ad **interruzioni** per migliorare i tempi di comunicazioni con le periferiche agevolando e migliorando i tempi del trasferimento dei dati.

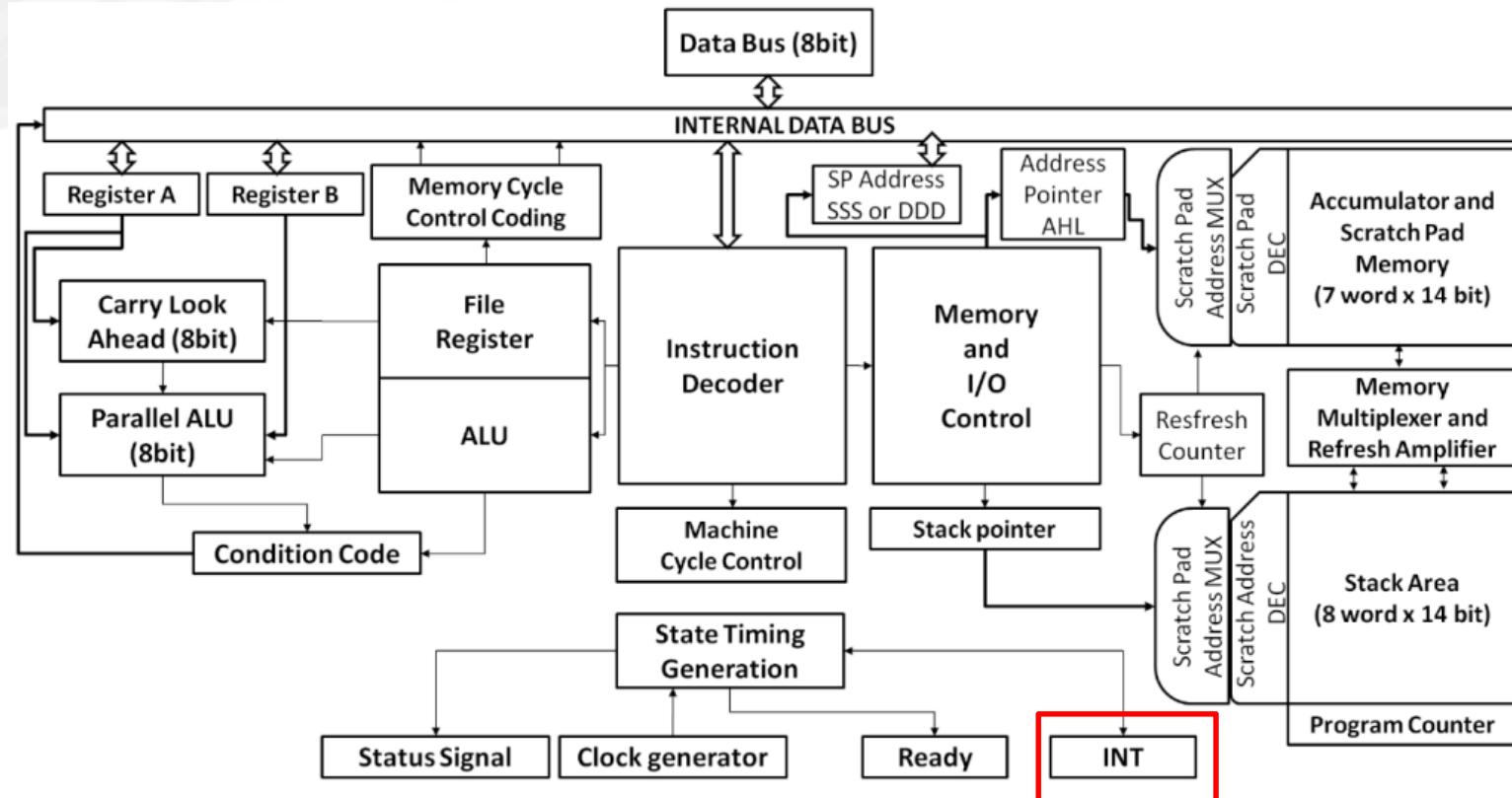


Intel 8008
www.intel.com



MACCHINE PROGRAMMABILI

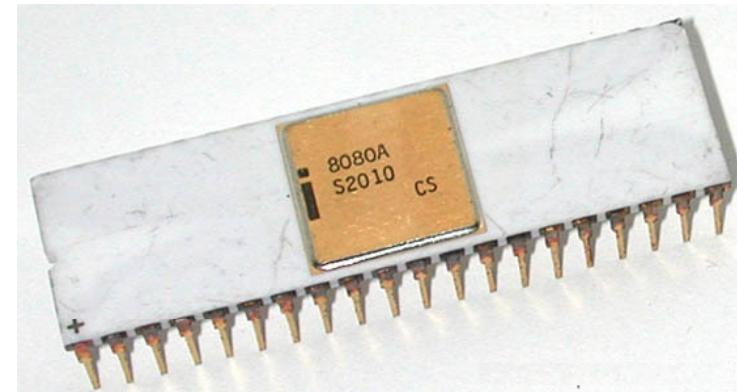
Prima generazione di microprocessori: INTEL 8008



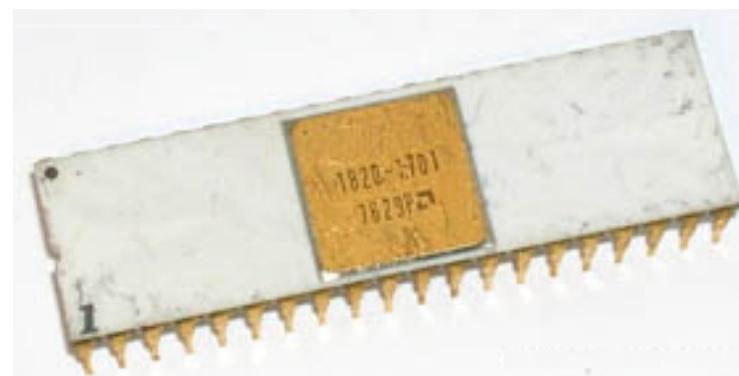
MACCHINE PROGRAMMABILI

Prima generazione di microprocessori: INTEL 8080

- Una versione migliorata fu **Intel 8080** del 1974 il quale aveva un numero maggiore di istruzioni
- Nel 1975 la società Advanced Micro Devices (AMD), secondo fornitore di microprocessori per i sistemi IBM, presentò il modello **AMD 8080**; il quale, viste le analogie con Intel 8080, fu oggetto di una controversia legale



Intel 8080
www.intel.com

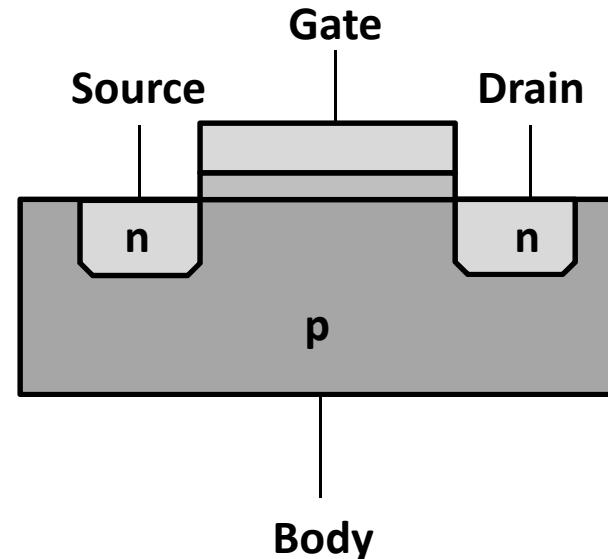


AMD8080
www.amd.com

MACCHINE PROGRAMMABILI

Seconda generazione: nMOS

- Durante la metà degli anni Settanta comparve la **seconda generazione di microprocessori**, che furono prodotti con la più avanzata tecnologia **nMOS** (MOS di tipo n)
- I circuiti nMOS erano più veloci dei pMOS, avevano un livello di integrazione maggiore e, inoltre, erano compatibili con i moduli realizzati con tecnologia TLL
- Ad usare tale tecnologia furono lo Z80 della società Zilog, il 6800 e il 6809 di Motorola, e Intel 8085



MACCHINE PROGRAMMABILI

Seconda generazione: INTEL 8085

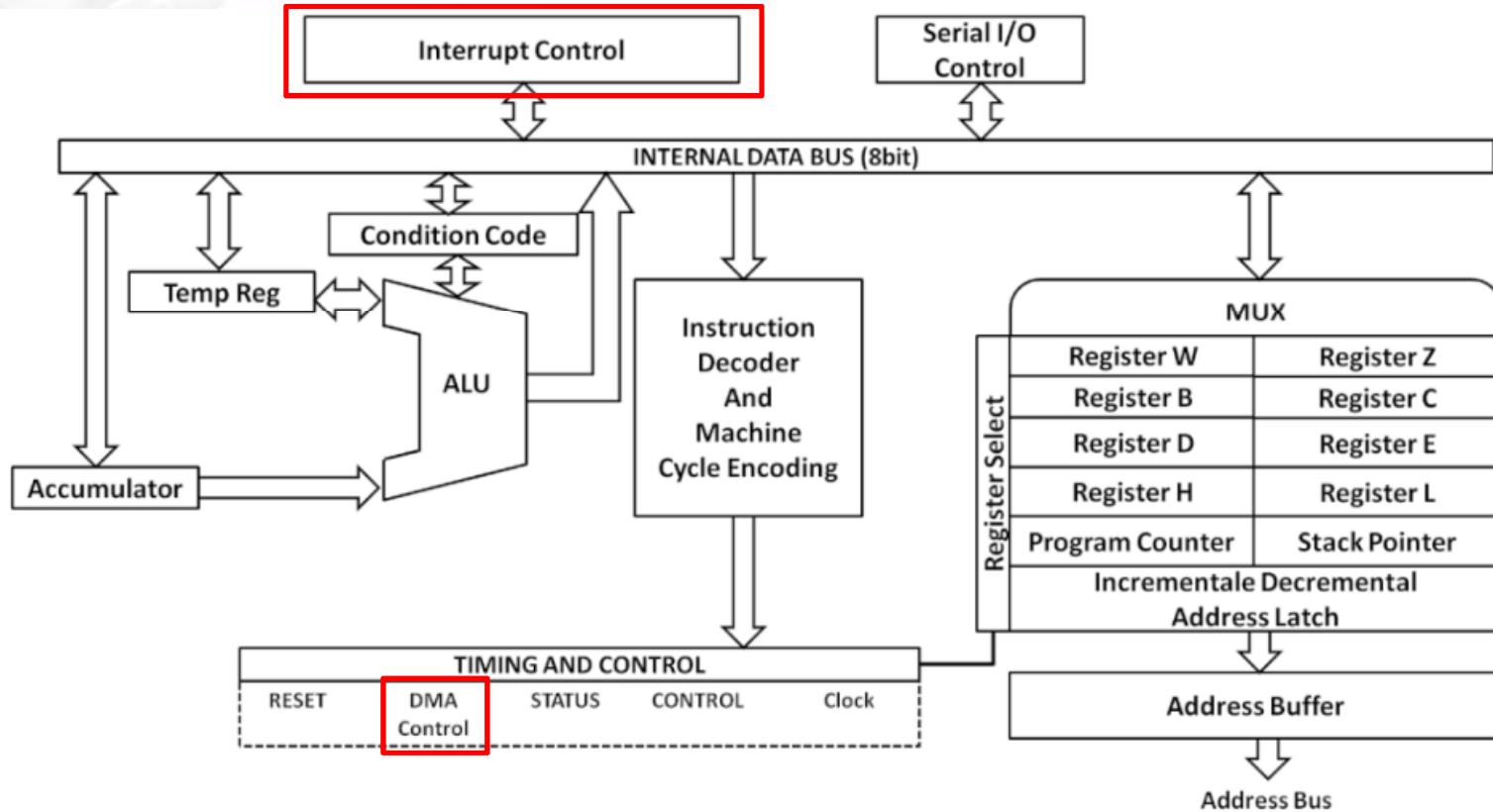
- Il processore **Intel 8085** fu commercializzato nel Marzo del 1976. Questa nuova architettura aveva dei transistori che lavoravano con un'alimentazione a 5Volt, si accedeva a 64KB celle di Memoria Centrale e aveva un'interfaccia comune per interconnettere e gestire le periferiche
- In più tale processore sfruttava l'**accesso diretto alla memoria**, per spostare velocemente ed indipendentemente dalla CPU dati dalle periferiche alla Memoria Centrale (e viceversa), e usava il sistema di **interruzione vettorizzata**, che perfezionò il multitasking e migliorò le prestazioni della macchina per le comunicazioni e i trasferimenti con i dispositivi di ingresso-uscita



Intel 8085
www.intel.com

MACCHINE PROGRAMMABILI

Seconda generazione: INTEL 8085



MACCHINE PROGRAMMABILI

Terza generazione:processori a 16bit

- Nel 1978 si affermò la **terza generazione di microprocessori** in grado di operare con parole a 16bit. Questo passaggio fu eseguito per cercare di replicare la potenza di calcolo di un mainframe in un elaboratore a uso personale e superare le limitazioni di un processore con registri a 8bit. Tra gli aspetti più costrittivi dei vecchi elaboratori c'erano uno spazio di indirizzamento esiguo ed un intervallo di rappresentazione numerica molto scarso
- Sul mercato furono commercializzati *Intel 8086* (1978), con un rendimento dieci volte superiore al modello precedente, *Z8000* di Zilog (1979) e *MC68000* di Motorola (1980)



Processori terza generazione
MOTOROLA68000 - ZILOG8000 - INTEL 8086

MACCHINE PROGRAMMABILI

Terza generazione: INTEL 8086

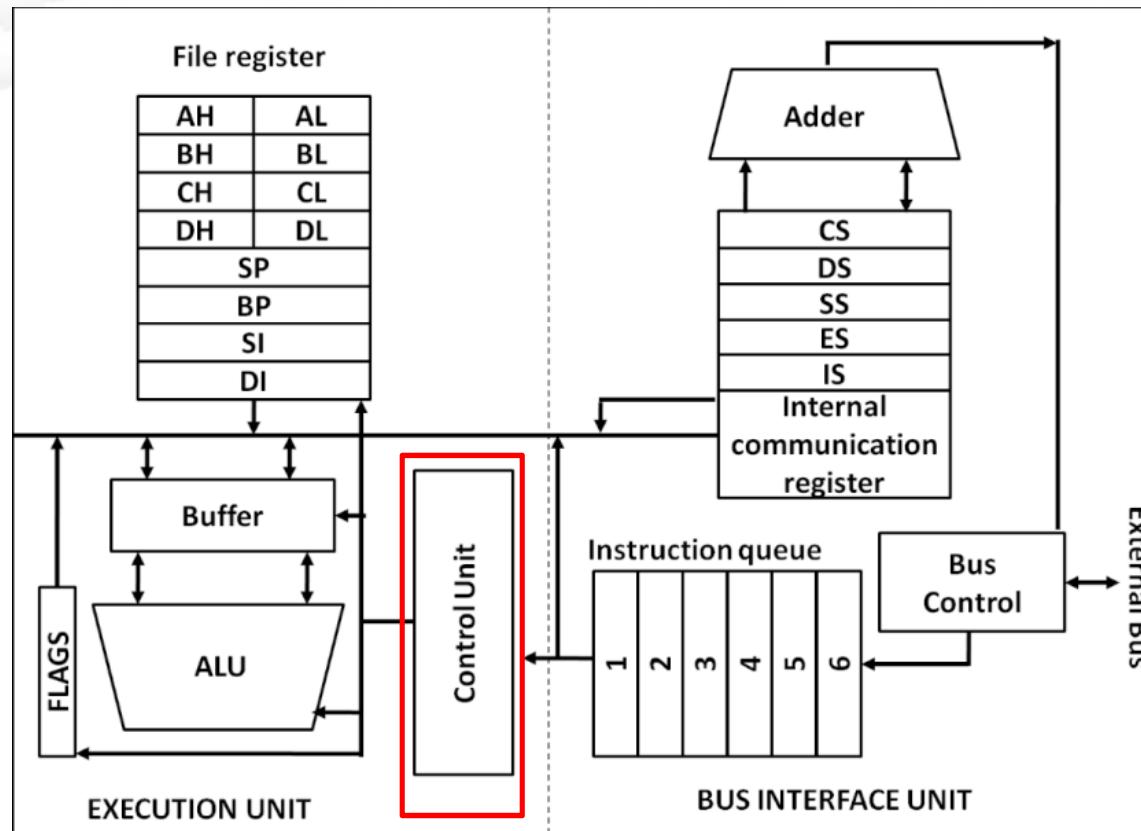
- ❑ Il processore **Intel 8086** attraverso un bus dei dati largo 20bit era in grado di indirizzare direttamente 1MB di memoria, una quantità molto ampia per quei tempi.
- ❑ Il processore gestiva la **memoria segmentata** ovvero la rilocazione dei programmi. In altre parole era possibile spostare ed eseguire un programma in una qualsiasi zona di memoria, grazie a dei registri supplementari - *base register* e *limit register* - presenti nell'Unità di Controllo
 - ❑ In questo modo si superò la necessità di svolgere il processo di compilazione ogni volta prima di caricare il programma o a posizionare il programma stesso sempre in una posizione prestabilita



Intel 8086
www.intel.com

MACCHINE PROGRAMMABILI

Terza generazione: INTEL 8086



MACCHINE PROGRAMMABILI

Terza generazione: INTEL 8088

- L'anno dopo la stessa azienda presentò **Intel 8088** che era dotato di una architettura meno complessa rispetto a quanto prodotto fino ad allora. Il microprocessore aveva lo stesso insieme d'istruzioni e la medesima architettura interna a 16bit dell'8086, ma il **bus dei dati esterni fu ridotto a 8bit**
- Tale bus con minor numero di linee diminuiva le prestazioni in velocità, ma rendeva il **microprocessore compatibile** con i moduli e le schede madri prodotte da altre aziende oltre ad essere un chip poco costoso (fattore che decretò un successo di vendite rilevante).



Intel 8088
www.intel.com

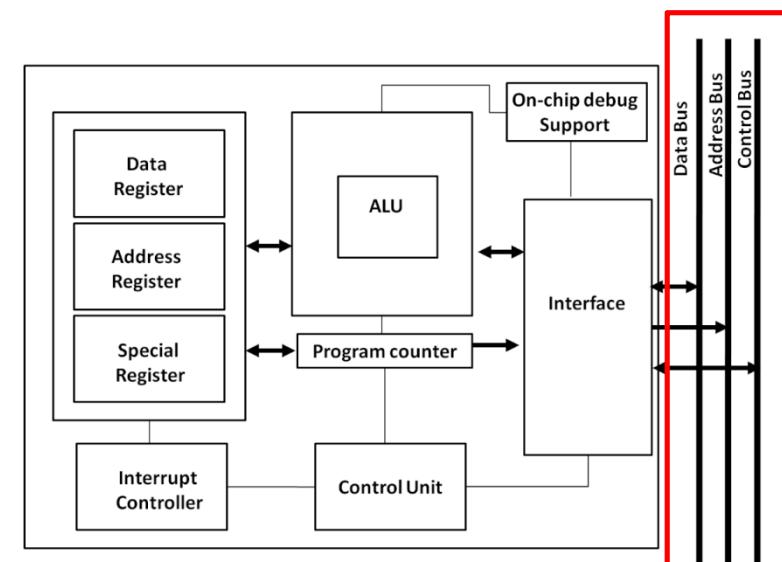
MACCHINE PROGRAMMABILI

Terza generazione: Motorola 68000

- Sempre nel 1979 Motorola presentò il processore **68000** (Fig.1.28), che più tardi fu adottato dagli elaboratori della società Apple (Macintosh del 1984) e di Amiga (*Motorola 6502A* con 5KB di Memoria Centrale per il Commodore VIC-20, del 1980; e il *Motorola 68000* nel Commodore C64, del 1982)
- Grazie alla potenza di calcolo, tra cui il **multi-bus** (o bus multicanale) che offriva trasferimenti concomitanti d'informazioni eterogenee (dati, indirizzi e segnali di controllo), gli elaboratori consentirono agli utenti di lavorare con i dispositivi in tempo reale (es.: sintetizzatori audio elettronici) e una grafica di pregiata qualità.



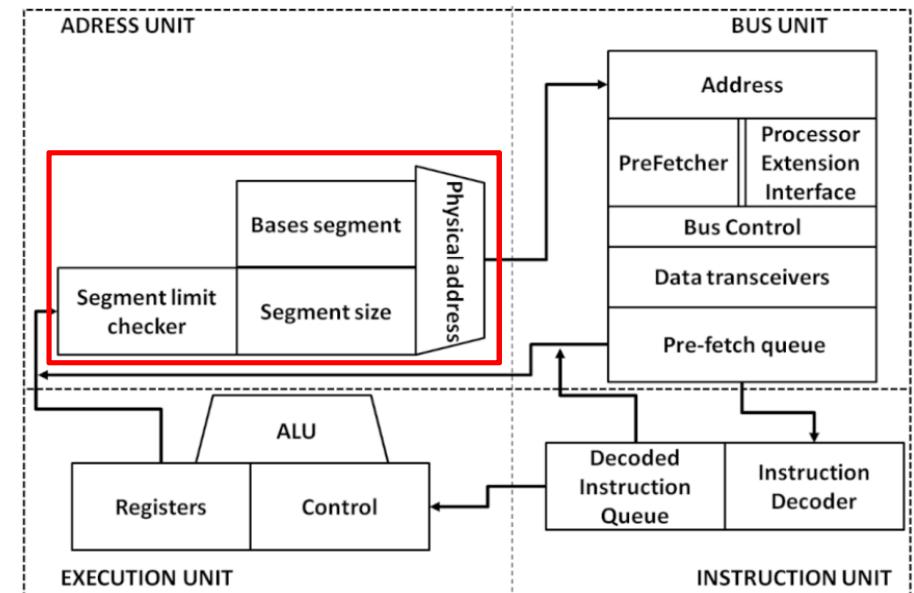
Motorola 68000
www.intel.com



MACCHINE PROGRAMMABILI

Terza generazione: INTEL 80286

- Nel 1982 Intel presentò il modello 80286 (o 286) che fu il **primo processore completamente a 16bit**, in grado, tra l'altro, di accedere a due byte di memoria consecutivi in un unico segnale di clock
- Tra le innovative caratteristiche, c'era il **multitasking**
- Un'altra proprietà fu quella della **memoria virtuale** che, anche grazie alla tecnica delle interruzioni, permise di superare il limite legato all'esecuzione di un programma (o più) di dimensione complessiva inferiore o uguale alla memoria presente fisicamente



MACCHINE PROGRAMMABILI

Il passaggio dalle macchine CISC a RISC

- Gli elaboratori del tempo erano modellati cablando chip con funzioni complesse ed integrando periferiche ognuna con un insieme di istruzioni specifico. Tali macchine furono classificate come ad **architettura CISC**, o elaboratore con un set di istruzioni complesso (*Complex Instruction Set Computer*)
- Lo sviluppo dei compilatori; la presenza di un'interfaccia comune ai moduli di I/O; e la presa di coscienza che l'uso di istruzioni complesse fosse saltuario e non fondamentale, portarono alla definizione di un processore semplice, dotato di un insieme di istruzioni completo ma minimo con prestazioni paragonabili a quelle dei più avanzati processori CISC del tempo. Si sviluppò l'**architettura RISC** o elaboratore con set di istruzioni ridotto (*Reduced Instruction Set Computer*)

CISC



RISC



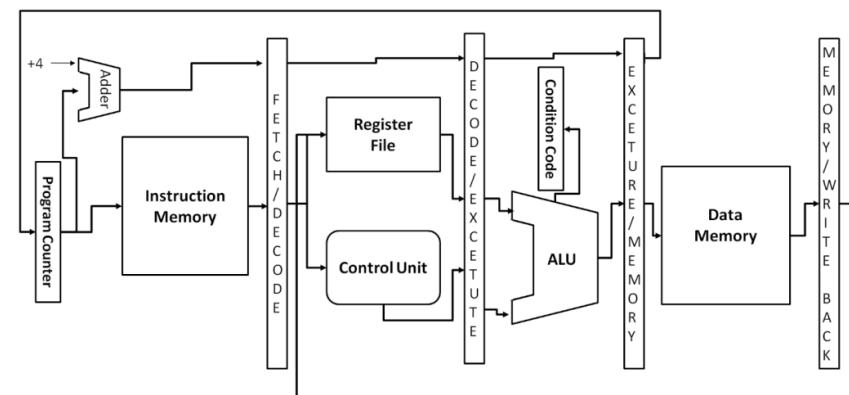
MACCHINE PROGRAMMABILI

Macchina RISC: il MIPS

- Con il processore *Microprocessor without Interlocked Pipelined Stages* (MIPS) ogni istruzione poteva essere eseguita durante un solo segnale di clock. Il set d'istruzioni malgrado fosse minimo ed avesse pochi modi di indirizzamento era sufficiente a eseguire algoritmi complessi e accedere in tutte le parti della memoria.
- Il MIPS utilizzava 32 registri a 32bit e aveva 111 istruzioni (aritmetiche, logiche, di spostamento, salto e di sistema)
- Il processore, in più, sfruttava la tecnica della **canalizzazione (pipeline)**: le istruzioni non erano più eseguite sequenzialmente ma, rendendo indipendenti le fasi in cui si preleva, codifica ed esegue una singola istruzione, si procedeva alla loro sovrapposizione; migliorando le prestazioni complessive della macchina

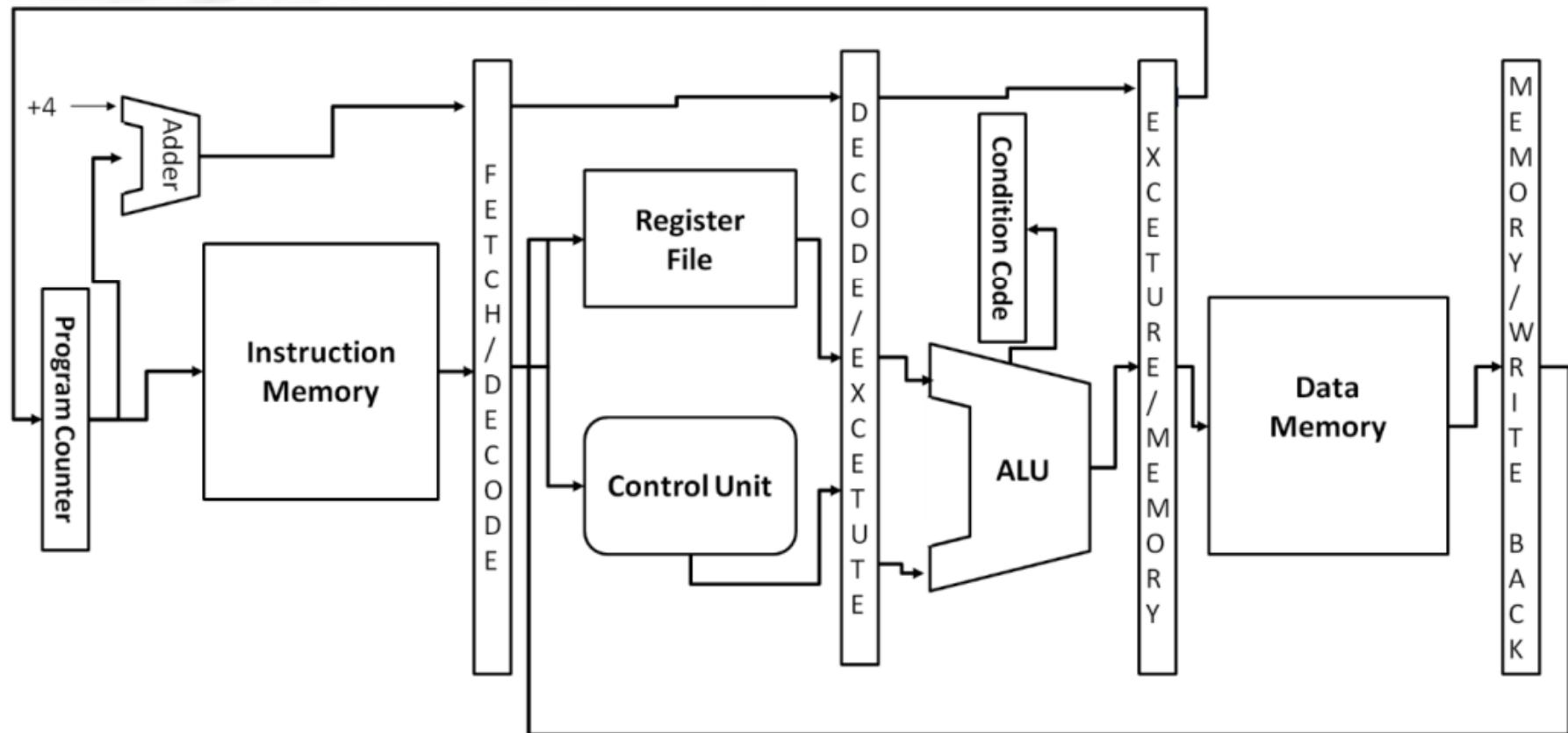


MIPS
<http://silirium.ru/>



MACCHINE PROGRAMMABILI

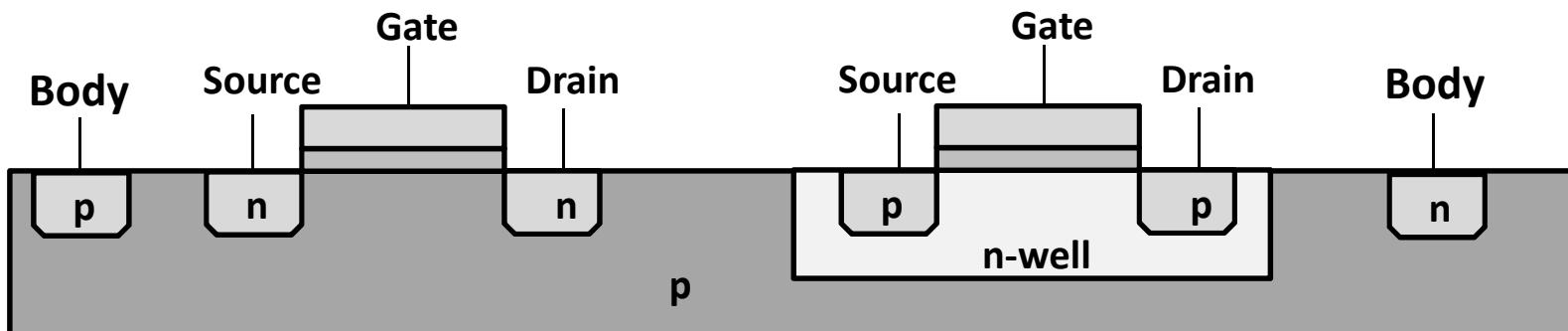
Macchina RISC: il MIPS



MACCHINE PROGRAMMABILI

Quarta generazione: INTEL 80386

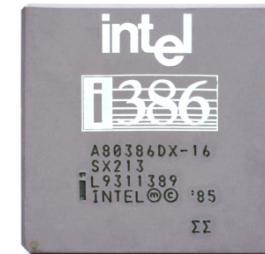
- A metà degli anni Ottanta ci fu anche il passaggio alla **quarta generazione di microprocessori**. Si affermò la tecnologia CMOS (*complementary MOS*) nata dalla concatenazione di un pMOS e un nMOS.
- Il CMOS garantì frequenze superiori ai 50MHz, minimizzò la dissipazione di potenza e offrì un ridotto consumo di energia rispetto ai modelli precedenti



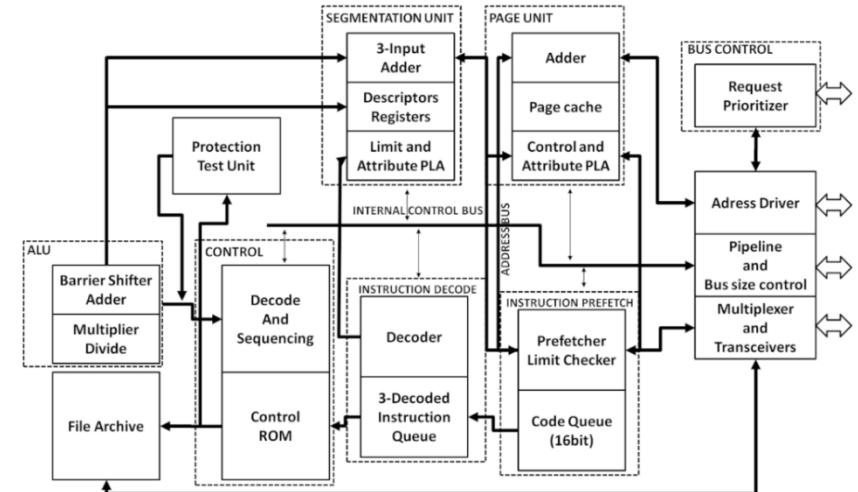
MACCHINE PROGRAMMABILI

Quarta generazione: INTEL 80386

- Un primo modello di questa nuova generazione fu il processore Intel 80386 che era costituito da 275000 transistori. I
- registri e il bus dei dati erano a 32bit reali garantendo un indirizzamento fino a 4GB di Memoria Centrale e permettendo lo svolgimento di calcoli con numeri naturali in un intervallo compreso tra 0 e $2^{32}-1$
- Il processore Intel 80386 poteva operare in tre differenti modi: reale, protetta e virtuale86. Nella **modalità reale** lavorava come un 8086, ma con prestazioni più efficienti. In **modalità protetta** era un 80286 dotato di multitasking e gestione della memoria virtuale. La **modalità virtuale86** permetteva di inizializzare un determinato numero di macchine virtuali, assegnando a ciascuna una copia del Sistema Operativo DOS



Intel 80386
<http://intel.com/>



MACCHINE PROGRAMMABILI

Quarta generazione: evoluzione

- Nel 1985 Sun Microsystems sviluppò il processore *Scalable Processor ARChitecture* (SPARC). L'architettura SPARC, che operava a 300MHz e aveva 128 registri di cui 24 usati come stack veloce (es.: utili per salvare lo stato volatile della macchina durante il passaggio da processo a processo nel multitasking), seguiva la filosofia RISC.
- Una caratteristica interessante dell'architettura SPARC era l'**Unità di Predizione delle Diramazioni** (*Branch Prediction Unit*): questo sottosistema mitigava il problema di svuotamento della cache dovuto ai salti (cioè minimizzava le conseguenze del non verificarsi del principio di località temporale e spaziale)



SPARC
<http://sun.com/>

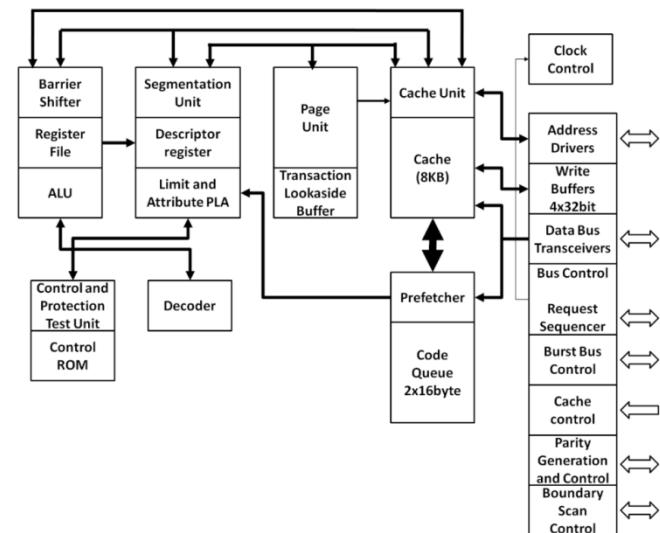
MACCHINE PROGRAMMABILI

Quarta generazione: INTEL 80486

- ❑ Nel 1989 uscì, anche, Intel 80486 che su un unico chip ospitava un processore 80386 e tutte quelle parti che erano considerate moduli aggiuntivi nei modelli precedenti come: il coprocessore matematico, la memoria cache e la componentistica per la gestione della grafica tridimensionale
- ❑ In particolare, grazie ad un algoritmo predittivo statistico, la cache integrata non solo immagazzinava i dati con un accesso più recente, ma anticipava l'importazione di dati residenti nella Memoria Centrale non ancora richiesti, introducendo così la **modalità a lettura anticipata (Read-Ahead)**.



Intel 80486
<http://intel.com/>





Oltre la macchina di Von Neumann

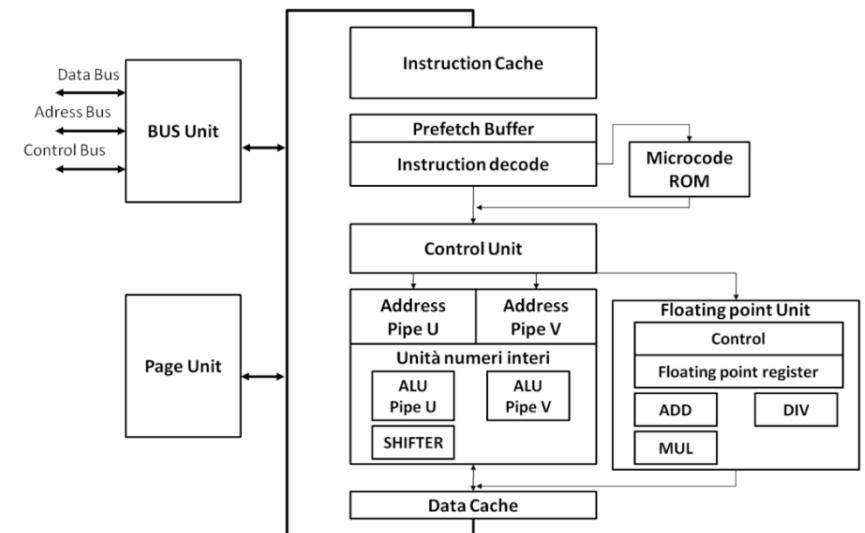
CALCOLO PSEUDOPARALLELO

Pentium

- Nel 1993 Intel annunciò il **Pentium** che fu realizzato integrando nel chip 3100000 transistori (con dimensione di 0.8micrometri) che operavano con una alimentazione a 5Volt; per poi passare a 0.6micrometri nei successivi modelli con frequenza da 75Mhz a 166Mhz e alimentazione a 3.3Volt. Si usarono transistori bipolari BicMOS, nei componenti che richiedevano un tempo di risposta rapido, e transistori CMOS nelle altre parti.
- L'architettura era orientata al modello di **Macchina di Harvard**. Aveva una suddivisione delle cache in due parti, una contenente istruzioni l'altra dati, con dei canali preferenziali di accesso e sfruttava delle **tecniche di parallelismo nell'elaborazione del codice**; componenti riproposti fino ai più recenti processori. Come elementi integrativi nel chip era presente un'**Unità per la Predizione dei Salti**. Infine, il Pentium era dotato di un **coprocessore matematico** in grado di svolgere i calcoli di addizione, moltiplicazione e divisione tra numeri reali



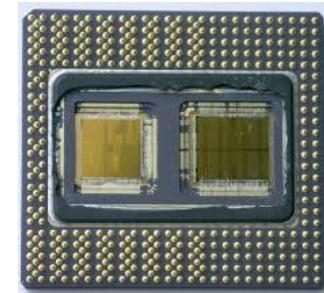
Pentium
<http://intel.com/>



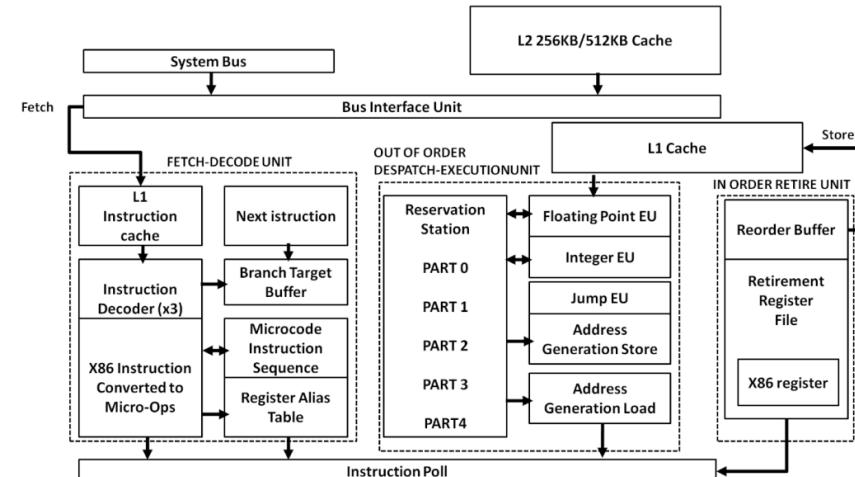
CALCOLO PSEUDOPARALLELO

Pentium Pro

- Due anni dopo fu proposto il **Pentium Pro** che rappresentò un vero salto generazionale. Costituito da 5.5 milioni di transistori integrati della dimensione di 0.6 micrometri, il processore aveva circuiti specifici e implementava delle tecniche di elaborazione dati innovative
- In primo luogo c'era la **cache di livello due**, una memoria rapida integrata in una porzione separata dalla circuiteria dell'Unità di Elaborazione, ma vicina ad essa e con un canale di comunicazione preferenziale con la Memoria Centrale.
- La **canalizzazione** raggiunse le 14 fasi mantenendo così le Unità dell'architettura sempre occupate e aumentando la frequenza operativa.
- La **superscalarità** in cui erano tre i canali di elaborazione parallela delle istruzioni (contro i due del Pentium).
- Infine c'era l'**esecuzione fuori ordine** (*Out of Order*): le istruzioni erano convertite in micro-operazioni (*micro-ops*) per poi essere passate a un componente di esecuzione capace di eseguirle fuori ordine; in altre parole si processavano quelle pronte, non necessariamente in sequenza, e si lasciavano in attesa quelle che non lo erano. La sequenza delle istruzioni era, infine, riordinata da una sezione dedicata, detta Memoria di Riordine (*Reorder Buffer*), alla fine dell'elaborazione.



Pentium Pro
<http://intel.com/>



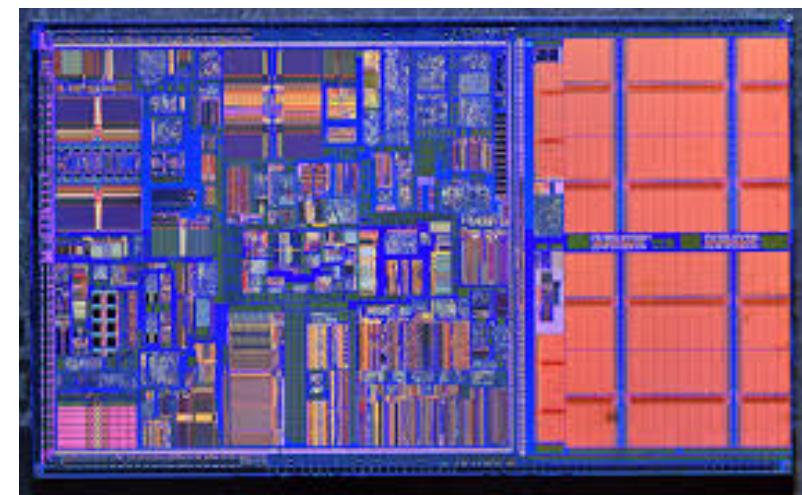
CALCOLO PSEUDOPARALLELO

Pentium II

- Nel 1997 fu commercializzato da Intel il **Pentium II** il cui chip ospitava 7.5 milioni di transistori della dimensione di 0.35 micrometri, per il modello *Klamath*, e di 0.25 micrometri, per la versione *Deschutes*. La ridotta dimensione dei transistori comportò un minore consumo energetico, un basso surriscaldamento e una maggiore velocità
- Si aveva una riduzione della **canalizzazione da 14 a 10** fasi, con un intervallo di analisi del codice per gestire l'esecuzione fuori ordine più piccola. L'attenzione era posta più sull'aumento della frequenza che non sull'incremento del numero d'istruzioni per clock (*instructions per clock*)
- Il Pentium II, inoltre, incorporava la **tecnologia MMX**, progettata specificamente per l'elaborazione di dati video, audio e grafici (le funzioni trigonometriche per le rotazioni di punti d'immagine tridimensionali impiegavano calcoli con numeri reali aventi una rappresentazione in virgola fissa)



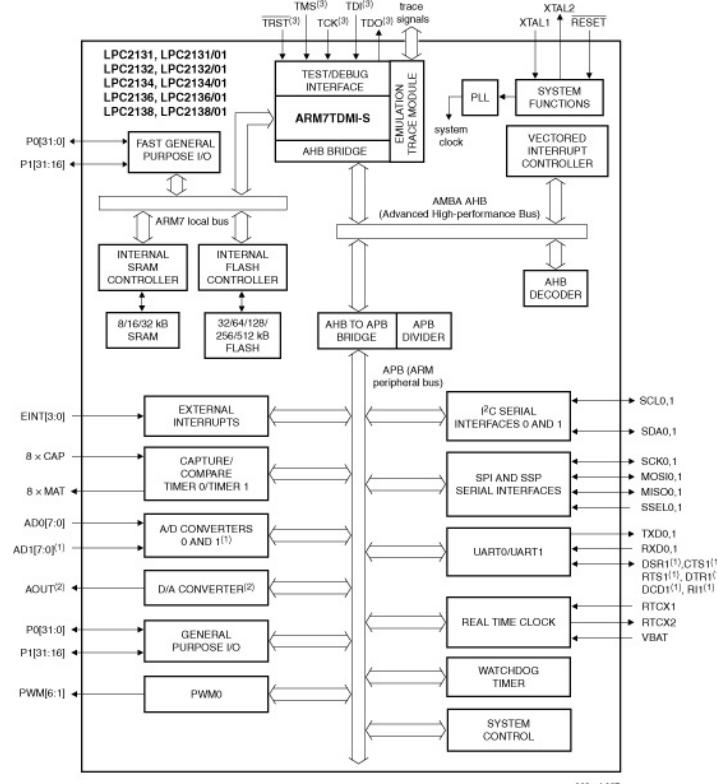
Pentium II
<http://intel.com/>



MACCHINE PSEUDOPARALLELO

ARM7

- Nello stesso periodo fu proposto il processore ARM 7 a 16/32bit dotato del set di istruzioni Thumb e di una Unità di Debug sul chip.
- Canalizzazione a tre fasi e un solo bus misto istruzioni-dati per ridurre i costi di produzione
- Questo modello fu l'**ultimo a seguire l'architettura proposta da John von Neumann**, le altre adottarono il modello della Macchina di Harvard





MACCHINA VETTORIALE

Pentium III

- Nel 1999 fu proposto il **Pentium III** che ebbe come innovazione principale l'estensione **Streaming Simd Extension** (SSE). Grazie a questa tecnica si ebbe un potenziamento del coprocessore matematico che operò in modalità *Single Instruction Multiple Data* (SIMD): cioè si eseguiva in parallelo la stessa istruzione su più dati prelevati in blocco; orientando parte del processore ad un'**architettura vettoriale**
- L'estensione SSE fu utile nella manipolazione dei contenuti multimediali, nella decompressione dei filmati MPEG2 (un formato di contenuti audiovisivi sfruttato anche dai supporti ottici di nuova generazione, i DVD) e nell'elaborazione della grafica tridimensionale. Il modello raggiunse una frequenza di clock di 800MHz.
- L'unità gestiva operandi a 128bit

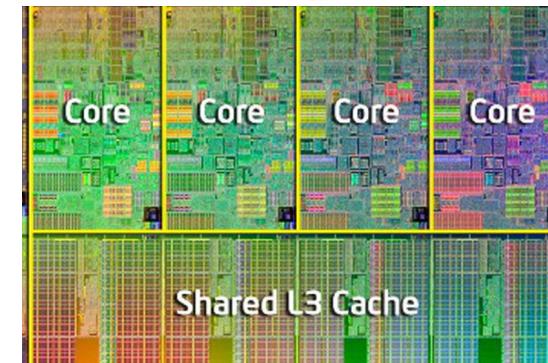
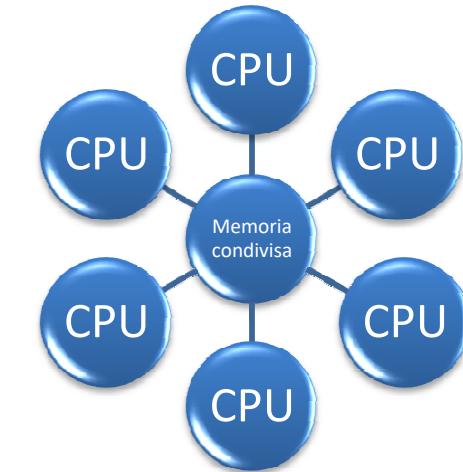


Pentium III
<http://intel.com/>

MACCHINE MULTIPROCESSORE

Limiti del calcolo sequenziale e pseudo parallelo

- Non riuscendo più ad aumentare significativamente le prestazioni della macchina (la frequenza di clock si attestò all'ordine di grandezza del GHz), le case di produzione decisero di puntare completamente sul parallelismo dei processi ottenuto mediante più elaboratori, i **multi processori** (*multi processor*), o più Unità di Elaborazione sullo stesso chip, i **multi nuclei** (*multi-core*).



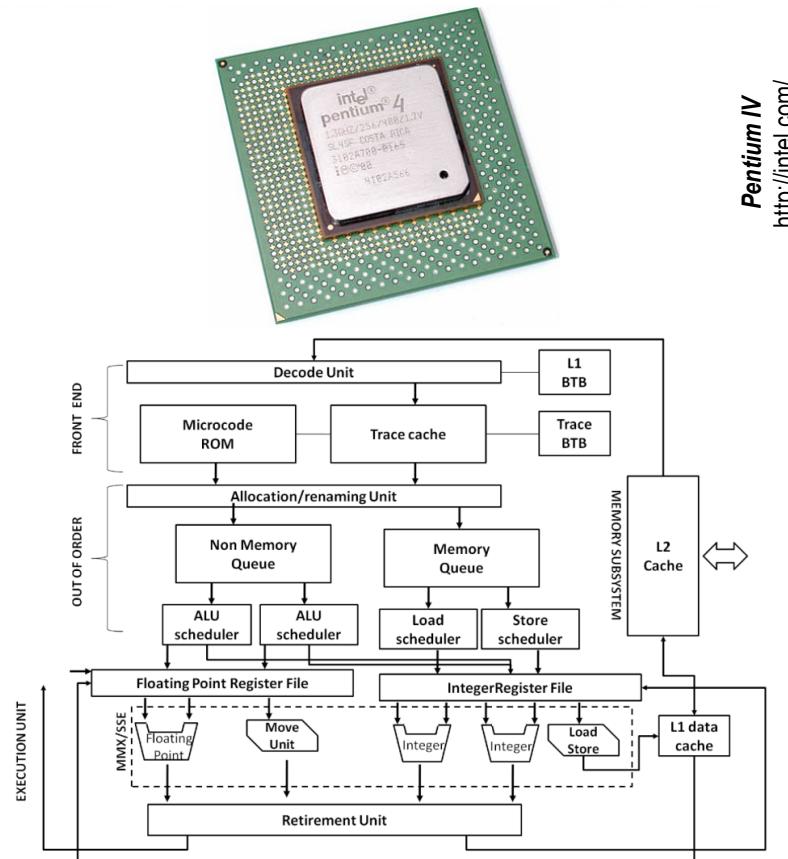
Organizzazione multi process

Organizzazione multi core

MACCHINE MULTIPROCESSORE

Pentium IV

- Il **Pentium 4** incrementò la potenza di calcolo, grazie anche all'introduzione di un bus dati dedicato (*Front Side Bus*) più veloce. Inoltre continuò a fare uso di canalizzazione e di una sotto-architettura di tipo vettoriale (dedicata alle funzioni SSE2)
- In più offrì la tecnica **Hyperthreading**: ovvero, l'Unità di Elaborazione aveva la circuiteria sdoppiata in grado di gestire due istanze di un processo (*thread*), in modo tale da duplicare il numero di operazioni eseguibili nella stessa unità di tempo. Il parallelismo non agiva più sui dati, ma era applicabile anche ai programmi (o parti di essi)
- Al suo interno, per garantire la compatibilità con i modelli precedenti, l'architettura mantenne anche una **sotto unità per gestire le istruzioni CISC**



Pentium IV
<http://intel.com/>

MACCHINE MULTIPROCESSORE

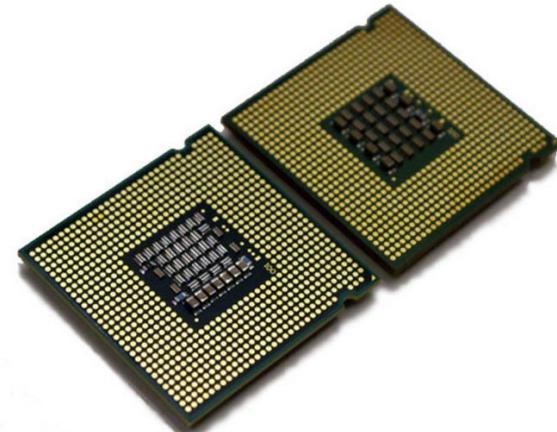
Altre macchine

- Nel 2005 fu prodotto il **Pentium D**, un processore con due nuclei (*dual core*), cioè due Unità di Elaborazione sullo stesso chip, e una memoria cache condivisa. Il suo lancio fu seguito dopo solo pochi giorni dal processore *Athlon 64 X2* prodotto da AMD.



Pentium D
<http://intel.com/>

- Un anno dopo fu presentato il modello **Intel Core2Duo**, un processore con due nuclei dotato di una cache di primo livello, una cache di secondo livello di 6MB e con un bus dati che operava ad una frequenza di clock a 333MHz. Nel tempo furono poi proposte le varianti **Intel 2 Duo** e **Intel Quad-Core**.

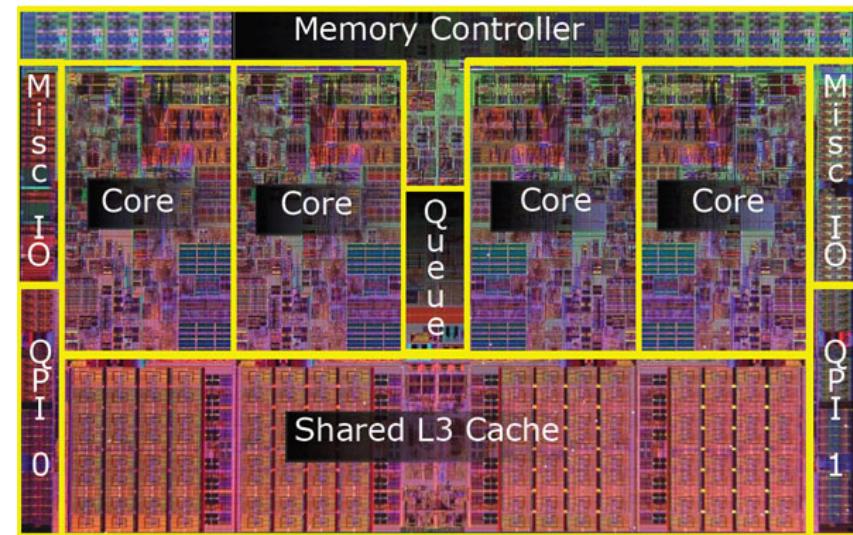


PentiumCore 2Duo
<http://intel.com/>

MACCHINE MULTIPROCESSORE

Intel *i*

- A partire dal 2010 Intel rilasciò una nuova generazione di microprocessori che aveva un nome comune *core Intel* ma fu soggetta ad una divisione in quattro serie: *i3*, *i5*, *i7* e *i9*
- La novità che accumuna i tre modelli, ancora in commercio con la nona generazione, è il **HyperMultiThreading**: ovvero, ciascun nucleo può gestire il Multithreading. In più, per quasi tutte le serie, ci sono tre livelli di cache: due (L1 e L2) per ogni nucleo e uno (L3) condiviso oppure a uso dei differenti nuclei.
 - Il processore *Intel Core i3* inizialmente aveva solo due nuclei senza Hyper-MultiThreading; ma dalla terza generazione del 2013 la tecnologia è stata integrata
 - Il processore *Intel Core i5* è disponibile con due o quattro nuclei. Supporta il HyperMultiThreading ma, rispetto all'*i3*, differisce nella possibilità di **incrementare autonomamente la velocità dei nucleo** (*Automatic Turbo Boost*).
 - Il processore *Intel Core i7* ha otto nuclei che agiscono ciascuno su due thread, ma l'utente può impostare la macchina con otto core reali e otto virtuali. A differenza di tutti gli altri processori, il core *i7* ha un solo **cristallo**, cioè tutti i nuclei e il controllore di memoria risiedono sullo stesso spazio
 - La linea *Intel Core i9* ha fino a 18 core (per un totale di 36 thread). Elemento rilevante è il *Turbo Boost Max* che consente al Sistema Operativo di usare informazioni contenute nella CPU per identificare quali core sono più veloci e indirizzare di conseguenza alcune operazioni o processi.



Pentium i5
<http://intel.com/>



Fine