Intel 8259

Es un controlador programable de interrupciones, el cual fue diseñado para un sistema de cómputo que incorpore como procesador principal el Intel 8085 o 8086, como es el caso de la IBM PC o la IBM AT² Los conectores de un 8259 son:

- IRQ0-IRQ7: son pines que sirven como peticiones de interrupción de los periféricos, de mayor a menor prioridad.
- INTR: realiza la petición de interrupción al procesador gestionada por el i8259
- INTA se encarga del reconocimiento/ aceptación de la interrupción por parte del procesador
- CS (Chip select): Sirve para leer y escribir en los registros del PIC
- D0-D7 Líneas de datos que sirven para comunicar el nivel de la interrupción o vector desplazamiento
- CAS0-CAS2 son pines que actúan como salida en el i8259 maestro y como entrada en caso de que el controlador sea programable, lo cual permite interconectar varios i8259 constituyendo un bus local.
- A0: única línea del bus direcciones usada para seleccionar los registros de control.
- RD, RW (read, write): permiten leer o escribir en los registros decontrol del i8259.
- ❖ EN: indica si el PIC actúa como maestro o como esclavo cuando hayvarios encadenados (en cascada).

-CS	1 • 2 3 4 5 6 7 8 9	Intel 8259	28 27 26 25 24 23 22 21 20 19	VCC A0 -INTA IR7 IR6 IR5 IR4 IR3 IR2 IR1
D2 🗌	9		20	IR2
GND□	14		15	CAS 2

De manera interna, contamos con tres registro principales, cada uno de 8bits

- ➤ IRR (Interrupt Request Register): cada uno de los bits de este registro está asociado con una de las líneas de petición de interrupción. Estos bits almacenan las peticiones de interrupción pendientes.
- ➤ ISR (In-Service Register): cada uno de los bits se asocia con una línea de petición de interrupción. En este caso sólo se activa el bit que corresponde a la interrupción que se está procesando en un momento dado.
- ➤ El Interrupt Mask Register (IMR) (Registro de enmascaramiento de interrupción), es aquel registro que mantiene una máscara de las interrupciones actuales pendientes de reconocimiento.

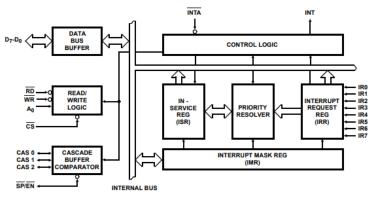


FIGURE 1

De manera interna contamos con otros componentes como:

- Lógica de gestión de prioridad: Es la encargada de determinar qué interrupción, de las solicitadas en el IRR, debe ser atendida primero.
- Buffer del bus de datos: conecta el 8259 con el bus de datos de la placa principal del ordenador.
- Lógica de lectura y escritura: acepta los comandos que envía la CPU; transfiere el estado del 8259 hacia el bus de datos.
- Buffer de cascada/comparador: almacena y compara las identificaciones de todos los 8259 del sistema

De manera conjunta, los principales registros internos del 8259 son el IRR (Interrupt Request Register) y el ISR (In Service Register). Como mencionamos arriba El IRR almacena todas las peticiones de interrupción pendientes; mientras que el ISR almacena todas las interrupciones que están siendo atendidas en un momento dado.

La lógica de gestión de prioridad se encarga de seleccionar qué interrupción, de las solicitadas en el IRR, debe ser atendida primero: cuando lleguen las señales INTA dicha interrupción será la primera procesada y su bit correspondiente se activará en el ISR.En ese momento el buffer triestado del bus de datos conecta el 8259 con el bus de datos de la placa principal del ordenador, en este bus circulan los bits de control y la información de estado. Mientras tanto la lógica de lectura y escritura acepta los comandos que envía la CPU: aquí hay registros para almacenar las palabras de inicialización y operación que envía el procesador; también sirve para transferir el estado del 8259 hacia el bus de datos.

Para que el 8285 pueda conectarse en manera de cascada, el buffer de cascada/comparador almacena y compara las identificaciones de todos los 8259 que posea el sistema: el 8259 maestro envía la identificación del 8259 esclavo en las líneas CAS, los 8259 esclavos la leen y el implicado en la operación coloca en el bus de datos la dirección (vector) de la rutina que atenderá la interrupción en los 2 próximos (o el próximo) ciclos INTA.

Interrupción 10

INT 10h es la forma abreviada de la interrupción 0x10. Esta interrupción controla los servicios de pantalla del PC.

Esta interrupción se utiliza básicamente para mostrar texto en la pantalla , cambiar a modo gráfico, para establecer la paleta de colores, etc...

$\mathbf{AH} = \mathbf{00h}$	Vídeo	Establecer modo de vídeo	
AH = 01h	Vídeo	Establecer el tamaño del cursor	
$\mathbf{AH} = \mathbf{02h}$	Vídeo	Posicionar el cursor	
AH = 03h	Vídeo	Obtener posición y tamaño del cursor	
$\mathbf{AH} = \mathbf{04h}$	Vídeo	Obtener posición del lápiz óptico (excepto VGA)	
AH = 06h	Vídeo	Subir línea	
AH = 07h	Vídeo	Bajar línea	
AH = 0Bh BH = 00h	Vídeo	Establecer color de fondo o borde	
AH = 0Bh BH = 01h	Vídeo	Establecer paleta gráfica	
AH = 0Ch	Vídeo	Escribir pixel gráfico	
AH = 0Dh	Vídeo	Leer pixel gráfico	
AH = 0Eh	Vídeo	Función TeleType (escribir caracteres en la pantalla)	
AH = 0Fh	Vídeo	Obtener el modo de vídeo	
AX = 1100h	Vídeo	Cambiar fuente de vídeo (Modo Texto)	
$\mathbf{AX} = \mathbf{4F02h}$	SVGA	Establecer modo de vídeo SVGA	
AX = 4F03h	SVGA	Obtener modo de vídeo SVGA	