

鲁东大学 2023—2024 学年第二学期

2022 级 软件工程 本科 A 卷 课程名 计算机组成原理

课程号 (2220182003) 考试形式 (闭卷) 时间 (120 分钟)

题 目	一	二	总 分	统分人	复核人
得 分					

得分	评卷人

一、外围部件与互联 (共 4 题, 每题 10 分, 共 40 分)

1. (10 分) 请回答以下关于总线的相关问题:

(i) 某总线的时钟频率为 8MHz, 有 16 根数据线和 24 根地址线, 其总线传输周期包含 4 个时钟周期, 请问:

① 如果通过该总线访问存储器, 访存的最小单位分别为字节和字时, 则可访问的最大存储空间分别为多少字节? (4 分)

② 该总线的最大数据传输率为多少 MB/s? (2 分)

(2) 以下总线仲裁方式中, 响应速度最快的是 () (2 分)

A. 链式查询方式 B. 计数器定时查询方式 C. 独立请求方式

(3) 计数器定时查询方式中若每次计数从上一次计数的中止点开始, 则 ()。(2 分)

A. 设备号大的优先级高 B. 每个设备使用总线的机会相等

C. 设备号小的优先级高 D. 无法确定设备的优先级

2. (10 分) 请完成以下关于主存储器的相关问题:

(1) 下面 4 个存储器件, 采用地址复用技术的是 (), 工作期间需要周期性刷新的是 ()。

(2 分)

A. EEPROM B. SRAM C. DRAM D. 磁表面存储器

(2) 现有一片容量规格为 32K×16bit 的 SRAM 芯片, 请问:

① 根据容量规格可推断, 该 SRAM 芯片有多少根数据引脚? 多少根地址引脚? 此外, 还应有哪些控制引脚? (6 分)

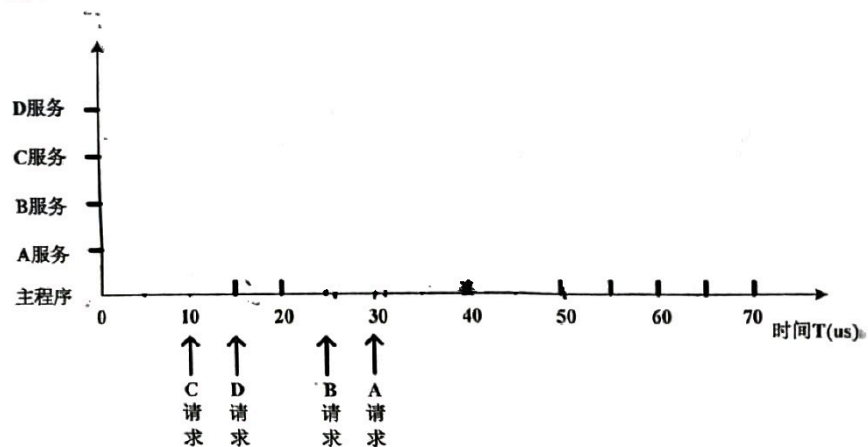
② 若使用该芯片构造一个 1MB 的存储器, 共需多少片这样的芯片? (2 分)

3、(15分) 请回答以下关于 CPU 的相关问题:

(1) 若 CPU A 的主频为 8MHz, 平均每条指令包含 2 个机器周期, 每个机器周期包含 4 个时钟周期, 请问该 CPU 的平均指令执行速度为多少 MIPS? 为提高处理速度, CPU A 采用指令流水技术, 将指令的处理过程划分为 4 个阶段, 请问理想情况下, 该 CPU 的加速比约为多少? 平均指令执行速度约为多少 MIPS? (4 分)

(2) 该 CPU 共有四级中断请求源, 其优先级顺序从高到低排列为 A->B->C->D, 若每个中断的中断服务程序均为 10us, 允许嵌套。请根据图中中断请求的提出时间画出 CPU 处理轨迹。

(4 分)



(3) 请回答形成中断嵌套的条件是什么? 如果不希望嵌套, 可采用什么方法? (3 分)

(4) 如果要通过设置屏蔽字的方法, 将该中断的处理顺序改变为 D->A->C->B, 请写出每个中断源的屏蔽字。(4 分)

4、(15分) 请回答以下关于 CU 设计的相关问题:

假设某处理器中, 采用片内总线互联内部器件, 其数据通路及控制信号如图所示。

根据该图, 回答以下问题。

(1) 指令取指周期, 根据 PC 寄存器中的地址, 访存获得一条指令后, 放入 CPU 中的 _____ 寄存器; 然后 _____ 寄存器进行自增; 其后, 对指令的 _____ 字段译码, 获知指令需要进行的操作类型; 对指令的寻址特征位字段进行分析, 获知指令地址码字段采用的寻址方式。(4 分)

(2) 指令 ADD X, 其中 X 为直接寻址方式, 指令进行的操作为 $(X) + ACC \rightarrow ACC$, 请补全该指令执行周期的微操作序列及对应控制信号。

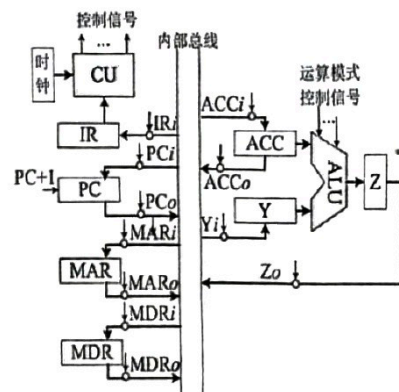
Ad(MDR) \rightarrow MAR; ; MDR_o, MAR_i
 1 \rightarrow R ; 读有效
 M(MAR) \rightarrow MDR
 _____ ; _____
 _____ ; ACC_o, ALU+
 _____ ; _____

(5 分)

(3) 某机共有 52 个微操作控制信号, 构成 5 个相斥类的微命令组, 各组分别包含 5, 8, 2, 15, 22 个微命令。已知可判断的外部条件有两个, 微指令字长 32 位。按水平型微指令格式设计微指令, 要求微指令的下地址字段直接给出后继微指令地址。

请画出该微指令的格式, 并指明各字段的长度。(4 分)

(4) 上述情况下, CU 的控制存储器的容量应为多少? (2 分)



3、(10分) 请回答以下关于 Cache 的相关问题:

设主存容量为 256K 字, Cache 容量为 2K 字, 块长为 4。

(1) 在直接映射方式下, 设计主存地址格式。(2分)

(2) 在四路组相联映射方式下, 设计主存地址格式。(2分)

(3) 在全相联映射方式下, 设计主存地址格式。(2分)

(4) 若存储字长为 32 位, 存储器按字节寻址, 写出上述三种映射方式下主存的地址格式。

(4分)

4、(10分) 请回答以下关于磁盘与 I/O 的相关问题:

(1) 某磁盘存储器转速为 3000 转/分, 共有 4 个记录盘面, 每毫米 5 道, 每道记录信息 12288 字节, 最小磁道直径为 230mm, 共有 275 道, 求: 磁盘存储器存储容量, 磁盘数据传输率; 磁盘平均等待时间。(6分)

(2) 若题(1)中的磁盘采用 DMA 方式与主机交换信息, 而且 DMA 的预处理需 1000 个时钟周期, DMA 完成传送后处理中断需 500 个时钟周期。如果平均传输的数据长度为 6.14 KB, 试问在磁盘不断进行数据传输时, 50MHz 的处理器需用多少时间比率进行 DMA 辅助操作(预处理和后处理)。(4分)

得分	评卷人

二、核心部件-处理器 (共 4 题, 每题 15 分, 共 60 分)

1、(15 分) 请回答以下关于计算机编码和运算的相关问题:

现有 C 语言变量定义如下:

char A = 0xff, B = 0x7f; (有符号数, 补码形式存放)

unsigned char C = 0xff; (无符号数)

(1) 请分别写出 A、B、C 三个变量的十进制真值。 (6 分)

(2) 双符号位运算 A+B 和 A-B, 并进行溢出判断。 (5 分)

(3) 以下为 C 语言进行右移操作的语句, 请写出执行结果。(4 分)

A = A >> 1;

C = C >> 1;

2、(15 分) 请回答以下关于指令系统设计的相关问题:

某机字长 16 位, 存储器直接寻址空间为 128 字, 变址时的位移量为 -64 ~ +63, 16 个通用寄存器均可作为变址寄存器。设计一套指令系统格式, 满足下列寻址类型的要求:

直接寻址的二地址指令 3 条;

变址寻址的一地址指令 6 条;

寄存器寻址的二地址指令 8 条;

直接寻址的一地址指令 12 条;

零地址指令 32 条。

试问还有多少种代码未用? (10 分)

若安排寄存器寻址的一地址指令, 还能容纳多少条? (5 分)