

东南大学电工电子实验中心

实 验 报 告

课程名称： 数字逻辑电路实验

第 3 次实验

实验类型：综合性实验

实验名称： 时序逻辑电路设计实验

院（系）： 计算机科学与工程学院、软件学院、人工智能学院

专 业： 计算机科学与技术(人工智能)

姓 名： 王明灏 学 号： 09118139

实验时间： 2019/12/1 评定成绩：

实验三 时序逻辑电路

一、 实验目的

- ① 掌握常用中规模时序逻辑器件的功能和使用方法
- ② 掌握逻辑函数工程设计方法

二、 实验内容

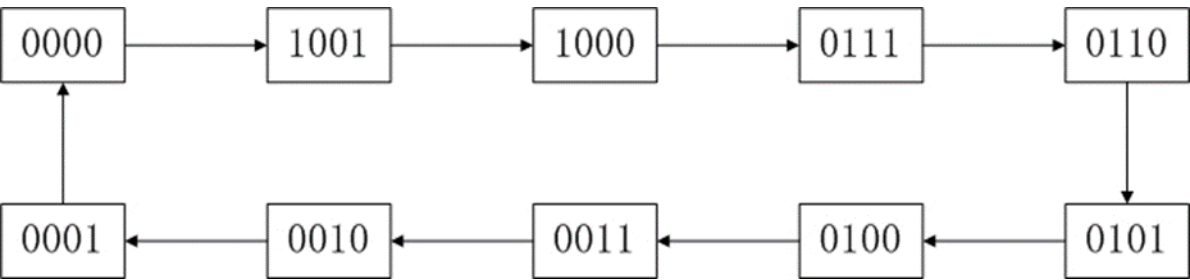
用 D 触发器实现模 10 减法计数器（计数状态为 9~0），要求具有自启动功能，写出设计过程，画出电路逻辑图，搭接电路并验证计数过程。

三、 实验器材

计算机，pocketlab 实验箱，pocketlab 软件，实验板，常用元器件。

四、实验设计

减法计数器计数规则如下：



输入				现态				次态				输出
D_3^n	D_2^n	D_1^n	D_0^n	Q_3^n	Q_2^n	Q_1^n	Q_0^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	Y
1	0	0	1	0	0	0	0	1	0	0	1	0
0	0	0	0	0	0	0	1	0	0	0	0	0
0	0	0	1	0	0	1	0	0	0	0	1	0
0	0	1	0	0	0	1	1	0	0	1	0	0
0	0	1	1	0	1	0	0	0	0	1	1	0
0	1	0	0	0	1	0	1	0	1	0	0	0
0	1	0	1	0	1	1	0	0	1	0	1	0
0	1	1	0	0	1	1	1	0	1	1	0	0
0	1	1	1	1	0	0	0	0	1	1	1	0
1	0	0	0	1	0	0	1	1	0	0	0	1

X	X	X	X	1	0	1	0	X	X	X	X	X
X	X	X	X	1	0	1	1	X	X	X	X	X
X	X	X	X	1	1	0	0	X	X	X	X	X
X	X	X	X	1	1	0	1	X	X	X	X	X
X	X	X	X	1	1	1	0	X	X	X	X	X
X	X	X	X	1	1	1	1	X	X	X	X	X

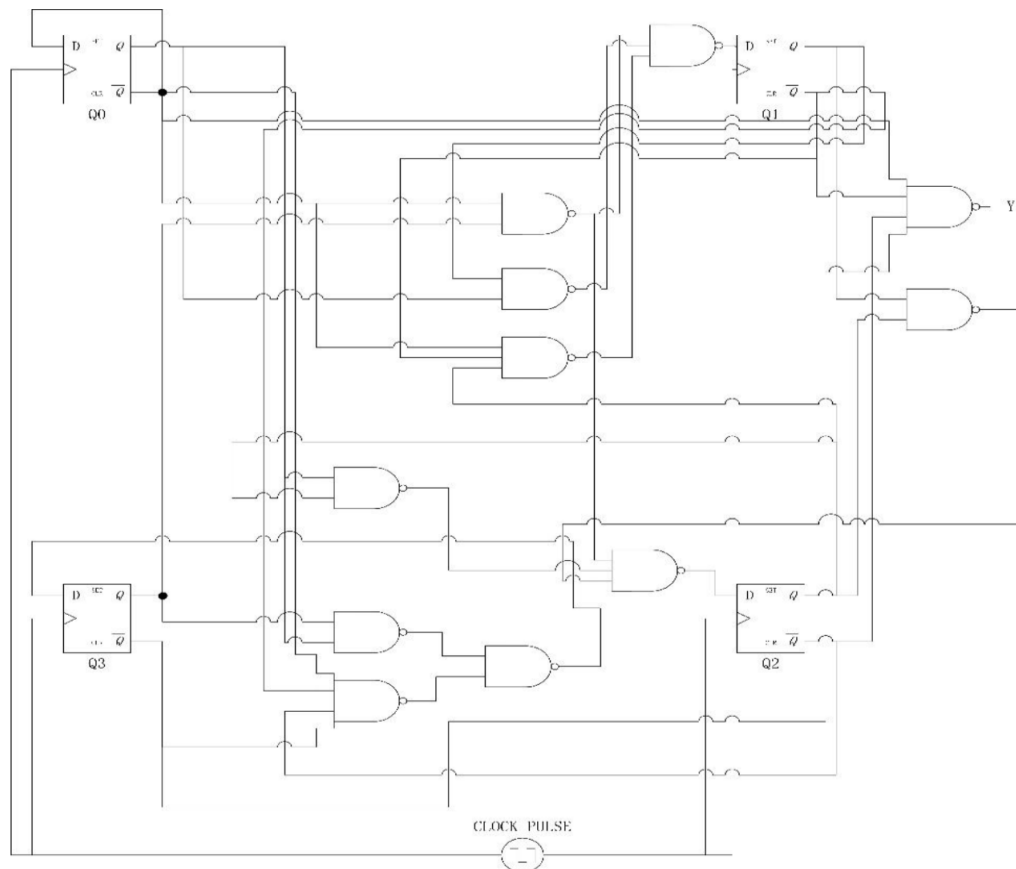
$$Q_0^{n+1} = \overline{Q_0^n}$$

$$Q_1^{n+1} = Q_3^n \overline{Q_0^n} + Q_1^n Q_0^n + Q_2^n \overline{Q_1^n} \cdot \overline{Q_0^n}$$

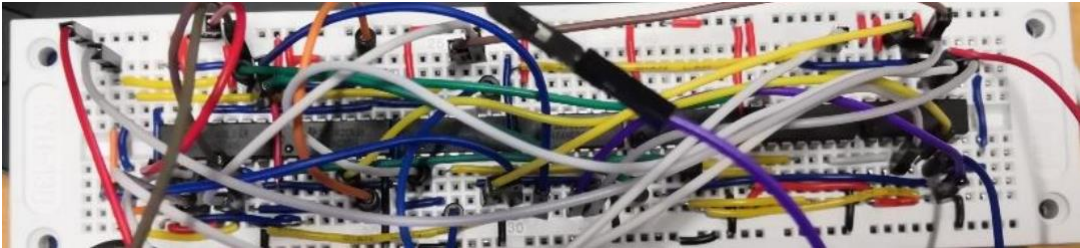
$$Q_2^{n+1} = Q_3^n \overline{Q_0^n} + Q_2^n Q_0^n + Q_2^n Q_1^n$$

$$Q_3^{n+1} = \overline{Q_3^n} \cdot \overline{Q_2^n} \cdot \overline{Q_1^n} \cdot \overline{Q_0^n} + Q_3^n Q_0^n$$

原理设计

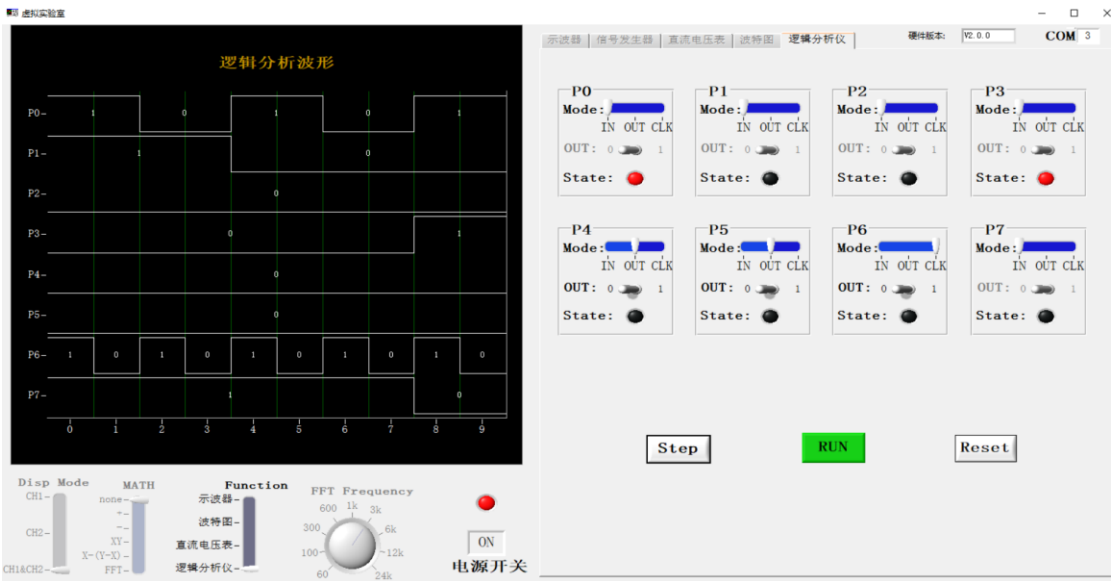
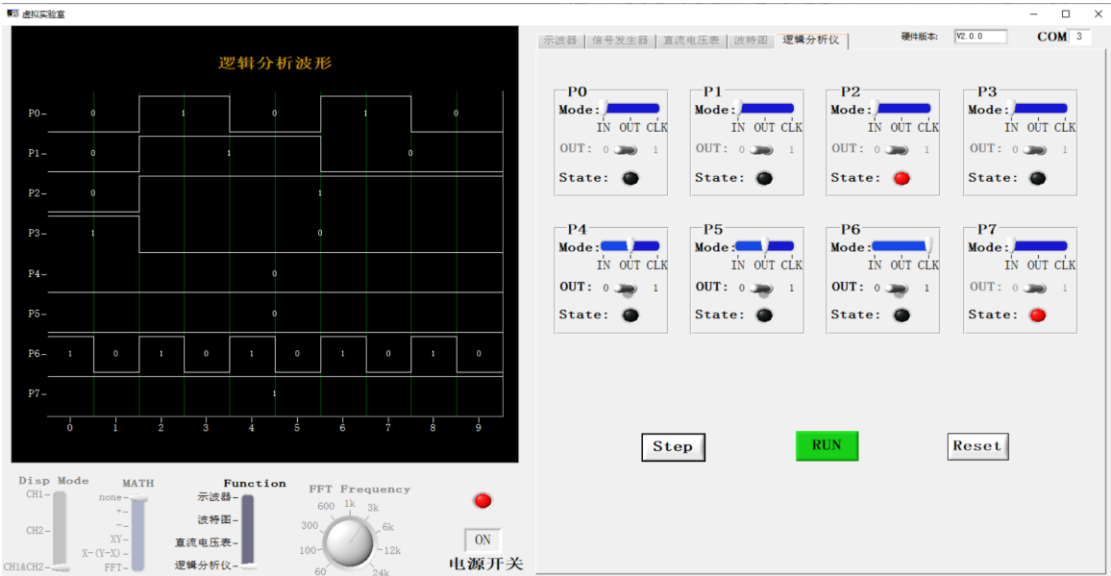


搭建电路



实验电路验证：

注：p7 为输出 Y，p0~p3 为 D 触发器 D0~D3，



与理论结果相比较，完全符合模 10 减法器的功能，同时经验

证可以自启动。

五、实验总结

本实验为数电实验课程的第三次实验，在此实验中我加深了对时序逻辑电路的理解并且熟悉了时序逻辑电路的分析设计方法，提高了电路故障排查和解决的能力。实验中我既有成功的实验经历也遇到不少的困难，在进行故障排查的过程中我觉得数电实验很重要的一点是实验原理图不能出错，在逻辑分析设计的时候一定要细心耐心，才能保证实验的顺利进行。希望之后的实验中能够进一步提高自己的实验能力。