

I2C 接口进入 Busy 状态不能退出

问题：

该问题由某客户提出，发生在 STM32F103VDT6 器件上。据其工程师讲述：在其产品设计中，使用了 STM32 的一个 I2C 接口与一个 EEPROM 通信。在系统靠性测试中发现，经过长时间运行后，STM32 会出现不能读写 EEPROM 的现象。通过 NRST 管脚对 STM32 进行复位，复位后该现象依旧存在。关掉电源，然后重新上电，现象消失。通过进一步测试发现，如果对 STM32 反复做复位操作，会很容易复现这一现象。

调研：

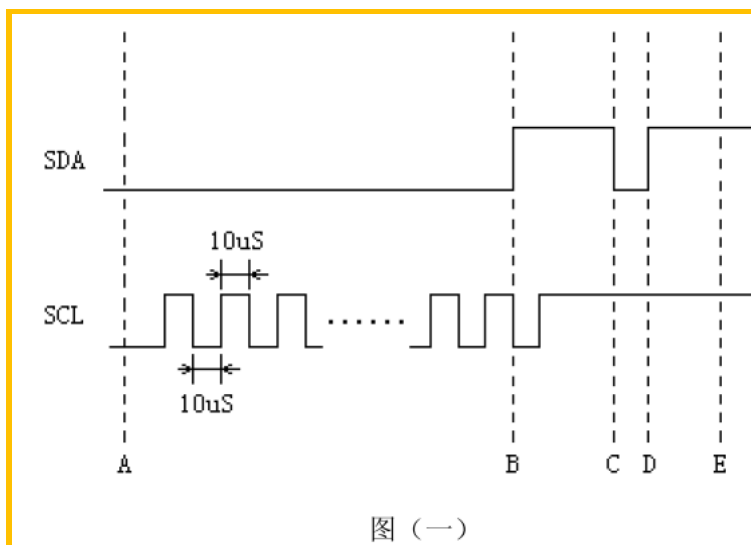
修改软件，通过打印监控 I2C 通信程序的流程，及 I2C 接口的各个寄存器的状态。当出现上述现象时，I2C 接口的状态寄存器 SR2 中的 Busy 位置 '1'，状态寄存器 SR1 中的 ARLO 位置 '1'。用示波器观察 I2C 总线，发现其 SCL 为高电平，SDA 为低电平。将 STM32 的复位脚拉到地，SCL 及 SDA 的状态不变。检查原理图，确认 I2C 总线上只有 STM32 和 EEPROM 两颗器件。

结论：

EEPROM 驱动 I2C 总线进入了非空闲状态，使得 STM32 在接管总线时发生总线仲裁失败，进而失去对总线的控制，无法启动数据的传输。EEPROM 的这种状态可能是通信被意外中断造成的。通过对 STM32 进行复位而重现这一现象，在一定程度上吻合了这种猜测。但没有实验和理论依据证实一定是该原因导致了这一问题，是否还有其它原因在起作用，不得而知。

处理：

修改软件，加入对 I2C 总线修复的功能。在每次发送起始条件之前首先检测 SR2 中 Busy 位，如果为 '1'，则说明总线上有异常。此时，可由 GPIO 的 OD 模式代替 I2C 通信口接管 SCL 及 SDA 两个管脚。通过翻转 GPIO，向 SCL 信号线上发高电平脉冲，脉冲宽度及间隔均为 10uS。每发出一个脉冲之后，检测 SDA 信号是否为高电平。若 SDA 信号为高电平，则将 SCL 拉高，然后向 SDA 信号线发出一个 10uS 宽的低电平脉冲。然后将 SCL 及 SDA 两个管脚交还给 I2C 接口，并通过将 CR1 中的 SWRST 位置 '1' 后再清 '0' 来复位 I2C 接口，使其退出 Busy 状态。如图（一）所示：



- A. 将 SCL 和 SDA 切换到 GPIO 的 OD 模式；
- B. 发送时钟脉冲并等待 SDA 跳变到高电平；
- C. 在 SDA 上发出一个低电平脉冲；
- D. 在 SDA 拉高后，将 SCL 的 SDA 切换回 I2C 接口；
- E. 通过 CR1 中的 SWRST 位复位 I2C 接口；

建议：

STM32 中的 I2C 接口被设计成为主从自适应接口，并允许多个主机共享一条 I2C 总线。I2C 接口在被使能之后，会不断的检测 SCL 及 SDA 的电平与跳变。当发现有低脉冲出现在 SCL 或 SDA 上时，则认为总线进入了 Busy 状态，其 Busy 标志会置 '1'，直到在总线上检测到一个符合要停止条件之后，才认为总线回到了空闲状态，这时由硬件清除 Busy 标志。当 I2C 接口认为总处于 Busy 状态且不是由自己占用时，会拒绝向总线上发送信号，因为它认为此刻 I2C 总线正在被其它的主机所使用。这时向 I2C 接口发命令，要求产生起始条件，会导致总线仲裁失败。要从这种状态退出，首先要保证总线是处于空闲状态，即 SCL 和 SDA 都为高电平。然后，通过将 CR1 的 SWRST 置 '1' 然后清 '0' 来复位 I2C 接口，以达到清除 Busy 标志回到空闲状态目的。

重要通知 – 请仔细阅读

意法半导体公司及其子公司（“ST”）保留随时对ST 产品和/ 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于ST 产品的最新信息。ST 产品的销售依照订单确认时的相关ST 销售条款。

买方自行负责对ST 产品的选择和使用， ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的ST 产品如有不同于此处提供的信息的规定，将导致ST 针对该产品授予的任何保证失效。

ST 和ST 徽标是ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。