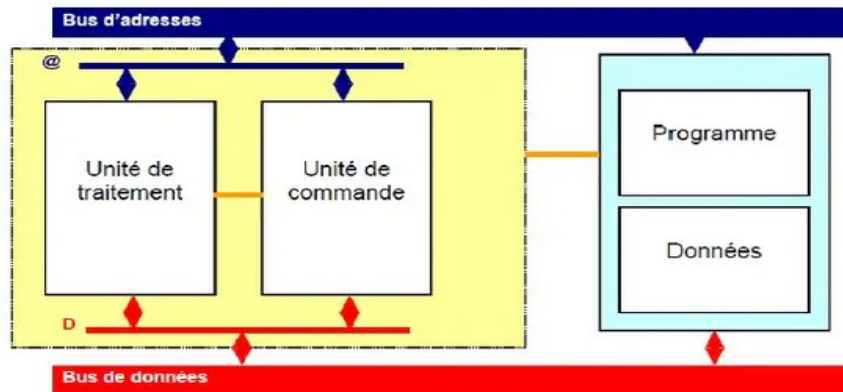


Microprocesseur – 2017

Q1: Dessinez et expliquez l'architecture de base d'un microprocesseur

R1:

ARCHITECTURE DE BASE



Un microprocesseur est composé de 2 éléments principaux, l'unité de commande et l'unité de traitement.

Tout d'abord, l'unité de commande permet de séquencer le déroulement des instructions, effectue la recherche en mémoire de l'instruction et decode les instructions à exécuter, l'unité de commande est également composée par :

- Le compteur de programme: contient l'adresse de l'instruction à exécuter
- Le registre d'instruction & decodeur d'instruction: range les instructions à exécuter dans le registre d'instruction puis decodees par le decodeur d'instruction
- Bloc logique de commande (ou séquenceur): organise l'exécution des instructions au rythme d'une horloge

Tandis que l'unité de traitement qui est également le cœur du microprocesseur regroupe les circuits qui assurent les traitements nécessaires à l'exécution des instructions, ceci est composé par :

- L'UAL (Unité Arithmétique et Logique): un circuit complexe qui assure les fonctions logiques ou arithmétiques
- Le registre d'état: généralement composé de 8 bits dont chacun de ces bits est un indicateur et son état dépend du résultat de la dernière opération de l'UAL
- Les accumulateurs: ce sont des registres de travail qui stockent un opérande au début d'une opération arithmétique, et le résultat à la fin de l'opération

Q2: Quelle est le role du sequenceur ?

R2: Il organise l'execution des instructions au rythme d'une horloge et elabore tous les signaux de synchronisation internes ou externes (bus de commande) du microprocesseur en fonction des divers signaux de commande provenant du decodeur d'instruction ou du registre d'etat

Q3: Qu'est ce qu'un UAL et comment fonctionne t-il ?

R3: un circuit complexe qui assure les fonctions logiques ou arithmetiques du microprocesseur, elle est composee de circuits logiques tels que les additionneurs, soustracteurs, comparateurs logiques ..., afin d'effectuer les calculs et les operations logiques des differents instructions a executer, les donnees a traiter se presentant aux entrees de l'UAL, sont traitees, puis le resultat est fourni en sortie et generalement stocke dans un registre dit accumulateur. Les informations qui concernent l'operation sont envoyees vers le registre d'etat

Q4: Quelle est la difference entre un architecture RISC et SISC ?

R4:

=== CISC ===

Ex : intel

- ▲ Instru. complexes prenant plusieurs cycles
- ▲ Instru. au format variable
- ▲ Decodeur complexe (micro-code)
- ▲ Peu de registres
- ▲ Toutes les instructions sont susceptibles d'accéder à la mém.
- ▲ Bcp de modes d'adressage
- ▲ Compilateur simple

=== RISC ===

Ex : android

- ▲ Instru. simples ne prenant qu'un seul cycle
- ▲ Instru. au format fixe
- ▲ Decodeur simple (câblé)
- ▲ Bcp de registres
- ▲ Seules les instru. LOAD et STORE ont accès à la mém.
- ▲ Peu de modes d'adressage
- ▲ Compilateur complexe

Q5: En termes de performance expliquez la formule suivante :

$$G = nk / k + (n - 1)$$

R5: G signifie le gain obtenu qui depend du nombre d'etages du pipeline.

Pour executer n instructions, en supposant que chaque instruction s'execute en k cycles d'horloge, il faut:

- nk cycles d'horloge pour une execution sequentielle
- k cycle d'horloge pour executer la premiere instruction puis n-1 cycles pour les n-1 instructions suivantes si on utilise un pipeline de k etages

Donc lorsque le nombre n d'instruction a executer est grand par rapport a k, on peut admettre qu'on divise le temps d'execution par k

=====

Microprocesseur – 2018

Q1: Qu'est ce qu'une instruction ?

R1: Une ou plusieurs étape(s) dans la programmation informatique qui dicte à l'ordinateur l'action nécessaire qu'il doit effectuer avant de passer à l'instruction suivante

Q2: Que contient la registre d'instruction ?

R2: Ce registre contient l'instruction qui doit etre traitEe par le microprocesseur, cette instruction est recherchEe en memoire puis placEe dans ce registre pour etre decodEe par le decodeur et preparEe pour l'execution

Q3: Expliquez le fonctionnement de la gestion de pile en LIFO

R3: Une pile ou stack en anglais stocke un ensemble d'éléments en suivant l'ordre linéaire dans lequel les opérations sont appliquées, les piles sont basées sur le principe LIFO qui signifie Last In First Out: le dernier rentré sera le premier à sortir.

Q4: Que signifie les sigles CPI et MIPS et expliquez leur utilité ?

R4:

- CPI signifie Cycle Par Instruction
- MIPS signifie Millions d'Instructions Par Seconde

Le MIPS represente la puissance de traitement du microprocesseur que l'on peut obtenir grace a la relation $MIPS = F_h / CPI$. Donc pour augmenter les perf. d'un microproc., soit on augmente la freq. d'horloge F_h , soit diminuer le le choix d'un jeu d'instruction adaptE qui est representE par le CPI

Q5: Quel est le rôle du séquenceur ?

R5: Il organise l'exécution des instructions au rythme d'une horloge et élabore tous les signaux de synchronisation internes ou externes (bus de commande) du microprocesseur en fonction des divers signaux de commande provenant du décodeur d'instruction ou du registre d'état

Q6: Transformez les nombres décimaux suivants en binaire puis en Hexadécimal :

a) 231

b) 56

Q7: Expliquez le principe de l'architecture pipeline et donnez un exemple de calcul en utilisant cette architecture

R7:

- Principe: L'exécution d'une instruction est décomposée en une succession d'étapes et chaque étape correspond à l'utilisation d'une des fonctions du microprocesseur. Lorsqu'une instruction se trouve dans l'une des étapes, les composants associés aux autres étapes ne sont pas utilisés. Le fonctionnement d'un microprocesseur simple n'est donc pas efficace. L'architecture pipeline permet alors d'améliorer l'efficacité du microprocesseur

- Exemple de calcul:

$$G = nk / k + (n - 1)$$

G signifie le gain obtenu qui dépend du nombre d'étages du pipeline.

Pour exécuter n instructions, en supposant que chaque instruction s'exécute en k cycles d'horloge, il faut:

- nk cycles d'horloge pour une exécution séquentielle
- k cycle d'horloge pour exécuter la première instruction puis n-1 cycles pour les n-1 instructions suivantes si on utilise un pipeline de k étages

Donc lorsque le nombre n d'instruction à exécuter est grand par rapport à k, on peut admettre qu'on divise le temps d'exécution par k

Microprocesseur – 2019

Q1: Dessinez et expliquez l'architecture de base d'un microprocesseur

R1: Un microprocesseur est composé de 2 éléments principaux, l'unité de commande et l'unité de traitement.

Tout d'abord, l'unité de commande permet de séquencer le déroulement des instructions, effectue la recherche en mémoire de l'instruction et decode les instructions à exécuter, l'unité de commande est également composée par:

- Le compteur de programme: contient l'adresse de l'instruction à exécuter
- Le registre d'instruction & decodeur d'instruction: range les instructions à exécuter dans le registre d'instruction puis décodees par le decodeur d'instruction
- Bloc logique de commande (ou séquenceur): organise l'exécution des instructions au rythme d'une horloge

Tandis que l'unité de traitement qui est également le cœur du microprocesseur regroupe les circuits qui assurent les traitements nécessaires à l'exécution des instructions, ceci est composée par:

- L'UAL (Unité Arithmétique et Logique): un circuit complexe qui assure les fonctions logiques ou arithmétiques
- Le registre d'état: généralement composé de 8 bits dont chacun de ces bits est un indicateur et son état dépend du résultat de la dernière opération de l'UAL
- Les accumulateurs: ce sont des registres de travail qui stockent un opérande au début d'une opération arithmétique, et le résultat à la fin de l'opération

Q2: Quelle est le rôle des registres ?

R2: Les registres permettent de mémoriser des mots-mémoires ou des adresses d'une façon temporaire lors de l'exécution des instructions

Q3: Qu'est-ce qu'un compteur ordinal ?

R3: Le compteur ordinal ou pointeur d'instruction est le registre qui contient l'adresse mémoire de l'instruction en cours d'exécution ou prochainement exécutée. Une fois l'instruction chargée, il est automatiquement incrémenté pour pointer l'instruction suivante.

Q4: Donnez un exemple d'instruction et comment le processeur gere ces instructions ?
R4:

Q5: Quelle est la difference entre un architecture RISC et SISC ?

=== CISC ===

Ex : intel

- ▲ Instru. complexes prenant plusieurs cycles
- ▲ Instru. au format variable
- ▲ Decodeur complexe (micro-code)
- ▲ Peu de registres
- ▲ Toutes les instructions sont susceptibles d'accéder à la mém.
- ▲ Bcp de modes d'adressage
- ▲ Compilateur simple

=== RISC ===

Ex : android

- ▲ Instru. simples ne prenant qu'un seul cycle
- ▲ Instru. au format fixe
- ▲ Decodeur simple (câblé)
- ▲ Bcp de registres
- ▲ Seules les instru. LOAD et STORE ont accès à la mém.
- ▲ Peu de modes d'adressage
- ▲ Compilateur complexe

Q6: Qu'est ce qu'on entend par "overflow" ?

R6: L'overflow est un bug causé par un processus qui, lors de l'écriture dans une pile, écrit à l'extérieur de l'espace alloué à la pile, écrasant ainsi des informations nécessaires au processus. D'ou le terme overflow ou debordement en francais

Q7: Expliquez la pile est gerEe en LIFO ?

R7: Une pile ou stack en anglais stocke un ensemble d'éléments en suivant l'ordre linéaire dans lequel les opérations sont appliquées, les piles sont basées sur le principe LIFO qui signifie Last In First Out: le dernier rentré sera le premier à sortir.