

UNIVERSIDADE FEDERAL DE RORAIMA

CENTRO DE CIENCIAS E TECNOLOGIA

DEPARTAMENTO DE CIÊNCIA DA COMPUTAÇÃO

GABRIEL ARCANJO CAMPELO FADOUL

**LABORÁTORIO VHDL**

Boa Vista, RR

2018

GABRIEL ARCANJO CAMPELO FADOUL

**LABORATÓRIO DE VHDL**

Trabalho apresentado como requisito parcial para obtenção de nota na disciplina de Arquitetura e Organização de Computadores, ofertada pelo curso de Ciência da Computação da Universidade Federal de Roraima.

Prof. Herbert Oliveira Rocha

Boa Vista, RR

2018

Sumário

[Sumário 3](#_Toc528405694)

[1. Questão [Flip-Flop D e JK] 6](#_Toc528405695)

[1.1 Código 6](#_Toc528405696)

[1.2 RTL 7](#_Toc528405697)

[1.3 Wave Form 8](#_Toc528405698)

[1.4 Descrição 8](#_Toc528405699)

[2. Questão [Multiplexador de 4 entradas] 9](#_Toc528405700)

[2.1 Código 9](#_Toc528405701)

[2.2 RTL 9](#_Toc528405702)

[2.3 Wave Form 9](#_Toc528405703)

[2.4 Descrição 9](#_Toc528405704)

[3. Questão [Porta XOR Utilizando Port Map] 9](#_Toc528405705)

[3.1 Código 10](#_Toc528405706)

[3.2 RTL 10](#_Toc528405707)

[3.3 Wave Form 11](#_Toc528405708)

[3.4 Descrição 11](#_Toc528405709)

[4. Questão [Somador de valor com 4] 11](#_Toc528405710)

[4.1 Código 11](#_Toc528405711)

[4.2 RTL 12](#_Toc528405712)

[4.3 Wave Form 12](#_Toc528405713)

[4.4 Descrição 12](#_Toc528405714)

[5. Questão [Memória ROM de 16 bits] 13](#_Toc528405715)

[5.1 Código 13](#_Toc528405716)

[5.2 RTL 13](#_Toc528405717)

[5.3 Wave Form 14](#_Toc528405718)

[5.4 Descrição 14](#_Toc528405719)

[6. Questão [Memória RAM de 16 bits] 14](#_Toc528405720)

[6.1 Códigos 14](#_Toc528405721)

[6.2 RTL 15](#_Toc528405722)

[6.3 Wave Form 15](#_Toc528405723)

[6.4 Descrição 16](#_Toc528405724)

[7. Questão [Banco de Registradores de 16 bits] 16](#_Toc528405725)

[7.1 Código 16](#_Toc528405726)

[7.2 RTL 16](#_Toc528405727)

[7.3 Wave Form 17](#_Toc528405728)

[7.4 Descrição 17](#_Toc528405729)

[8. Questão [Somador 16 bits] 17](#_Toc528405730)

[8.1 Códigos 17](#_Toc528405731)

[8.2 RTL 17](#_Toc528405732)

[8.3 Wave Form 18](#_Toc528405733)

[8.4 Descrição 18](#_Toc528405734)

[9. Questão [Unidade de Controle] 18](#_Toc528405735)

[9.1 Código 18](#_Toc528405736)

[9.2 RTL 19](#_Toc528405737)

[9.3 Wave Form 19](#_Toc528405738)

[9.4 Descrição 19](#_Toc528405739)

[10. Questão [ULA] 19](#_Toc528405740)

[10.1 Códigos 19](#_Toc528405741)

[10.2 RTL 20](#_Toc528405742)

[10.3 Wave Form 20](#_Toc528405743)

[10.4 Descrição 20](#_Toc528405744)

[11. Questão [Extensor de Sinal] 20](#_Toc528405745)

[11.1 Códigos 20](#_Toc528405746)

[11.2 RTL 21](#_Toc528405747)

[11.3 Wave Form 21](#_Toc528405748)

[11.4 Descrição 21](#_Toc528405749)

[12. Questão [Máquina de Estados] 21](#_Toc528405750)

[12.1 Códigos 21](#_Toc528405751)

[12.2 RTL 21](#_Toc528405752)

[12.3 Wave Form 21](#_Toc528405753)

[12.4 Descrição 21](#_Toc528405754)

[13. Questão [Contador Síncrono] 21](#_Toc528405755)

[13.1 Códigos 21](#_Toc528405756)

[13.2 RTL 21](#_Toc528405757)

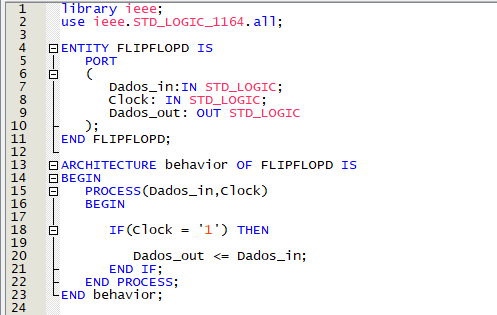
[13.3 Wave Form 21](#_Toc528405758)

[13.4 Descrição 21](#_Toc528405759)

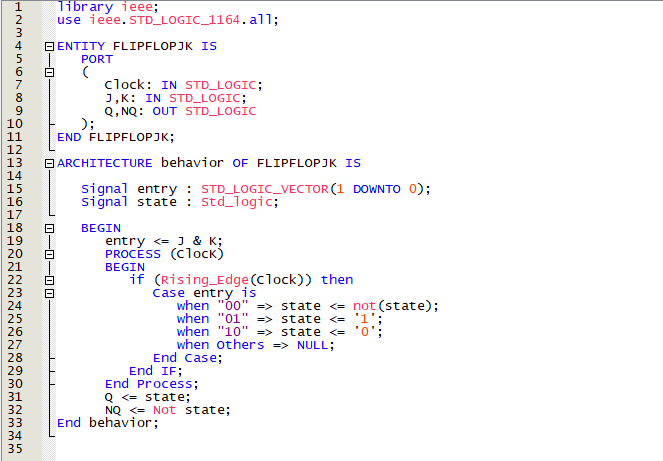
# Questão [Flip-Flop D e JK]

## Código

* Tipo – D:

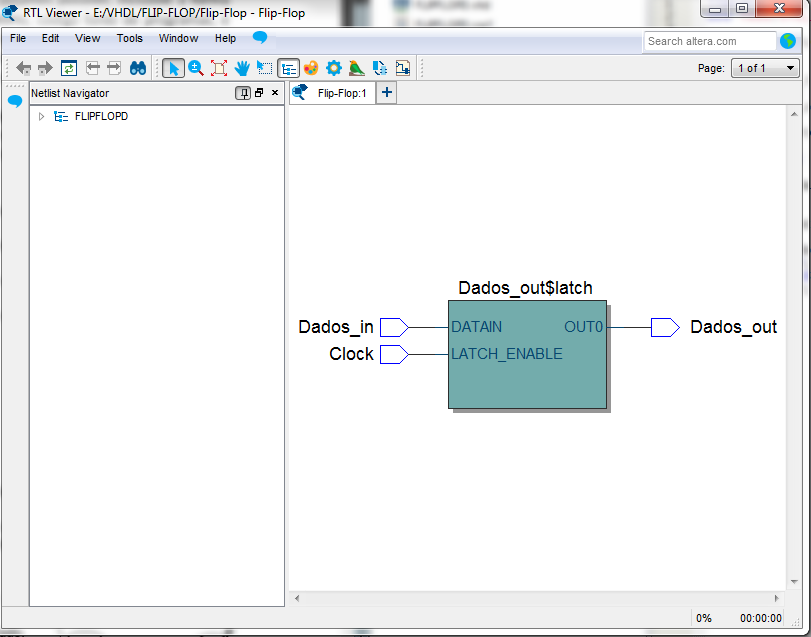


* Tipo JK

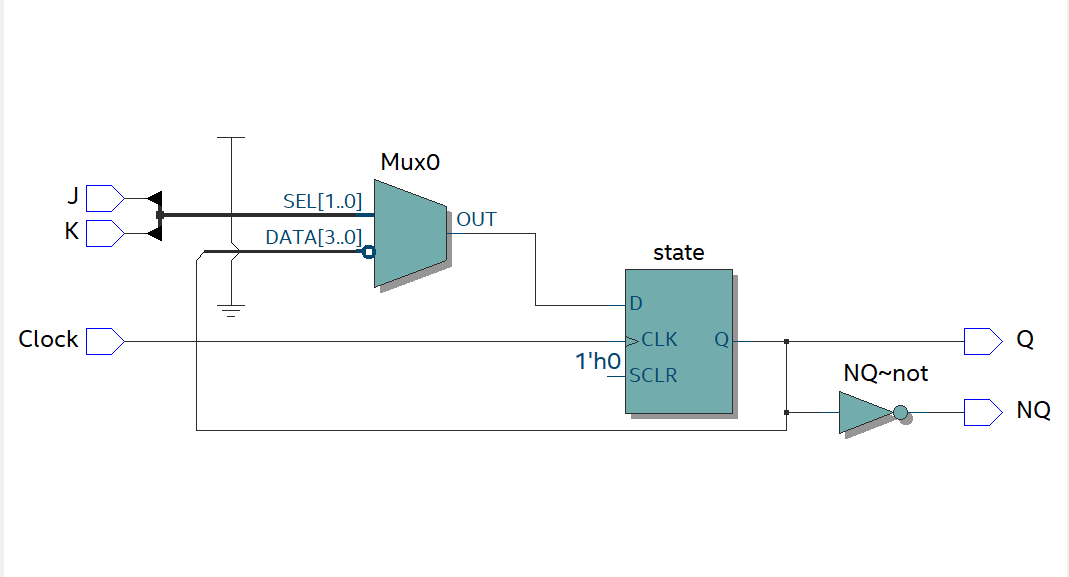


## RTL

* Tipo – D:

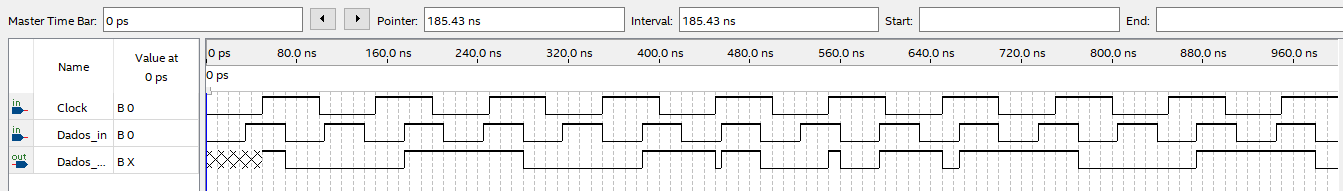


* Tipo JK

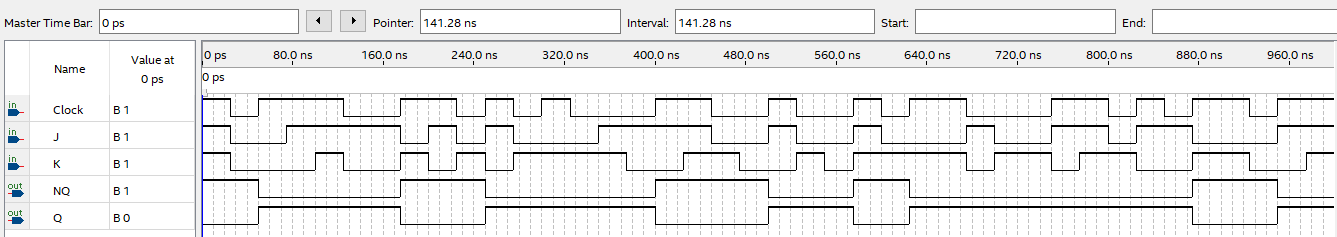


## Wave Form

* Tipo – D:



* Tipo JK:



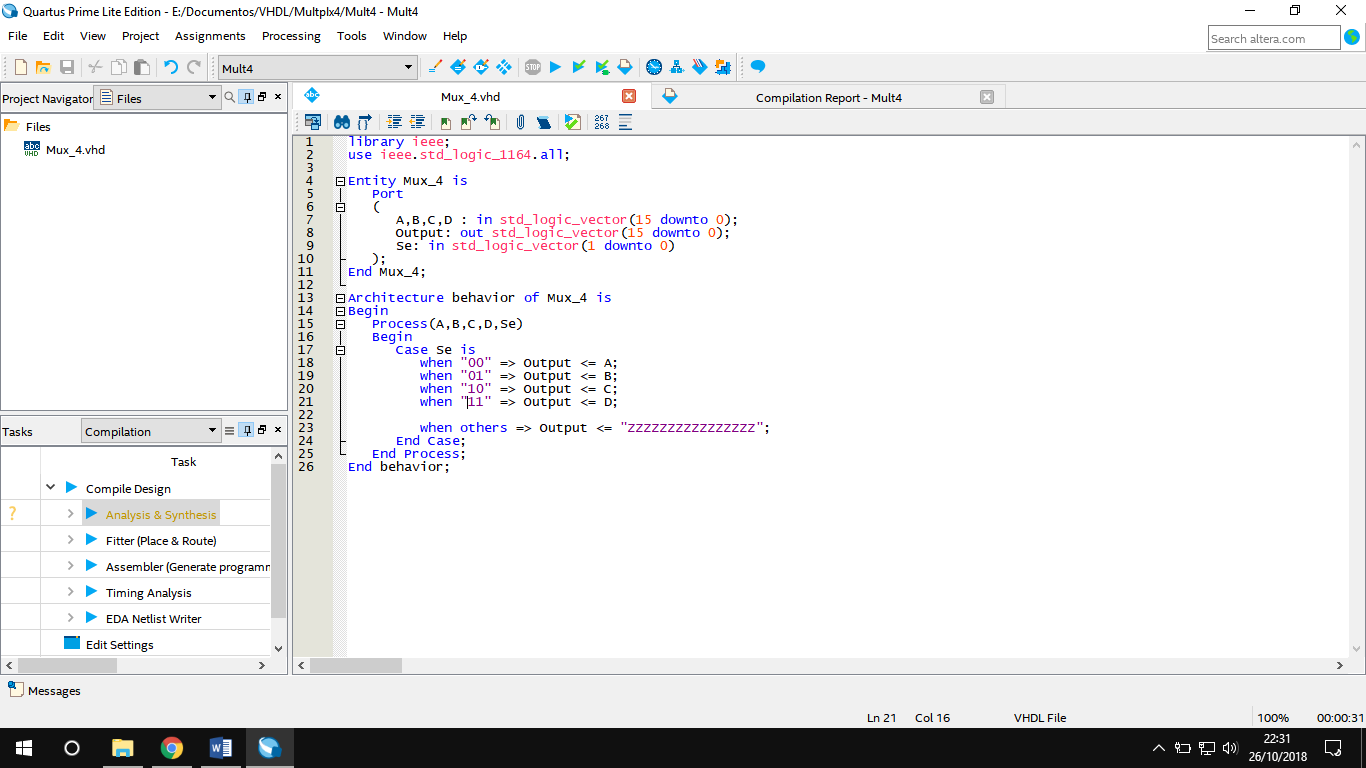
## Descrição

O Flip Flop D armazena o valor que estiver na porta de entrada toda vez que o Clock é ativado. Já o Flip Flop JK é um pouco mais complexo, ele tem duas 3 entradas J, K e o Clock, Dependendo do J e do K ele terá um retorno de acordo com a tabela abaixo:

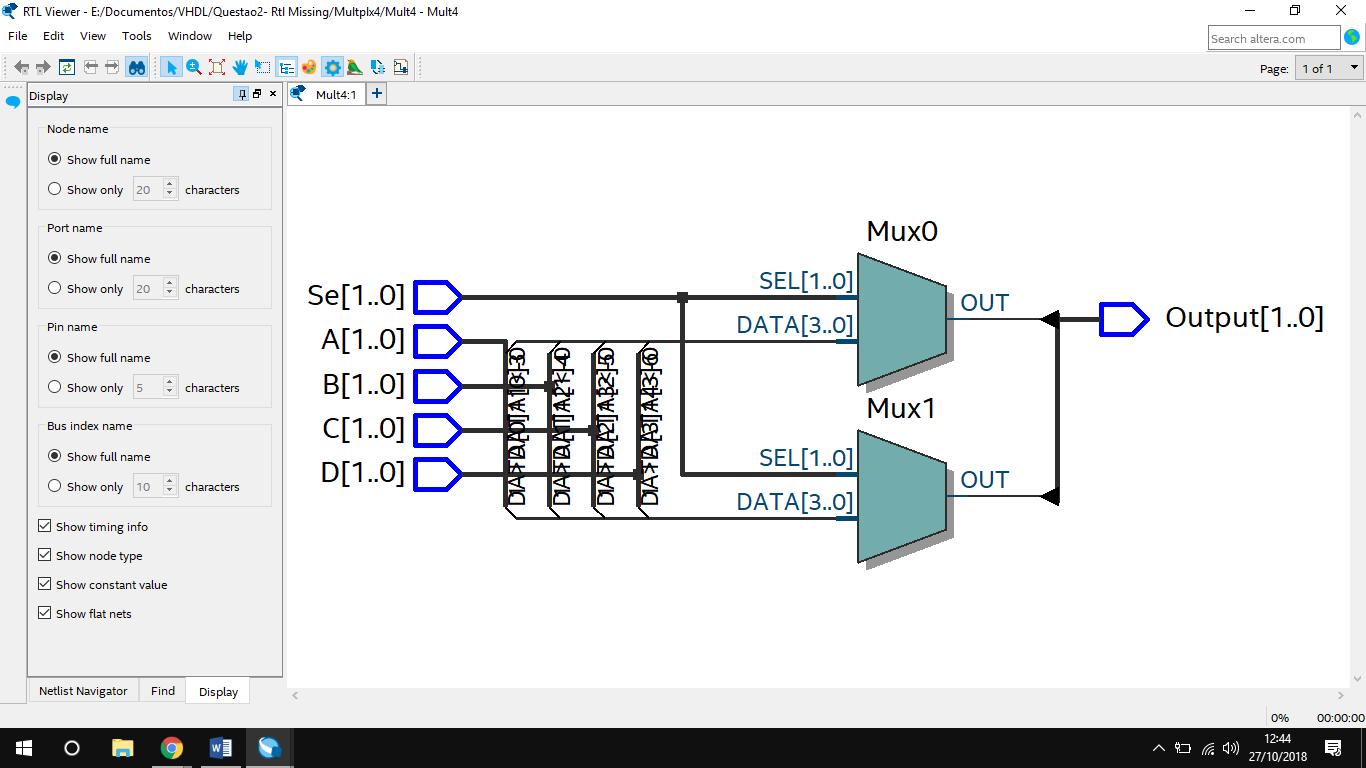
|  |  |  |
| --- | --- | --- |
| Tabela Verdade | | |
| J | K | Saída |
| 1 | 1 | Qant |
| 1 | 0 | 1 |
| 0 | 1 | 0 |
| 0 | 0 | ¬Qant |

# Questão [Multiplexador de 4 entradas]

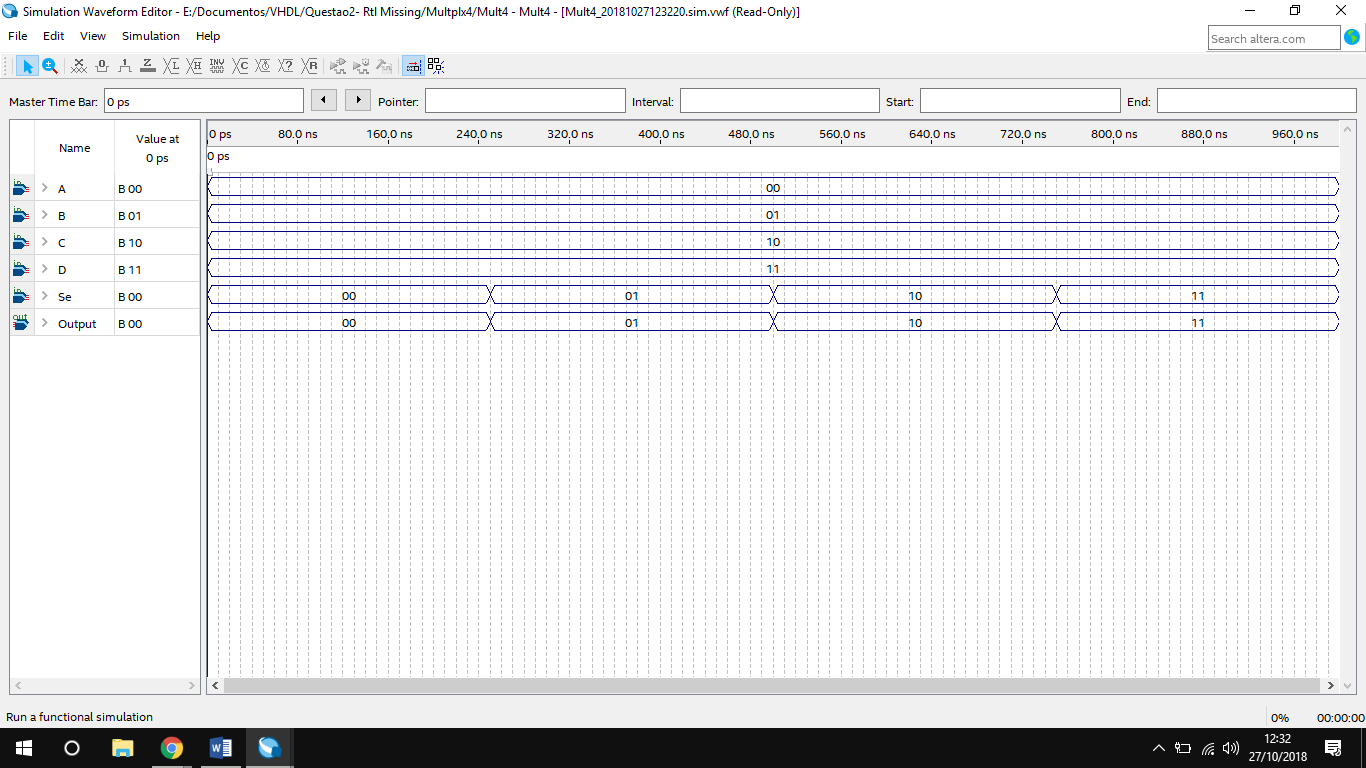
## Código



## RTL



## Wave Form

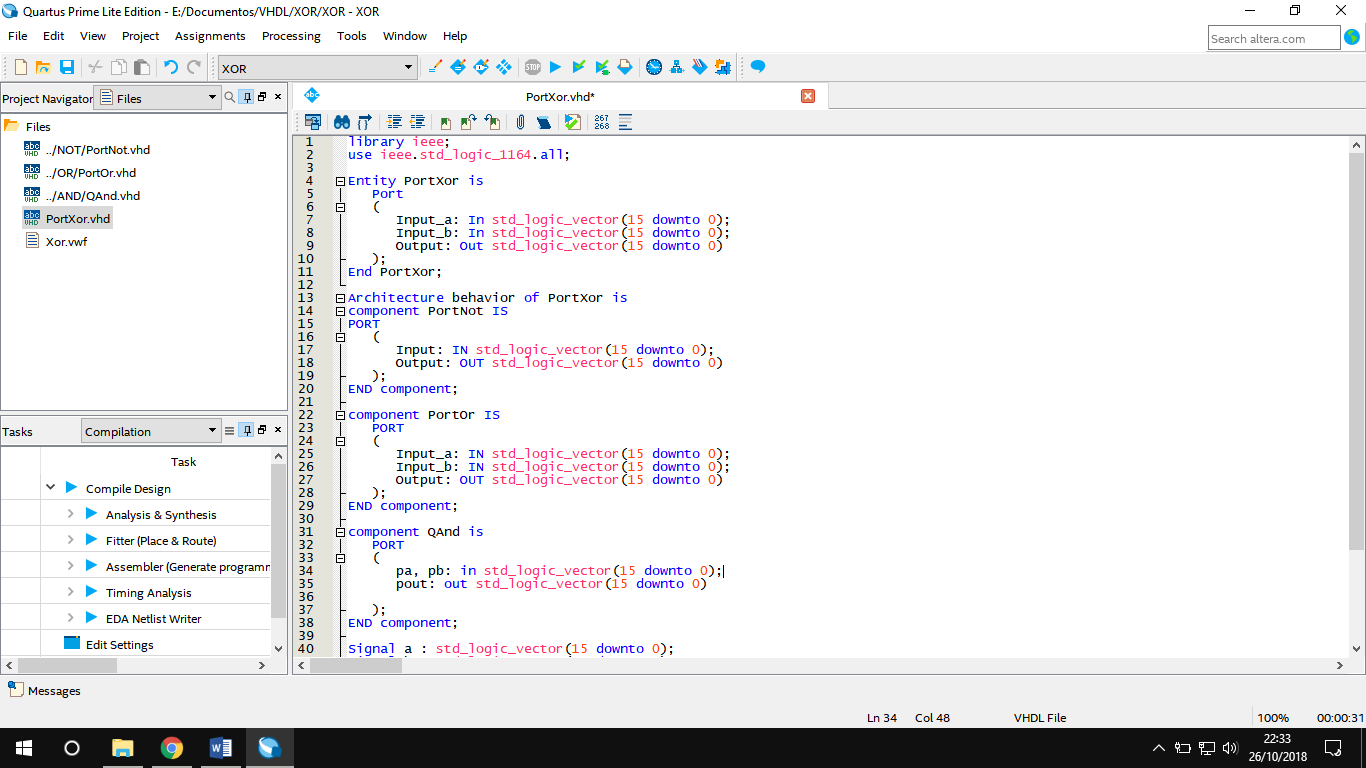


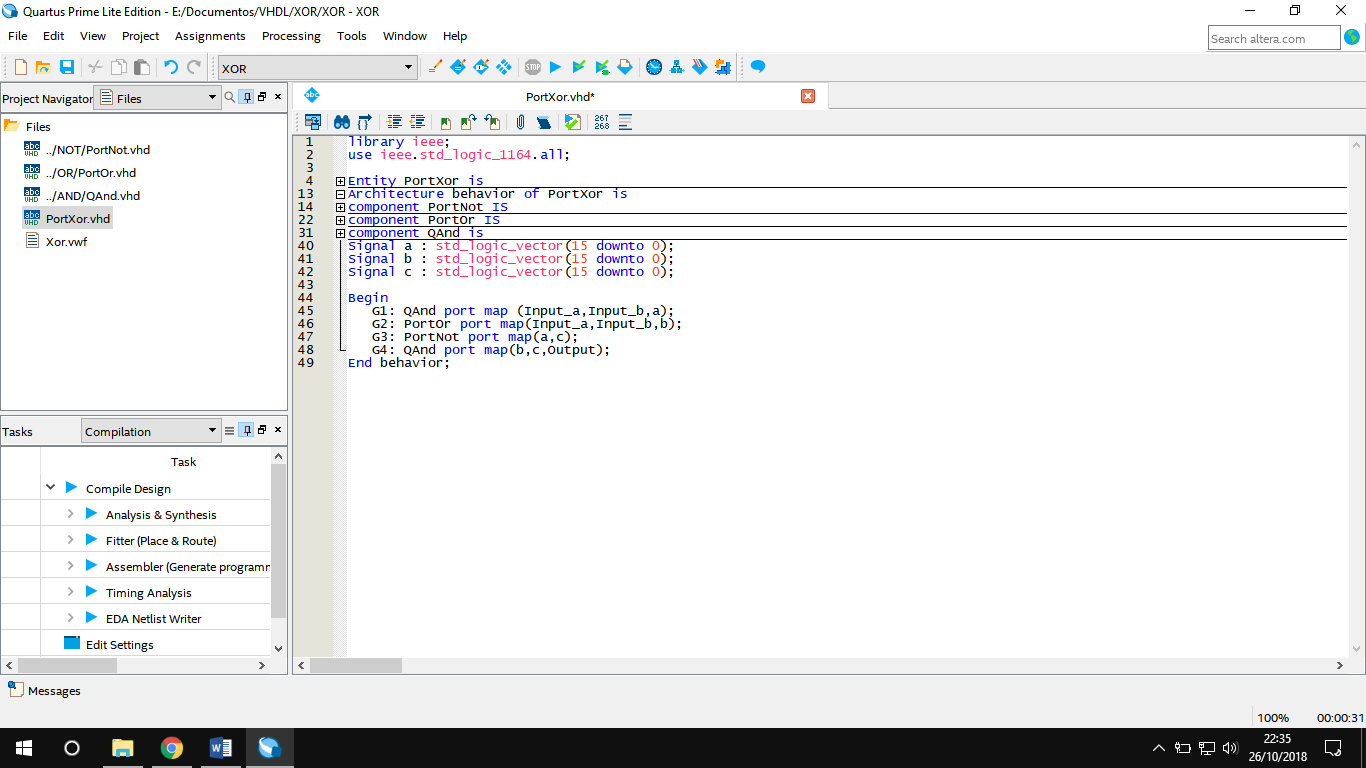
## Descrição

O componente recebe 4 valores, e de acordo com a flag recebida no seletor, um dado específico será direcionado a saída.

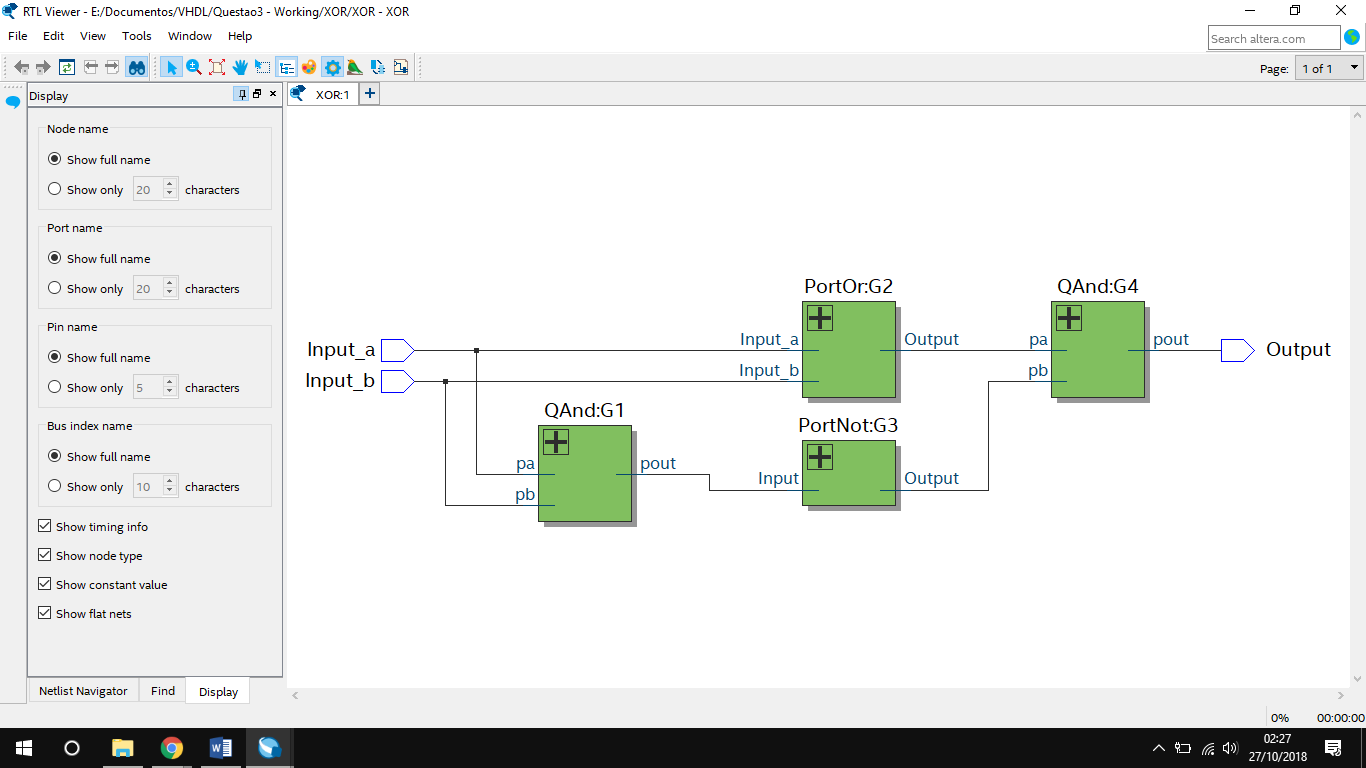
# Questão [Porta XOR Utilizando Port Map]

## Código

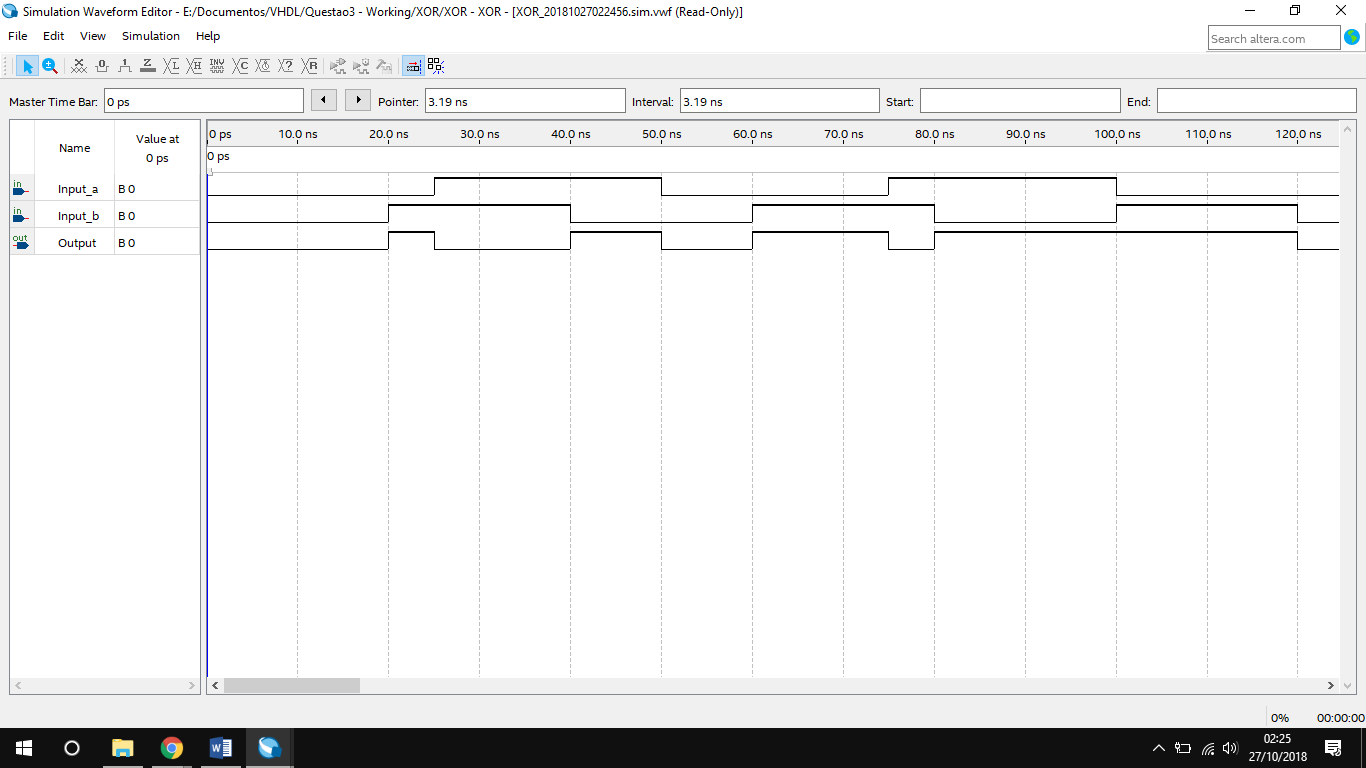




## RTL



## Wave Form

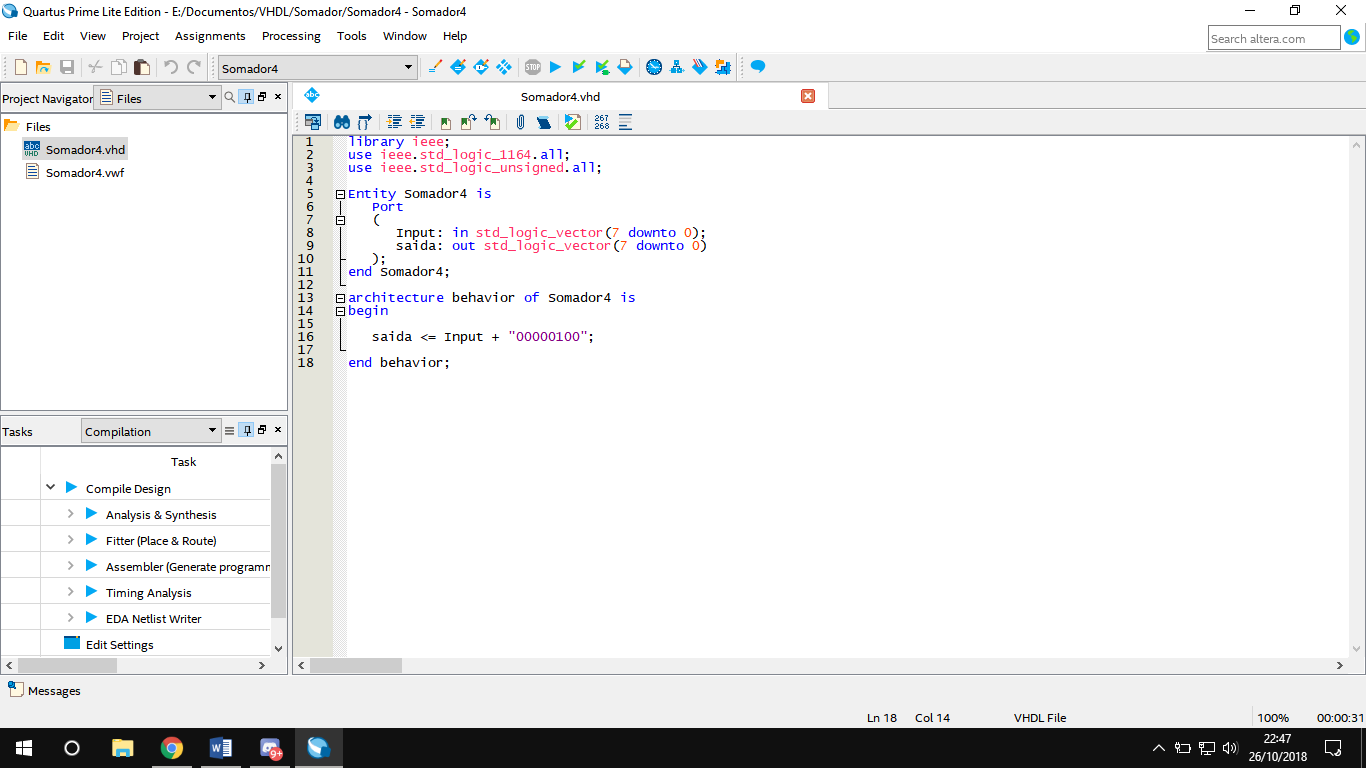


## Descrição

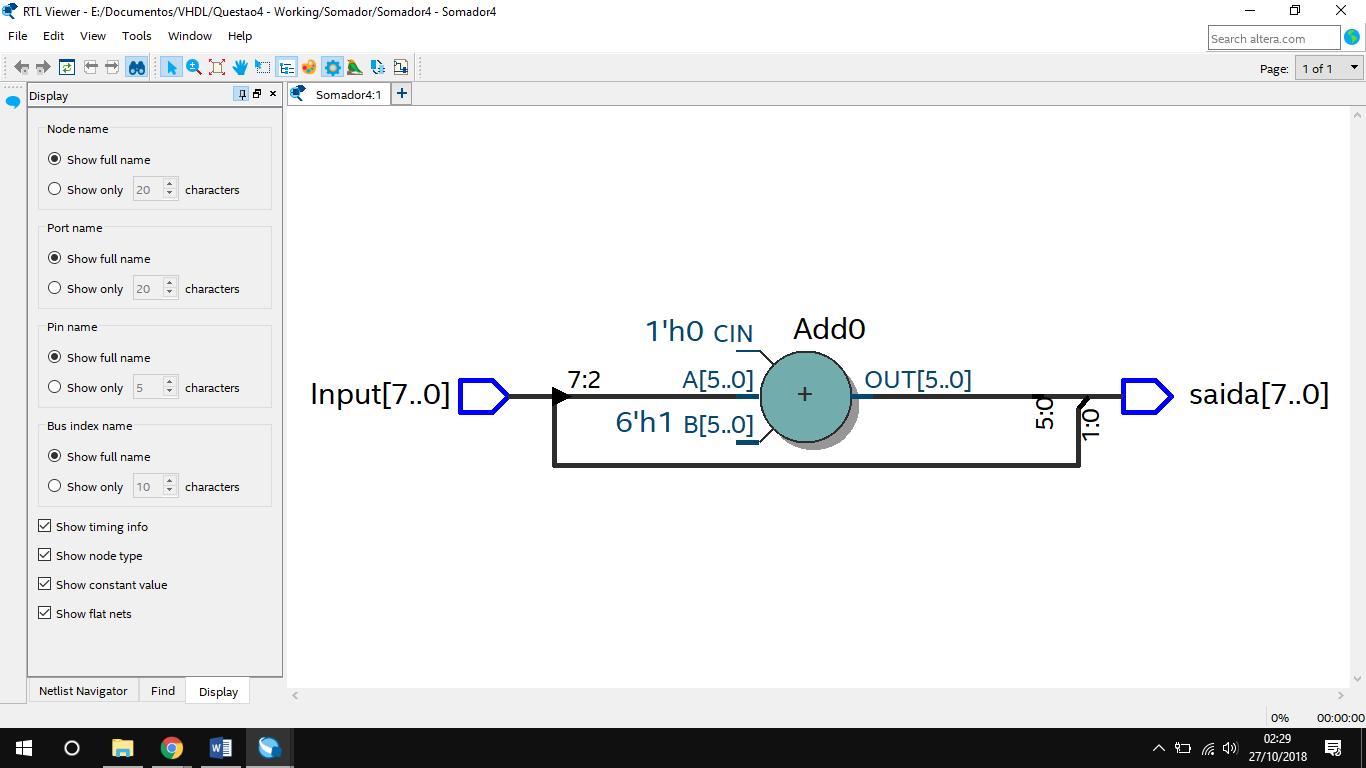
A idéia da questão era a utilização de Port Map, e foi o que fiz, utilizei componentes que eu já havia construído durante as aulas e os conectei, nesse caso usei os componentes AND, OR e NOT, já que utilizei a expressão ¬ (P ^ Q) ^ (P v Q) para o desenvolvimento da porta, utilizei também de barramentos, que são nomeados como ‘a’, ‘b’, ‘c’.

# Questão [Somador de valor com 4]

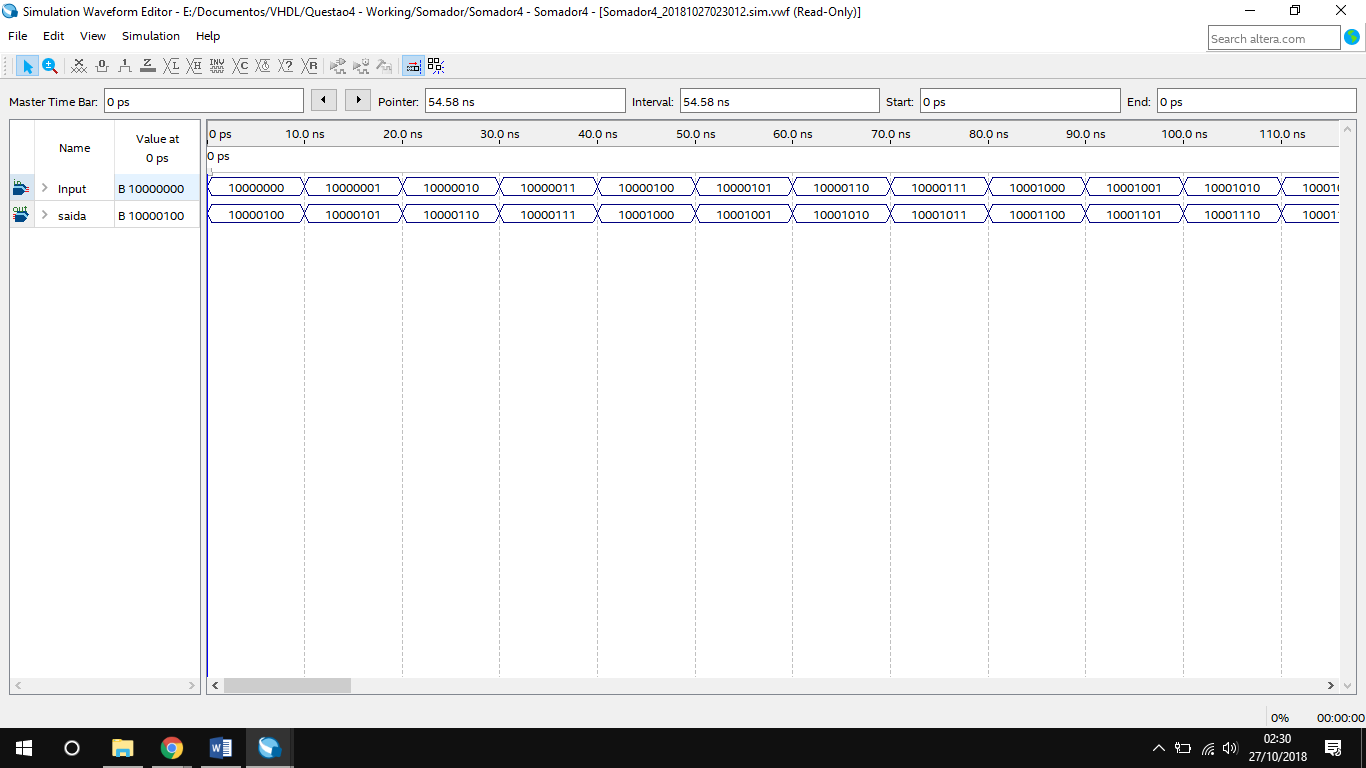
## Código



## RTL



## Wave Form

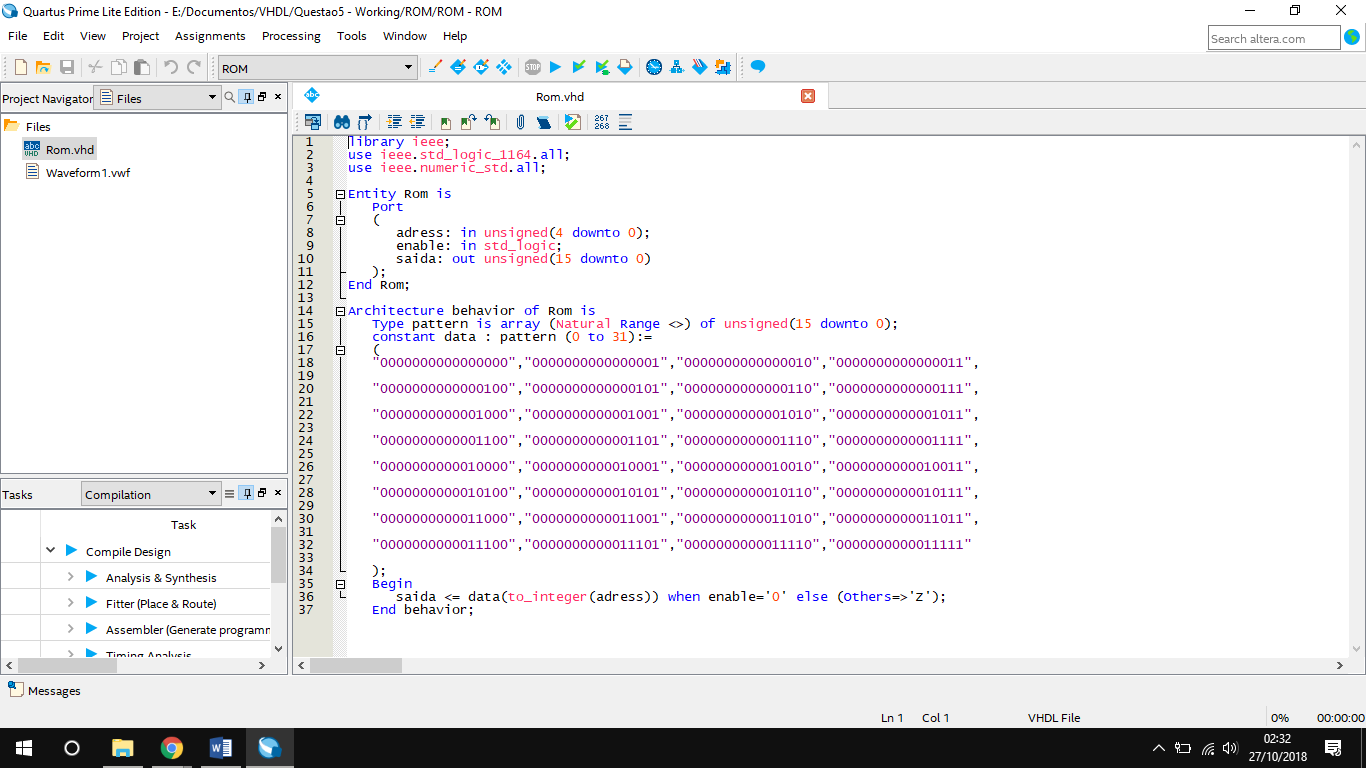


## Descrição

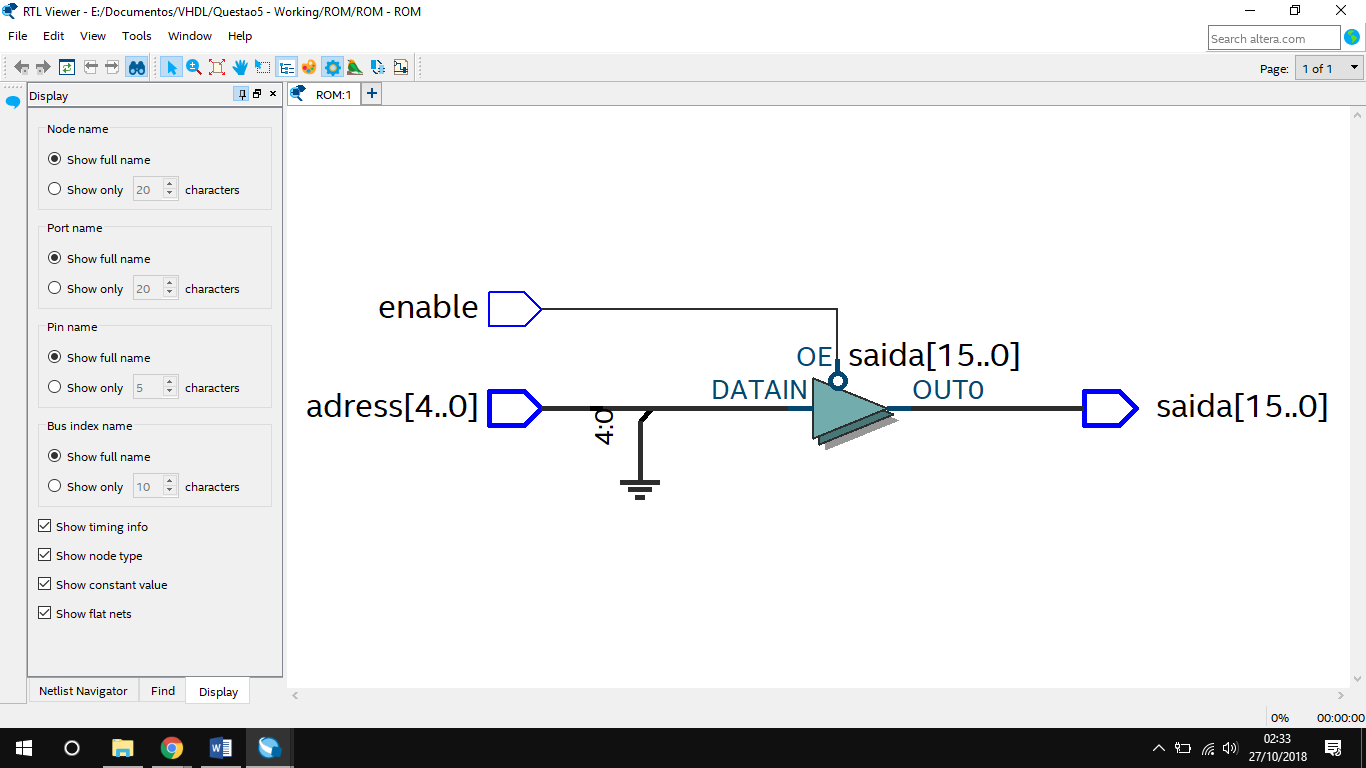
Um somador que ao receber uma de entrada de 8 bits, soma mais 4 a este valor, sem muitos segredos, simplesmente somei um vetor de 8 bits representando 4 ao valor de entrada.

# Questão [Memória ROM de 16 bits]

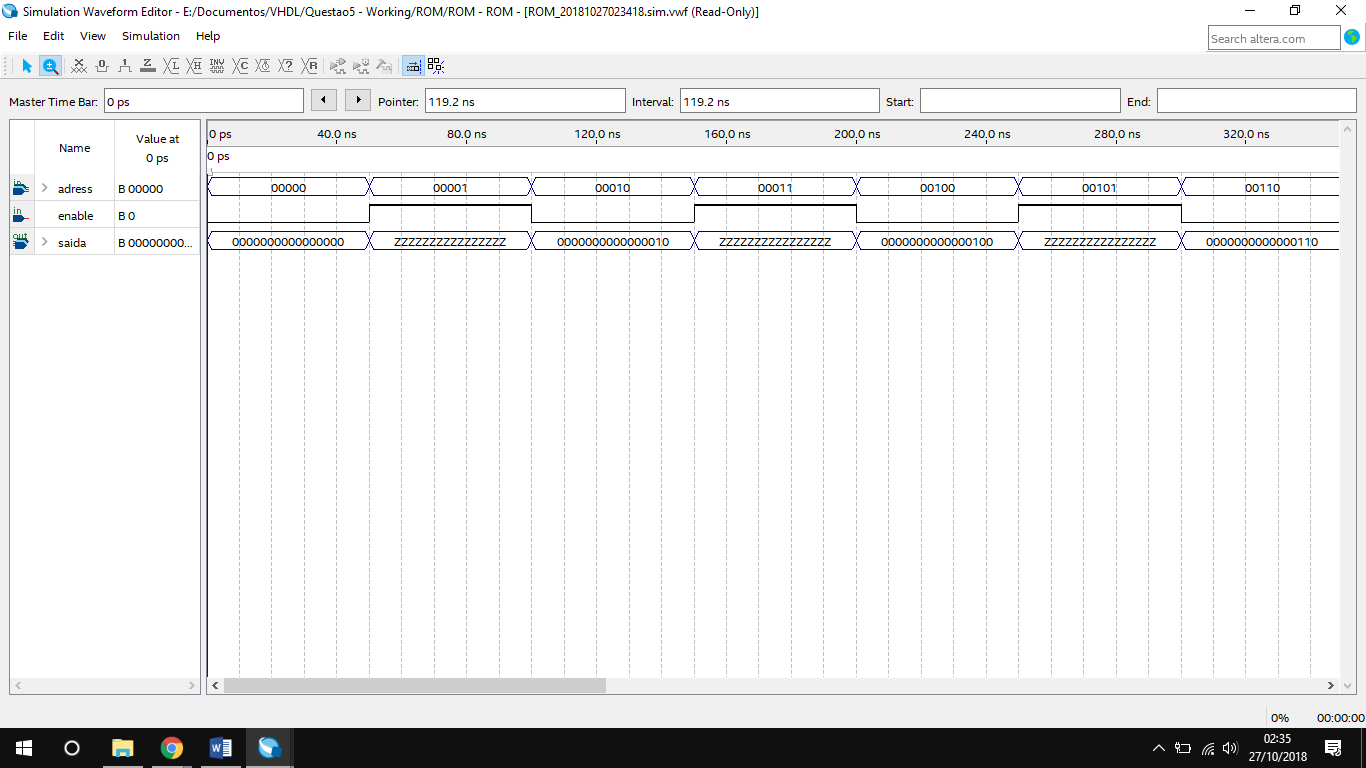
## Código



## RTL



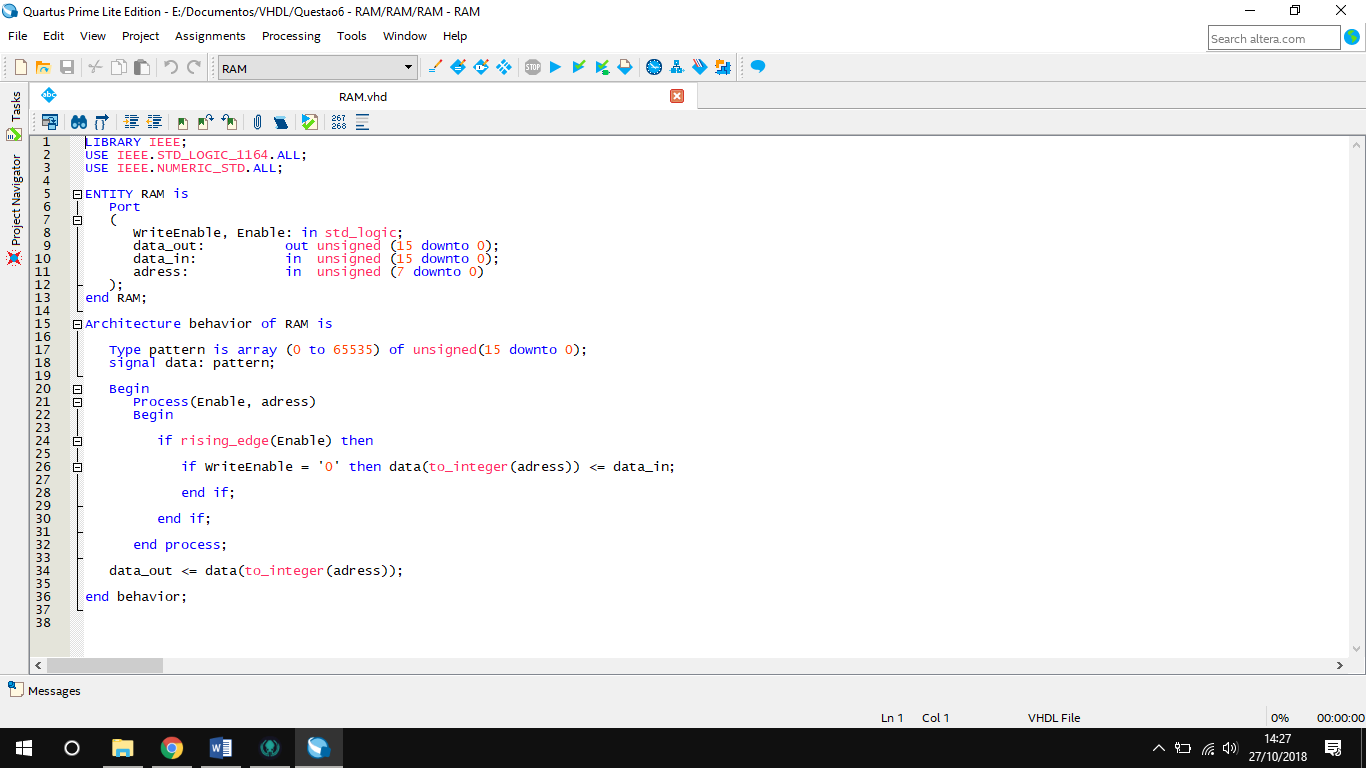
## Wave Form



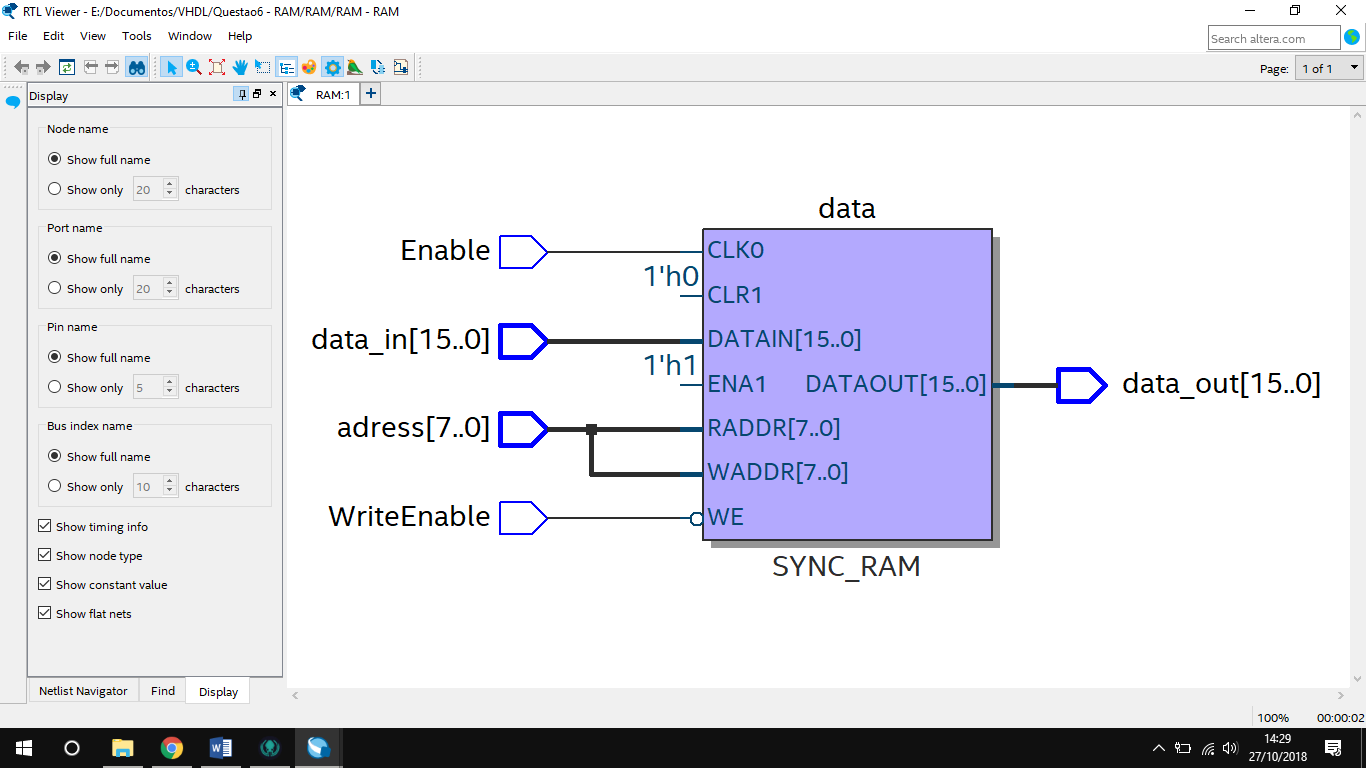
## Descrição

# Questão [Memória RAM de 16 bits]

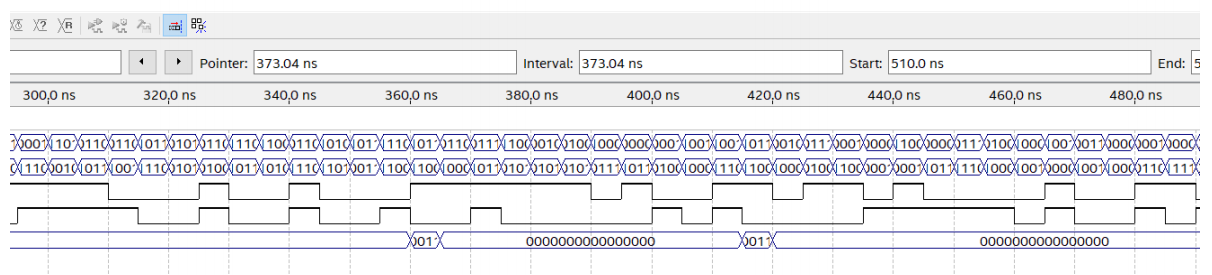
## Códigos



## RTL



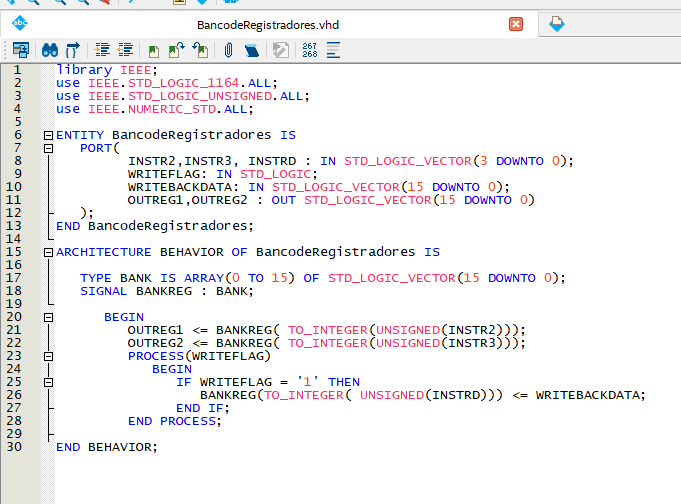
## Wave Form



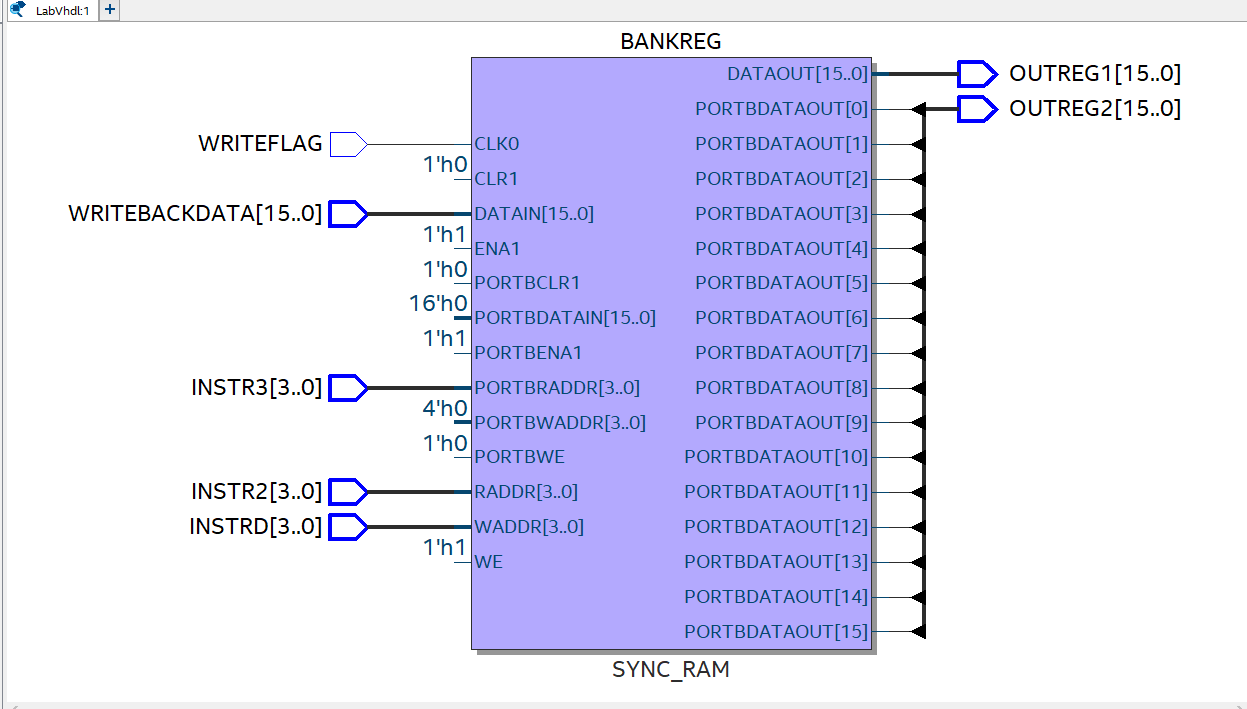
## Descrição

# Questão [Banco de Registradores de 16 bits]

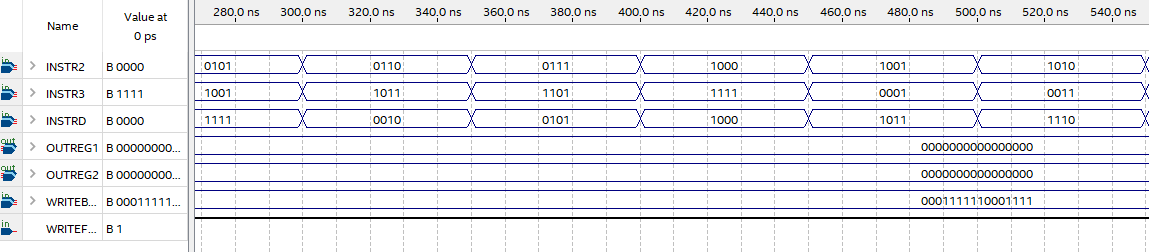
## Código



## RTL



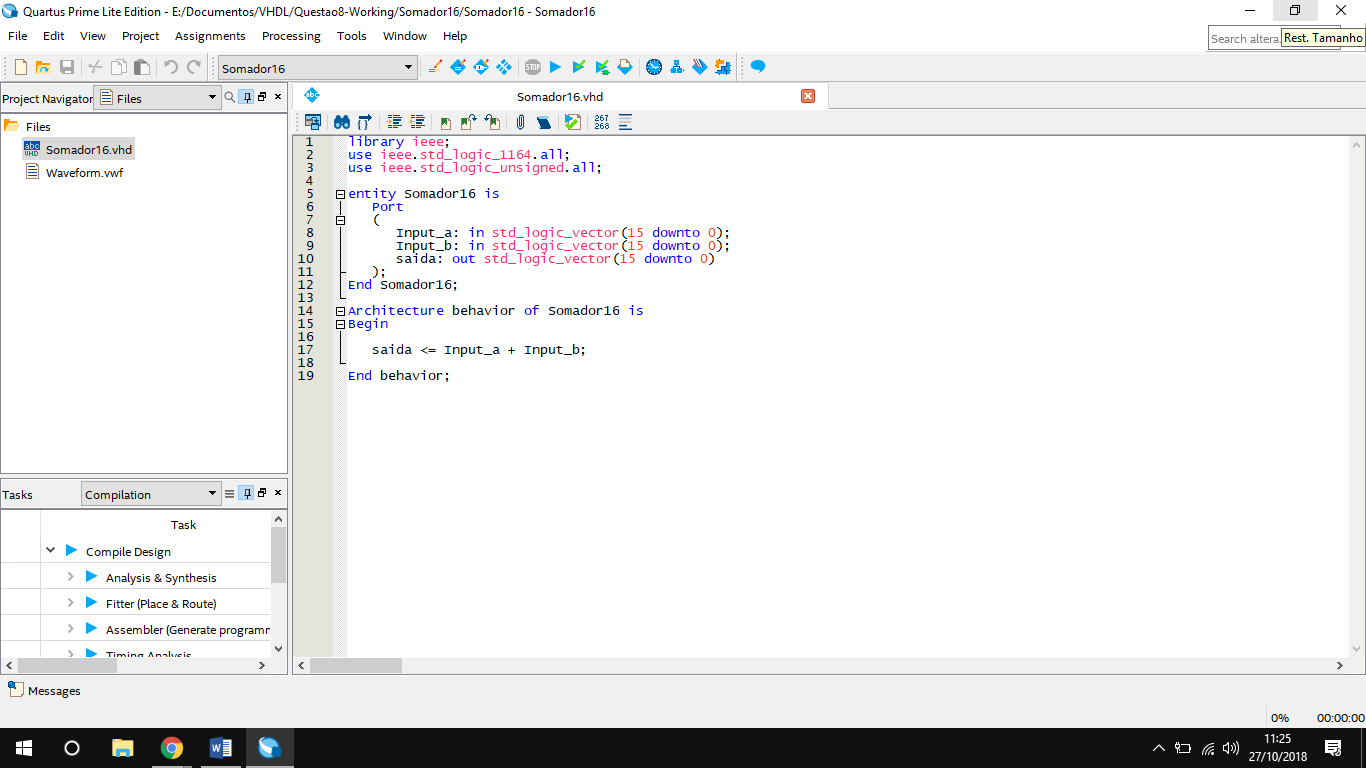
## Wave Form



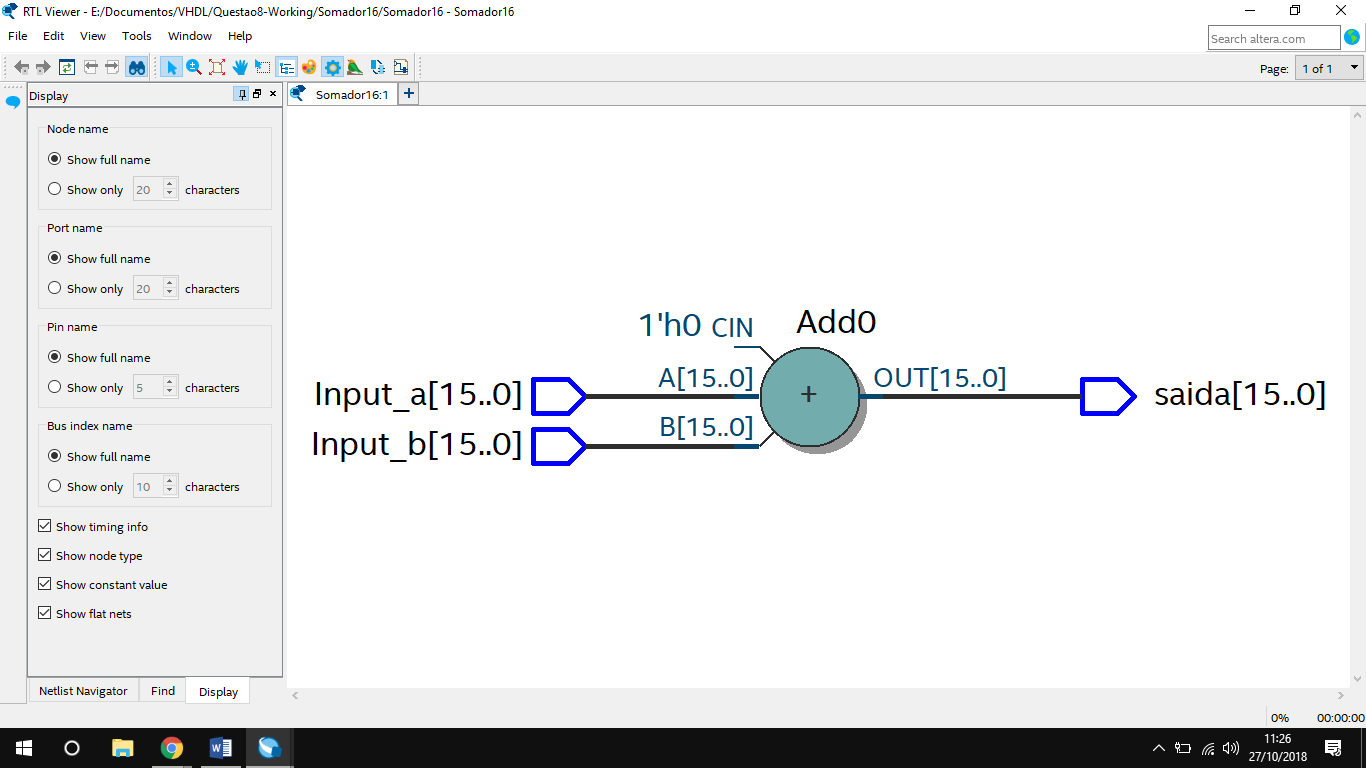
## Descrição

# Questão [Somador 16 bits]

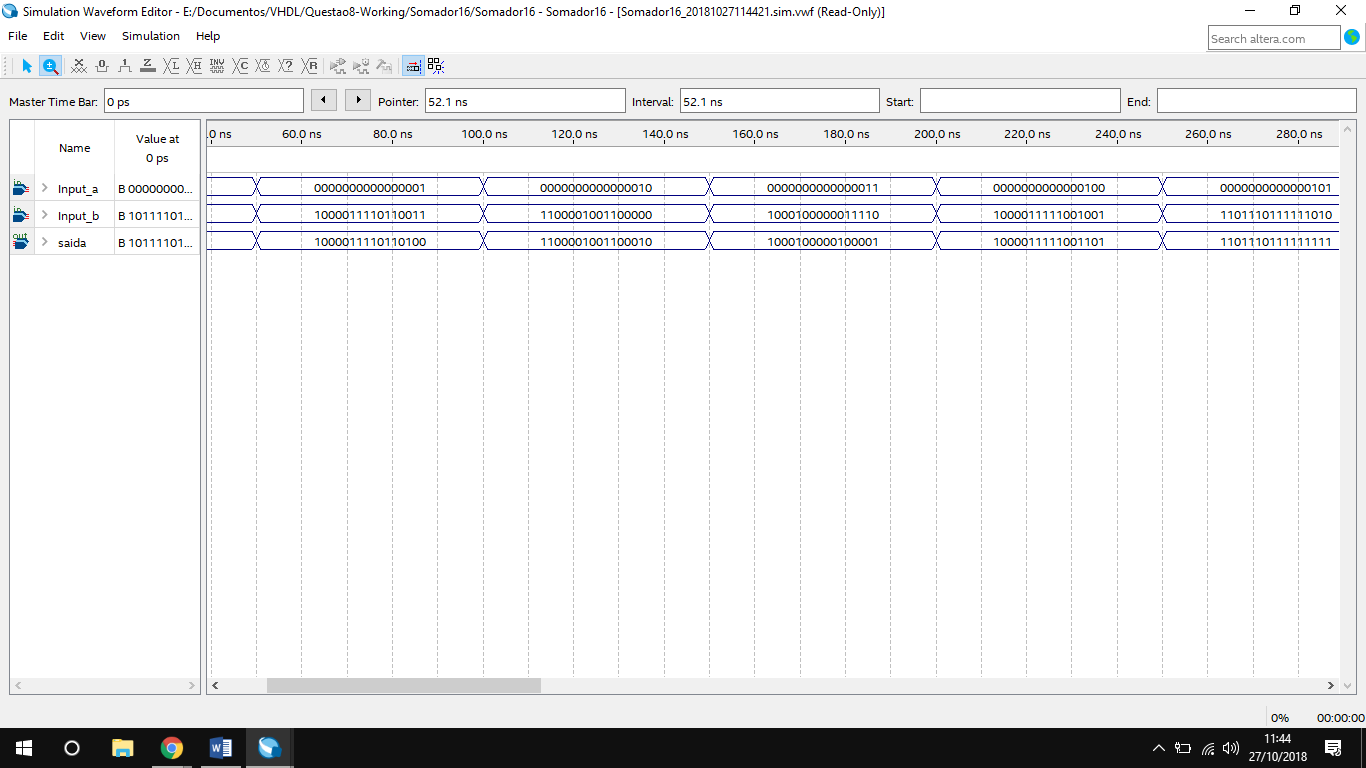
## Códigos



## RTL



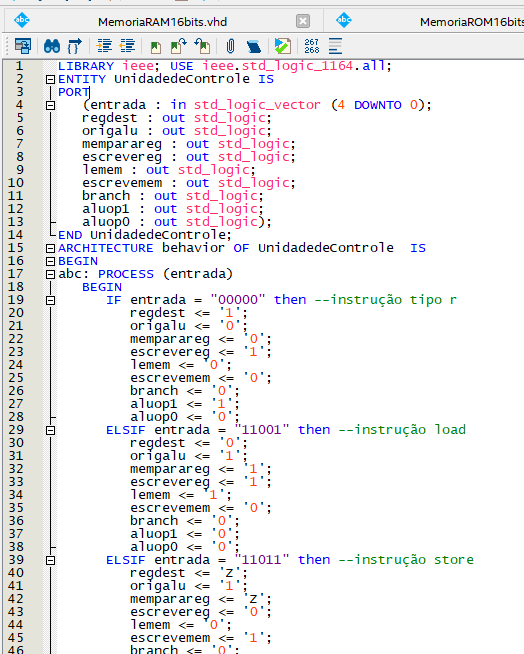
## Wave Form



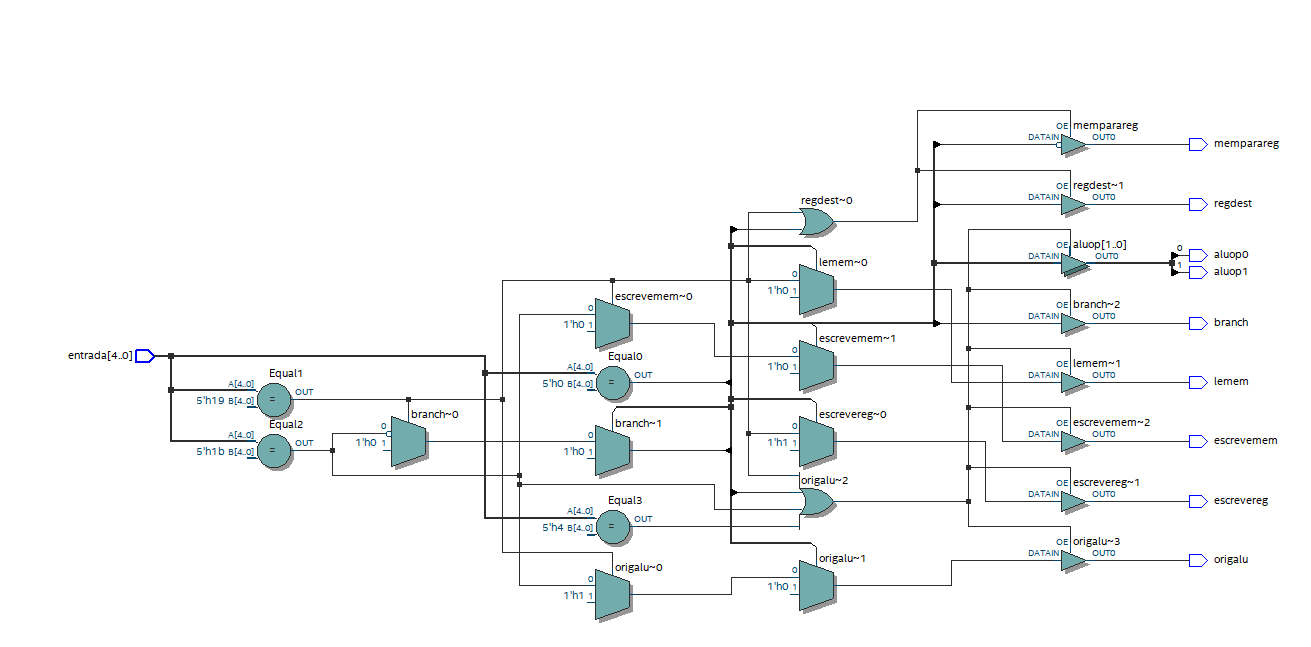
## Descrição

# Questão [Unidade de Controle]

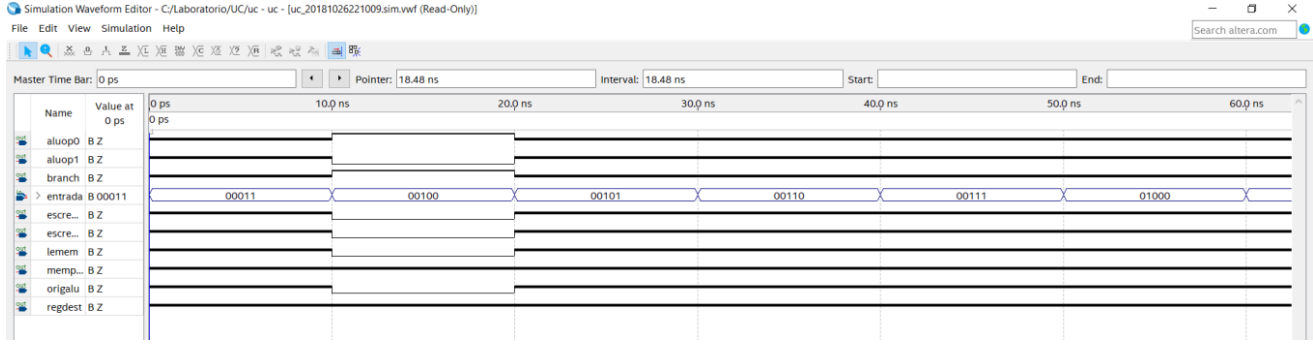
## Código



## RTL



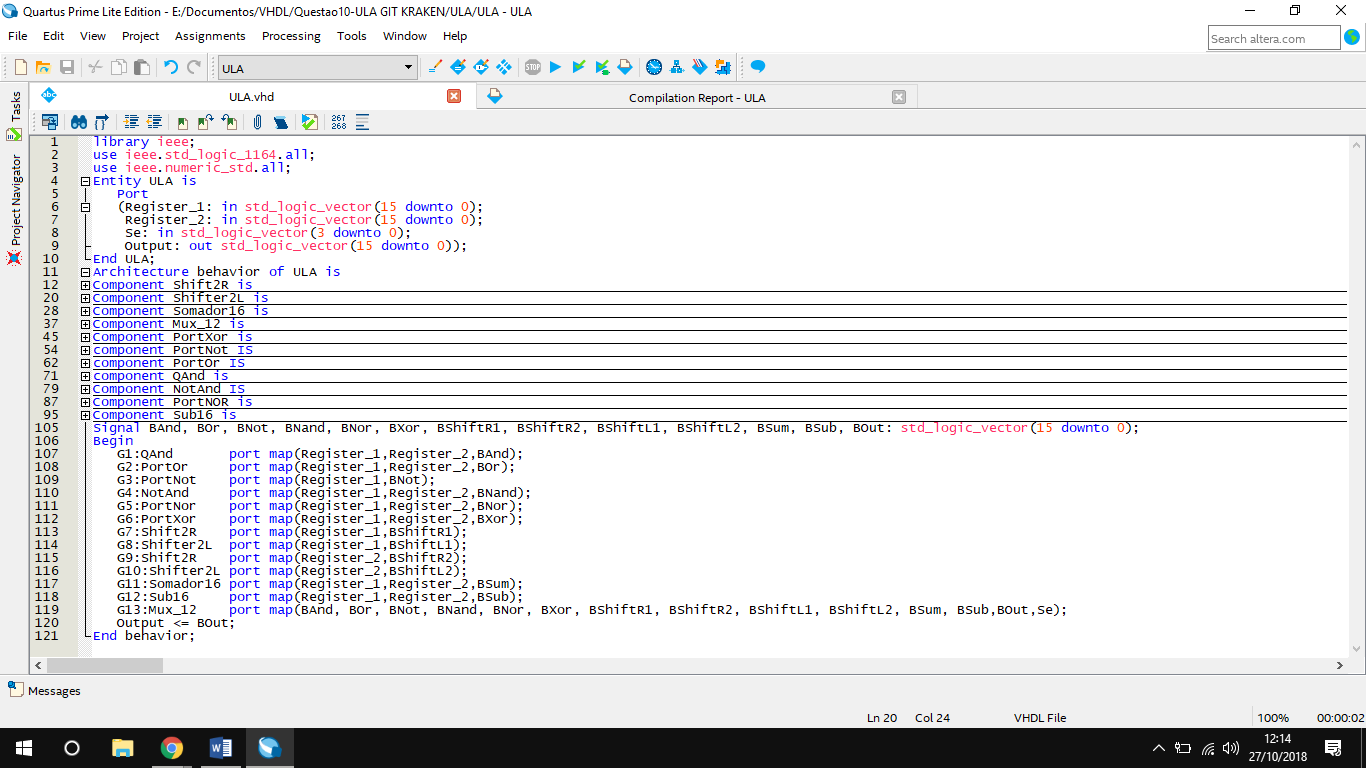
## Wave Form



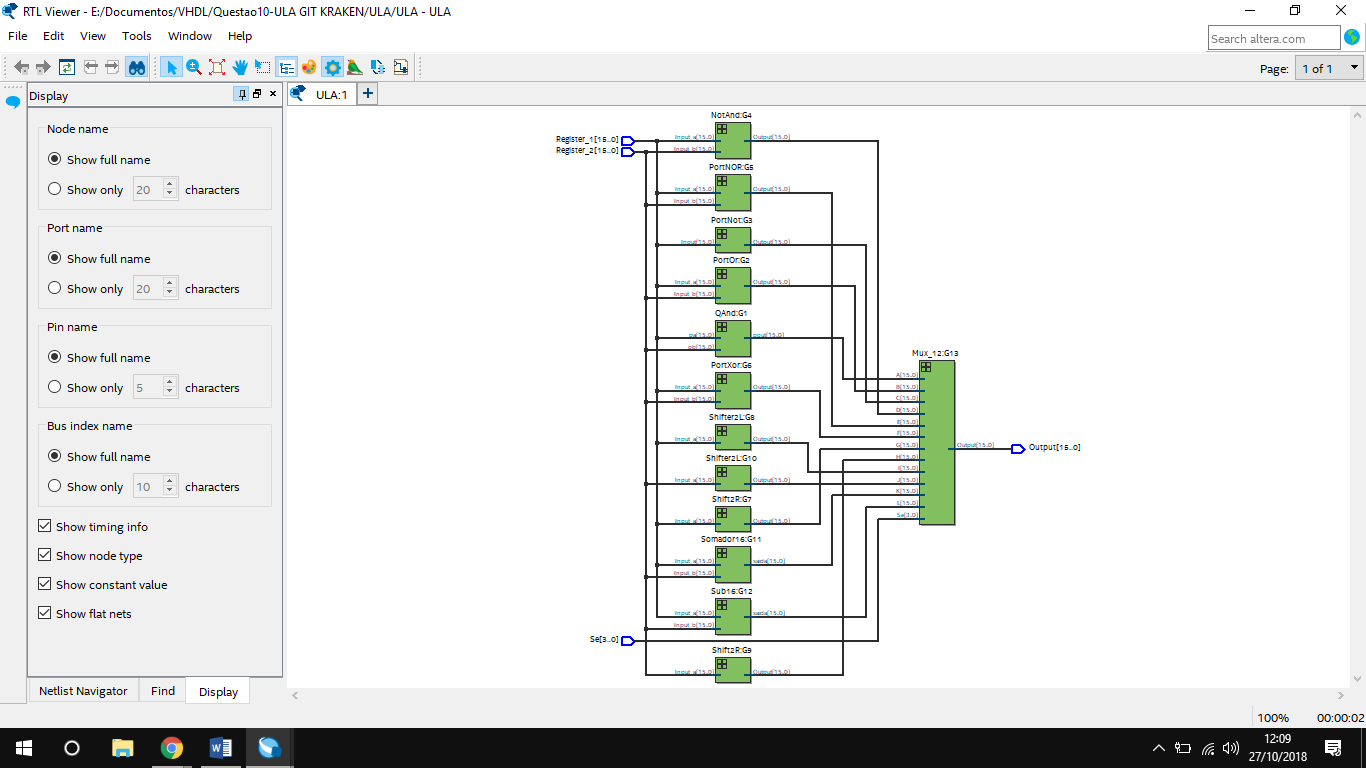
## Descrição

# Questão [ULA]

## Códigos



## RTL

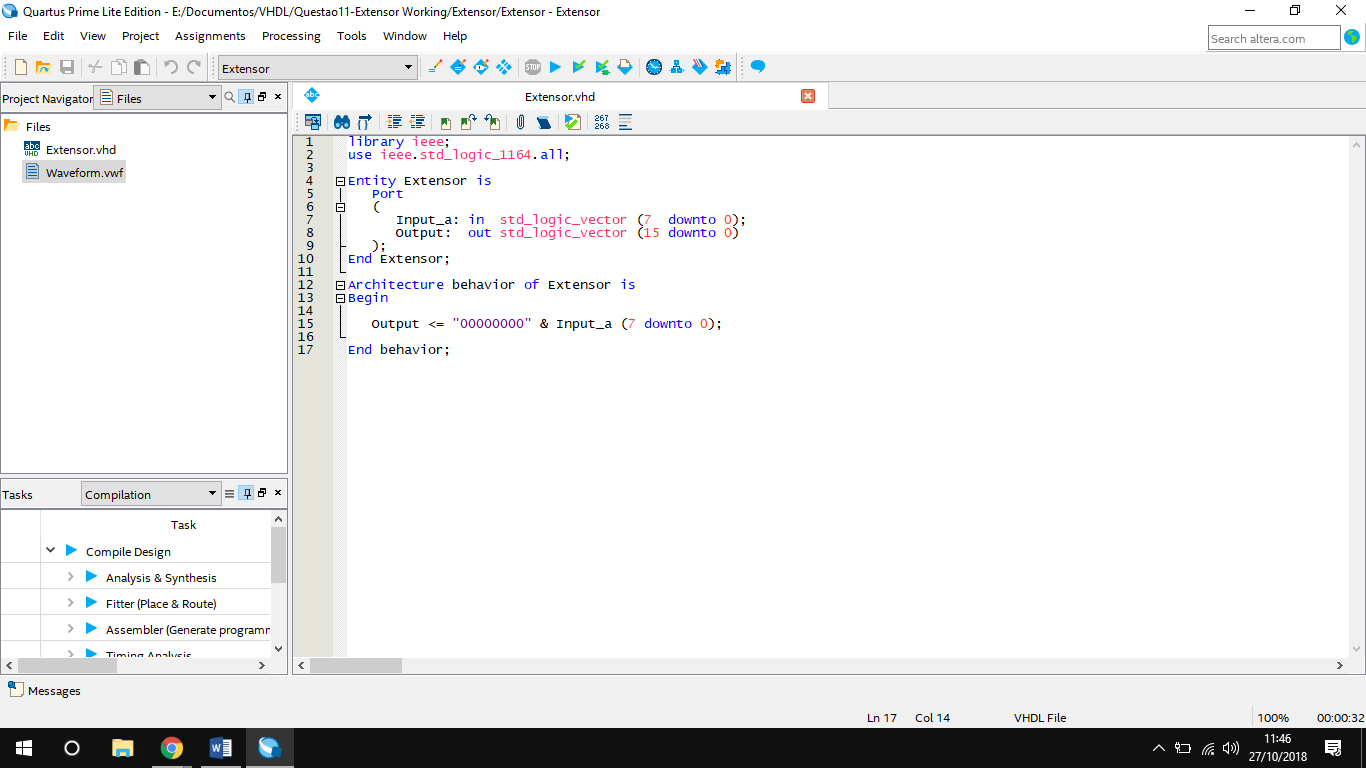


## Wave Form

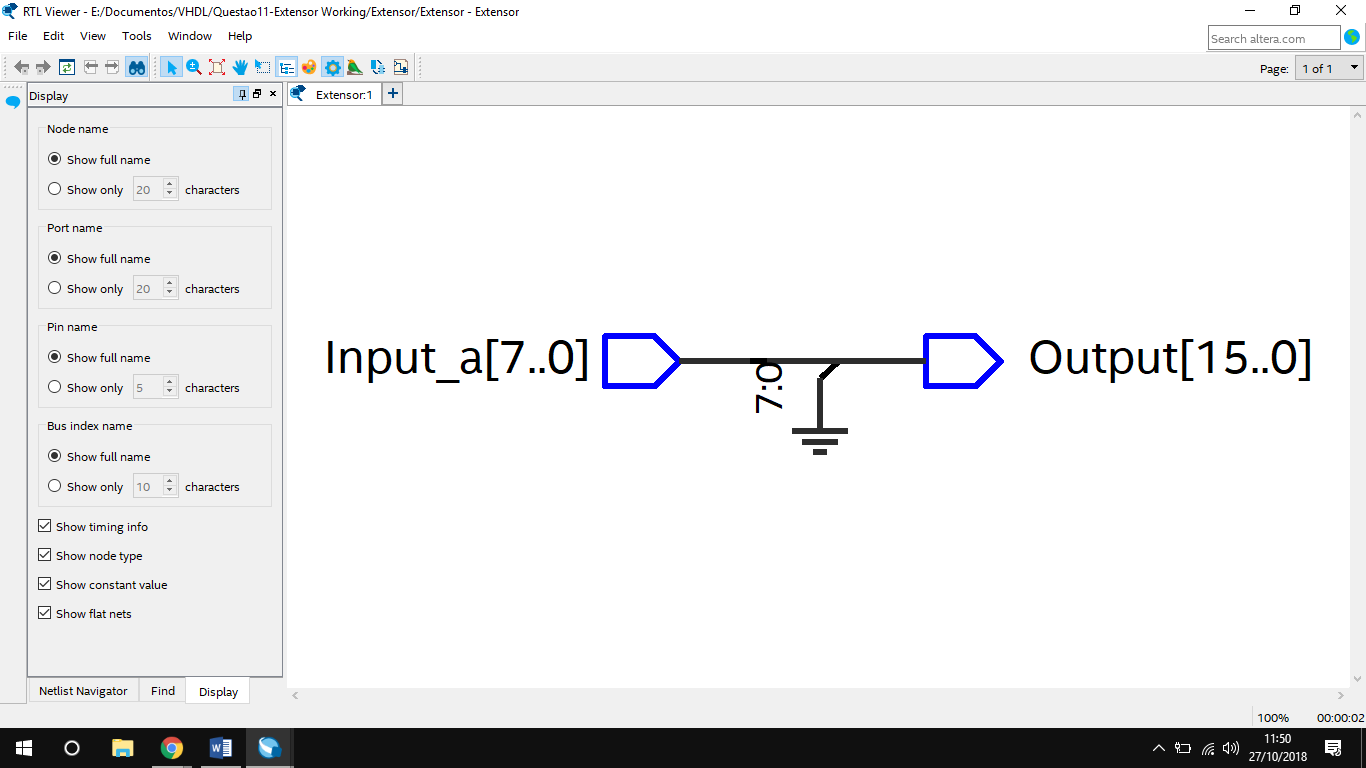
## Descrição

# Questão [Extensor de Sinal]

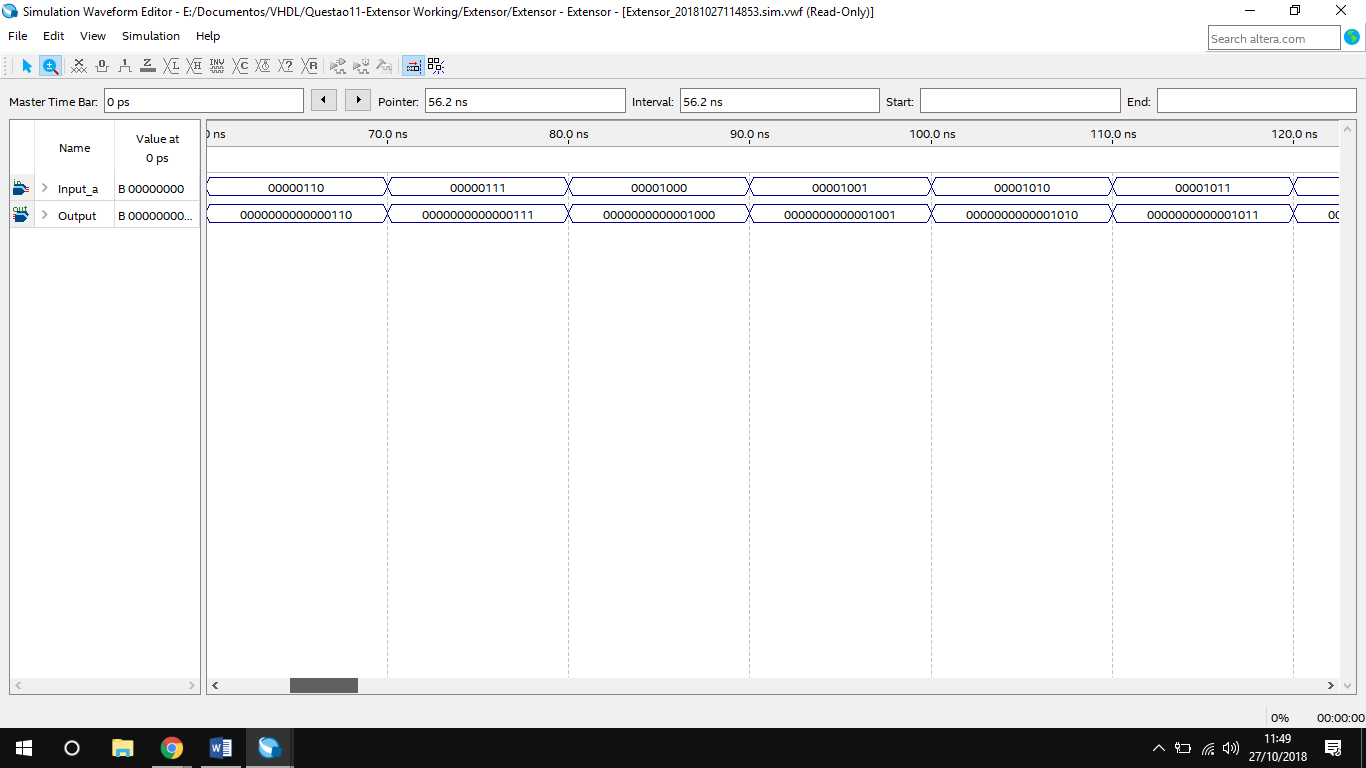
## Códigos



## RTL



## Wave Form



## Descrição

# Questão [Máquina de Estados]

## Códigos

## RTL

## Wave Form

## Descrição

# Questão [Contador Síncrono]

## Códigos

## RTL

## Wave Form

## Descrição