

NEMONICO	EXP. GRAF.	FLAGS
INSTRUCCIONES DE TRANSFERENCIA		
MOV r1,r2	(r1)←(r2)	NINGUNO
MOV r,M	(r)←[(HL)]	NINGUNO
MOV M,r	[(HL)] ←(r)	NINGUNO
MVI r,byte	(r)←byte	NINGUNO
MVI M,byte	[(HL)]← byte	NINGUNO
LXI rp,doble	(rpl)←1° byte (rph)←2° byte	NINGUNO
LDA addr	(A)←[addr]	NINGUNO
STA addr	[addr]←(A)	NINGUNO
LHLD addr	(L)←[addr] (H)←[addr+1]	NINGUNO
SHLD addr	[addr]←(L) [addr+1]←(H)	NINGUNO
LDAX rp	(A)←[(rp)]	NINGUNO
STAX rp	[(rp)]←(A)	NINGUNO
XCHG	(H)↔(D) (L)↔(E)	NINGUNO
INSTRUCCIONES ARITMÉTICAS		
ADD r	(A)←(A)+(r)	TODOS
ADD M	(A)←(A)+[(HL)]	TODOS
ADI byte	(A)←(A)+byte	TODOS
ADC r	(A)←(A)+(r)+CY	TODOS
ADC M	(A)←(A)+[(HL)]+CY	TODOS
ACI byte	(A)←(A)+byte+CY	TODOS
SUB r	(A)←(A)-(r)	TODOS
SUB M	(A)←(A)-[(HL)]	TODOS
SUI byte	(A)←(A)-byte	TODOS
SBB r	(A)←(A)-(r)-CY	TODOS
SBB M	(A)←(A)-[(HL)]-CY	TODOS
SBI byte	(A)←(A)-byte-CY	TODOS
INR r	(r)←(r)+1	Z, S, P, AC
INR M	[(HL)]←[(HL)]+1	Z, S, P, AC
DCR r	(r)←(r)-1	Z, S, P, AC
DCR M	[(HL)]←[(HL)]-1	Z, S, P, AC
INX rp	(rp)←(rp)+1	NINGUNO
DCX rp	(rp)←(rp)-1	NINGUNO
DAD rp	(HL)←(HL)+(rp)	CY
DAA	Ajuste BCD de (A)	NINGUNO
INSTRUCCIONES LÓGICAS.		
ANA r	(A)←(A) and (r) (CY)←0, (AC)←1	TODOS
ANA M	(A)←(A) and [(HL)] (CY)←0, (AC)←1	TODOS
ANI byte	(A)←(A) and byte (CY)←0, (AC)←1	TODOS
XRA r	(A)←(A) xor (r)	TODOS
XRA M	(A)←(A) xor [(HL)]	TODOS
XRI byte	(A)←(A) xor byte	TODOS
ORA r	(A)←(A) or (r)	TODOS
ORA M	(A)←(A) or [(HL)]	TODOS
ORI byte	(A)←(A) or byte	TODOS
CMP r	(A)-(r)	TODOS
CMP M	(A)-[(HL)]	TODOS
CPI byte	(A)-byte	TODOS

NEMONICO	EXP. GRAF.	FLAGS
INSTRUCCIONES DE ROTACIÓN Y FLAGS		
RLC	Rotacion izqda	CY
RRC	Rotación dcha	CY
RAL	Rot. izqda. con CY	CY
RAR	Rot. dcha. con CY	CY
CMA	Comp. A1 de (A)	NINGUNO
CMC	Invierte (CY)	CY
STC	(CY)←1	CY
INSTRUCCIONES DE BIFURCACIÓN		
ccc=NZ salto si no cero (Z=0), ccc=Z salto si cero (Z=0), ccc=NC salto si no acarreo (CY=0), ccc=C salto si acarreo (CY=1) , ccc=PO salto si paridad impar (P=0), ccc=PE salto si paridad par (P=1), ccc=P salto si positivo (S=0), ccc=M salto si negativo (S=1)		
JMP addr	(PC)←addr	NINGUNO
Jccc addr	Si ccc=1, (PC)←addr; Si ccc=0, (PC)←(PC)+3	NINGUNO
CALL addr	Guarda PC en la pila (PC)←addr	NINGUNO
Cccc addr	Si ccc=1, guarda PC en la pila, (PC)←addr; Si ccc=0, (PC)←(PC)+3	NINGUNO
RET	Recupera PC de la pila	NINGUNO
Rccc	Si ccc=1, recupera PC de la pila; Si ccc=0 (PC)←(PC)+1	NINGUNO
RSTn	(PC)←n x 8	NINGUNO
PCHL	(PC)←(HL)	NINGUNO
INSTRUCCIONES DE MANEJO DE LA PILA.		
PUSH rp	[(SP)-1]←(rpl) [(SP)-2]←(rph) (SP)←(SP)-2	NINGUNO
PUSH PSW	[(SP)-1]←(A) [(SP)-2]←(RE) (SP)←(SP)-2	NINGUNO
POP rp	(rph) ←[(SP)] (rpl)← [(SP)+1] (SP)←(SP)+2	NINGUNO
POP PSW	(RE) ←[(SP)] (A)← [(SP)+1] (SP)←(SP)+2	NINGUNO
XTLH	(L) ↔[(SP)] (H)↔ [(SP)+1]	NINGUNO
SPLH	(HL) ↔(SP)	NINGUNO
INSTRUCCIONES DE ENTRADA Y SALIDA.		
IN puerta	(A)←[puerta]	NINGUNO
OUT puerta	[puerta]←(A)	NINGUNO
INSTRUCC. DE CONTROL DE INTERRUPCIONES		
EI	Habilita interrupciones	NINGUNO
DI	Inhabilita interrupciones	NINGUNO
HLT	Para el microprocesador	NINGUNO
NOP	No hace nada	NINGUNO
RIM	Lee linea serie y estado interrupciones.	NINGUNO
SIM	Escribe en linea serie y Programa interrupciones.	NINGUNO