1. Format de représentation · taille d'un mot : nb de bit utilisé par un ordinateur pour stocker un entier · La taille d'un mot limite la taille mox de la memoire d'un ordinateur. Example: Si l'ordi utilise des mots de 32 bits => mamoire = 232 bytes = 4Gb 2 Ordonnance des bils Big endians: le mot commence par le bit de poide font Little endians: le mot commence par le bit de poids faible Exemple:

adar	OX CO	OXIOI	Ox 102	0x 103
Big endians	01	23	45	67
Little endians	67	45	23	01

Les ordonnances des bits sont importants lors de:
- la transmission de données

- le debugging d'un programme en assembleur trouvement de données à bas niveau

3. Representation de texte

- Chaque canochère utilise une séquence de bit définie dans un code. Le code le plus utilisé est l'ASCII
- ASCII utilise 7 bits par caractère Unicode utilise 16 bits par caractère

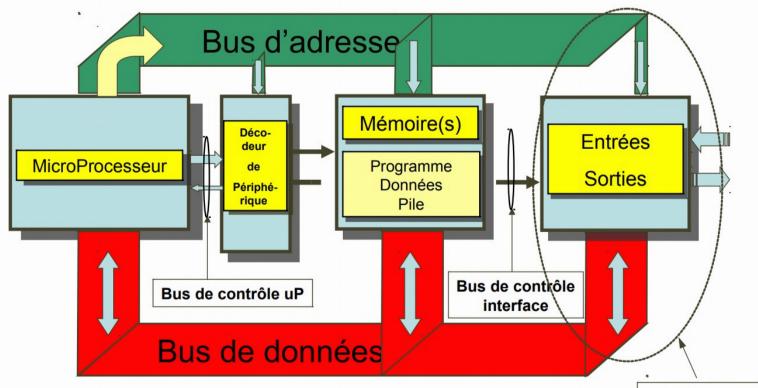
4. Representation des mages Doux grandes carégories: 1. Technique de bitmap 2. Technique vectorielle

Bitmap:

- Collection de pixel.
- En noir/blanc: chaque pixel est à 1 ou 0 En couleur: chaque pixel est representé par une séquence de bit (RGB) Soucis principal: changement d'exhelle qui rend l'image pixelisé

5. Représentation des sons - La methode la plus courante est l'échantillonage à interval regulier - D'autres methodes existent qui permettent de parametrer l'encodage Example: vav propose les options suivantes: - Nun channels: # conaux (mono, stéréo) - Sample nate: freq d'échantillonage (Hertz) - Byte Rate: # byte à lire par seconde - ByteBloc: # byte par echantillonage - BytePer Sample: # bit pour l'encodege de chaque echantillon II. Liens entre le matériel et l'application 1. Niveaux d'abstraction en informatique 1. App 3. language de haut niveau 4. OS, 5. architecture de la machine 6. micro architecture 7. Circuit logique 8. dispositif dectronique 2. Réalité vs Abstraction L'abstraction est nécéssaire mais ne pos oublier la réalité Exemple: Est æ que x²>0? Pour les floots oui Pour les entrers? 40'000 * 40'000 = 16.108 50'000 * 50'000 = ??

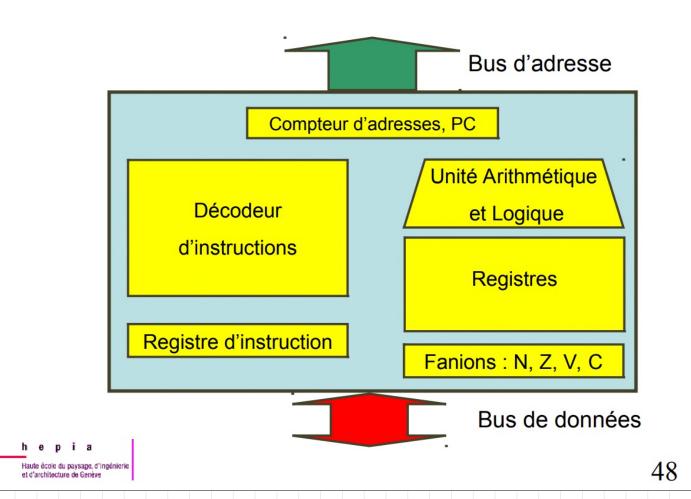
Architecture d'un système informatique



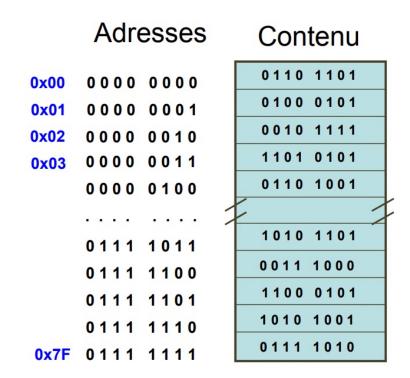
Périphérique

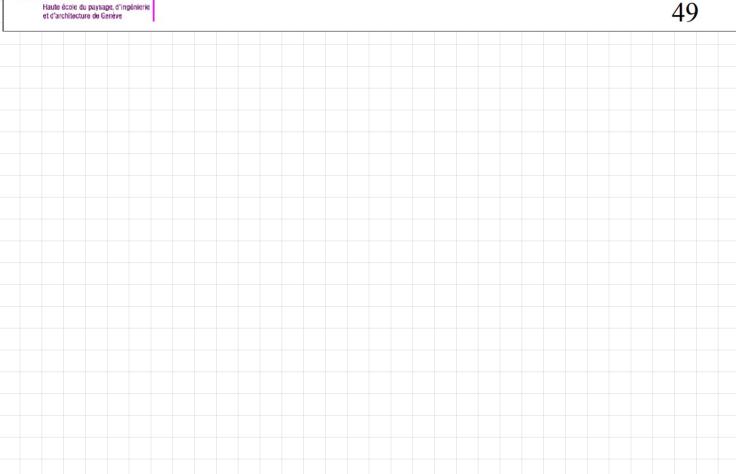
47

Modèle simple d'un processeur



Modèle d'une mémoire







Programme en assembleur

mov R0, #2 0x00000100 Idr R1, [R4] 0x00000104 add R2, R0, R1 0x00000108 and R2, R2, #15 0x0000010C str R2, [R4] 0x00000110 mov R2, #3 0x00000114 debut for: 0x00000118 Idr R0, [R3] add R0, R0, R1 0x0000011C 0x00000120 str R0, [R3] add R3, R3, #4 0x00000124 subs R2, R2, #1 0x00000128 bne debut for 0x0000012C 0x00000130 mul R2, R1, R0

Etat initial

R0: 1234

R1:5678

R2: 0x00000002 R3: 0x40001000

R4: 0xE0028008

Contenu mémoire

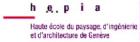
0x40001000 0x00003F00

0x40001004 0x00060A00

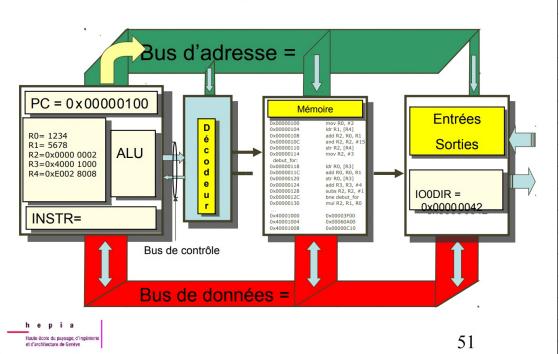
0x40001008 0x00000C10

IOODIR = 0x00000042

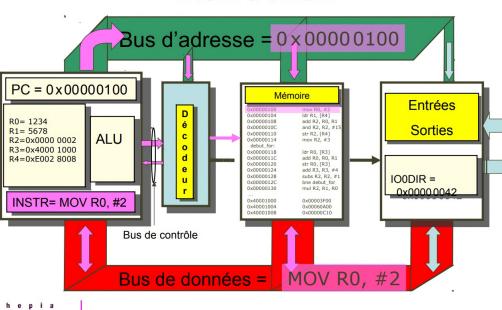
(le registre IO0DIR se trouve à l'adresse 0xE0028008)



Architecture: État initial



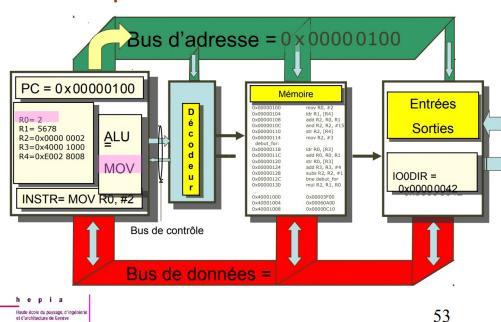
Chargement première instruction



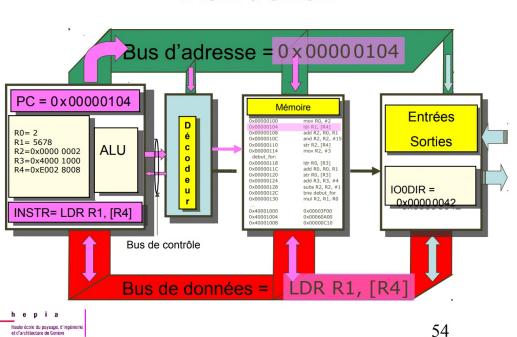
52

55

Décodage et exécution première instruction



Chargement seconde instruction



Décodage seconde instruction Bus d'adresse = 0 x 00000 104 PC = 0 x 00000 104 R0 = 2 R1 = 5678 R2 = 0 x 00000 1000 R3 = 0 x 00000 1000 R3 = 0 x 00000 1000 R4 = 0 x E00 2 8008 Bus de données = Bus de données =

Haute école du paysage, d'ingénierie et d'architecture de Genève

h e p i a

Haute école du paysage, d'ingénierie et d'architecture de Genève

