

מעבדה לVHDL – מכונת מצבים גילוי רצף סיביות

היה עלינו לכתוב תוכנית שמזהה בכניסה את רצף הסיביות "1011".

כתבנו רכיב בVHDL מסוג מכונת מצבים (FSM) שעבור כל סיבית שהמערכת מזהה ברצף המערכת קופצת למצב הבא.

התוכנית:

```
library ieee;
use ieee.std_logic_1164.all;

entity BitSequenceDetection is
port(
din,reset,clk: in std_logic;
Q: out std_logic);
end;

architecture one of BitSequenceDetection is

type state is (s0,s1,s2,s3,s4);

signal ps,ns: state;

begin

process(clk,reset)
begin
if (reset = '0') then ps<=s0;
elsif (clk 'event and clk = '1') then ps<=ns; end if;
end process;

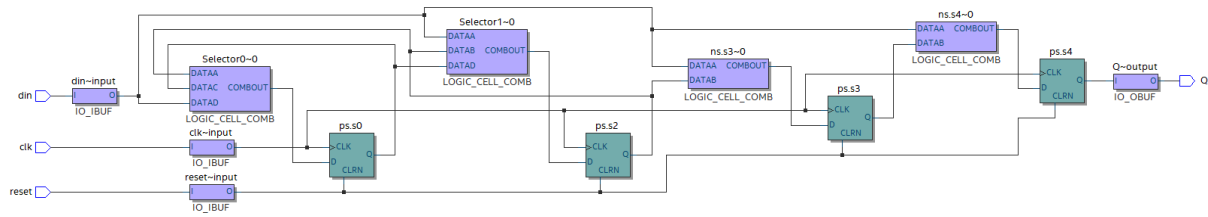
process(ps)
begin
case ps is
when s0 => Q <= '0'; if (din = '1') then ns <= s1; else ns <= s0; end if;
when s1 => Q <= '0'; if (din = '1') then ns <= s1; else ns <= s2; end if;
when s2 => Q <= '0'; if (din = '1') then ns <= s3; else ns <= s0; end if;
when s3 => Q <= '0'; if (din = '1') then ns <= s4; else ns <= s2; end if;
when s4 => Q <= '1'; if (din = '1') then ns <= s1; else ns <= s2; end if;
end case;
end process;

end;
```

המערכת שכתבנו נכתבה בצורת מכונת מצבים מסוג Moore מכיוון שהמוצא Q תלוי רק במצב הנוכחי בלבד.

בפועל כלי הסינתזה של תוכנת Quartus מתרגמים את המערכת למכונת מצבים מסוג One Hot בדרך כלל כלומר, לכל מצב מוקצה דלגלג.

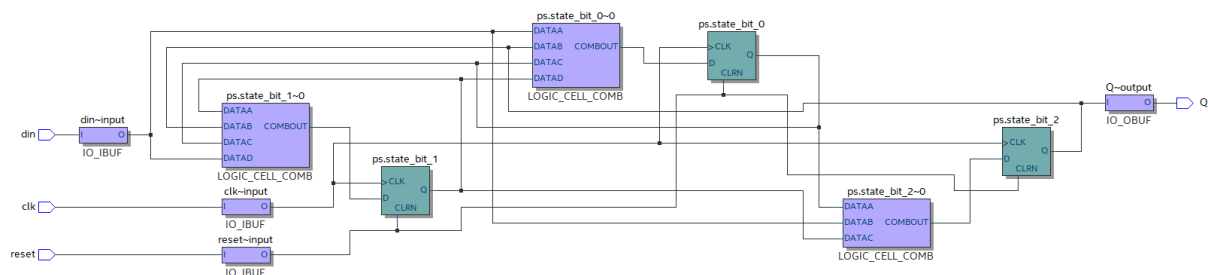
ניתן לראות את המימוש המלא שנצרב על הFPGA באמצעות Technology Map Viewer:



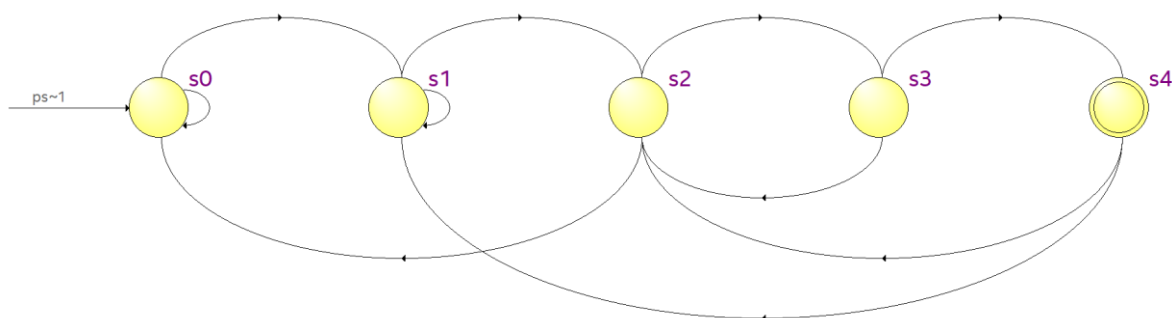
ניתן לראות בשרטוט שקיימים 4 דלגלים, אשר כל דלגל אחראי על גילוי סיבית אחת ברצף. באופן כזה לכל מצב מוגדר דלגל (במקרה הזה ה-Quartus היה מכוון על מצב Auto בתכנון State Machine והמכונת מצבים שקיבלנו אינה מסוג One Hot מכיוון שהמערכת שלנו בעלת חמישה מצבים – חסר דלגל אחד).

מכיוון שיש חמישה מצבים ניתן לייצג את כל המצבים באמצעות 3 דלגלים בלבד ובכך לחסוך במשאבים. עושים זאת על ידי הגדרת Minimal Bits בהגדרות של כלי הסינתזה. חישוב מספר הדלגלים שניתן באמצעותם לממש את המערכת:

$$\lfloor \log_2(5) \rfloor = 3$$



דיאגרמת מצבים של המערכת:



טבלת מעברים של המערכת:

	Source State	Destination State	Condition
1	s0	s0	(!din)
2	s0	s1	(din)
3	s1	s1	(din)
4	s1	s2	(!din)
5	s2	s0	(!din)
6	s2	s3	(din)
7	s3	s2	(!din)
8	s3	s4	(din)
9	s4	s1	(din)
10	s4	s2	(!din)

סכמת RTL:

