

ナノフォトニック・デバイスを用いた 配列アラインメント用レースロジック回路の提案

生物配列（DNA の塩基配列やタンパク質アミノ酸配）同士の類似度を求める配列アラインメントという手法がある．生物配列の量は膨大で，その処理には多くの時間を要する．そのため，ハードウェアアクセラレータを用いた配列アラインメントの高速化に関する研究が多く行われてきた．その一つに，“レースロジック”がある．レースロジックは，信号が回路に入力されてから出力されるまでの伝搬遅延時間によって計算結果を表現するという特徴を持ち，動的計画法によって解くことができる最適化問題の高速化が期待できる．配列アラインメント処理への応用は，CMOS トランジスタを用いた実装でその有効性が明らかにされている．しかしながら，電気信号を伝搬に用いた場合，配線の RC 遅延によりその高速化が難しい状況である．

そこで本研究では，更なる高速化を実現する手段としてナノフォトニクスという新しい光技術に着目し，ナノフォトニック・デバイスを用いた配列アラインメント用レースロジック回路を提案する．また，提案回路に関して光学シミュレータを用いた機能検証を行う．遅延時間・面積・消費電力のモデルを構築し評価を行った結果，DNA 配列長 N に対して，遅延時間は N に線形に従い，面積は N の 2 乗に従うことが明らかになった．消費電力に関しては，ケーススタディとして $N=2$ の場合において最低で 0.144 mW にて動作することを示した．また，雑音の信号伝搬に従って蓄積するという特徴や光伝搬信号とナノフォトニック・デバイスの光速での計算能力，光デバイス独自の設計選択肢について考察した．その結果，雑音が回路規模に及ぼす影響や，光伝搬信号の光速での計算能力に追従する回路伝搬遅延時間の検出感度を実現する方法を検討する必要があることが明らかになった．

発 表 者 : 浅井 里奈
指 導 教 員 : 井上 弘士教授
日 時 : 平成 30 年 2 月 20 日
13 : 30 ~ 13 : 50
場 所 : 大講義室 (W2-313)