Lenguaje de Descripción de Hardware (HDL)

Sergio Bolaños Ramirez

Universidad Autónoma de Occidente

Ingeniería Electrónica y Telecomunicaciones

Cali, Colombia

Sergio.bolanos@uao.edu.co

Abstract— The following report will present a hardware description language, its advantages over other design tools and a brief description of PLD, CPLD and FPGA.

Keywords: HDL, PLD, CPLD, FPGA.

Resumen-- En el siguiente informe se dará a conocer un lenguaje de descripción de hardware, sus ventajas frente a otras herramientas de diseño y una breve definición de PLD, CPLD y FPGA . Palabras clave: PLD, HDL, FPGA, CPDL.

1. Marco Teórico

Lenguaje de Descripción de Hardware (HDL): Es un lenguaje de programación especializado que se utiliza para definir la estructura, diseño y operación de circuitos eléctricos y electrónicos digitales. Este lenguaje hace posible la descripción de un circuito electrónico y posibilita el análisis automático y su respectiva simulación. Mediante este lenguaje las expresiones se “ejecutan” concurrentemente y cada expresión o “instrucción” corresponde a la operación de un bloque de circuito.

Los HDL fueron creados para permitir el diseño de circuitos que tienen un alto nivel de abstracción, y que a través de estos se pudiese incluir los modelos característicos propios de los circuitos electrónicos, como lo son los flujos de datos y su variación en el tiempo.

VHDL: Es un lenguaje de descripción y modelado, el cual permite describir de forma entendible la funcionalidad y la organización del hardware de los sistemas digitales y otros componentes. Este maneja una sintaxis amplia y flexible que es similar a ADA. Mediante VHDL se permite el diseño Top-Down. Algunas de sus características son:

* Sintaxis más estricta: reduce la posibilidad de errores.
* Mejor soporte para diseños grandes y complejos.

ABEL: Es un lenguaje de descripción y modelado, el cual es reconocido en la programación de PLDs, ya que mediante este se facilita la programación de PLDs combinatorios y secuenciales. Mediante este lenguaje se puede describir un circuito en forma de ecuación lógica, tabla de verdad o en transición de estados. Algunas de sus características son:

* Verifica si existen errores en la sintaxis del programa fuente.
* Simplificar o sintetizar las ecuaciones según sea el caso.
* Simula las ecuaciones.
* Puede escoger el dispositivo que mejor se adapte, o verificar si el dispositivo especificado se adapta a la aplicación.
* Genera el archivo JEDEC para la programación del PLD.

Verilog: Es un lenguaje de descripción y modelado, el cual se basa en un lenguaje de programación imperativo, formado por un conjunto de sentencias que indican cómo realizar una tarea.Este es conocido por tener una sintaxis más simple, similar a un lenguaje tipo C.

SystemC: Es una extensión del C++, que utiliza unas bibliotecas de clase para describir y simular circuitos digitales.

Ventajas de HDL

* Simulacion
  + De la descripción del circuito es posible simular el comportamiento mediante herramientas informáticas (simuladores) para comprobar su correcto funcionamiento antes de construir el circuito real.
* Sintesis Automatica
  + Construcción del circuito a partir de su descripción de forma automática empleando herramientas informáticas.
  + Equivalente a la compilación del software.
  + Permite simplificar el diseño digital.
  + Es importante tener en cuenta que el diseñador debe conocer lo que las herramientas pueden y no pueden hacer.

Programmable Logic Device (PLD): Es un circuito integrado que ofrecen a los diseñadores en un solo chip, un arreglo de compuertas lógicas y flip-flops, que pueden ser programados por el usuario para implementar lógicas; y asi, una manera mas sencilla de reemplazar varios circuitos integrados estándares o de funciones fijas. Algunas de sus características son:

* Los PLDs representan menor costo para los fabricantes.
* Pueden reemplazar funciones de otros dispositivos lógicos.
* Reducción de espacio en las tarjetas de circuito impreso.
* Simplificación del alambrado entre unos chips y otros.
* Disminución en los requerimientos de potencia ( por consiguiente menor consumo de energía).
* Realización de aplicaciones especiales no encontradas en circuitos integrados de funciones fijas.
* Menor costo para el usuario, ya que requiere menos circuitos integrados.

Complex Programmable Logic Device (CPLD): Es un dispositivo electrónico que extiende el concepto de PLD, a un mayor nivel de integración ya que permite implementar sistemas más eficaces, porque utilizan menos espacio, mejoran la fiabilidad del diseño, y reducen costos. Un CPLD se forma con múltiples bloques lógicos, cada uno similar a un PLD. Los bloques lógicos se comunican entre sí utilizando una matriz programable de interconexiones, lo cual hace más eficiente el uso del silicio conduciendo a una mejor eficiencia a menor costo. Una de sus características es que no es volátil, lo que significa que el estado programado se mantiene incluso si se extrae la energía.

Field Programmable Gate Array (FPGA): Es un circuito integrado que permite la reconfiguración del hardware en su interior, es decir que se puede reformar para que cumpla una aplicación específica, desde una simple calculadora hasta uno o varios microprocesadores funcionando al mismo tiempo en paralelo. Es un dispositivo versátil que tiene capacidades prácticamente ilimitadas para crear diseños digitales a la medida y eficientes en comparación con un microprocesador tradicional. Algunas de sus características son:

* Gran cantidad de terminales de E/S. Desde 100 hasta 1400.
* Buffers de E/S programables: control de sesgo, control de corriente, configuración del estándar de E/S, pull-up y pull-down configurables.
* Bloques dedicados a la multiplicación.
* Control de impedancia programable por cada terminal de E/S.

Referencias de PLDs:

* EPM240 Altera PLD
* EP4CE6 Altera Cyclon E4 PLD
* EPM7064SLC84-10N Intel
* HAPS-SX VU13P Xilinx
* HAPS-SX VU440

Referencias

1. Introducción HDL VERILOG. <https://www.dte.us.es/Members/paulino/Verilog-Intro.pdf>
2. Lenguaje ABEL-HDL.<http://profesores.sanvalero.net/~arnadillo/Documentos/Apuntes/Sistemas/Lenguaje_HDL.pdf>
3. Lenguaje HDL. <https://es.slideshare.net/Chichico_San/unidad-4-lenguaje-hdl-pe-isc>
4. Lenguajes HDL. <https://electronicwebeasy.es.tl/LENGUAJES-HDL.htm>
5. Tesis Lenguajes de Descripción de Hardware para la síntesis de circuitos. <http://oa.upm.es/48895/1/TFG_BLANCA_DIAZ_FERNANDEZ.pdf>
6. Lenguajes de Descripción de Hardware. <https://www.dte.us.es/docencia/master/micr/dapa/temas/tema_02/tema2_ldh.pdf>
7. Que es un PLD. <http://web.archive.org/web/20051004052503/http://proton.ucting.udg.mx/~alicia/download/MAN_PLD.pdf>
8. FPGA. <http://dea.unsj.edu.ar/sisdig2/Field%20Programmable%20Gate%20Arrays_A.pdf>
9. CPLD. <https://es.scribd.com/doc/263545256/CPLD>