



PHY473R

Modal d'Electronique - Circuits logiques programmables (FPGA)

Clément LENOBLE

Gabriel PEREIRA DE CARVALHO

Ecole polytechnique



IP PARIS

- Objectif : Reconnaissance de symbole/signes via l'entrée vidéo du FPGA.
- Approches envisagées :
 1. Programme python IA de haut niveau puis implémentation automatique en VHDL. (abandonnée)
 2. Création d'un réseau de neurones simple en VHDL.
 3. Extraction de caractéristiques simples de l'image puis application de critères pour caractériser le symbole. (recours)

Design proposé



Approches envisagées pour chaque composante :

- Camera : Comprendre le format d'image fourni par la caméra et comment elle est représentée sur le FPGA.
- Traitement d'image : Réduire la taille de l'image et passer en noir et blanc.
- Modèle : Implémenter un réseau de neurones sur FPGA pour la classification d'image.
- LCD : Comprendre comment contrôler le LCD pour montrer la sortie du modèle.

Question théorique

- FPGA mixtes utilisés dans la littérature (avec CPU).
- CPU utilisé dans le traitement d'image pour rechercher la plus petite image contenant le symbole.
- Problème : pas de CPU sur la carte utilisée.

Question théorique proposée :

Réduire la taille de l'image (reduction de la dimension, binarisation, normalisation, filtrage) pour faciliter les calculs mais en gardant un maximum d'information exploitable sans utiliser de CPU.