



پیش گزارش آزمایش هشتم

اعضا گروه:

- آرمین گرامی راد ۴۰۱۱۱۰۶۳۱
- علیرضا اعلایی ۴۰۱۱۱۰۵۹۱
- محمد امین علی اکبری ۴۰۱۱۰۶۲۳۳

هدف از انجام آزمایش:

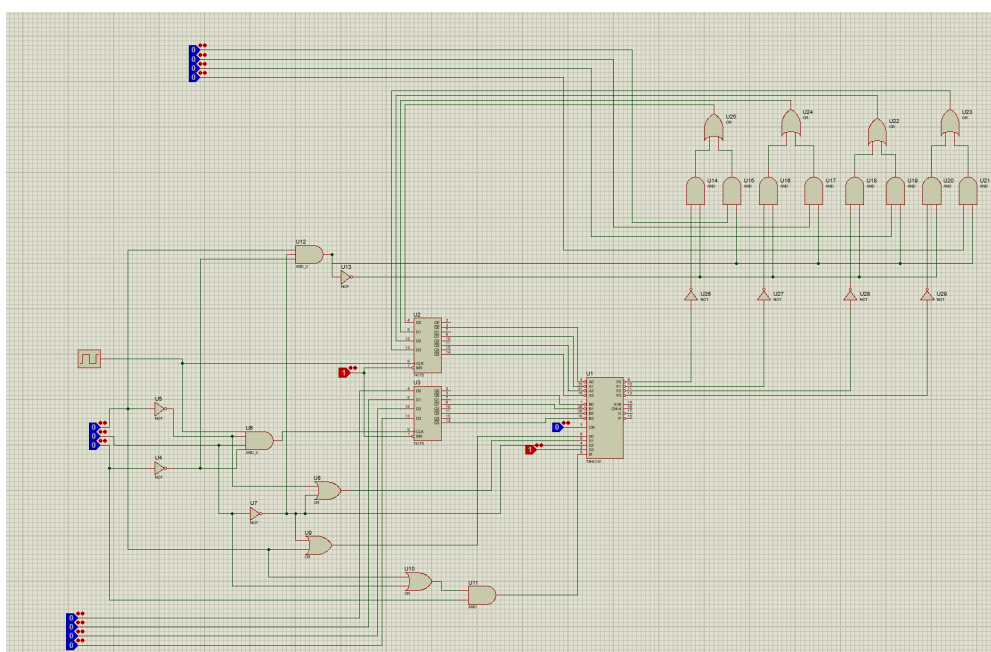
آشنایی با ALU و ثبات

پتراشه و قطعات مورد نیاز:

نام قطعه	تعداد
برد بورد	۱
تراشه ۷۴۱۸۱	۱
تراشه ۷۴۱۷۵	۲
تراشه ۴۰۸۱	۴
تراشه ۴۰۷۱	۲
تراشه ۷۴۱۴	۲

شرح آزمایش و نتایج هر قسمت:

تصویر ۱ پیاده سازی مدار در Proteus هست.



تصویر ۱

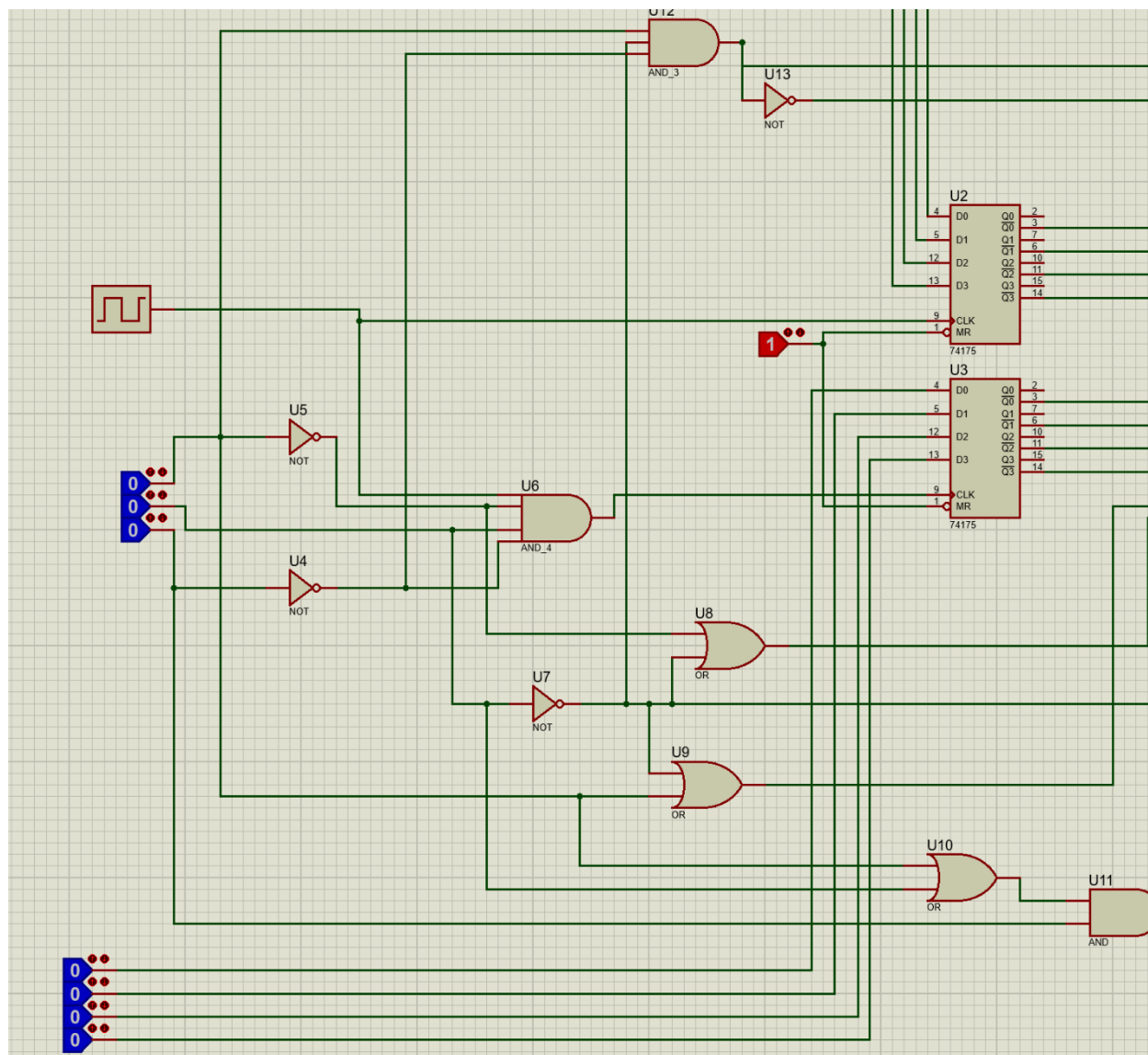




این مدار شامل ۳ بخش مختلف است و توضیحات آن ها به شرح زیر است:

- بخش ۱:

در این بخش با استفاده از دو ثبات (۷۴۱۷۵) اعداد ۴ بیتی A, B را که توسط کاربر یا وضعیت شمارنده مشخص می شوند را ذخیره کرده و آنها را به ورودی های تراشه ALU (۷۴۱۸۱) می دهد. همچنین عدد مورد نظر شمارنده (۷-۱) را نیز به ثبات مربوط به A داده تا تنها زمانی که عدد ۱ داده شد آنرا از ورودی بخواند. بخش مربوط به B توسط بخش ۳ مشخص میشود.



تصویر ۲





تصویر ۳





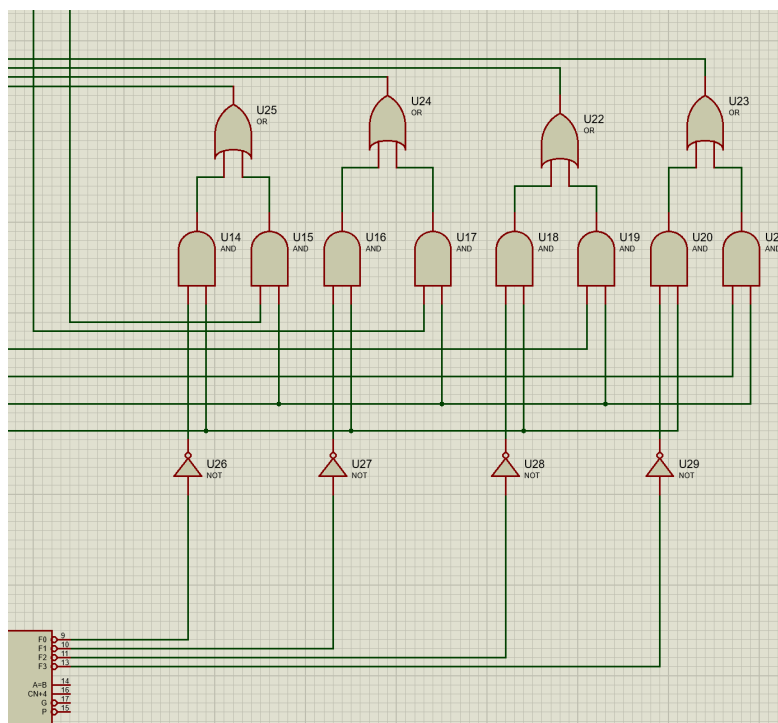
پیش گزارش آزمایش هشتم

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		$\overline{C_n} = H$ (no carry)	$\overline{C_n} = L$ (with carry)
L	L	L	L	$F = \overline{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	H	$F = \overline{A + B}$	$F = A + B$	$F = (A + B) \text{ PLUS } 1$
L	L	H	L	$F = \overline{AB}$	$F = A + \overline{B}$	$F = (A + \overline{B}) \text{ PLUS } 1$
L	L	H	H	$F = 0$	$F = \text{MINUS } 1 \text{ (2's COMPL)}$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } \overline{AB}$	$F = A \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	L	H	$F = \overline{B}$	$F = (A + B) \text{ PLUS } \overline{AB}$	$F = (A + B) \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = \overline{AB}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	L	L	L	$F = \overline{A + B}$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
H	L	L	H	$F = \overline{A \oplus B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = (A + \overline{B}) \text{ PLUS } AB$	$F = (A + \overline{B}) \text{ PLUS } AB \text{ PLUS } 1$
H	L	H	H	$F = AB$	$F = AB \text{ MINUS } 1$	$F = AB$
H	H	L	L	$F = 1$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = A + \overline{B}$	$F = (A + B) \text{ PLUS } A$	$F = (A + B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = A + B$	$F = (A + \overline{B}) \text{ PLUS } A$	$F = (A + \overline{B}) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$

تصویر ۴

بخش ۳:

در این بخش با استفاده از گیت های AND و OR ورودی مربوط به بخش B تولید و به ثبات B داده میشود. در این بخش هنگامی که عدد ورودی شمارنده ۲ باشد عدد از ورودی DATA_۲ و در غیر این صورت از خروجی تراشه ALU خوانده میشود.



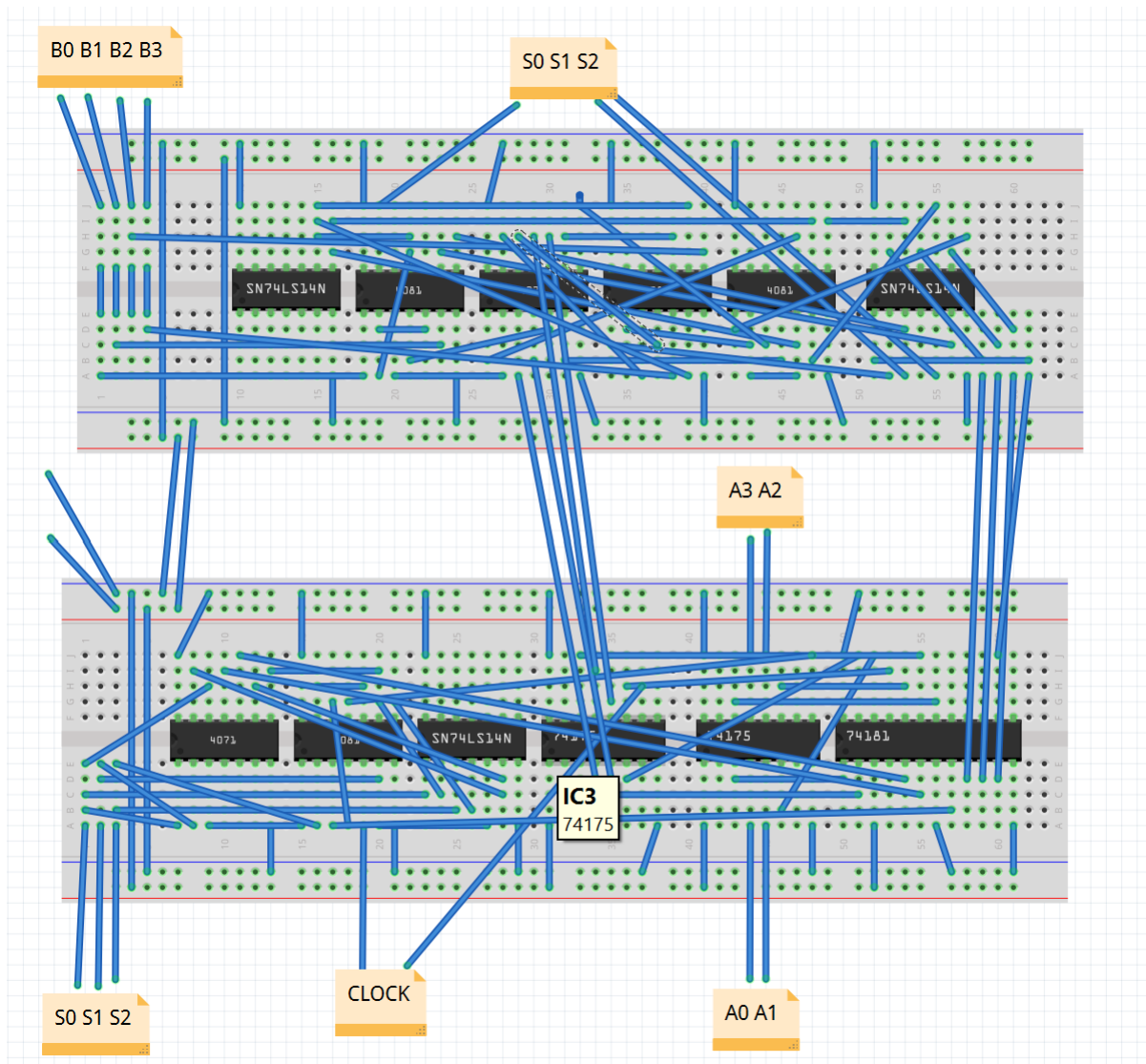
تصویر ۵





پیش گزارش آزمایش هشتم

تصویر زیر پیاده سازی مدار را در فریتزینگ نشان میدهد.



تصویر ۶

