

# CONTEÚDO

## 1 INTRODUÇÃO, 01

- 1.1 LINGUAGENS, NÍVEIS E MÁQUINAS VIRTUAIS, 03
- 1.2 MÁQUINAS MULTINÍVEL CONTEMPORÂNEAS, 03
- 1.3 EVOLUÇÃO DAS MÁQUINAS MULTINÍVEL, 06
- 1.4 *HARDWARE*, *SOFTWARE* E MÁQUINAS MULTINÍVEL, 08
- 1.5 MARCOS DO DESENVOLVIMENTO DA ARQUITETURA DE COMPUTADORES, 10
  - 1.5.1 A Geração Zero — Computadores Mecânicos (1642-1945), 10
  - 1.5.2 A Primeira Geração — Válvulas (1945-1955), 12
  - 1.5.3 A Segunda Geração — Transistores (1955-1965), 14
  - 1.5.4 A Terceira Geração — Circuitos Integrados (1965-1980), 15
  - 1.5.5 A Quarta Geração — Computadores Pessoais e VLSI (1980-199?), 17
  - 1.5.6 A Família Intel, 18
  - 1.5.7 A Família Motorola, 19
- 1.6 VISÃO GERAL DESTES LIVROS, 21

## 2 ORGANIZAÇÃO DE SISTEMAS DE COMPUTADORES, 23

- 2.1 PROCESSADORES, 23
  - 2.1.1 Execução de Instruções, 24
  - 2.1.2 Organização da CPU, 25
  - 2.1.3 Execução Paralela de Instruções, 26
- 2.2 MEMÓRIA, 30
  - 2.2.1 Bits, 30
  - 2.2.2 Endereços de Memória, 31
  - 2.2.3 Ordem de Bytes, 32
  - 2.2.4 Códigos de Correção de Erros, 34
  - 2.2.5 Memória Secundária, 37
- 2.3 ENTRADA/SAÍDA, 42
  - 2.3.1 Terminais, 44
  - 2.3.2 Modems, 47
  - 2.3.3 O Mouse, 50
  - 2.3.4 Impressoras, 51
  - 2.3.5 Códigos de Caracteres, 54
- 2.4 RESUMO, 55

### 3 O NÍVEL DE LÓGICA DIGITAL, 59

- 3.1 PORTAS LÓGICAS E ÁLGEBRA BOOLEANA, 59
  - 3.1.1 Portas Lógicas, 59
  - 3.1.2 Álgebra Booleana, 61
  - 3.1.3 Implementação de Funções Booleanas, 62
  - 3.1.4 Equivalência de Circuitos, 64
- 3.2 CIRCUITOS BÁSICOS DE LÓGICA DIGITAL, 66
  - 3.2.1 Circuitos Integrados, 67
  - 3.2.2 Circuitos Combinatórios, 70
  - 3.2.3 Circuitos Aritméticos, 75
  - 3.2.4 Relógio (*Clocks*), 77
- 3.3 MEMÓRIA, 79
  - 3.3.1 *Latches*, 79
  - 3.3.2 *Flip-Flops* e Registradores, 81
  - 3.3.3 Organização de Memória, 82
  - 3.3.4 Propriedades da Memória, 86
- 3.4 MICROPROCESSADORES E BARRAMENTOS, 88
  - 3.4.1 Pastilhas Microprocessadoras, 88
  - 3.4.2 Barramentos de Computadores, 90
  - 3.4.3 Barramentos Síncronos, 92
  - 3.4.4 Barramentos Assíncronos, 94
  - 3.4.5 Arbitragem de Barramentos, 95
  - 3.4.6 Tratamento de Interrupções, 98
- 3.5 EXEMPLOS DE PASTILHAS MICROPROCESSADORAS, 99
  - 3.5.1 As Pastilhas Microprocessadoras Intel 8088/80286/80386, 99
  - 3.5.2 As Pastilhas Microprocessadoras Motorola 68000/68020/68030, 105
  - 3.5.3 Comparação entre o 80386 e o 68030, 107
- 3.6 EXEMPLOS DE BARRAMENTOS, 108
  - 3.6.1 O Barramento do IBM PC, 108
  - 3.6.2 O Barramento do IBM PC/AT, 112
  - 3.6.3 O Barramento VME, 113
- 3.7 INTERFACEAMENTO, 118
  - 3.7.1 Pastilhas de E/S, 118
  - 3.7.2 Decodificação de Endereço, 120
- 3.8 RESUMO, 123

### 4 O NÍVEL DE MICROPROGRAMAÇÃO, 128

- 4.1 REVISÃO DO NÍVEL DE LÓGICA DIGITAL, 129
  - 4.1.1 Registradores, 129
  - 4.1.2 Barramentos, 129
  - 4.1.3 Multiplexadores e Decodificadores, 131
  - 4.1.4 ALUs e Deslocadores, 132
  - 4.1.5 Relógios (*Clocks*), 132
  - 4.1.6 Memória Principal, 133
  - 4.1.7 Encapsulamento de Componentes, 134

- 4.2 UM EXEMPLO DE MICROARQUITETURA, 135
  - 4.2.1 As Vias de Dados, 135
  - 4.2.2 Microinstruções, 137
  - 4.2.3 Temporização de Microinstruções, 139
  - 4.2.4 Seqüenciamento de Microinstruções, 141
- 4.3 UM EXEMPLO DE MACROARQUITETURA, 141
  - 4.3.1 Pilhas, 142
  - 4.3.2 O Conjunto de Macroinstruções, 144
- 4.4 UM EXEMPLO DE MICROPROGRAMA, 147
  - 4.4.1 A Microlinguagem de Montagem, 148
  - 4.4.2 Um Exemplo de Microprograma, 149
  - 4.4.3 Comentários sobre o Microprograma, 152
  - 4.4.4 Perspectiva, 153
- 4.5 PROJETO DO NÍVEL DE MICROPROGRAMAÇÃO, 153
  - 4.5.1 Microprogramação Horizontal *versus* Vertical, 153
  - 4.5.2 Nanoprogramação, 159
  - 4.5.3 Melhorando o Desempenho, 160
  - 4.5.4 *Pipelining*, 162
  - 4.5.5 Memória *Cache*, 166
- 4.6 EXEMPLOS DO NÍVEL DE MICROPROGRAMAÇÃO, 170
  - 4.6.1 A Microarquitetura do Intel 8088, 170
  - 4.6.2 A Microarquitetura do Motorola 68000, 174
- 4.7 RESUMO, 178

## 5 O NÍVEL CONVENCIONAL DE MÁQUINA, 182

- 5.1 EXEMPLOS DO NÍVEL CONVENCIONAL DE MÁQUINA, 182
  - 5.1.1 A Família Intel 8088/80286/80386, 182
  - 5.1.2 A Família Motorola 68000/68020/68030, 194
  - 5.1.3 Comparando o 80386 ao 68030, 199
- 5.2 FORMATOS DE INSTRUÇÕES, 200
  - 5.2.1 Critérios de Projeto para Formatos de Instruções, 201
  - 5.2.2 Expandindo os Códigos da Operação, 202
  - 5.2.3 Exemplos de Formatos de Instruções, 203
- 5.3 ENDEREÇAMENTO, 208
  - 5.3.1 Endereçamento Imediato, 209
  - 5.3.2 Endereçamento Direto, 209
  - 5.3.3 Endereçamento de Registrador, 210
  - 5.3.4 Endereçamento Indireto, 210
  - 5.3.5 Indexação, 212
  - 5.3.6 Endereçamento de Pilha, 212
  - 5.3.7 Exemplos de Endereçamento, 218
  - 5.3.8 Discussão Acerca dos Modos de Endereçamento, 225
- 5.4 TIPOS DE INSTRUÇÕES, 226
  - 5.4.1 Instruções de Transferência de Dados, 226
  - 5.4.2 Operações Diádicas, 227
  - 5.4.3 Operações Monádicas, 228
  - 5.4.4 Comparações e Desvios Condicionais, 229



- 5.4.5 Instruções de Chamada de Procedimentos, 231
- 5.4.6 Controle de *Loop*, 231
- 5.4.7 Entrada/Saída, 232
- 5.5 FLUXO DE CONTROLE, 237
  - 5.5.1 Fluxo de Controle Sequencial e Desvios, 237
  - 5.5.2 Procedimentos, 238
  - 5.5.3 Co-rotinas, 242
  - 5.5.4 *Traps* (Armadilhas), 245
  - 5.5.5 Interrupções, 246
- 5.6 RESUMO, 249

## 6 O NÍVEL DE MÁQUINA DO SISTEMA OPERACIONAL, 254

- 6.1 MEMÓRIA VIRTUAL, 256
  - 6.1.1 Paginação, 256
  - 6.1.2 Implementação de Paginação, 258
  - 6.1.3 Paginação por Demanda e o Modelo de Conjunto de Trabalho, 262
  - 6.1.4 Política de Substituição de Páginas, 264
  - 6.1.5 Tamanhos de Páginas e Fragmentação, 265
  - 6.1.6 Segmentação, 266
  - 6.1.7 Implementação de Segmentação, 269
  - 6.1.8 A Memória Virtual do MULTICS, 271
  - 6.1.9 Memória Virtual no Intel 80386, 274
  - 6.1.10 Memória Virtual no Motorola 68030, 278
  - 6.1.11 Comparação entre o 80386 e o 68030, 281
- 6.2 INSTRUÇÕES DE ENTRADA/SAÍDA VIRTUAL, 282
  - 6.2.1 Arquivos Sequenciais, 282
  - 6.2.2 Arquivos de Acesso Randômico, 284
  - 6.2.3 Implementação de Instruções de E/S Virtual, 285
  - 6.2.4 Instruções de Manipulação de Diretórios, 288
- 6.3 INSTRUÇÕES VIRTUAIS USADAS EM PROCESSAMENTO PARALELO, 289
  - 6.3.1 Criação de Processos, 290
  - 6.3.2 Corrida Crítica, 290
  - 6.3.3 Sincronização de Processos Usando Semáforos, 293
- 6.4 EXEMPLOS DE SISTEMAS OPERACIONAIS, 296
  - 6.4.1 Exemplos de Memória Virtual, 297
  - 6.4.2 Exemplos de E/S Virtual, 299
  - 6.4.3 Exemplos de Gerência de Processos, 308
  - 6.4.4 Comparação entre o UNIX e o OS/2, 310
- 6.5 RESUMO, 310

## 7 O NÍVEL DE LINGUAGEM DE MONTAGEM, 316

- 7.1 INTRODUÇÃO À LINGUAGEM DE MONTAGEM, 317
  - 7.1.1 O Que é uma Linguagem de Montagem?, 317
  - 7.1.2 Formato de um Comando de Linguagem de Montagem, 318

- 7.1.3 Comparação de Linguagem de Montagem com Linguagem de Alto Nível, 319
- 7.1.4 Afinação de Programas (*Program Tuning*), 320
- 7.2 O PROCESSO DE MONTAGEM, 321
  - 7.2.1 Montadores de Dois Passos, 321
  - 7.2.2 Passo Um, 322
  - 7.2.3 Passo Dois, 324
  - 7.2.4 Tabela de Símbolos, 327
- 7.3 MACROS, 327
  - 7.3.1 Definição de Macro, Chamada e Expansão, 329
  - 7.3.2 Macros com Parâmetros, 330
  - 7.3.3 Implementação de uma Facilidade de Macro em um Montador, 331
- 7.4 LIGAÇÃO E CARGA, 331
  - 7.4.1 Tarefas Desempenhadas pelo *Linker*, 332
  - 7.4.2 Estrutura de um Módulo Objeto, 335
  - 7.4.3 Tempo de Mapeamento (*Binding Time*) e Relocação Dinâmica, 336
  - 7.4.4 Ligação Dinâmica, 338
- 7.5 RESUMO, 340

## 8 ARQUITETURAS AVANÇADAS DE COMPUTADORES, 343

- 8.1 MÁQUINAS RISC, 343
  - 8.1.1 Evolução da Arquitetura de Computadores, 343
  - 8.1.2 Princípios de Projeto Para Máquinas RISC, 346
  - 8.1.3 Uso de Registrador, 352
  - 8.1.4 Grande Debate RISC *versus* CISC, 357
  - 8.1.5 Um Exemplo de Arquitetura RISC: SPARC, 363
  - 8.1.6 Um Segundo Exemplo RISC: MIPS, 373
- 8.2 ARQUITETURAS PARALELAS, 386
  - 8.2.1 Visão Geral dos Computadores Paralelos, 387
  - 8.2.2 Computadores MIMD com Memória Disjunta, 392
  - 8.2.3 Multiprocessadores de Memória Compartilhada Baseados em Barramento, 395
  - 8.2.4 Multiprocessadores MIMD Multiestágio de Memória Compartilhada, 401
  - 8.2.5 Computadores Paralelos SIMD e a *Connection Machine*, 406
  - 8.2.6 Computadores Vetoriais SIMD, 412
  - 8.2.7 Computadores de Fluxo de Dados, 416
- 8.3 RESUMO, 420

## 9 LISTAS DE LEITURAS E BIBLIOGRAFIA, 424

- 9.1 SUGESTÕES DE LEITURAS ADICIONAIS, 424
  - 9.1.1 Obras de Introdução e Assuntos Gerais, 424
  - 9.1.2 Organização de Sistemas de Computação, 425
  - 9.1.3 Nível de Lógica Digital, 425
  - 9.1.4 Nível de Microprogramação, 426
  - 9.1.5 Nível Convencional de Máquina, 426

- 9.1.6 Nível de Sistema Operacional, 426
- 9.1.7 Nível de Linguagem de Montagem, 427
- 9.1.8 Arquiteturas Avançadas, 427
- 9.1.9 Números Binários e de Ponto Flutuante, 429
- 9.2 BIBLIOGRAFIA ALFABÉTICA, 429

## APÊNDICES

### A NÚMEROS BINÁRIOS, 439

- A.1 NÚMEROS DE PRECISÃO FINITA, 439
- A.2 SISTEMAS DE NUMERAÇÃO, 440
- A.3 CONVERSÃO DE UMA BASE PARA OUTRA, 442
- A.4 NÚMEROS BINÁRIOS NEGATIVOS, 444
- A.5 ARITMÉTICA BINÁRIA, 446

### B NÚMEROS EM PONTO FLUTUANTE, 448

- B.1 PRINCÍPIOS DO PONTO FLUTUANTE, 448
- B.2 PADRÃO DE PONTO FLUTUANTE IEEE 754, 451

### ÍNDICE ALFABÉTICO, 455