



BERGISCHE
UNIVERSITÄT
WUPPERTAL

BERGISCHE UNIVERSITÄT WUPPERTAL

ELEKTRONIK PRAKTIKUM

Versuch EP8 Digitalelektronik Teil 1

Autoren:

Henrik JÜRGENS

Frederik STROTHMANN

Tutoren:

Hans-Peter KIND

Peter KNIELING

Marius WENSING

18. Dezember 2014

Inhaltsverzeichnis

1	Einleitung	2
2	Elementare Logikverknüpfungen Leybold-Stecksystem	2
2.1	UND-Verknüpfung	2
2.2	ODER-Verknüpfung	3
2.3	NICHT-Verknüpfung	4
3	Elementare Logikverknüpfungen ICs und Breadboard	6
3.1	NICHT-UND-Verknüpfung (NAND)	6
3.2	UND-Verknüpfung (AND)	7
3.3	ODER-Verknüpfung (OR)	8
3.4	Inverter und Schmitt-Trigger	9
3.5	Speicherbausteine: Das RS-Flipflop	11
3.6	Das Zähl-Flipflop	12
3.7	Ziffernanzeige Siebensegmentdecoder 4511	13
4	Fazit	15

1 Einleitung

Die Digitaltechnik ist eine der bedeutendsten Teilgebiete der Elektronik, und wird in drei Versuche eingeteilt. Dieser Versuch beschäftigt sich mit den Grundsaltungen und einfachen Logikbausteinen. Sie findet Anwendungen in einfachen Steuerschaltungen, der Computertechnik und der heutigen Analogtechnik. Es wird zunächst das Leybold Stecksystem – später ein Breadboard – verwendet.

In den einzelnen Versuchsteilen sollen die Ausgangsspannungen nach der TTL-Logik ausgewertet werden, dies geschieht nach Tabelle 1.

Spannungsbereich	Logikzustand
2,0 V bis 5 V	1
0 V bis 0,8 V	0
0,8 V bis 2 V	undefiniert

Tabelle 1: TTL-Logik

2 Elementare Logikverknüpfungen Leybold-Stecksystem

In diesem Versuchsabschnitt, werden drei grundlegende logische Schaltungen mit Hilfe des Leybold-Stecksystems untersucht. Es werden die UND-, ODER- und die NICHT-Verknüpfung untersucht.

2.1 UND-Verknüpfung

In diesem Versuchsteil wird die UND-Verknüpfung untersucht. Die UND-Verknüpfung liefert eine 1, wenn alle eingaben 1 sind, sonst 0.

Verwendete Geräte

Es werden Widerstände, Schalter, ein Netzgerät, Dioden und ein DMM verwendet.

Versuchsaufbau

Die Werte der jeweiligen Bauteile sind der Skizze zu entnehmen.

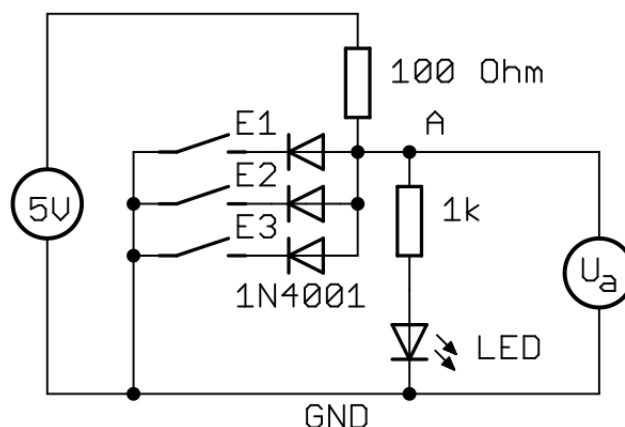


Abbildung 1: Schaltskizze für die UND-Verknüpfung¹

Versuchsdurchführung

Die Schaltung wird nach Abbildung 1 aufgebaut. Dann werden mit den Schaltern E1, E2 und E3 die Zustände in Tabelle 2 eingestellt und die Ausgangsspannung gemessen.

Auswertung

Es sollte die Ausgangsspannung gemessen werden und nach Tabelle 1 ausgewertet werden, für die verschiedenen Kombinationen ergab sich die Werte in Tabelle 2.

E1	E2	E3	A
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Tabelle 2: Logiktable für die UND-Verknüpfung

Sobald der Ausgang auf 1 steht wird eine Spannung von 4,3 Volt gemessen. Das liegt an dem Spannungsabfall an der Diode von etwa 0,7 V. Offene Schalter werden in diesem Versuchsteil als logische 1 interpretiert, damit die Logiktable mit der 'UND-Table' übereinstimmt.

2.2 ODER-Verknüpfung

In diesem Versuchsteil wird die ODER-Verknüpfung untersucht, sie gibt eine 1 wenn mindestens einer der Eingänge auf 1 gestellt ist, sonst wird 0 ausgegeben.

Verwendete Geräte

Es werden Widerstände, Schalter, ein Netzgerät, Dioden und ein DMM verwendet.

Versuchsaufbau

Die Werte der jeweiligen Bauteile sind der Skizze zu entnehmen.

¹Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

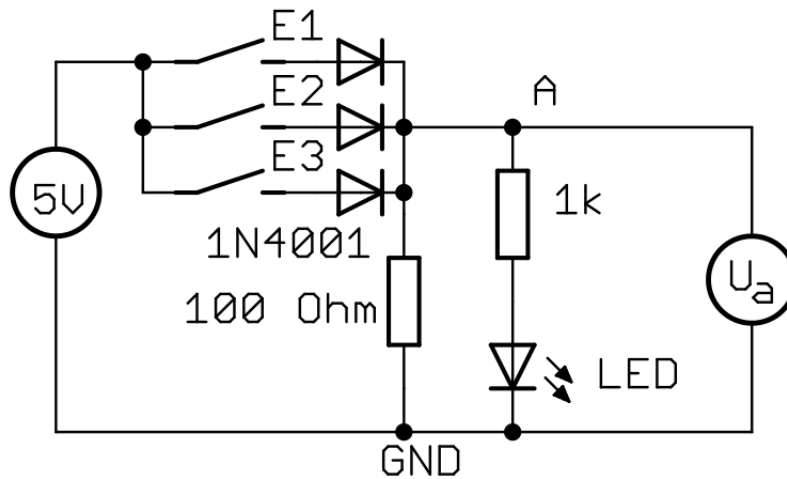


Abbildung 2: Schaltskizze für die ODER-Verknüpfung²

Versuchsdurchführung

Die Schaltung in Abbildung 2 wird aufgebaut. Dann werden an den Schaltern die E1, E2 und E3 die Zustände in Tabelle 3 eingestellt und die Spannung gemessen.

Auswertung

Es sollte wieder die Ausgangsspannung in Abhängigkeit der Schalterkombination gemessen und nach Tabelle 1 ausgewertet werden. Dabei ergaben sich die Werte in Tabelle 3.

E1	E2	E3	A
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Tabelle 3: Logiktable für die ODER-Verknüpfung

Wie im vorigen Versuchsteil werden nicht 5 V am Ausgang gemessen, falls er auf 1 steht, sondern etwa 4,3 V, da ungefähr 0,7 V an der Diode abfällt. Geschlossene Schalter werden in diesem Versuchsteil als logische 1 interpretiert, damit die Logiktable der 'ODER-Table' entspricht.

2.3 NICHT-Verknüpfung

In diesem Versuchsteil werden die NICHT-Verknüpfung untersucht, diese liefert das Gegenteil des Eingangssignals.

²Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Verwendete Geräte

Es werden Widerstände, Schalter, ein Netzgerät, ein Transistor, Dioden und ein DMM verwendet.

Versuchsaufbau

Die Werte bzw. Typen der Bauteile sind der Skizze zu entnehmen.

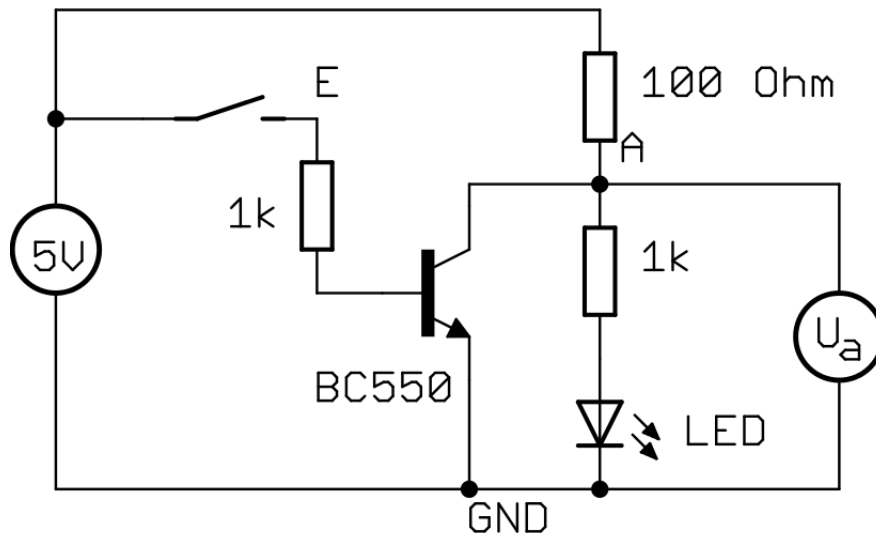


Abbildung 3: Schaltskizze für die NICHT-Verknüpfung³

Versuchsdurchführung

Die Schaltung in Abbildung 3 wird aufgebaut und der Schalter nach Tabelle 4 eingestellt und die Spannung gemessen.

Auswertung

In dieser Schaltung macht es Sinn auch die Spannung über dem Schalter und GND zu messen, da über dem dahinter liegendem Transistor 0,6V abfallen, die gemessene Ausgangsspannung als kleiner ist. Es solle die Ausgangsspannung nach Tabelle 1 ausgewertet werden, das Ergebnis ist in Tabelle 4 angegeben.

E1	A
0	1
1	0

Tabelle 4: Logiktablelle für die NICHT-Verknüpfung

Ein geschlossener Schalter wird in diesem Versuchsteil als logische 1 interpretiert. Es wurden für das Ausgangssignal 1 4,53 V gemessen, also sind ca. 0,47 V an dem 100 Ω Widerstand abgefallen. Für das Ausgangssignal 0 wurde eine Spannung von etwa 0,1 V gemessen, also sind ca. 4,9 V an dem 100 Ω Widerstand abgefallen.

³Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Diskussion

Alle drei Logikbausteine haben wie erwartet funktioniert, wobei die Interpretation der Schalterstellung von der UND auf die ODER-Verknüpfung abgeändert werden musste. Bei der UND-Schaltung wurden offene Schalter als logische 1 interpretiert, wobei in der ODER-Schaltung geschlossene Schalter als logische 1 interpretiert wurden.

3 Elementare Logikverknüpfungen ICs und Breadboard

In diesem Versuchsabschnitt werden ICs untersucht, da dies 14 bis 16 Pins haben ist der Aufbau für das Leybold-Stecksystem zu groß und es werden Breadboards verwendet. Es werden NAND-, AND- und OR-Verknüpfungen mit dem IC untersucht. Danach werden Inverter, Schmitt-Trigger, das RS-Flipflop, das Zählflipflop und eine Ziffernanzeige mit Siebensegmentdecoder untersucht. Der in diesem Versuch hauptsächlich verwendete IC besteht aus vier NAND-Verknüpfungen (Pin 1-6 und 8-13) und zwei Pins für die Spannungsversorgung (Pin 7 und 14). Falls nicht anders angegeben entspricht ein offener Schalter einer 0 und ein geschlossener Schalter einer 1.

3.1 NICHT-UND-Verknüpfung (NAND)

In diesem Versuchsteil wird die NAND-Verknüpfung untersucht. Die NAND-Verknüpfung entspricht der Negation der AND-Verknüpfung (siehe Abschnitt 2.1).

Verwendete Geräte

Es werden ein Netzgerät, ein IC, Widerstände, eine Diode und Schalter verwendet.

Versuchsaufbau

R1 und R2 sind die beiden Pulldown-Widerstände mit jeweils $10\text{k}\Omega$. R3 ist ein $1\text{k}\Omega$ Widerstand.

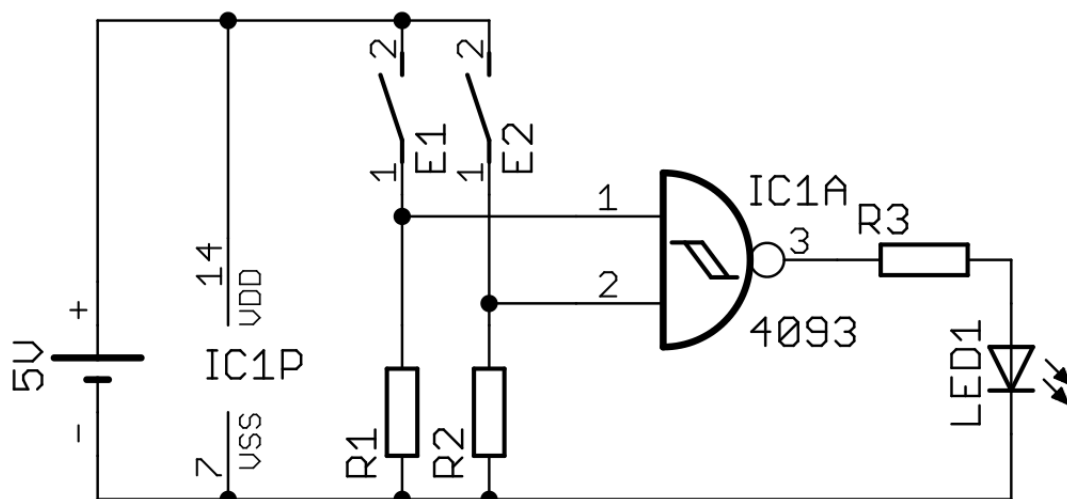


Abbildung 4: Schaltskizze für die NAND-Verknüpfung⁴

⁴Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Versuchsdurchführung

Die Schaltung wird nach Abbildung 4 aufgebaut. Dann werden an den Schaltern die Kombinationen nach Tabelle 5 eingestellt und das Verhalten der LED ausgewertet.

Auswertung

Es sollte die NAND-Verknüpfung des ICs untersucht werden, es ergaben sich dabei die Werte in Tabelle 5.

E1	E2	A
0	0	1
0	1	1
1	0	1
1	1	0

Tabelle 5: Logiktable für die NAND-Verknüpfung

Diskussion

Wie erwartet konnten die Eigenschaften der NAND-Tabelle festgestellt werden. Die Schaltung hat erst nach zweimaligem Neuaufbau funktioniert, was an den sehr kleinen Anschlüssen gelegen haben kann. (Wackelkontakte)

3.2 UND-Verknüpfung (AND)

In diesem Versuchsteil wird die AND-Verknüpfung über zwei NAND-Verknüpfungen realisiert. Das Verhalten der AND-Verknüpfung ist in Abschnitt 2.1 erklärt.

Verwendete Geräte

Es werden ein Netzgerät, ein IC, Widerstände, ein Diode und Schalter verwendet.

Versuchsaufbau

R1 und R2 sind die beiden Pulldown-Widerstände mit jeweils $10\text{k}\Omega$. R3 ist ein $1\text{k}\Omega$ Widerstand.

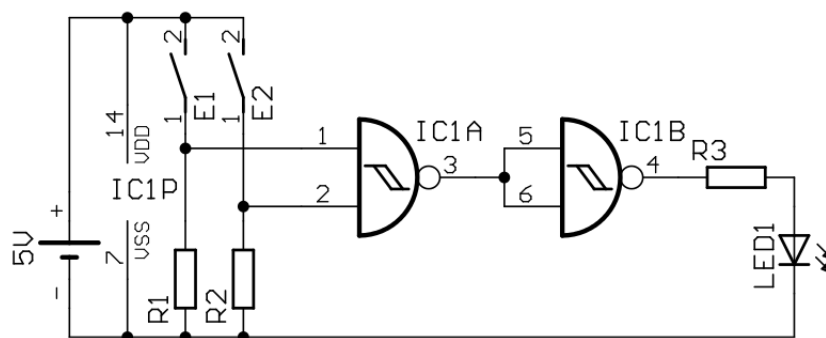


Abbildung 5: Schaltskizze für die UND-Verknüpfung⁵

⁵Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Versuchsdurchführung

Die Schaltung wird nach Abbildung 5 aufgebaut. Dann werden die Schalter nach Tabelle 6 eingestellt und das Verhalten der LED beobachtet.

Auswertung

Es soll das Verhalten der UND-Verknüpfung aus zwei hintereinander geschalteten NAND-Verknüpfungen untersucht werden, dabei ergeben sich für die LED die Werte in Tabelle 6.

E1	E2	A
0	0	0
0	1	0
1	0	0
1	1	1

Tabelle 6: Logiktable für die AND-Verknüpfung

Diskussion

Es ergaben sich jeweils die erwarteten Werte bei den verschiedenen Kombinationen.

3.3 ODER-Verknüpfung (OR)

In diesem Versuchsteil soll die OR-Verknüpfung bestehend aus 3 NAND-Verknüpfungen untersucht werden. Die Funktionsweise einer OR-Verknüpfung wird in Abschnitt 2.2 erklärt.

Verwendete Geräte

Es werden ein Netzgerät, ein IC, Widerstände, ein Diode und Schalter verwendet.

Versuchsaufbau

R1 und R2 sind die beiden Pulldown-Widerstände mit jeweils $10\text{k}\Omega$. R3 ist ein $1\text{k}\Omega$ Widerstand.

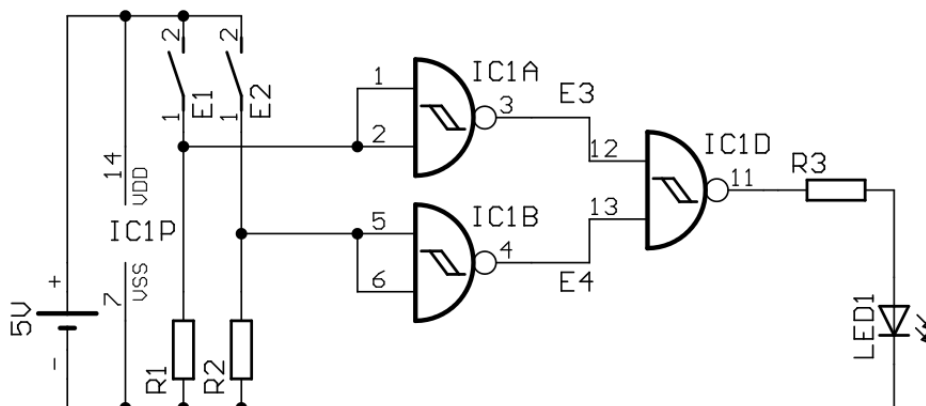


Abbildung 6: Schaltskizze für die OR-Verknüpfung⁶

⁶Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Versuchsdurchführung

Die Schaltung wird nach Abbildung 6 aufgebaut. Die Schalter werden dann nach Tabelle 7 eingestellt und das Verhalten der LED beobachtet.

Auswertung

Es soll das Verhalten der OR-Verknüpfung untersucht werden. Dabei ergaben sich die Werte in Tabelle 6.

E1	E2	E3	E4	A
0	0	1	1	0
0	1	1	0	1
1	0	0	1	1
1	1	0	0	1

Tabelle 7: Logiktablelle für die ODER-Verknüpfung

Die ODER-Verknüpfung besteht aus drei NAND-Verknüpfungen wie in Abb. 6 zu sehen ist. Zwei dieser NANDs werden in dieser Schaltung als Inverter verwendet.

Diskussion

Wie erwartet konnte die Logiktablelle einer NAND-Verknüpfung gemessen werden.

3.4 Inverter und Schmitt-Trigger

In diesem Versuchsteil werden der Inverter und der Schmitt-Trigger untersucht bzw. die Verwendung der beiden als Rechteckgenerator. Mit dem Schmitt-Trigger lassen sich Störungen des Eingangssignals abschneiden.

Verwendete Geräte

Es werden ein Netzgerät, ein Kondensator, Widerstände, ein DMM, ein IC und eine LED verwendet.

Versuchsaufbau

R ist ein $1k\Omega$ Widerstand, R1 ist ein $10k\Omega$ Widerstand.

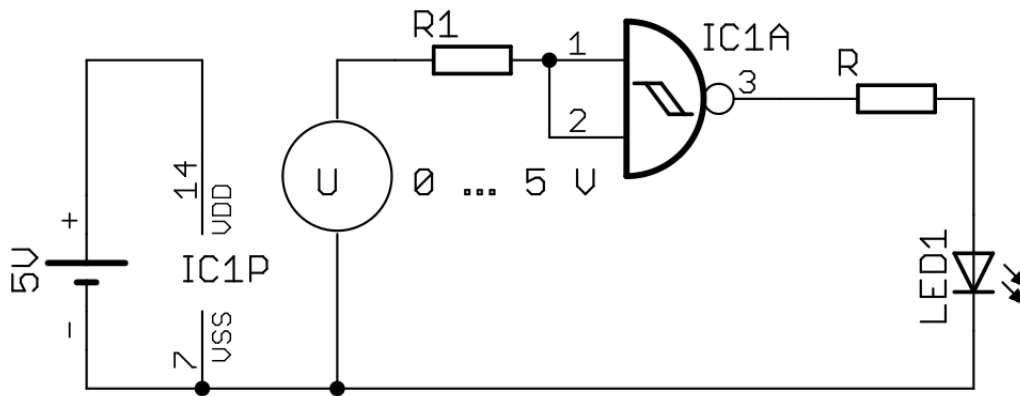


Abbildung 7: Schaltskizze für den Inverter⁷

R ist ein $1\text{k}\Omega$ Widerstand, R1 ist ein $100\text{k}\Omega$ Widerstand und C ein $10\mu\text{F}$ Kondensator.

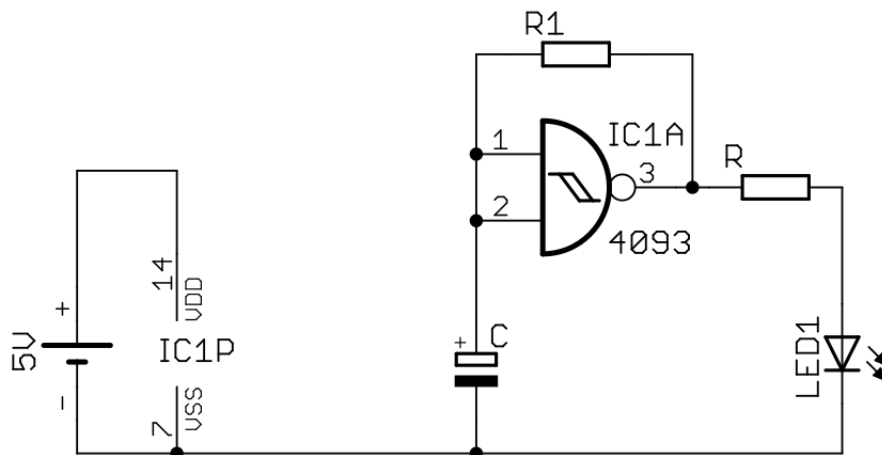


Abbildung 8: Schaltskizze für den Schmitt-Trigger⁸

Versuchsdurchführung

Die Schaltung wird nach Abbildung 7 aufgebaut. Dann wird eine Eingangsspannung von 0V angelegt, diese wird langsam erhöht, bis die LED leuchtet und dann die Spannung gemessen. Dann wird die Spannung solange abgesenkt, bis die LED ausgeht, dann wird wieder die Spannung gemessen.

Dann wird die Schaltung aus Abbildung 8 aufgebaut. Dann soll der 2000Ω Lautsprecher angeschlossen werden um das Signal zu untersuchen. Es soll untersucht werden bis zu welcher Frequenz die Schaltung zuverlässig funktioniert, dies geschieht durch variieren von R1 und C.

Auswertung

In der Schaltung in Abb. 7 geht die Diode ab einer Spannung von 3V aus. Ab einer Spannung von $2,3\text{V}$ geht sie wieder an. Der Hysteresespiel beträgt daher etwa $0,7\text{V}$.

Im zweiten Teil soll die Schaltung aus Abb. 8, welche einen Rechteckgenerator darstellt aufgebaut werden. Diese Schaltung stellt deshalb einen Rechteckgenerator da, weil der Kondensator,

⁷Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

⁸Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

solange der Ausgang des NAND auf 1 steht, aufgeladen wird, bis die beiden Eingänge des NAND⁹ aufgrund der Kondensatorspannung auf 1 schalten. Dadurch wird der Kondensator langsam entladen. Sobald die beiden Eingänge des NAND aufgrund der niedrigen Kondensatorspannung auf 0 schalten, ändert sich der Ausgang wieder auf 1 und der Vorgang beginnt von neuem. Deshalb wird Abhängig von der Kapazität und der Größe des Widerstandes eine bestimmte Frequenz erzeugt. Gemessen wurden Frequenzen von ca. 1,8 Hz bei 80,6 k Ω ¹⁰ und ca. 0,18 Hz bei 40,2 k Ω ¹¹.

Diskussion

3.5 Speicherbausteine: Das RS-Flipflop

In diesem Versuchsteil wird das RS-Flipflop untersucht. Das RS-Flipflop ist ein Speicherelement, welches aus zwei NAND-Verknüpfungen besteht.

Verwendete Geräte

Es werden ein Netzgerät, 4 Widerstände, ein IC-Baustein 4093, zwei LEDs und zwei Schalter verwendet.

Versuchsaufbau

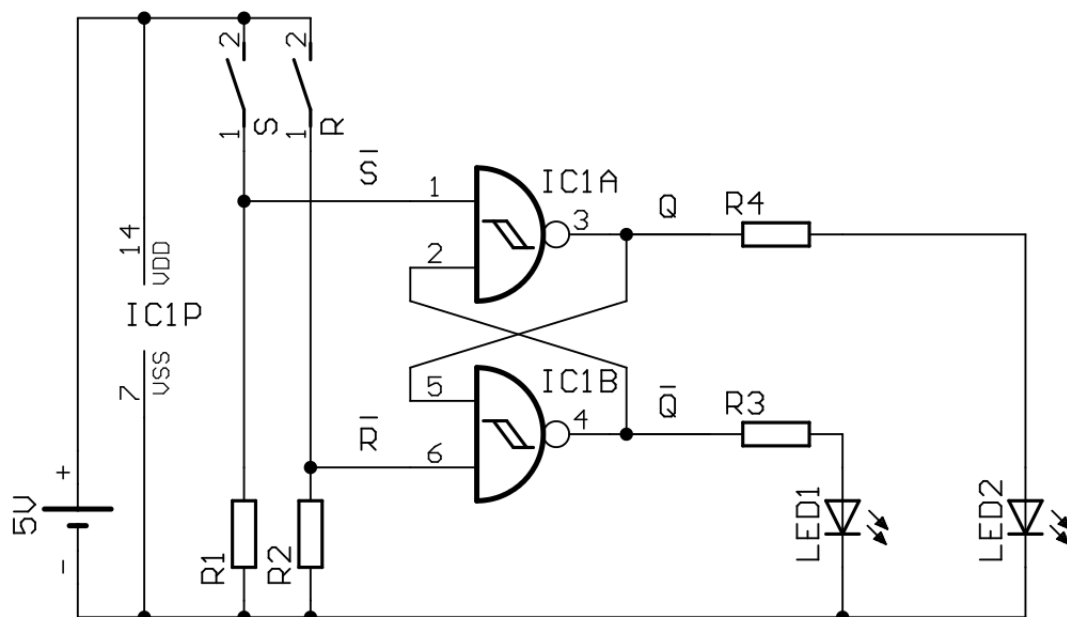


Abbildung 9: Schaltskizze für das RS-Flipflop¹²

Die Spannungsquelle wird auf 5 V eingestellt, die Widerstände R1 und R2 betragen 10 k Ω , R3 und R4 betragen 1 k Ω , der IC-Baustein 4093 besteht aus 4 NAND-Gattern. Zwei LEDs und zwei Schalter sind ebenfalls verbaut.

⁹an denen die gleiche Spannung abfällt wie am Kondensator

¹⁰10 μ F Kondensatorkapazität

¹¹100 μ F Kondensatorkapazität

¹²Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

Versuchsdurchführung

Das RS-Flipflop wird nach Abb. 9 aufgebaut und die Versorgungsspannung eingeschaltet. Die Wahrheitstabelle für das RS-Flipflop wird dann durch ein bzw. ausschalten der beiden Schalter R und S aufgenommen.

Auswertung

Es sollte von dem Grundzustand (erste Zeile in Tabelle 8) aus der Speicherzustand verändert werden und die Zustände der LEDs notiert werden. Die Ergebnisse der Messung sind in Tabelle 8 angegeben.

\bar{R}	\bar{S}	Q	\bar{Q}
1	1	0	1
1	0	1	0
1	1	1	0
0	1	0	1
1	1	0	1
1	0	1	0
1	1	1	0

Tabelle 8: Logiktable für das RS-Flipflop

Ändert man die Schaltung wie in Abbildung 10 um so kann man mit der Schaltung 1-Impuls Änderungen speichern.

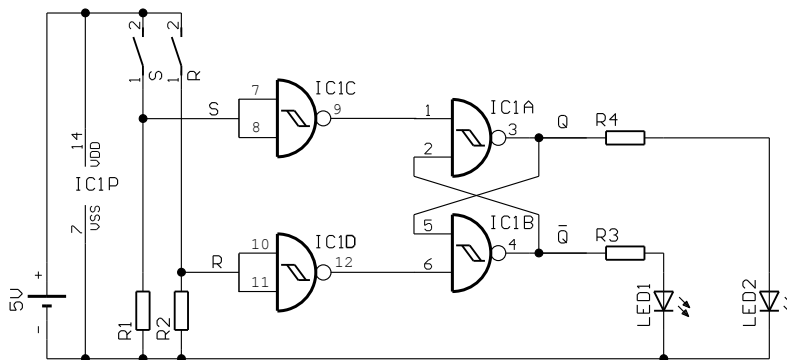


Abbildung 10: Schaltskizze zum speichern von 1-Impuls Änderungen¹³

Diskussion

Die Schaltung verhielt sich wie nach der Theorie erwartet wurde.

3.6 Das Zähl-Flipflop

In diesem Versuchsteil wird das Zählflipflop untersucht, welches aus einzelnen T-Flipflops besteht.

Verwendete Geräte

Es werden ein Netzgerät, der IC-Baustein 4040 und 4093, 9 LEDs, ein Kondensator und 10 Widerstände verwendet.

Versuchsaufbau

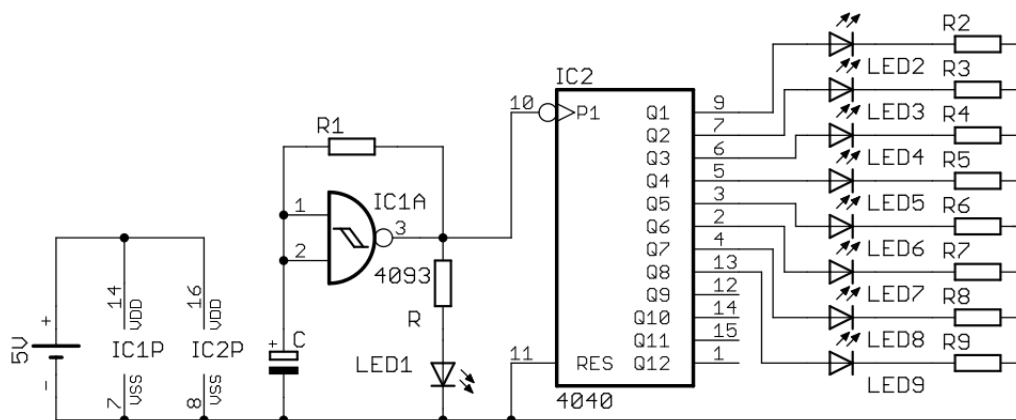


Abbildung 11: Schaltskizze für das Zähl-Flipflop¹⁴

Die Spannung der Spannungsquelle beträgt 5 V, der IC-Baustein 4040 besteht aus 12 Zähl-flipflops, ein $10\mu\text{F}$ Kondensator, 8 330Ω , ein $10\text{k}\Omega$, und ein $1\text{k}\Omega$ Widerstand und 9 LEDs verwendet.

Versuchsdurchführung

Es wird die Schaltung nach Abb. 11 aufgebaut und der Strom eingeschaltet. Die Dioden sollten nacheinander aufblinken und im Binärsystem hochzählen. Dazu soll beobachtet werden, wie das Frequenzverhältnis bei zwei nebeneinander liegenden Dioden ist. Dann werden der Kondensator und der Widerstand R1 verändert, um die Frequenz zu verändern. Es wird wieder das Verhalten anhand der LED-Leiste untersucht.

Auswertung

Auf der LED-Leiste wurde die einzelnen LEDs von links nach rechts aufgefüllt, wenn die nächste rechte LED erreicht wurde, wurden die vorherigen abgeschaltet und es fing der nächste zähl Durchlauf bis zur nächsten LED an. Es wurde beobachtet, dass die jeweils nächste Stufe immer mit der Hälfte der Frequenz der Stufe davor blinkt. D.h. das Frequenzverhältnis zwischen zwei nebeneinander liegenden Dioden beträgt immer eine Oktave.

Diskussion

3.7 Ziffernanzeige Siebensegmentdecoder 4511

In diesem Versuchsteil wird die Siebensegmentanzeige und ein Siebensegmentdecoder untersucht. Mit den Bauteilen aus den vorangegangenen Versuchsteilen wird auf der Siebensegmentanzeige die Zahlen von 0 bis 9 durchgezählt.

Verwendete Geräte

Es werden ein ICs des Typs 4040, 4093 und 4511, Widerstände, eine Siebensegmentanzeige, ein Netzgerät, ein Kondensator und Dioden verwendet.

¹⁴Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

C ist ein $10\mu\text{F}$ Kondensator, R und R2 bis R9 sind $1\text{k}\Omega$ Widerstände.



Abbildung 13: Schaltskizze für die Siebensegmentanzeige, mit Reset beim Erreichen von 10^{16}

Die Schaltung des Siebensegmentdecoders wird nach Abb. 12 aufgebaut und die Spannungsversorgung eingeschaltet. Das aufleuchten der LEDs des Siebensegmentdecoders kann dann beobachtet werden. Der Siebensegmentdecoder sollte von 1 bis 9 hochzählen.

Im ersten Aufbau (Abbildung 12) konnte wie erwartet das Durchzählen von 0 bis 9 mit kurzer Pause vor dem Neuanfang beobachtet werden. In der Verbesserten Schaltung (Abbildung 13) entfiel die Pause nach 9, da durch die Sperrung der Leitungen für 8 und 2 der Resetschalter mit Spannung versorgt wurde. Dieser Vorgang geschieht so schnell, dass er nicht wahrnehmbar ist und es einem so Vorkommt, dass nach 9 sofort bei 0 wieder angefangen wird.

¹⁶Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep8_14.pdf am 13.12.2014

4 Fazit