



BERGISCHE UNIVERSITÄT WUPPERTAL

ELEKTRONIK PRAKTIKUM

Datenerfassung mit dem Computer

Autoren:

Henrik JÜRGENS

Frederik STROTHMANN

Tutoren:

Hans-Peter KIND

Peter KNIELING

Marius WENSING

21. Januar 2015

Inhaltsverzeichnis

| | | |
|----------|---|-----------|
| 1 | Einleitung | 2 |
| 2 | Umwandlung digitaler in analoge Signale, DAC | 2 |
| 2.1 | DAC mit binärem Netzwerk | 2 |
| 2.2 | DAC mit R-2R-Netzwerk | 4 |
| 3 | Umwandlung analoger in digitale Signale, ADC | 5 |
| 3.1 | ADC mit Zählverfahren und mit Approximationsverfahren | 5 |
| 3.2 | Messwerte | 7 |
| 4 | Zeit- und Frequenzmessung | 8 |
| 4.1 | Bau einer Stoppuhr | 8 |
| 4.2 | Bau eines Frequenzzählers | 9 |
| 5 | Fazit | 10 |

1 Einleitung

Dieser Versuch beschäftigt sich mit den Fragestellungen, wie man digitale in analoge Signale umwandelt, wie ein Computer kontinuierliche Spannungswerte erzeugen kann, wie analoge Werte digitalisiert werden können, wie ein Digitalvoltmeter kontinuierliche Spannungswerte erfassen und digital anzeigen kann und wie sich Zeiten oder Frequenzen messen lassen.

2 Umwandlung digitaler in analoge Signale, DAC

In diesem Versuchsabschnitt werden verschiedene Digital-Analog-Converter gebaut und untersucht. Realisiert werden der Digital-Analog-Converter mit einem Binär- und einem R-2R-Netzwerk.

2.1 DAC mit binärem Netzwerk

In diesem Versuchsteil wird ein DAC mit einem Binärnetzwerk aufgebaut. Der Nachteil dieses Aufbaus ist, dass für hohe Auflösungen genaue Widerstände benötigt werden. Die Auflösung bestimmt sich mit:

$$U_A = U_0 \cdot \frac{\text{Binärwert}}{2^n - 1} \quad (1)$$

Verwendete Geräte

Es werden das Versuchsboard, das Zusatzboard, ein PC, ein Steckaufsatz und eine 2ⁿ Folge von Widerständen verwendet.

Versuchsaufbau

In Abbildung 1 ist der Schaltplan eines ADCs mit binärem Widerstandsnetzwerk zu sehen. Die Schaltung wird mit dem Versuchsboard und einem Binärnetzwerk realisiert.

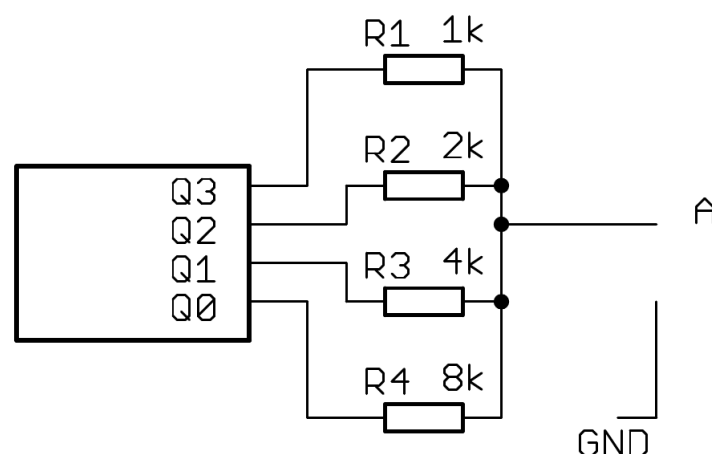


Abbildung 1: Schaltplan für ein DAC mit binärem Widerstandsnetzwerk¹

¹Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep11_14.pdf am 18.01.2015

Versuchsdurchführung

Der größte Widerstand wird an die erste Binärstelle angeschlossen und an jede weitere Binärstelle jeweils die Hälfte des vorherigen Widerstandes. Das Widerstandsnetzwerk wird auf das Versuchsboard gesetzt. Zuerst werden die ersten 4 Bits des Binärzählers verwendet und das Ausgangssignal mit dem Oszilloskop aufgenommen. Danach werden die ersten 8 Bits des Binärzählers verwendet und das Ausgangssignal mit dem Oszilloskop aufgenommen. Die Messung wird mit dem Befehl c gestartet. Der Mikrocontroller übernimmt in diesem Fall die Funktionen des Oszillators und des Binärzählers.

Auswertung

Erwartet wird eine Treppen-artiger Verlauf bei der Messung der Ausgangsspannung erwartet. Die Differenz zwischen zwei Stufen ergibt sich nach Gleichung 1 mit $\frac{U_0}{2^n - 1}$. Für die 4 Bits ergab sich der Verlauf in Abbildung 2, die einzelnen Stufen sind deutlich zu sehen. Die Auflösung liegt bei einem fünfzentel.

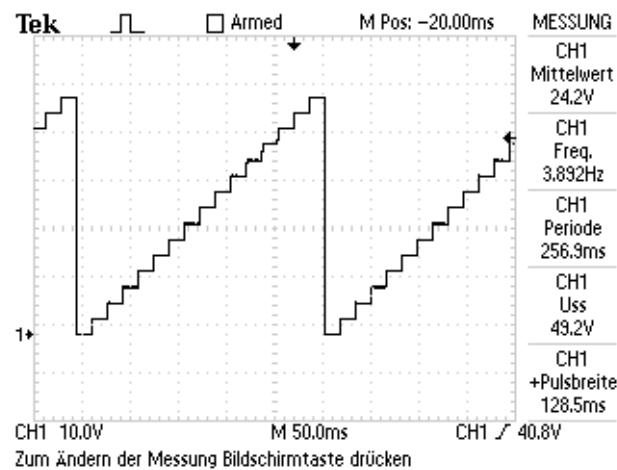


Abbildung 2: Aufnahme der Ausgangsspannung

Die Aufnahme des Kurvenverlaufs für 8 Bit ist in Abbildung 3 zu sehen. Die Stufen sind nicht zu erkennen, dies liegt an der Auflösung, die bei einem 255-stel liegt.

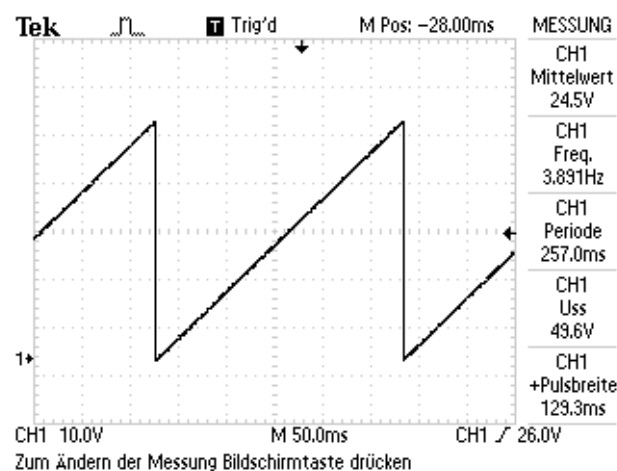


Abbildung 3: Aufnahme der Ausgangsspannung

2.2 DAC mit R-2R-Netzwerk

In diesem Versuchsteil wird ein DAC mit einem R-2R-Netzwerk untersucht. Der Vorteil dieses Aufbaus ist, dass nur zwei verschiedenen Widerstände benötigt werden, die ein Verhältnis von 1:2 haben. Die Auflösung bestimmt sich mit:

$$U_A = U_0 \cdot \frac{\text{Binärwert}}{2^n} \quad (2)$$

Verwendete Geräte

Es werden das Versuchsboard, das Zusatzboard, ein PC, ein Steckaufsatz mit einem R-2R Widerstandsnetzwerk verwendet.

Versuchsaufbau

Der Schaltplan eines R-2R Netzwerkes ist in Abbildung 4 zu sehen. So ein Netzwerk wird auf das Zusatzboard gesetzt.

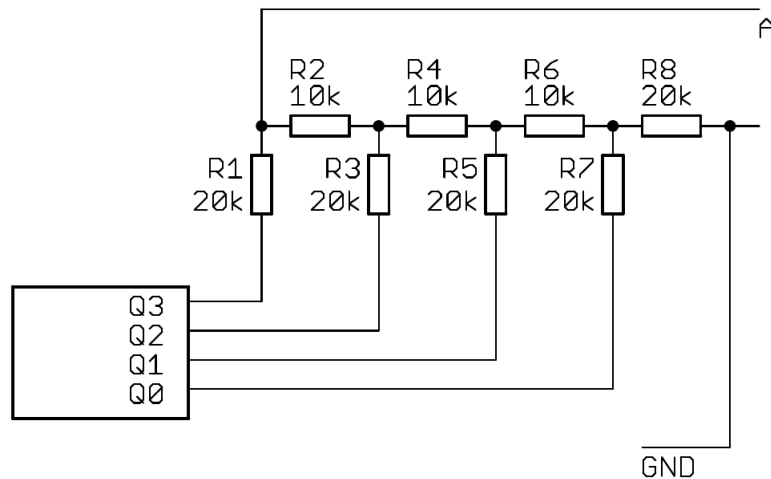


Abbildung 4: Schaltplan für einen R-2R Netzwerk²

Versuchsdurchführung

Das R-2R-Netzwerk wird mit acht Bits aufgebaut und das Ausgangssignal mit dem Oszilloskop untersucht.

Auswertung

Für den Zeitleichenverlauf wird wie im Teil zuvor eine Treppen-artiger Verlauf erwartet. Dabei ist die Auflösung höher da die Ausgangsspannung nach Gleichung 2 bestimmt wird. Die Höhe einer Stufe ergibt sich mit $\frac{U_0}{2^n}$. In dem verwendeten Aufbau entspricht dies einer Stufenhöhe von einem 256-stel. Der Verlauf auf dem Oszilloskop ist in Abbildung 5 zu sehen. Aufgrund der hohen Auflösung sind die einzelnen Stufen nicht mehr zu erkennen.

²Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep11_14.pdf am 18.01.2015

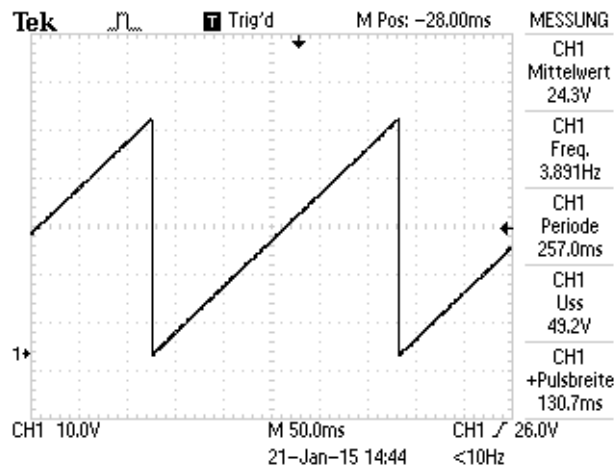


Abbildung 5: Aufnahme der Ausgangsspannung

Diskussion

Beide Messungen sind wie erwartet verlaufen. Da für das R-2R Netzwerk nur ein 8 Bit großes Netzwerk zur Verfügung stand können auch nur die beiden 8 Bit großen ADC verglichen werden. Vergleicht man die beiden Aufnahmen, Abbildung 3 für das Binärnetzwerk und Abbildung 5 für das R-2R Netzwerk ist kein Unterschied zu erkennen. Theoretisch sollten sich mit dem R-2R Netzwerk bessere Ergebnisse erzielen lassen, da es kaum von den Fehlern der Widerstände abhängt.

3 Umwandlung analoger in digitale Signale, ADC

In diesem Versuchsabschnitt werden verschiedene Analog-Digital-Converter mit Hilfe des Boards aus Versuch 10 gebaut.

3.1 ADC mit Zählverfahren und mit Approximationsverfahren

In diesem Versuchsteil wird ein ADC mit dem Zählverfahren und einer mit Approximationsverfahren gebaut.

Der ADC mit Zählverfahren verwendet einen Binärzähler und ein R-2R Netzwerk um die Referenzspannung zu erzeugen. Der Stand des Binärzählers wird gespeichert, wenn der Komparator eine 0 ausgibt. Das Bitmuster des Zählers ist die Digitalisierung des analogen Signals. Der Nachteil des Verfahrens ist, dass der Aufwand zur Digitalisierung des Signals $\mathcal{O}(2^n)$ beträgt.

Der ADC mit Approximationsverfahren besteht aus einer Steuereinheit, einem R-2R Netzwerk und einem Komparator. Die Steuereinheit schaltet die Referenzspannung auf den halben Maximalwert. Wenn der Ausgang des Komparators auf 1 eins geht, wird die Referenzspannung auf $\frac{3}{4}$ der Maximalspannung gesetzt. Falls der Ausgang des Komparators auf 0 steht wird das aktuelle Bit auf 0 gesetzt und die Referenzspannung auf $\frac{1}{4}$ der Maximalspannung gesetzt. Der Vorteil dieses Verfahrens ist, dass es wesentlich schneller als der ADC mit Zählverfahren ist. Der Aufwand beträgt $\mathcal{O}(n)$.

Verwendete Geräte

Es werden das Board aus Versuch 10, ein Zusatzboard, ein Oszilloskop und ein Netzgerät verwendet.

Versuchsaufbau

Der Versuchsaufbau besteht aus dem Board von Versuch 10 und einem neuen Zusatzboard, in dem alle notwendigen Komponenten integriert sind.

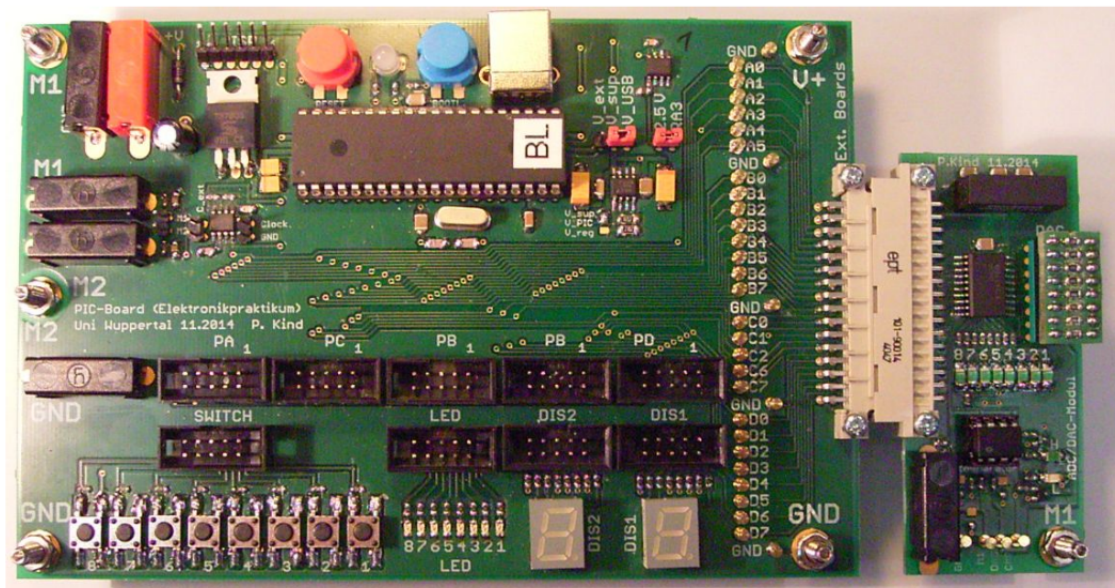


Abbildung 6: Board und Zusatzboard³

Versuchsdurchführung

Das Zusatzboard wird an das Board angeschlossen, dies geschieht über einen seriellen Anschluss. Das vorgeschriebene Programm, zum messen der Daten wird auf das Board geladen. Danach wird die zu messende Spannung an M1 angeschlossen. Die Funktionalität wird untersucht, indem verschiedene Steuerzeichen (siehe nachfolgende Tabelle) an den Mikrocontroller geschickt werden. Dann werden unterschiedliche Spannungen eingestellt und die Ausgangssignale mit dem Oszilloskop beobachtet. Das Bitmuster wird jeweils abgelesen und notiert. Der Vorgang wird für das Zählverfahren und das Approximationsverfahren durchgeführt. Im nachfolgenden noch die Tabelle mit den Befehlen

- ?: Mikrocontroller meldet E-Prak Bergische Universität Wuppertal 2011“
- v: Mikrocontroller meldet Versionsnummer des Programms (V. PIC-Eval-Board for EP 1.2011)
- t: Mikrocontroller meldet OK“(Test der Verbindung)
- i: Mikrocontroller führt eine Messung nach dem Zählverfahren aus (iterativ, 10 ms Verzögerung)
- s: Mikrocontroller führt eine Messung nach dem Approximationsverfahren aus (sukzessiv, 10 ms Verzögerung)
- a: Mikrocontroller führt eine Messung nach dem Approximationsverfahren aus (sukzessiv durch Tasterfunktion an Port A0 mit 300 ms Verzögerung zum Entprellen)

³Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep11_14.pdf am 18.01.2015

- bxx: Gibt das Binärmuster xx (xx= hexadezimale Zahl von 00 bis ff) am Port B aus.
Zum Beispiel b00 liefert 00000000, b01 liefert 00000001, b0f liefert 00001111 und bff liefert 11111111

3.2 Messwerte

Auswertung

Im ersten Teil war zu sehen, wie die LEDs hochgezählt wurden, bis die 2 Volt Spannung erreicht war.

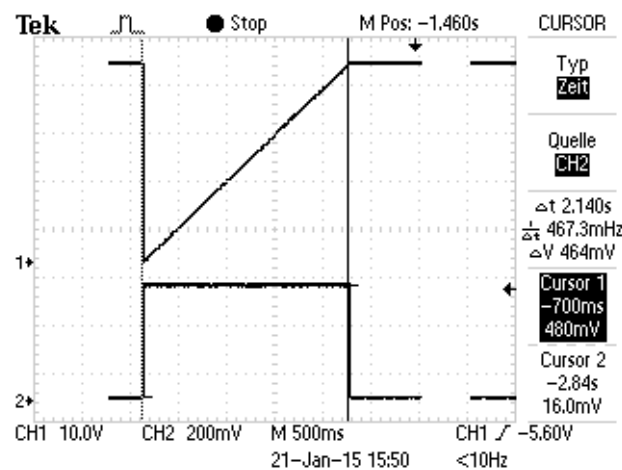


Abbildung 7: Aufnahme der Ausgangs- und Komparatorspannung für eine Eingangssignal von 2V

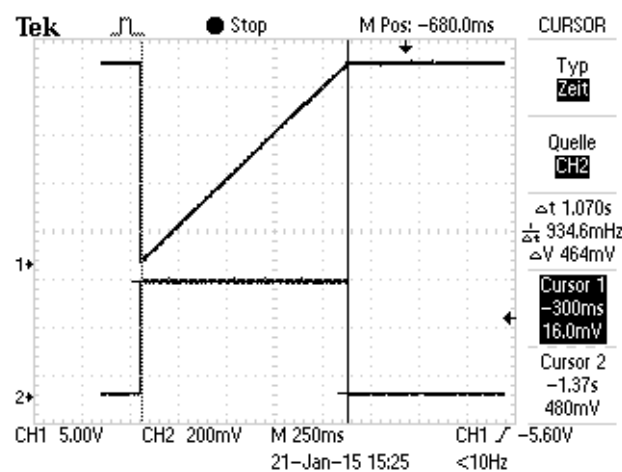


Abbildung 8: Aufnahme der Ausgangs- und Komparatorspannung für eine Eingangssignal von 4V

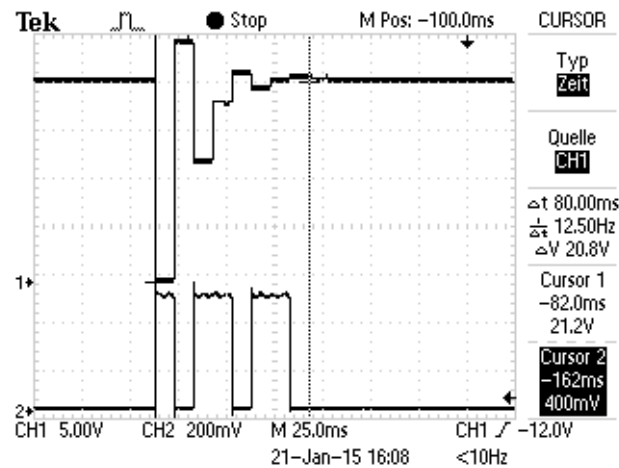


Abbildung 9: Aufnahme der Ausgangs- und Komparatorspannung für eine Eingangssignal von 2V

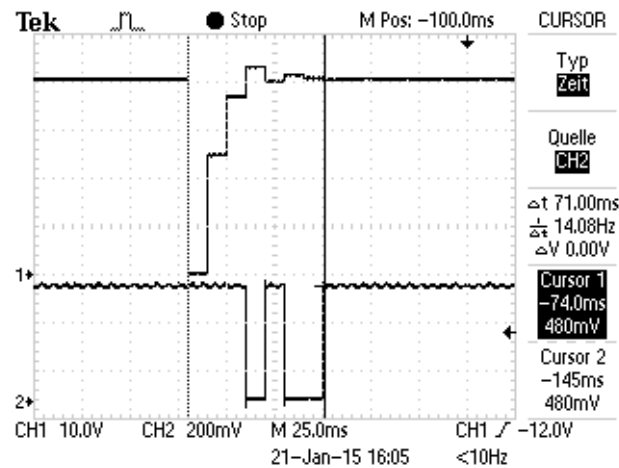


Abbildung 10: Aufnahme der Ausgangs- und Komparatorspannung für eine Eingangssignal von 4V

Diskussion

4 Zeit- und Frequenzmessung

In diesem Versuchsabschnitt werden eine Stoppuhr und ein Frequenzzähler gebaut.

4.1 Bau einer Stoppuhr

In diesem Versuchsteil wird eine Stoppuhr gebaut.

Verwendete Geräte

Es werden ein Taktzähler Typ 4040, ein Kondensator, Widerstände, ein NAND-Gatter, LEDs und eine Spannungsquelle verwendet.

Versuchsaufbau

Schaltplan zum Aufbau der Stoppuhr.



Nachdem Schaltung 11 aufgebaut wurde, wird ein Eingangssignal mit einer Amplitude von 5V (Rechteckpulse mit kurzer Signalbreite und langen Pausen) eingestellt. Die Frequenz des Funktionsgenerators wird so gewählt, das die Maximalzeit, welche mit der Stoppuhr gemessen werden kann, nicht überstiegen wird. Danach wird das Bitmuster der LEDs gelesen und umgerechnet. Die Impulse des Funktionsgenerators werden dann mit dem Oszilloskop untersucht um nochmal die Pulsdauer zu bestimmen, welche mit den gemessenen Werten verglichen werden soll.

| Spannung/V | Binärmuster |
|------------|-------------|
| 19,05 | 0b00010011 |
| 66,89 | 0b11000011 |
| 207,1 | 0b11001111 |

Tabelle 1: Bitmuster in Abhängigkeit der Spannung

In diesem Versuchsteil wird die Stoppuhr in einen Frequenzzähler umgebaut, welcher für einen vorgegebenen Zeitraum die Anzahl der am Eingang eintreffenden Impulse zählen soll.

Es werden drei Taktzähler Typ 4040, ein Kondensator, zwei Widerstände, ein NAND-Gatter, LEDs, ein Oszillator, einen HAMEG-Funktionsgenerator und eine Spannungsquelle verwendet.

⁴Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep11_14.pdf am 18.01.2015

Versuchsaufbau

Schaltplan zum Aufbau eines Frequenzzählers.

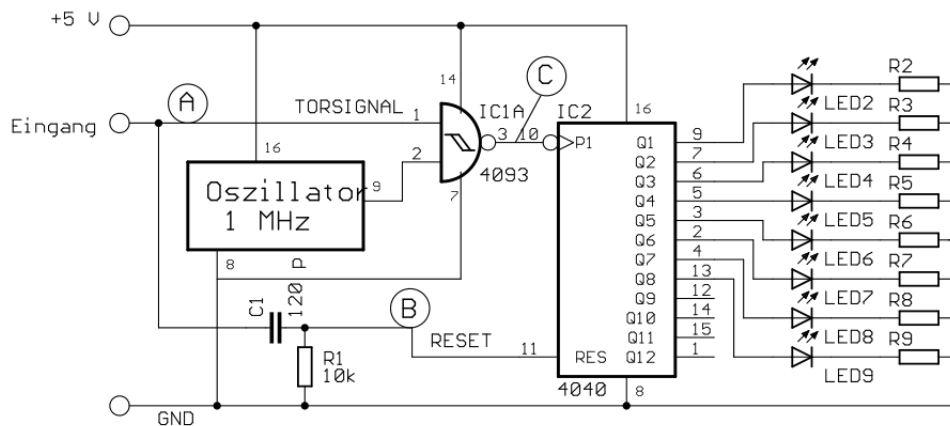


Abbildung 12: Schaltplan des Frequenzzählers⁵

Versuchsdurchführung

Die Stoppuhr wird zum Frequenzzähler umgebaut, indem das Torsignal vom Oszillator gewonnen wird. Zwischen Oszillator und NAND-Baustein werden zwei Zähler geschaltet, welche die Frequenz des Oszillators durch 2^{22} teilen (siehe Schaltung 12). Die Torzeit beträgt jetzt eine Sekunde (0,5 Hz), da der Oszillator mit einer Frequenz von 2,09715 MHz arbeitet. Nachdem die Schaltung aufgebaut wurde, wird, nachdem mit dem Oszilloskop überprüft wurde, dass der Eingang ein Signal zwischen 0 und 5 V liefert, eine Spannung von 5 V angelegt und die Frequenz der Ausgangsimpulse des Funktionsgenerators gemessen. Die maximal Messbare Frequenz liegt bei genau 4,096 kHz, daher muss das Eingangssignal passend dazu gewählt werden. Zum Schluss wird der Messwert mit der Anzeige am Funktionsgenerator verglichen.

Auswertung

| Frequenz/Hz | Binärmuster |
|-------------|-------------|
| 140 | 0b1000110 |
| 86 | 0b01010110 |
| 32 | 0b00100000 |
| 8 | 0b00001000 |

Tabelle 2: Bitmuster in Abhängigkeit der Frequenz

Diskussion

5 Fazit

⁵Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep11_14.pdf am 18.01.2015