



BERGISCHE
UNIVERSITÄT
WUPPERTAL

BERGISCHE UNIVERSITÄT WUPPERTAL

ELEKTRONIK PRAKTIKUM

Versuch EP9 Digitalelektronik Teil 2: Programmierbare Logikbausteine (CPLD und FPGA)

Autoren:

Henrik JÜRGENS

Frederik STROTHMANN

Tutoren:

Hans-Peter KIND

Peter KNIELING

Marius WENSING

7. Januar 2015

Inhaltsverzeichnis

1	Einleitung	2
2	Hardware: Das CPLD-Board und der Programmieradapter	2
3	Anleitung CPLD-Programmierung über Schaltpläne mit Xilinx ISE	2
3.1	Getting started	2
3.2	Der Schaltplan	2
3.3	Verknüpfung der Marker mit Pins	3
3.4	Implementierung	3
4	Messungen am CPLD und Änderungen der Schaltung	4
4.1	Messungen an der jetzigen Schaltung	4
4.2	Änderungen der Schaltung (1): 16fach-Zähler	4
4.3	Änderungen der Schaltung (2): 3-nach-8-Dekoder	5
5	Programmierung der CPLD mit der Hardware Description Language Verilog	5
5.1	Ein neues Projekt	5
5.2	Ein einfaches Verilog Programm für die 8 LEDs	5
5.3	Änderung 1:Ausgabe des Zählers an die Siebensegmentanzeigen	6
5.4	Änderung 2:Strichmuster für alle 16 Zustände	7
5.5	Änderung 3: Aus dem Binärzähler wird ein Dezimalzähler	7
5.6	Änderung 4: Ein zweistelliger Zähler	7
6	Fazit	7

1 Einleitung

In diesem Versuch geht es um programmierbare Logikbausteine (CPLD, FPGA). Damit können komplexe Steuerungsaufgaben effektiv gelöst werden, da sie die Funktion einiger Logikbausteine ersetzen können, welche sonst in einer eigenen Schaltung realisiert werden müssten. Das Verhalten der Logikbausteine soll und kann auf zwei Verschiedene Arten festgelegt werden. Einfache Aufgaben können mit simplem Einzeichnen eines Schaltplans, in dem einfache Gatter und Speicher (Flipflops) miteinander verbunden werden, gelöst werden. Bei den meisten schwierigeren Aufgaben wird dagegen eine Hardware-Beschreibungssprache wie VHDL oder Verilog¹ verwendet.²

2 Hardware: Das CPLD-Board und der Programmieradapter

Die Hardwarebeschreibung kann aus der Versuchsanleitung entnommen werden.³

3 Anleitung CPLD-Programmierung über Schaltpläne mit Xilinx ISE

Mit dem Programm 'Xilinx ISE 10.1'(kurz ISE) soll Schritt für Schritt eine kleine Schaltung aufgebaut werden. Dazu soll zunächst die Schaltung mit Hilfe von ISE als Schaltplan eingezeichnet werden. Sobald der Schaltplan mit einem Programmieradapter vom PC in den CPLD übertragen wurde, werden einige Messungen vorgenommen. Danach wird der Schaltplan in einer neuen Datei verändert, auf den CPLD übertragen und erneut gemessen.

3.1 Getting started

Die Anleitung zum Öffnen der Design Suite und zum Erzeugen eines neuen Projektes kann der Versuchsbeschreibung entnommen werden.⁴

3.2 Der Schaltplan

Anhand eines Beispiels sollen die wichtigsten Funktionen von ISE dargestellt werden.

Versuchsdurchführung

Die Schaltung wird nach den Angaben in der Praktikumsanleitung mit ISE aufgebaut.

Versuchsaufbau

Der Schaltplan stellt den Grundsätzlichen Aufbau dar, es wurden noch keine Pins belegt.

¹welche an die Programmiersprache C angelehnt ist

²Die Programmdatei für den CPLD wird in beiden Fällen automatisch generiert

³Versuchsdurchführung Seite 5 und 6 http://www.atlas.uni-wuppertal.de/~kind/ep9_14.pdf

⁴http://www.atlas.uni-wuppertal.de/~kind/ep9_14.pdf Seite 7 und 8

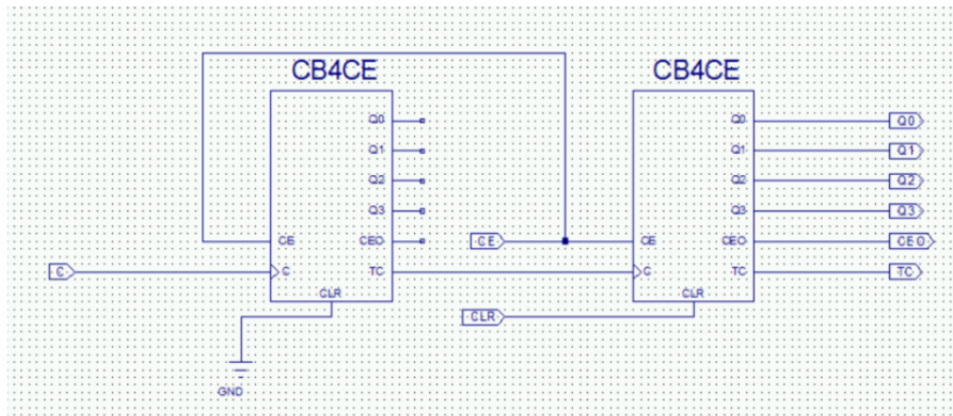


Abbildung 1: Schaltskizze des Clipboards⁵

3.3 Verknüpfung der Marker mit Pins

In diesem Versuchsteil werden die Pins Belegt. Die Belegung der Pins erfolgt nach Tabelle 1.

Marker	Pin
C	P6
CE	P2
CLR	P9
TC	P24
CEO	P22
Q0	P12
Q1	P13
Q2	P14
Q3	P18

Tabelle 1: Belegung der Pins

Versuchsdurchführung

Die Belegung der Pins wird wie in der Versuchsanleitung beschrieben durchgeführt.

3.4 Implementierung

In diesem Versuchsteil soll nun die Programmierung implementiert werden.

Verwendete Geräte

Es wird der PC, das Programmiergerät, das CPLD-Board und Verbindungskabel verwendet.

Versuchsdurchführung

Die Implementierung wird wie in der Versuchsanleitung beschrieben durchgeführt.

⁵Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep9_14.pdf am 02.01.2015

4 Messungen am CPLD und Änderungen der Schaltung

In diesem Versuchsabschnitt werden verschiedenen Messungen vorgenommen.

4.1 Messungen an der jetzigen Schaltung

In diesem Versuchsteil werden die Frequenzen von Q0 bis Q3 mit dem Oszilloskop gemessen.

Verwendete Geräte

Es werden das CPLD-Board, Verbindungskabel und ein Oszilloskop verwendet.

Versuchsaufbau

Aufbau der Schaltung, es fehlt noch das Flachbabel von SV2 nach LED.

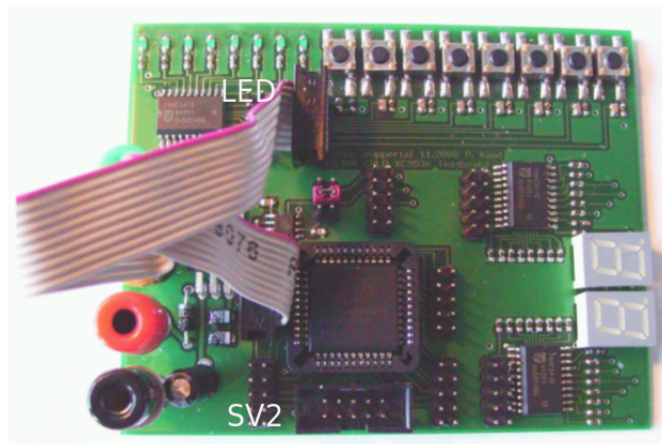


Abbildung 2: Aufbau der Schaltung⁶

Versuchsdurchführung

Es wird über die Mitte Pinreihe CLK ein Jumper gesetzt. Dann wird Pinreihen SV1 mit SW über ein Flachbandkabel verbunden so wie SV2 mit LED. Danach wird mit SW1 überprüft, ob die Schaltung funktioniert und mit SW8 der Zählzustand wieder zurückgesetzt und das Flachbandkabel zwischen SV2 und LED wieder entfernt. Und über SV12 das Board an das Oszilloskop angeschlossen. Dann werden mit dem Oszilloskop die Frequenzen von Q0 bis Q3 gemessen.

Messergebnisse

Auswertung

4.2 Änderungen der Schaltung (1): 16fach-Zähler

In diesem Versuchsteil soll die Eingangsfrequenz von 50kHz auf 1Hz herabgesenkt werden. Dafür wird die selbe Schaltung wie in dem vorherigen Versuchsteil verwendet, jedoch werden vier anstatt zwei CB4CE hintereinander geschaltet.

⁶Abbildung entnommen von http://www.atlas.uni-wuppertal.de/~kind/ep9_14.pdf am 02.01.2015

Verwendete Geräte

Es werden das CPLD-Board, Verbindungskabel und ein Oszilloskop verwendet.

Versuchsaufbau

Versuchsdurchführung

Es wird die Schaltung in Abbildung ?? aufgebaut und implementiert. Dann wird mit dem Oszilloskop die Periodendauer des Ausgangssignals gemessen.

Messergebnisse

Auswertung

4.3 Änderungen der Schaltung (2): 3-nach-8-Dekoder

Es sollen die hintersten drei Ausgänge so umprogrammiert werden dass nacheinander acht Leuchtdioden angehen.

Verwendete Geräte

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Messergebnisse

Auswertung

Diskussion

5 Programmierung der CPLD mit der Hardware Description Language Verilog

Da das Erstellen des Schaltplanes bei komplizierteren Schaltungen sehr mühsam wird, ist es einfacher die Schaltung mit einer HDL (Verilog) zu programmieren. Ziel dieses Versuchsteiles ist es, einen Vorzähler (12 bis 16 Bit) und einen 8-Bit-Zähler zu programmieren, welcher dann auf den 8 LEDs und den beiden Siebensegmentanzeigen angezeigt werden soll. Dafür müssen jeweils 4 Bits des Zählers in einen 8-Bit-Zustand der Siebensegmentanzeige übergeführt werden.

5.1 Ein neues Projekt

Diesmal soll ein neues Projekt nicht über einen Schaltplan, sondern über eine Verilog Datei definiert werden. Die genaue Vorgehensweise kann in der Versuchsbeschreibung nachgelesen werden.⁷

5.2 Ein einfaches Verilog Programm für die 8 LEDs

Es wird nun ein vorgegebenes Programm kompiliert und dessen Funktion untersucht.

⁷http://www.atlas.uni-wuppertal.de/~kind/ep9_14.pdf Seite 19 und 20

Verwendete Geräte

Verwendet wird ein Computer, das CPLD und ein Programmieradapter.

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Nachdem ein neues Projekt erstellt wurde (vgl. Versuchsanleitung S. 19 f.), wird der in der Versuchsanleitung angegebene Programmiercode eingefügt. Der Programmiercode ist bereits auskommentiert. Nachdem die Syntax überprüft wurde, kann das Programm kompiliert werden. Nach weiteren Arbeitsschritten (vgl. Versuchsanleitung S. 22) sollte auf den 8 LEDs das Binärmuster des hochlaufenden Zählers angezeigt werden.

Messergebnisse

Auswertung

5.3 Änderung 1:Ausgabe des Zählers an die Siebensegmentanzeigen

Verwendete Geräte

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Fragen: Wie können Sie die Geschwindigkeit erhöhen oder erniedrigen, mit der die Zählerzustände durchlaufen werden, ohne die Eingangsfrequenz (ca. 50 kHz) zu verändern? Das Signal CLR dient zum Rücksetzen des Zählers. Welcher Taster erzeugt es? Ein weiteres Signal wurde bisher gar nicht benutzt: CE (clock enable). Wie können Sie es erreichen, daß der Zähler nur läuft, wenn CE auf 1 ist? Wie kann man den Zähler stoppen, wenn CE auf 1 ist? Welcher Taster erzeugt CE? (SW5 ist es nicht, dieser schließt nur den Clock C kurz, weil er an die selbe Leitung geht

Messergebnisse

Auswertung

5.4 Änderung 2: Strichmuster für alle 16 Zustände

Verwendete Geräte

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Messergebnisse

Auswertung

5.5 Änderung 3: Aus dem Binärzähler wird ein Dezimalzähler

Verwendete Geräte

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Messergebnisse

Auswertung

5.6 Änderung 4: Ein zweistelliger Zähler

Verwendete Geräte

Verwendete Formeln

Versuchsaufbau

Versuchsdurchführung

Frage: Wenn Sie den CLR-Taster drücken, springt das Siebensegmentdisplay nicht sofort auf Null. Warum? Wie können Sie das ändern?

Messergebnisse

Auswertung

Diskussion

6 Fazit