

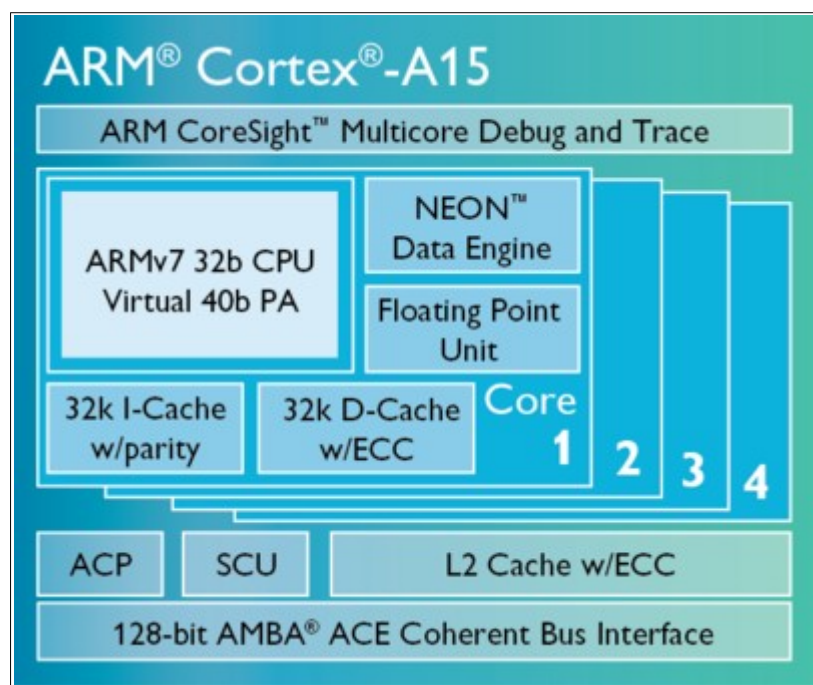
System on Chip SoC – éléments de cours

Un « système sur une puce », souvent désigné dans la littérature scientifique par le terme anglais « system on a chip » (d'où son abréviation SoC), est un système complet embarqué sur une seule puce ("circuit intégré"), pouvant comprendre de la mémoire, un ou plusieurs microprocesseurs, des périphériques d'interface, ou tout autre composant nécessaire à la réalisation de la fonction attendue.

On peut intégrer de la logique, de la mémoire (statique, dynamique, flash, ROM, PROM, EPROM, EEPROM), des dispositifs (capteurs) mécaniques, opto-électroniques, chimiques ou biologiques ou des circuits radio.

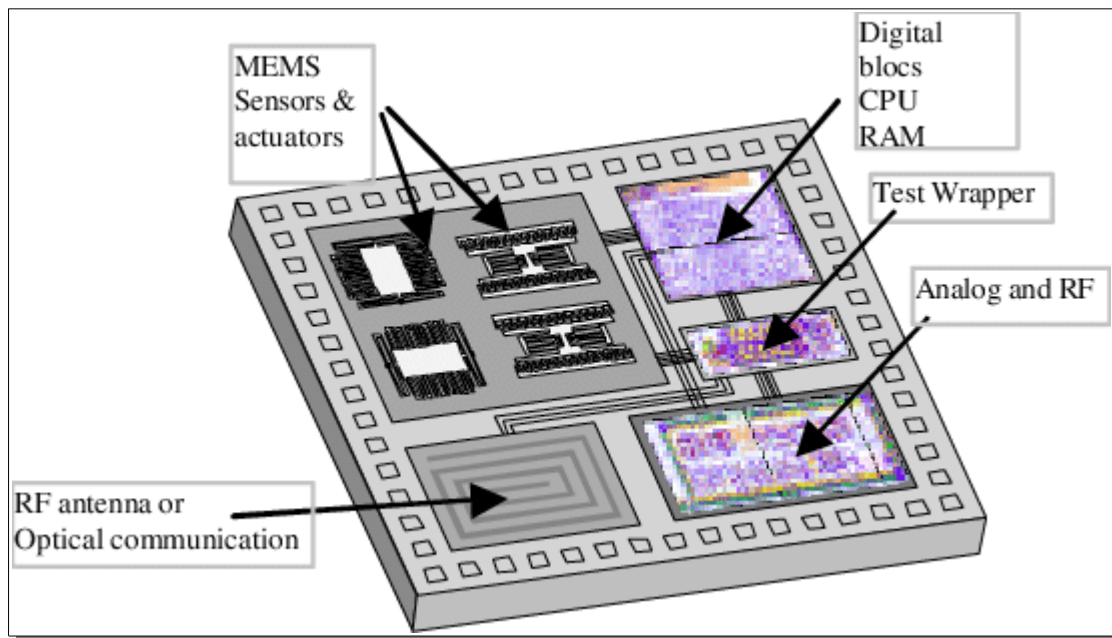
Exemples d'applications

- Processeur d'images DIGIC Canon ou EXPEED de Nikon
- Architecture ARM : Toutes les puces contenant des processeurs ARM Cortex-A, que ce soit, Allwinner, Exynos de Samsung, MediaTek, OMAP de Texas Instruments, Rockchip, Tegra de Nvidia, Snapdragon de Qualcomm, Xgene d'APM (destiné aux serveurs) etc. ou les microcontrôleurs ARM Cortex-M, comme le STM32 de STMicroelectronics, les Raspberry Pi.
- Architecture x86 : différentes déclinaisons du processeur Intel Atom, Intel Core et AMD Fusion reprennent ce principe, limité au processeur et aux unités de calculs. Les commerciaux des architectures x86 appellent cela « APU », mais en architecture informatique un APU désigne de façon générique une unité spécialisée dans l'accélération des calculs, que ce soit GPU, GPGPU, DSP...
- Architecture Xtensa de Tensilica (en), principalement utilisée dans l'ESP8266 et l'ESP32.



Composition des SoC

La composition des SoC ne s'arrête pas seulement à des processeurs et de la mémoire, on peut y trouver aussi des capteurs et des dispositifs de communication par fréquence.



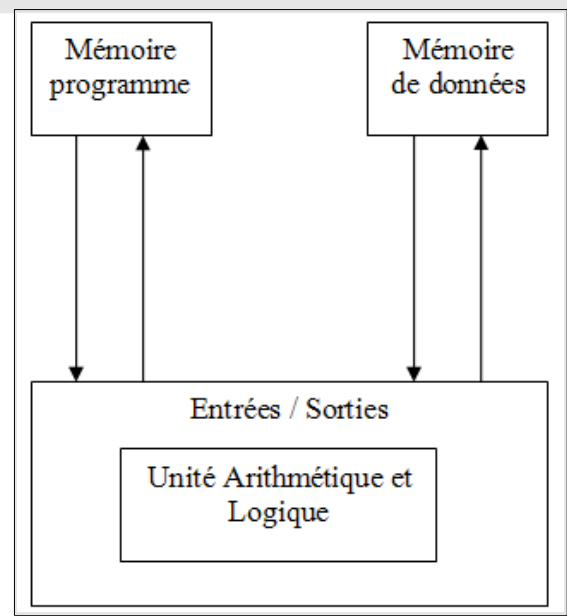
Architecture de type Harvard

On trouve fréquemment dans les processeurs de ces composants l'architecture **Harvard**.

L'architecture de type Harvard est une conception des processeurs qui sépare physiquement la mémoire de données et la mémoire programme. L'accès à chacune des deux mémoires s'effectue via deux bus distincts.

Avec deux bus distincts, l'architecture dite de Harvard permet de transférer simultanément les données et les instructions à exécuter. Ainsi, l'unité de traitement aura accès simultanément à l'instruction et aux données associées.

Cette architecture peut se montrer plus rapide à technologie identique que l'architecture de Von Neumann ; le gain en performance s'obtient cependant au prix d'une complexité accrue de structure.



Jeux d'instruction

On rencontre des jeux d'instructions différents dans ces structures. Le plus souvent RISC (Reduced instruction set computer) et parfois CISC (Complex instruction set computer).

System on Chip SoC – TD

A rendre en document numérique

Question 1 :

Quelle est la différence entre une architecture de **Harvad** et de **Von Neumann** ?

Faire un tableau qui expose les avantages et inconvénients de chacune des architectures. Conclure.

Question 2 :

Quelle est la différence entre un jeu d'instruction **RISC** et **CISC** ?

Faire un tableau qui expose les avantages et inconvénients. Conclure.

Question 3 :

Quelle est la différence entre un **microcontrôleur** et un **SoC** ?

Faire un tableau qui expose les avantages et inconvénients. Conclure.

Question 4 :

On souhaite comparer l'évolution des SoC suivant :

Iphone (Apple)

Modèle	Processeur	Format	Nb coeur	Fréquence(s)
Iphone4				
Iphone 5				
Iphone 6				
Iphone 8				
Iphone 11				

Galaxy (Samsung)

Modèle	Processeur	Format	Nb coeur	Fréquence(s)
S4				
S6				
S8				
S11				
S20				