

بنام خدا

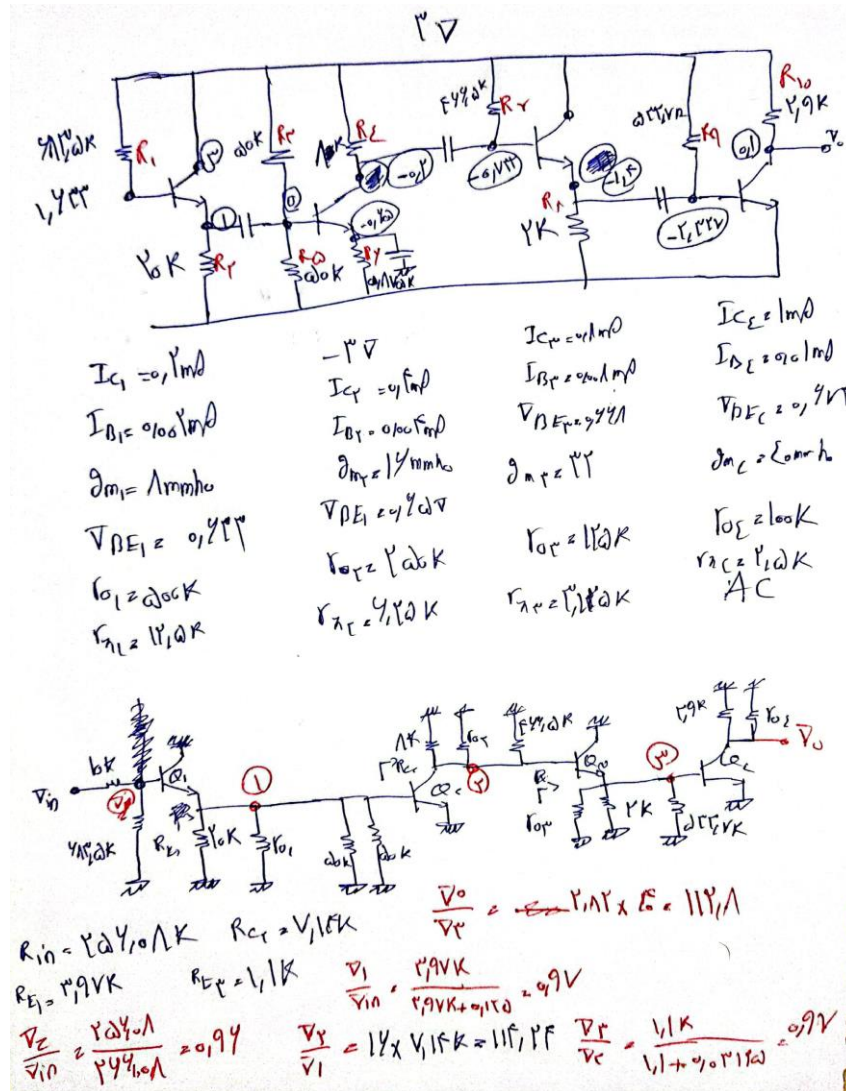
گزارش پروژه اول

آرشام لولوهري ۹۹۱۰۲۱۵۶

امير محمد يوسفی ۹۹۱۰۲۵۳۱

## بخش تئوری

پارامترهای مدار، و محاسبات نقطه کار در زیر انجام شده است:



$$V_0 = 0.1 \text{ (V)}$$

در نتیجه محاسبه‌ی بهره‌های بالا داریم:

$$A_v = \frac{v_o}{v_{in}} = 112.8 * 0.97 * 114.24 * 0.97 \approx 12124.7$$

$$\approx 81.67 \text{ dB}$$

برای محاسبه توان کل هم میتوان توان منابع تغذیه را محاسبه کرد. یکبار برای VCC و یکبار برای VEE اینکار را انجام میدهیم و ولتاژ را در مجموع جریان های گذرنده از منبع تغذیه، ضرب میکنیم:

$$P_{VCC} = 3(V) * \left(0.002 + 0.2 + \frac{3}{50} + 0.4 + 0.008 + 0.8 + 0.01 + 1\right) mA * 0.001 \approx 7.44mW$$

$$P_{VEE} = 3(V) * \left(0.2 + \frac{3}{50} + 0.4 + 0.8 + 1\right) mA * 0.001 \approx 7.38mW$$

$$P_{tot} = P_{VCC} + P_{VEE} \approx 14.82mW < 15mW$$

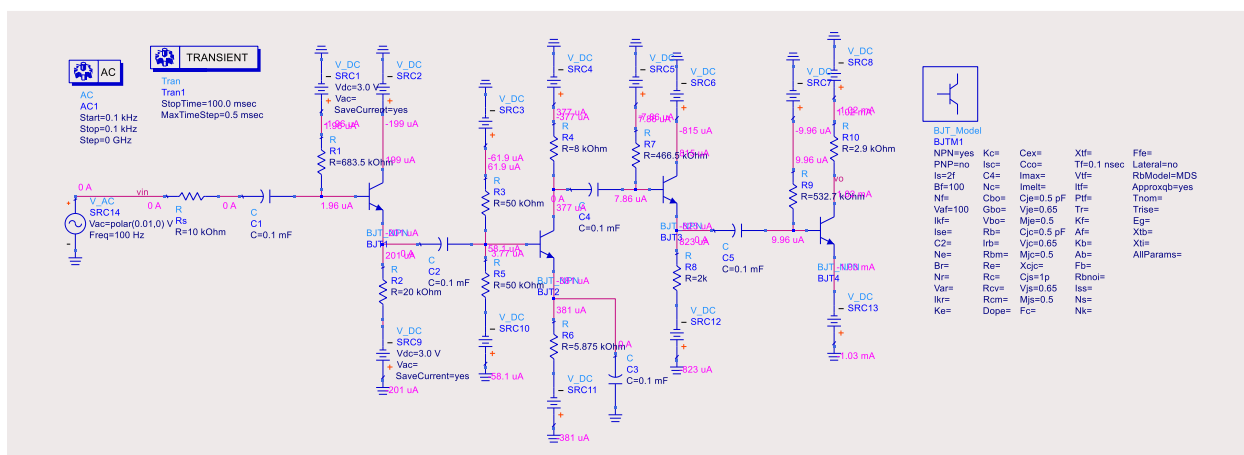
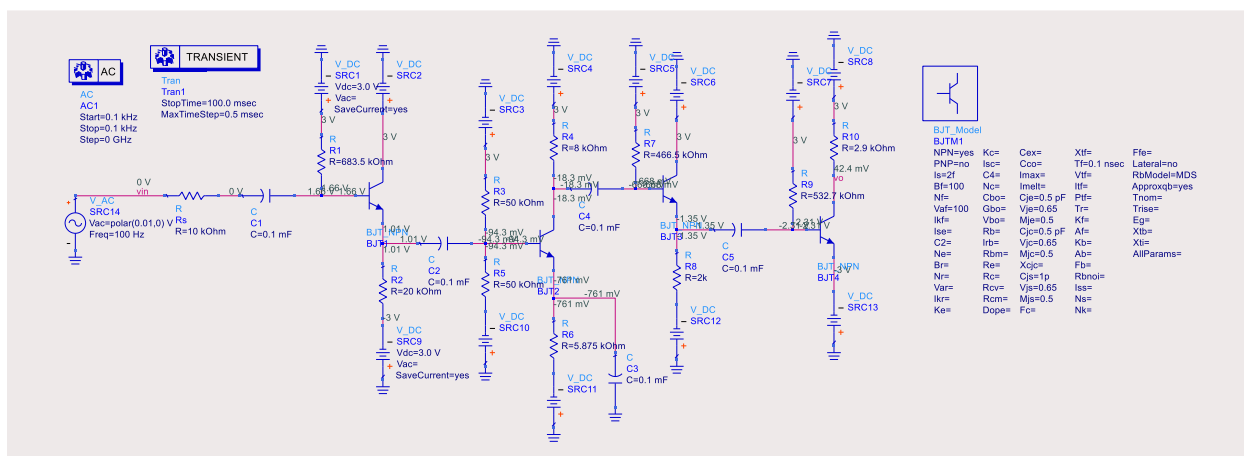
برای سوینگ نیز چون از سمت امیتر، ۳- ولت ثابت داریم، برای اشباع نشدن، مینیمم تا حدود 2.8 V- میتوان پایین آمد. از بالا هم به VCC=3 V محدود هستیم. پس با توجه به اینکه نقطه کار، Vo=0.1 است و دقیقاً وسط مینیمم و ماکزیمم هستیم، به صورت peak-peak، داریم:

$$\text{output swing} = 3 - (-2.8) = 5.8 \text{ V} > 5.5 \text{ V}$$

## بخش شبیه سازی

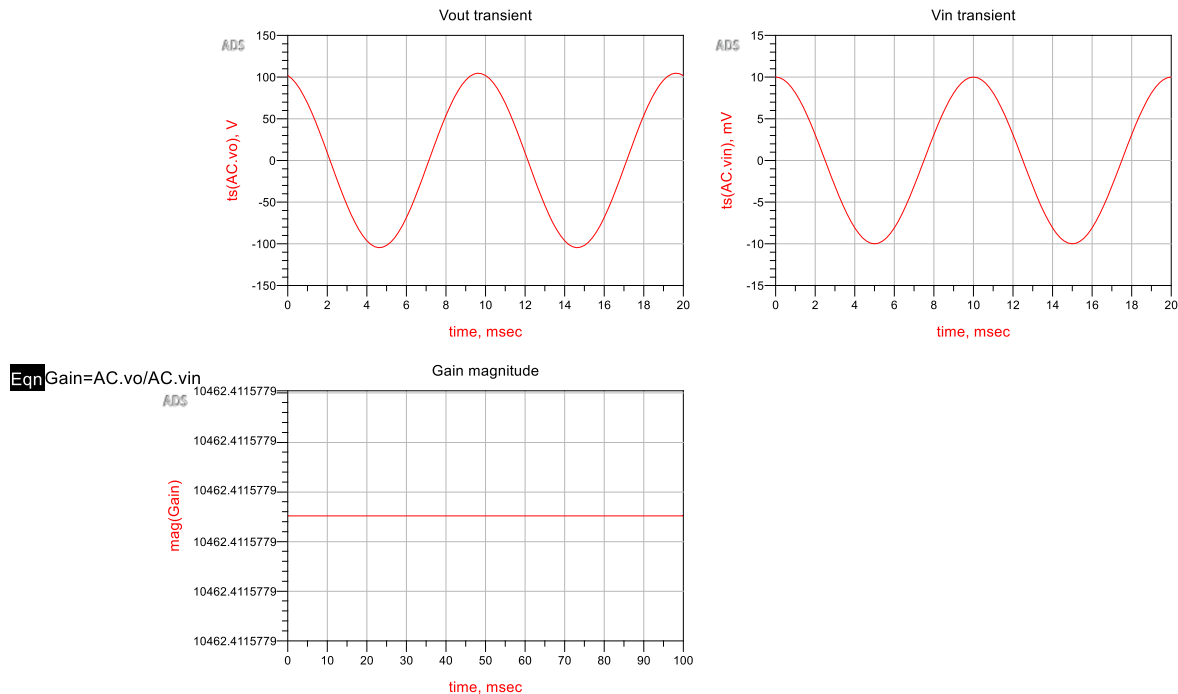
مدار به صورت زیر در ADS پیاده شده است. پارامترهای ترانزیستور ها در مدل BJT در سمت راست عکس های زیر، مطابق صورت پروژه، تنظیم شده است (البته بتای ترانزیستور ها مطابق با جدول صورت پروژه، ۱۰۰ تنظیم شده

است). در یک عکس، مقادیر دیسی ولتاژها و در عکس دیگر، مقدار دیسی جریانها نوشته شده است که میبینیم با تقریب خیلی خوبی با مقادیر تئوری سازگارند:



همانطور که در بالا مشخص است، ورودی سینوسی ۱۰ میلی آمپری و در فرکانس ۱۰۰ هرتز (که حدوداً مقدار مناسب برای گرفتن بهره زیاد است)، میباشد. این ورودی و خروجی متناظر با آن در حوزه زمان، و سپس مقدار اندازه گین مدار که نسبت دامنه ولتاژ خروجی به ورودی است، در نمودارهای

زیر رسم شده اند:



پس به بهره ای در حدود ۱۰۴۶۲ رسیده ایم که حدودا 80.4dB بوده، که از ۷۶ دسیبل مذکور در سوال، بیشتر است و حدودا فقط 1.2dB با مقدار تئوری فاصله دارد که آن هم عمدتا به دلیل تقریب ها و دقت کمتر محاسبات تئوریت. برای محاسبه توان هم با توجه به مقادیر خوانده شده در شکل های بالا برای جریان منابع تغذیه، از روش مشابه تئوری استفاده میکنیم:

$$P_{VCC} = 3(V) * (0.00196 + 0.199 + 0.0619 + 0.377 + 0.00786 + 0.815 + 0.00996 + 1.02)mA * 0.001 \approx 7.47mW$$

$$P_{VEE} = 3(V) * (0.201 + 0.0581 + 0.381 + 0.823 + 1.03)mA * 0.001 \approx 7.47mW$$

$$P_{tot} = P_{VCC} + P_{VEE} \approx 14.94mW < 15mW$$

خلاصه مقادیر تئوری و شبیه سازی در زیر آمده است:

	Gain(dB)	Swing(V)	Power cons.(mW)
تئوری	81.67	5.8	<b>14.82</b>
شبیه سازی	80.4	5.8	<b>14.94</b>