

**Vorlesung für Duale Hochschule Mannheim DHBW**

**Kurs TINF21AI1**

**Rechnerarchitekturen I**

**Grundlagen Digital II**

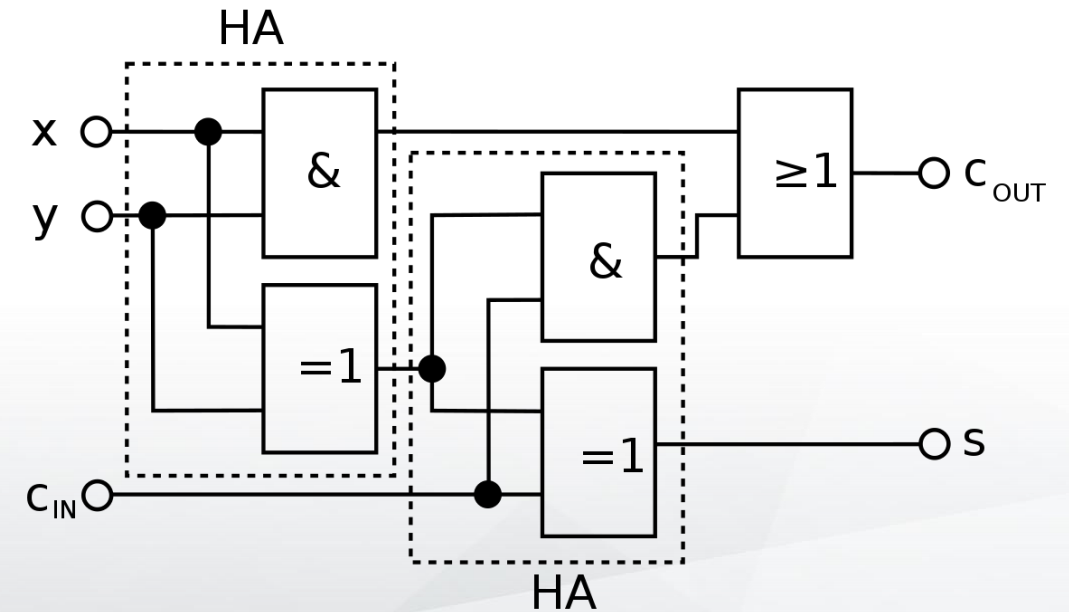
# Volladdierer

Setzt sich aus zwei Halbaddierern zusammen und kann den Übertrag händeln.

Das Carry Bit zeigt uns an wann wir einen Übertrag haben.

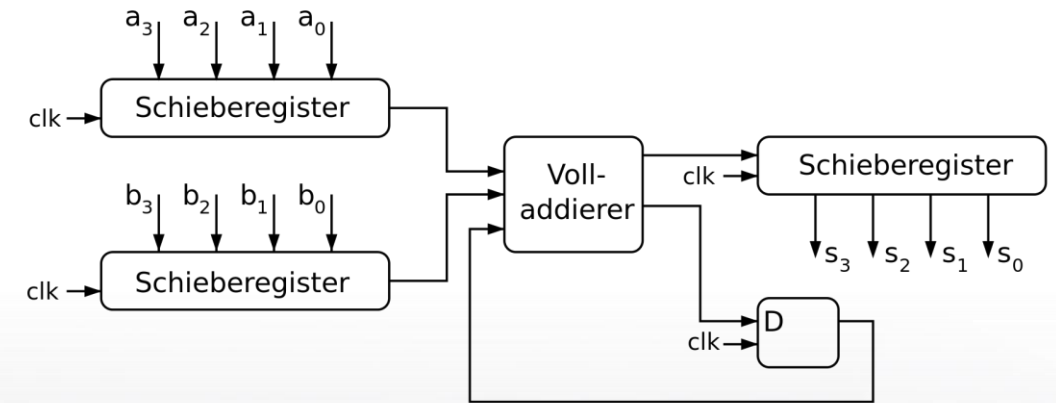
$$S = (\text{not } x \wedge y \wedge \text{not } C_{in}) \vee (x \wedge \text{not } y \wedge \text{not } C_{in}) \vee (\text{not } x \wedge \text{not } y \wedge C_{in}) \vee (x \wedge y \wedge C_{in})$$

$$C_{out} = (x \wedge y) \vee (x \wedge C_{in}) \vee (y \wedge C_{in})$$



# Serienaddierwerk

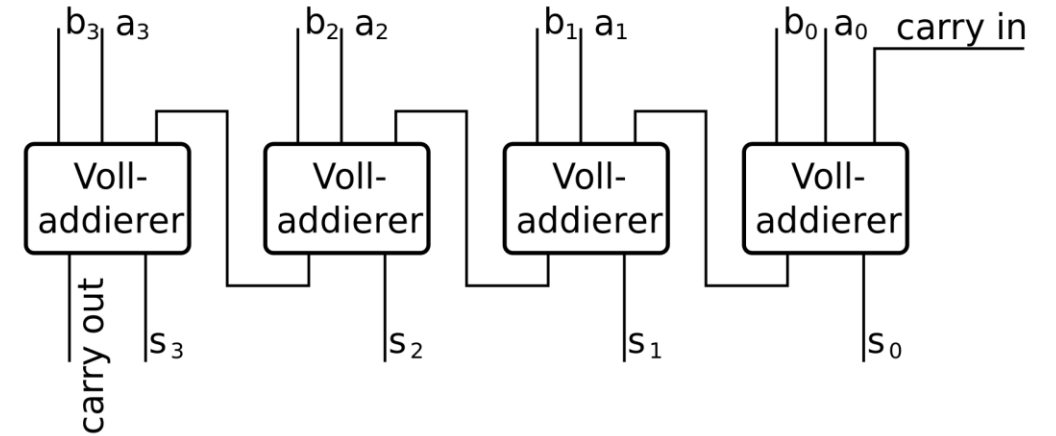
Mit dem Serienaddierwerk wurden zwei Integer Bit für Bit addiert. Dieser wurde früher häufiger verwendet. Hatte den Nachteil der langen Laufzeit, aber er hat wenig Chipfläche gebraucht. Bei 64 Bit müsste er mindestens 64 Zyklen rechnen.



Von Mik81 - Eigenes Werk, Gemeinfrei,  
<https://commons.wikimedia.org/w/index.php?curid=3360312>

# Carry-Ripple-Addierers

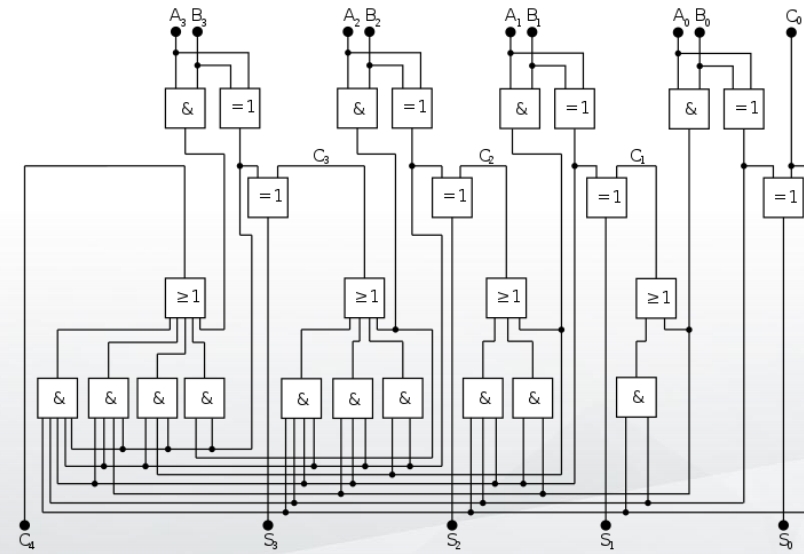
Nächster Schritt um die Addition zu beschleunigen ist das kombinieren mehrer Volladdierer. Problem hierbei, ich muss das CarryBit immer mitschleifen.



Von Mik81 - Eigenes Werk, Gemeinfrei,  
<https://commons.wikimedia.org/w/index.php?curid=3360312>

# Carry-Look-Ahead-Addierer

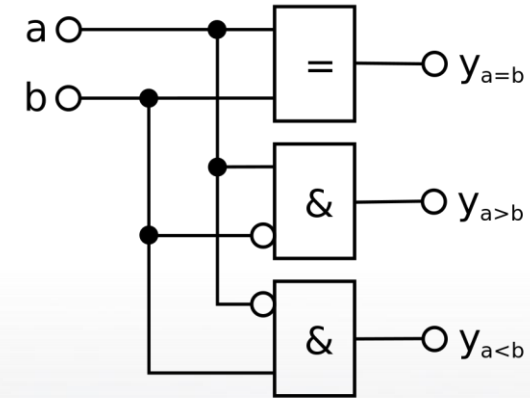
Durch Aufteilung der Berechnung des Carry Bits und der Addition erhält man eine schnellere Laufzeit. Da man das Carry Bit nicht wie beim dem Volladdierer immer mit schleift.



Denis Pitzschel - Eigenes Werk

# Komperator

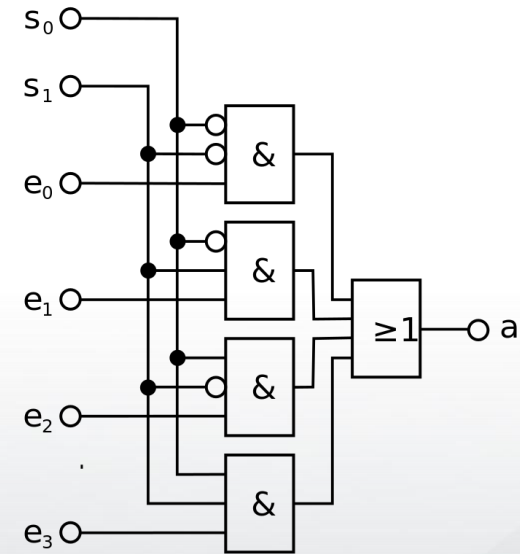
Dient zum vergleichen zweier Bits auf größer, gleich oder kleiner.



Von 30px MovGP0 - selbst erstellt mit Inkscape, CC BY-SA 2.0 de,  
<https://commons.wikimedia.org/w/index.php?curid=6400611>

# Multiplexer

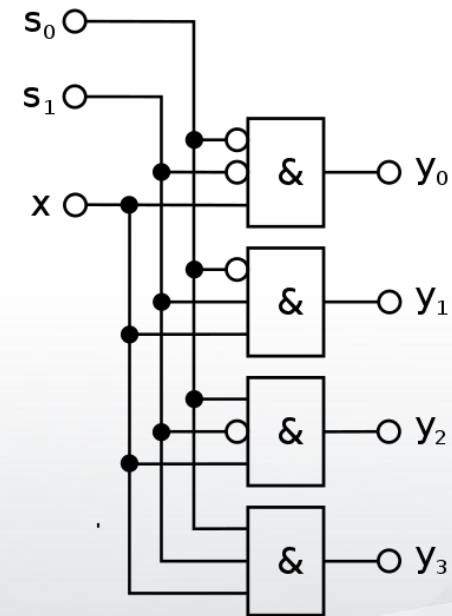
Umwandlung eines synchronen Parallelen Signals in ein serielles Signal.



Von — MovGP0 - selbst erstellt mit Inkscape, CC BY-SA 2.0 de,  
<https://commons.wikimedia.org/w/index.php?curid=6657296>

# Demultiplexer

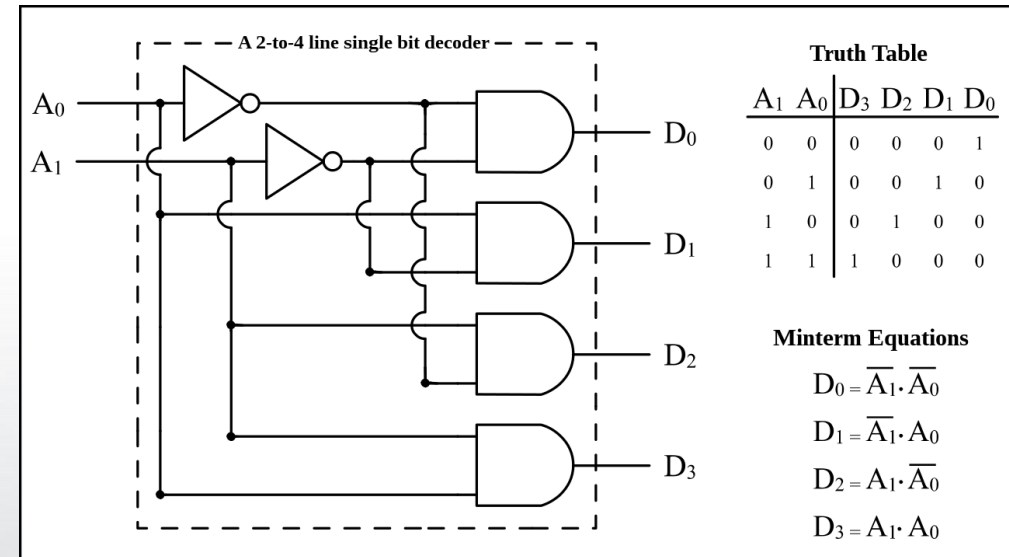
Umwandlung eines Seriellen Signals in ein Parallels Signals.





# Encoder

Um einer binären Zahl eine Schaltung anzusteuern oder Auszuwählen verwendet man den Encoder.



By Bluejester0101, CC BY-SA 3.0,  
<https://commons.wikimedia.org/w/index.php?curid=3668293>

# ALU (*arithmetic logic unit*)

Die ALU fast alle vorhergehenden Elemente zusammen in einen Baustein. Der in der Regel folgende Elemente enthält:

Arithmetisch:

Addition (ADD)

Logisch:

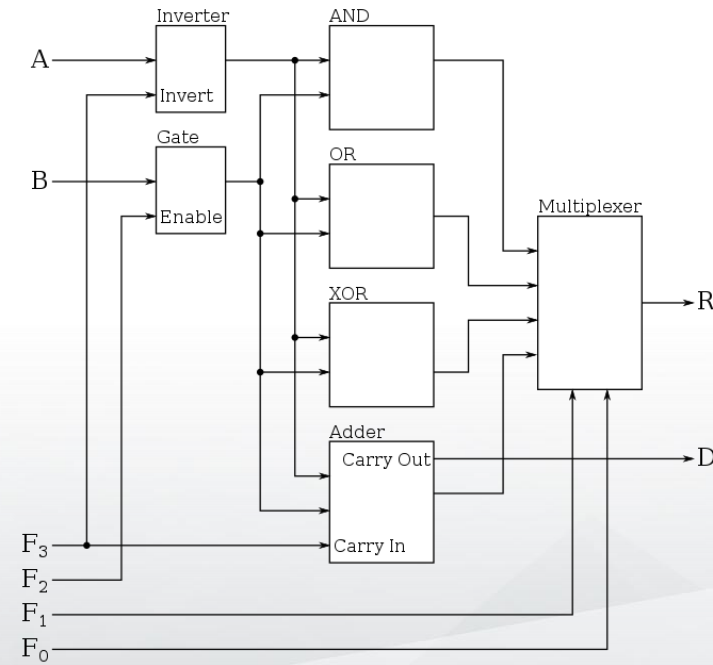
Negation (NOT)

Konjunktion (Und-Verknüpfung, AND)

Vergleichen

Schieberegister

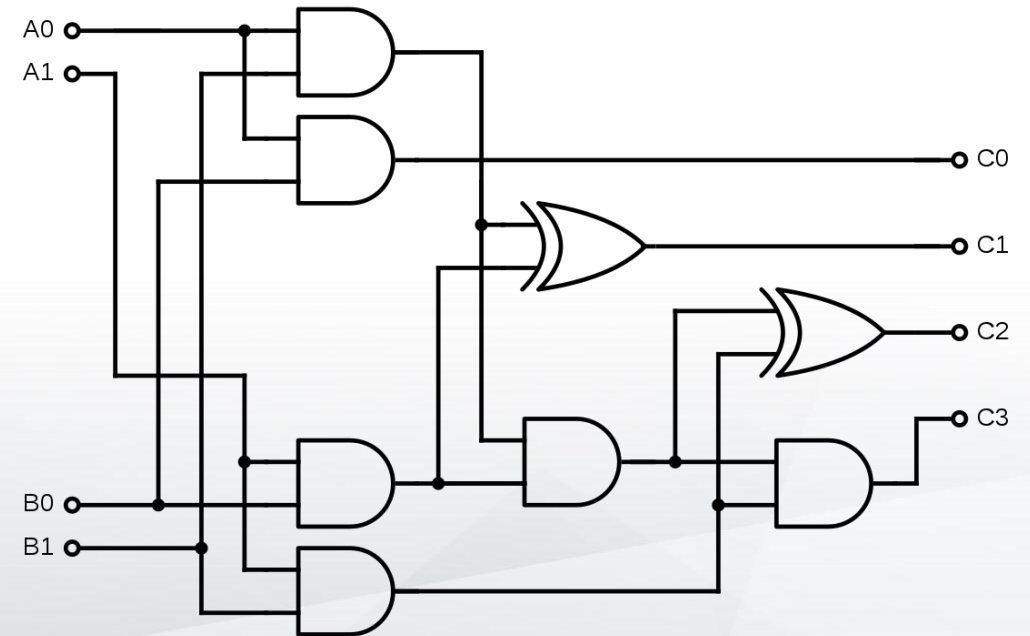
Micro-Controller sind in der Regel heute so günstig, dass solche Bausteine eher seltene ein Anwendung finden. Des Weiteren kann man diskrete Schaltungen aus Bausteinen schlecht ändern, aber den Code eines Controllers sehr einfach.



Miessen - Eigenes Werk

# Multiplizierer

Es gibt verschiedene Verfahren um die Multiplikation nachzubilden. Rechts ist ein parallel Multiplizierer zu sehen, darüber hinaus hat man dies auch früher seriell gemacht in dem man fortlaufend addiert hatte.



Jooja - created with [this tool](#) and improved with Inkscape

# Von Neuman Architektur

- Control Unit
- ALU
- Gemeinsames BUS System Daten und Code/Instructions
- Memory
- I/O Unit

Einfach zu bauen. Alle Daten liegen in einem Speicher und werden über einen Bus erreicht, das ist der Flaschenhals.

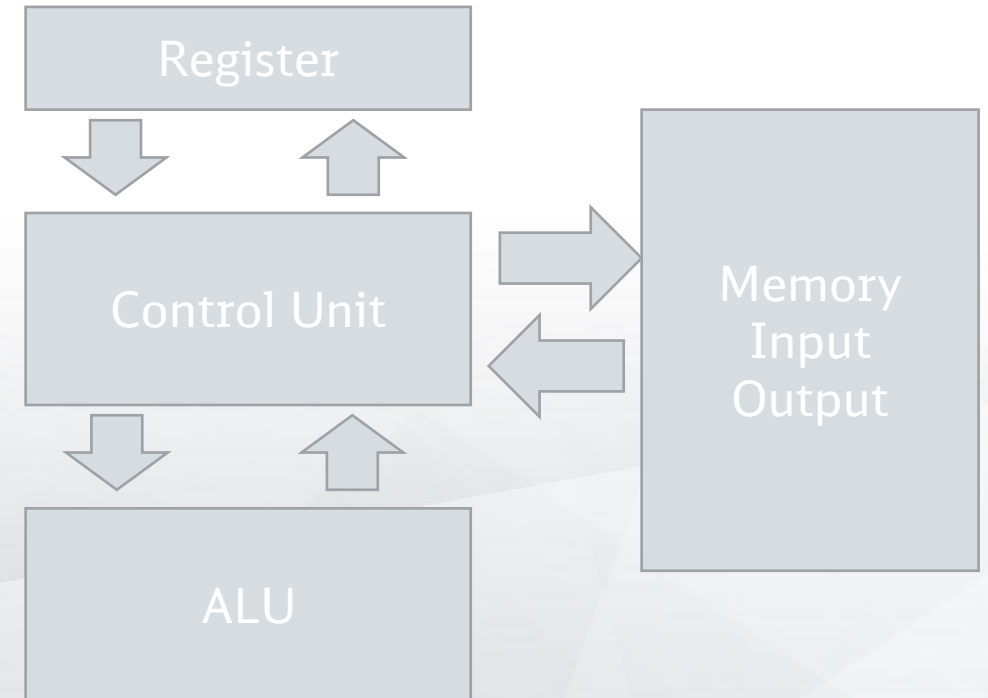
# Harvard Architektur

- Control Unit die Spinne im Netz
- ALU
- Eigenes BUS System für Daten
- Eigenes BUS System für Code/Instruktionen
- Memory
- Separierter Bus für I/O Unit

Komplexer zu bauen, aber schneller. Daten liegen in einem Speicher und Code liegt in einem anderen Speicher. Schwerpunkt im Controller und DSP Bereich.

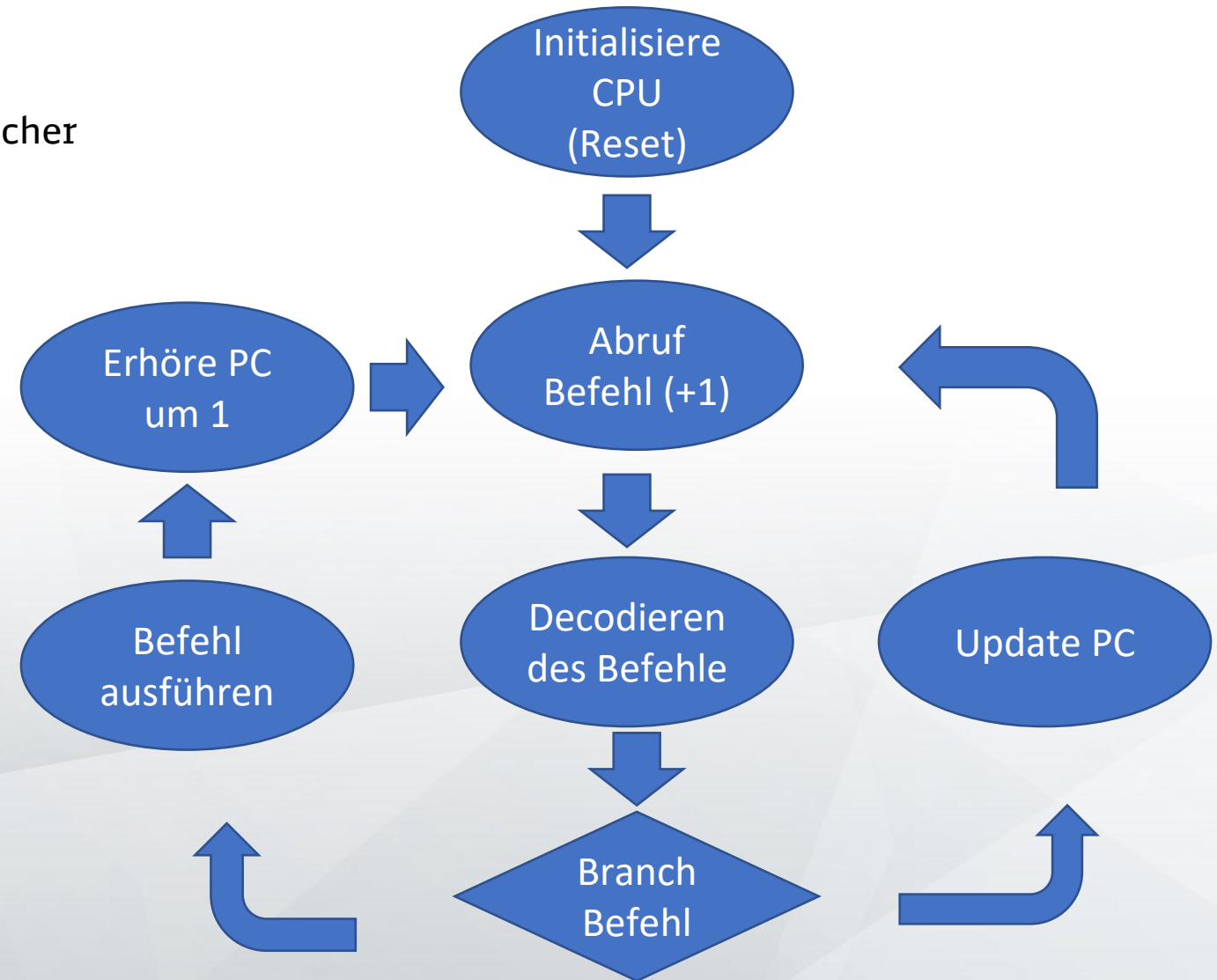
# Grundstruktur

- Control Unit
- ALU
- Register Set



# Control Unit

- Stellt die synchrone Verarbeitung der Aufgaben sicher
- Steuer die CPU Komponenten an
- Update PC
- Start oder Reset bei der Adresse 0000



# ALU Grundbefehle

- ADC, SBC: Addition / Subtraktion
- DEC, DEX, DEY: Dekrement einer Adresse oder Register
- INC, INX, INY: Inkrement einer Adresse oder Register
- AND: Logische Operation AND.
- ORA: Bittweise logisches OR
- EOR: Bittweise logisches XOR
- ASL, LSR: Shift Register oder Memory Location links oder rechts bei einem Bit ( 0 an der freien Stelle)
- ROL, ROR: Rotation Befehl
- BIT: Bittweise logisches AND



# Flags

- BCC and BCS Sprungbefehl für das C Flag
- BNE and BEQ Sprungbefehl für das Z Flag
- BPL and BMI Sprungbefehl für das N Flag
- BVC and BVS Sprungbefehl für das V Flag

Dienen zum Anfragen diversere Zustände um dies für den Programmablauf verfügbar zu machen.

# Quelle

[https://en.wikipedia.org/wiki/Main\\_Page](https://en.wikipedia.org/wiki/Main_Page)

<https://de.wikipedia.org/wiki/Wikipedia:Hauptseite>