Digitaltechnik

6. Standardbaugruppen

Prof. Dr. Eckhard Kruse

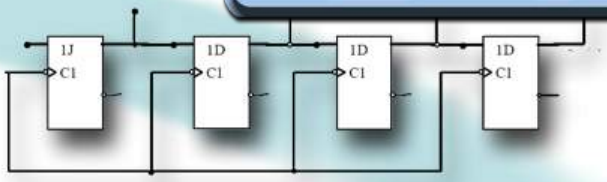
DHBW Mannheim

Vorlesungsthemen (s. Studienplan)

Elektronische Realisierung
- Elektronikgrundlagen
- Elementare Gatter
- Technologien (TTL, CMOS)
- ...

Standardbaugruppen
- Flip-Flops
- Zähler
- Schieberegister
- ...

Schaltalgebra
- Logische Verknüpfungen
- Gatter + Schaltnetze
- Schaltungstransformation



Übungen

Zahlentheorie
- Binärcodierung
- Hexadezimal usw.
- Binäres Rechnen

00100110 11101101
11011010 11101101
11101101 01110110
11110110 01110110
01110110 00100110
11011010 01110110

Codewandler

Definition

Ein **1-aus-n-Decoder (Decodierer)** wandelt einen m-*Bit* Eingangswert in einen *1-aus-n* Ausgangswert.
(d.h. genau ein Ausgangssignal ist 1, die anderen 0 – oder umgekehrt)

Ein **1-aus-n-Encoder (Codierer)** wandelt einen *1-aus-n* Eingangswert in einen *m-Bit* Ausgangswert.

Beziehung von n und m?

Wofür könnte man das brauchen?

Wie lassen sich Decoder/Encoder realisieren?

Codewandler

Definition

Ein **1-aus-n-Decoder (Decodierer)** wandelt einen m-*Bit* Eingangswert in einen *1-aus-n* Ausgangswert.
(d.h. genau ein Ausgangssignal ist 1, die anderen 0 – oder umgekehrt)

Ein **1-aus-n-Encoder (Codierer)** wandelt einen *1-aus-n* Eingangswert in einen *m-Bit* Ausgangswert.

Allgemeiner Begriff:

Ein **Codewandler** wandelt einen *n-Bit*-Eingangswert in definierter Weise in einen *m-Bit*-Ausgangswert.

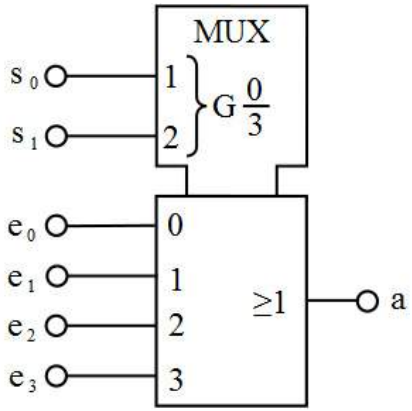
Beispiele:
BCD-7-Segment-Wandler, Paritätsgenerator, Gray-Code-Wandler ...

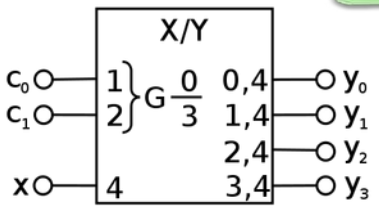
Multiplexer / Demultiplexer

Definition

Multiplexer und **Demultiplexer** sind **Datenselektoren**: Über einen Adresseingang/Steuereingang wird bestimmt, welche Daten ausgewählt werden bzw. wohin Daten übertragen werden.

- Ein **Multiplexer** überträgt einen von n Eingangswerten an den Ausgang.
- Ein **Demultiplexer** überträgt den Eingangswert an einen von n möglichen Ausgängen.





Experimentieren Sie mit Multiplexer/Demultiplexer in Ihrem Digitalsimulator

Was haben Datenselektoren und Decoder miteinander zu tun?

Oft: Übertragung erfolgt erst bei einem zusätzlichen Übergabesignal (Strobe).

ALU

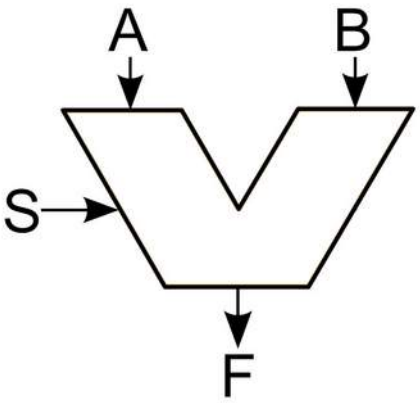
Definition

Eine **ALU (arithmetic logic unit / arithmetisch-logische Einheit)** ist ein n-Bit Rechenwerk für Arithmetik- und Logikoperationen (Grundrechenarten, Vergleichsoperationen + boolesche Operationen).

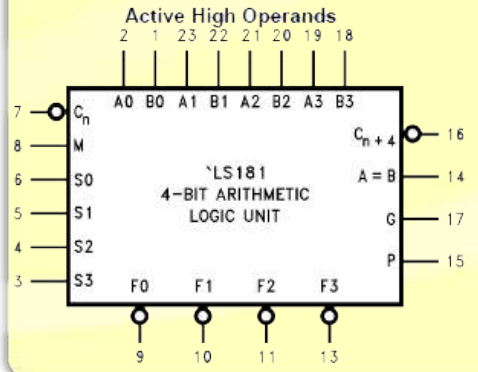
typische Ein- / Ausgänge:

- Operand A und B
- Funktionswahl S
- Ergebnis F
- Überträge Ein/Aus (Kaskadierung) + Status

Experimentieren Sie mit ALUs in Ihrem Digitalsimulator, z.B. indem Sie ein einfachen „4-Bit-Taschenrechner“ aufbauen.



z.B. 4-Bit ALU: 74181

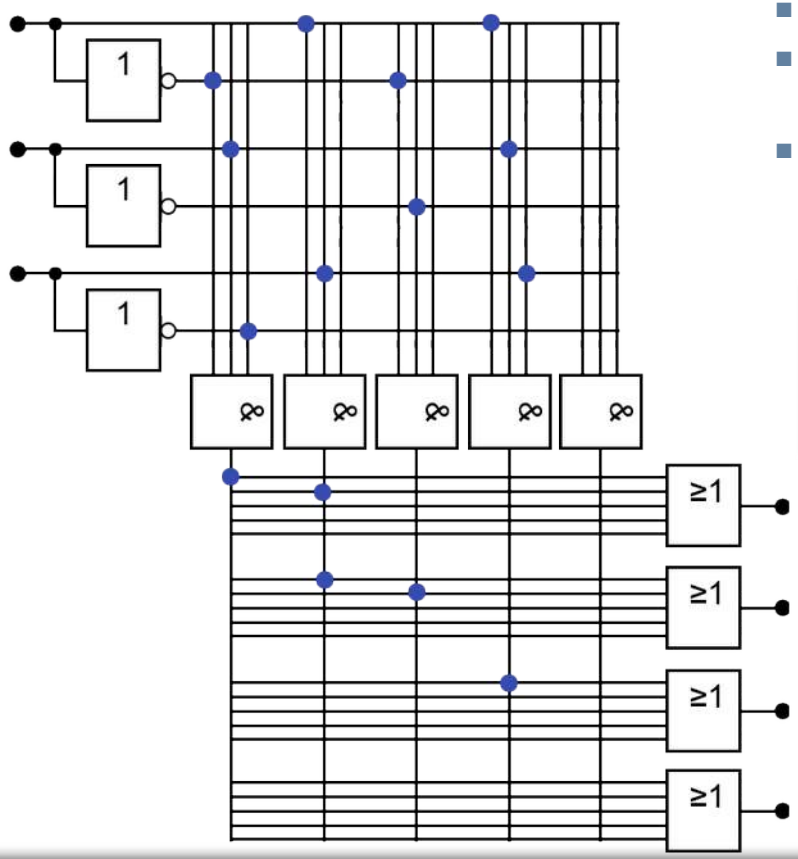


Pin Names	Description
$\overline{A}0$–$\overline{A}3$	Operand Inputs (Active LOW)
$\overline{B}0$–$\overline{B}3$	Operand Inputs (Active LOW)
S0–S3	Function Select Inputs
M	Mode Control Input
C_n	Carry Input
$\overline{F}0$–$\overline{F}3$	Function Outputs (Active LOW)
A = B	Comparator Output
$\overline{G}$	Carry Generate Output (Active LOW)
$\overline{P}$	Carry Propagate Output (Active LOW)
C_{n+4}	Carry Output

PLDs

Definition

In einem **Programmable Logic Array (PLA)** sind eine AND- und eine OR-Matrix hintereinander geschaltet, so dass damit auf einfache Weise Wahrheitstabellen/Normalformen programmiert werden können.



- Programmierung → Verbindungen (blau)
- Meist vereinfachte Darstellung mit nur je einer Leitung pro Gatter
- Wichtige Parameter: Anzahl der Eingänge, ANDs, ORs/Ausgänge

Allgemein:
PLD (programmable Logic Device)
Programmierbare logische Schaltung

- nur OR programmierbar, AND=komplette Wahrheitstabelle: PROM/EPROM/EEPROM (→ Flash-EEPROM)
- (nur AND programmierbar: GAL, PAL generic/programmable array logic)
- Komplexer, mehr Felder, Verschaltung, FFs...: **CPLD, FPGA, ASIC...**

Übung

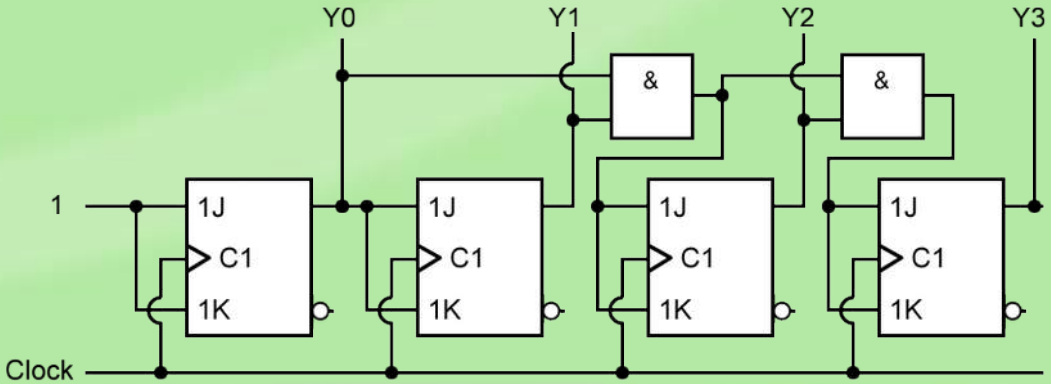
6.1 Flipflop-Schaltung

a) Überlegen Sie, wie die unten dargestellte Schaltung arbeitet, zeichnen Sie ein Pegeldiagramm.

b) Testen Sie die Schaltung am Simulator.

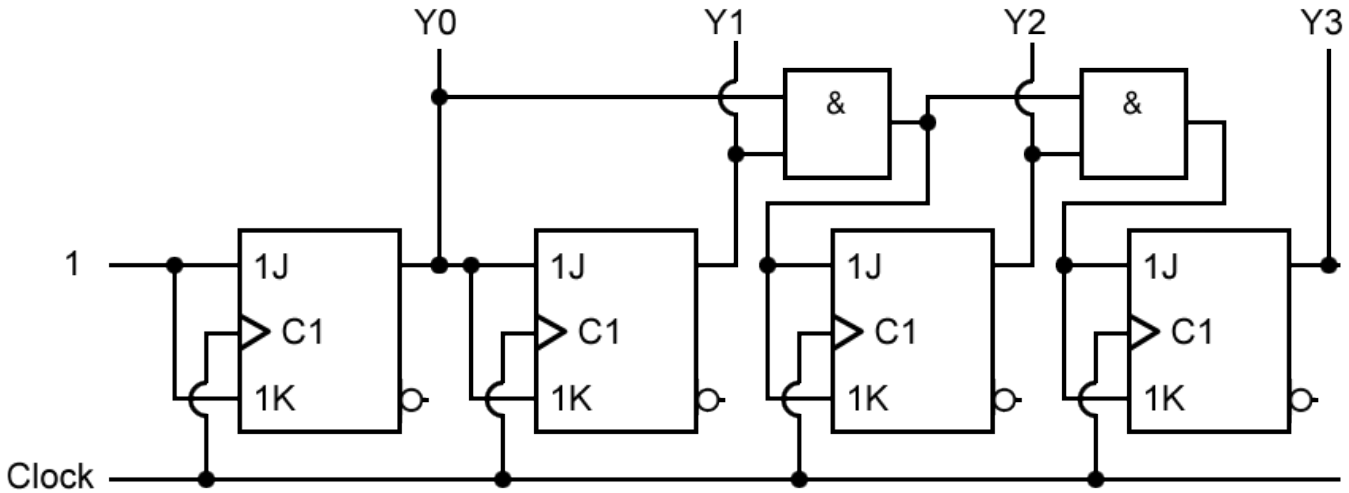
c) Wie kann die Schaltung für größere Werte erweitert werden? Wieviele Flipflops benötigt man in Abhängigkeit des Wertebereichs?

d) Wie kann die Schaltung für beliebige, fest vorgegebene Bereiche (z.B. 1-10) erweitert werden (verwenden Sie JK-RS-Flipflops)?



Zähler

Übung



Da die Takteingänge mit einem gemeinsamen Takt verbunden sind, bezeichnet man diesen Zähler als **synchronen Zähler**.

Asynchroner Zähler

Übung

Übung

6.2 Asynchroner Zähler

Bei einem asynchronen Zähler liegen die Flipflops nicht an einem einheitlichen Takt, sondern die Takteingänge der höherwertigen Bits werden direkt durch die Ausgänge der vorhergehenden Flipflops gesteuert.

a) Überlegen Sie, wie ein asynchroner 4-Bit-Zähler realisiert werden könnte und bauen Sie ihn mit dem Simulator auf.

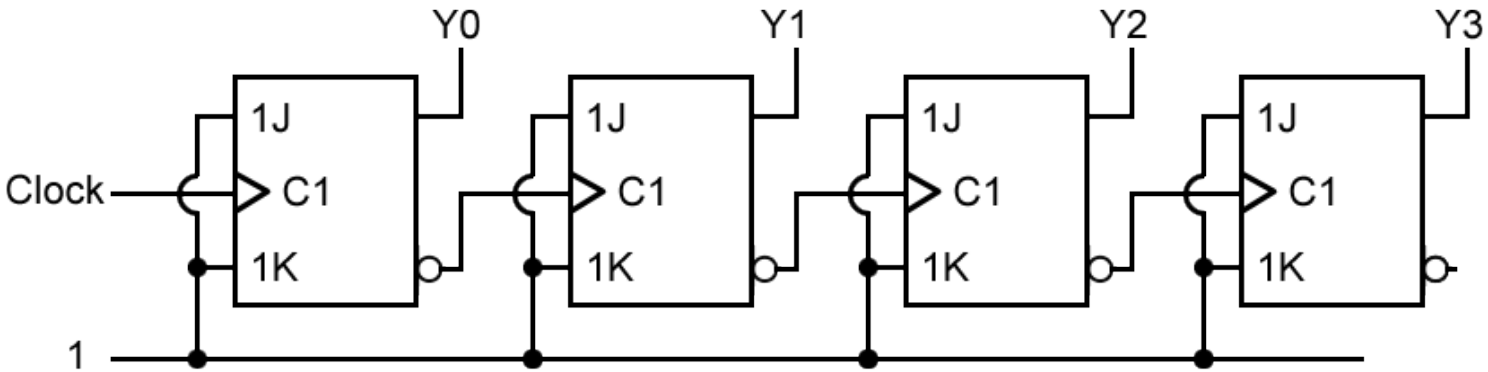
b) Untersuchen Sie das Zeitverhalten mit dem Pegelschreiber.

c) Wie muss die Schaltung erweitert werden, um nur von 0 bis 9 zu zählen?

d) Nennen Sie Vor- und Nachteile im Vergleich zu synchronen Zählern.

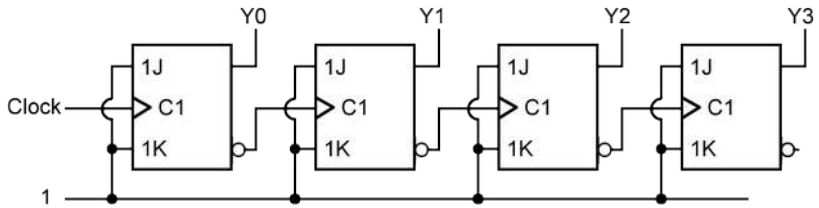
Asynchroner Zähler

Übung



Synchroner und asynchroner Zähler

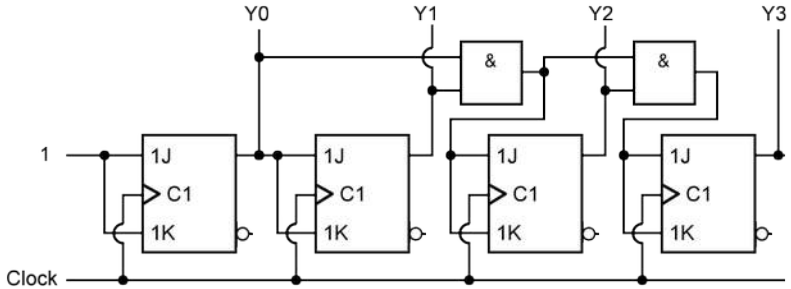
Asynchroner Zähler



- Zeitverhalten: verschiedene, bei vielen Bit längere Verzögerungen der Ausgangssignale, kurzzeitig inkonsistente Ausgangszustände
- Aufbau: einfach

Synchroner Zähler

- Zeitverhalten: schnell, gleichzeitig, überschaubar
- Aufbau: etwas aufwändiger
  → wird deutlich häufiger verwendet

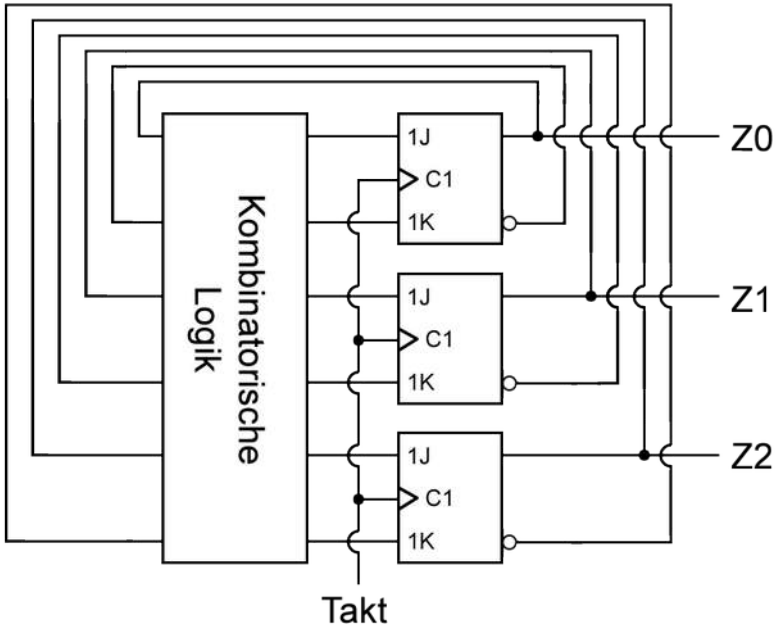


Zähler

Definition

Ein ***n*-Bit-Zähler** wird aus *n* (nicht-transparenten) Flipflops aufgebaut. Über ein Schaltnetz werden die Ausgänge auf die Eingänge rückgekoppelt und somit die Reihenfolge der Zählerzustände definiert.

Bei einem **synchronen Zähler** sind alle Takteingänge mit einem gemeinsamen Takt verbunden.

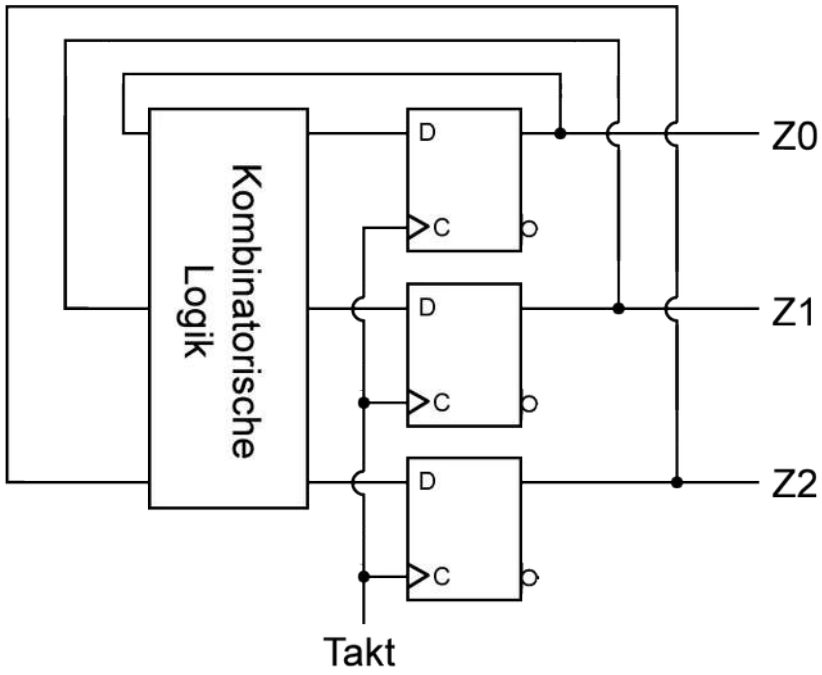


3-Bit-Zähler mit JK-Flipflops

Kann man Zähler auch mit transparenten Flipflops aufbauen?

Wie sähe ein Zähler mit D-Flipflops aus?

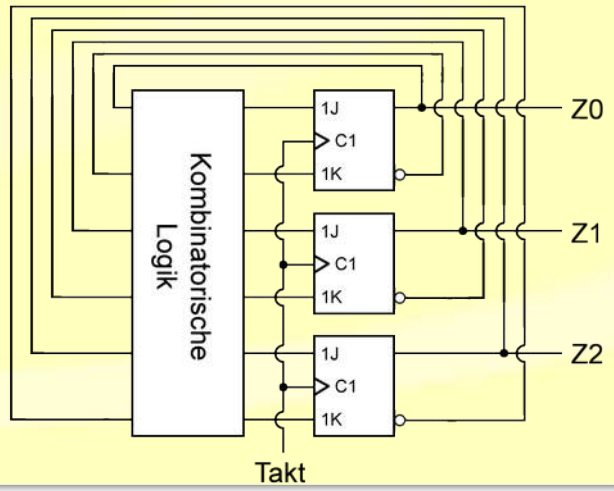
Zähler mit D-Flipflops



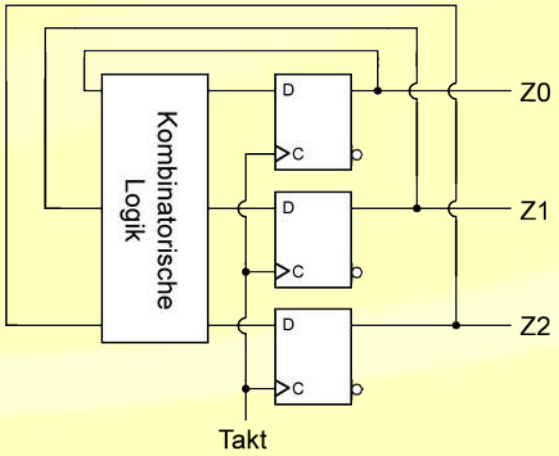
3-Bit-Zähler mit D-Flipflops

(ohne Rückführung der negierten Ausgänge)

Zählertabelle



Z2	Z1	Z0	J2	K2	J1	K1	J0	K0
0	0	0	0	X	1	X	1	X
0	0	1	0	X	1	X	X	1
0	1	0	0	X	X	0	1	X
0	1	1	...					
1	0	0						
1	0	1						
1	1	0						
1	1	1						



Z2	Z1	Z0	D2	D1	D0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	1
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	0	1	0

Zählertabelle

Übung

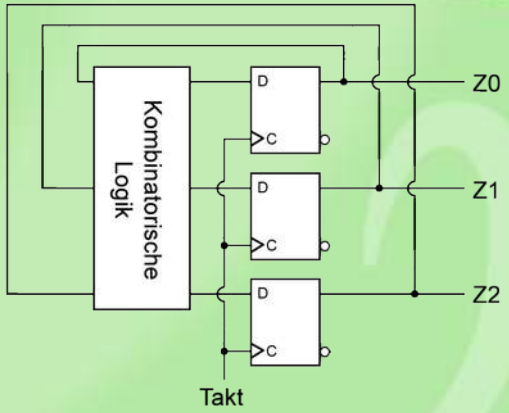
Übung

6.3 Zählertabelle

Für einen Zähler mit 3 D-Flipflops ist die folgende Zählertabelle gegeben:

a) Überlegen Sie, wie sich der Zähler verhält: Stellen Sie die Zustände und Übergänge grafisch dar (Verwenden Sie nummerierte Kreise + gerichtete Pfeile).

b) In der Zählertabelle ist eine Unstimmigkeit. Was könnte das Problem sein? Was würden Sie ändern?



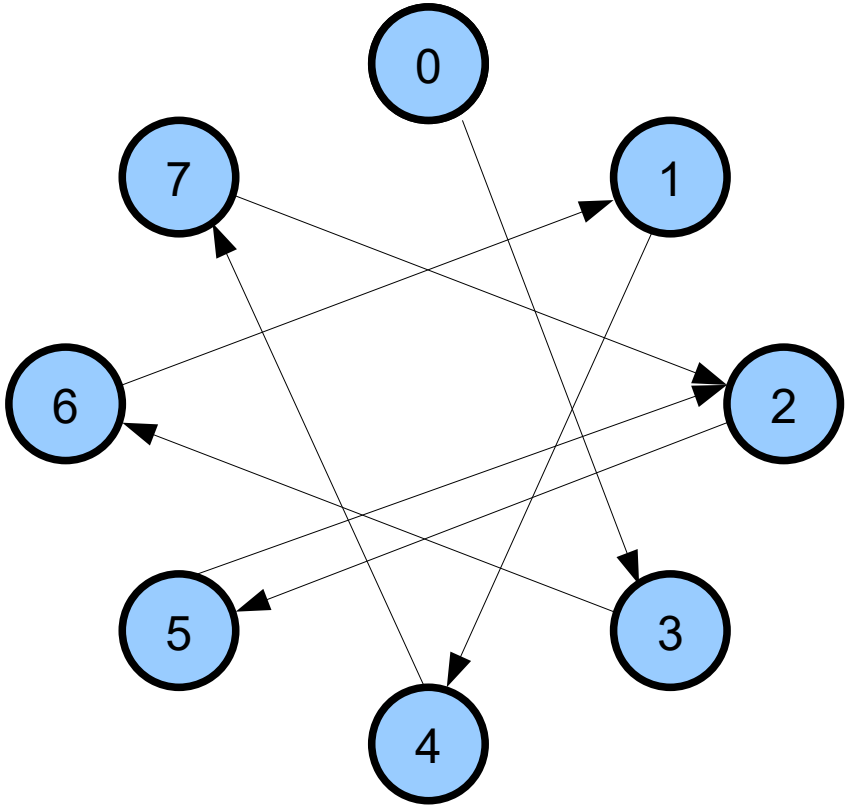
Z2	Z1	Z0	D2	D1	D0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	1
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	0	1	0

Zählertabelle

Übung

Z2	Z1	Z0	D2	D1	D0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	1
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	0	1	0

Zustandsdiagramm

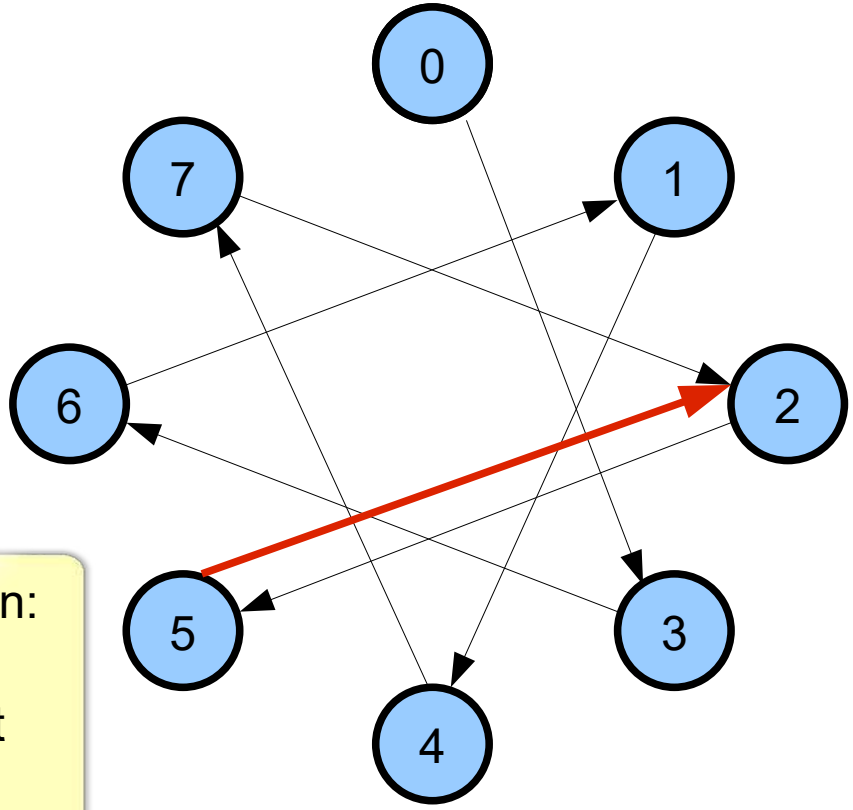


Zählertabelle

Übung

Z2	Z1	Z0	D2	D1	D0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	1	1
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	0	1	0

Zustandsdiagramm



Betrachtung von Zustandsdiagrammen:

- Was ist der "Hauptzyklus"?
- Werden bestimmte Zustände nicht (mehr) erreicht?
- Gibt es unabhängige Zyklen?

Primzähler

Übung

Übung

6.4 Primzähler

Entwerfen Sie einen 4-Bit-Zähler, der der Reihe nach die Primzahlen (von 2 bis 13) durchzählt.

a) Definieren Sie die Zählertabelle. Markieren Sie nicht relevante Zustände als Don't Cares (mit x).

b) Vereinfachen Sie die Schaltfunktionen mit Hilfe von KV-Diagrammen. (Teilen Sie sich die Arbeit in 2er oder 3er Teams.)

c) Bauen Sie die Schaltung auf und testen Sie sie.

d) Was passiert, wenn die Schaltung z.B. nach einem Reset/Einschaltvorgang in einem undefinierten Zustand ist, also nicht eine Primzahl repräsentiert? Zeigen Sie das weitere Verhalten solcher Zustände in einem Zustandsdiagramm. Wie beurteilen Sie das Verhalten?

Primzähler

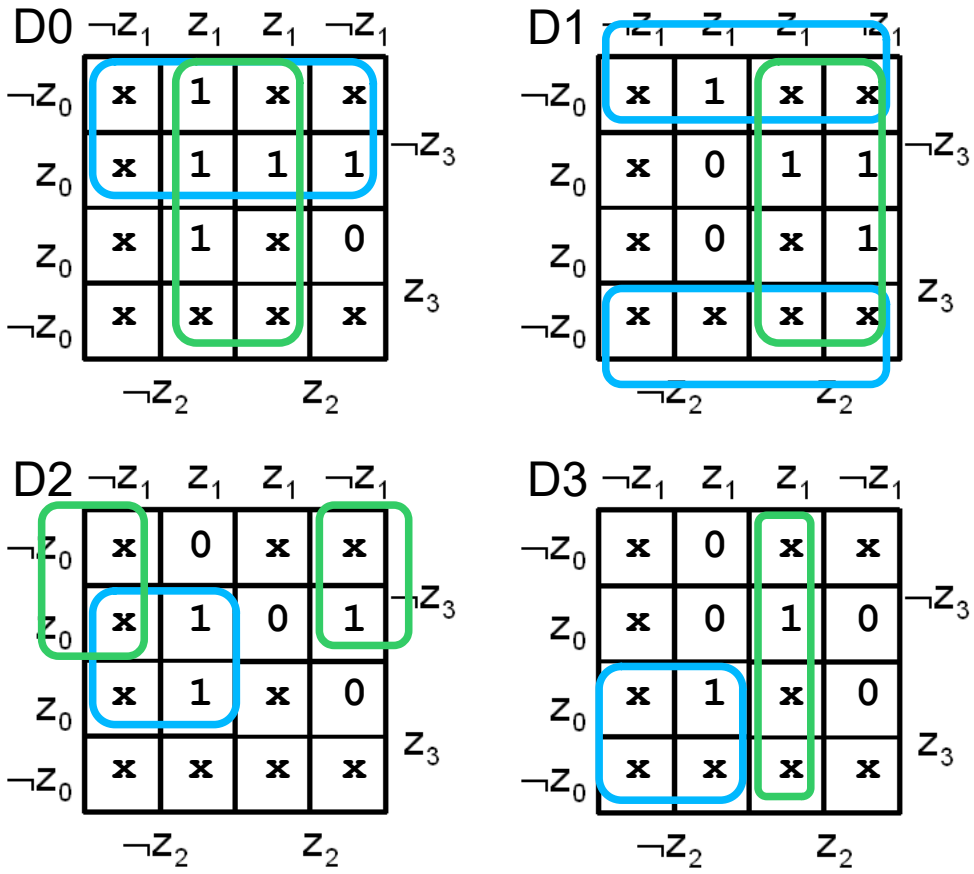
Übung

Z3	Z2	Z1	Z0	D3	D2	D1	D0
0	0	0	0	x	x	x	x
0	0	0	1	x	x	x	x
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	1
0	1	0	0	x	x	x	x
0	1	0	1	0	1	1	1
0	1	1	0	x	x	x	x
0	1	1	1	1	0	1	1
1	0	0	0	x	x	x	x
1	0	0	1	x	x	x	x
1	0	1	0	x	x	x	x
1	0	1	1	1	1	0	1
1	1	0	0	x	x	x	x
1	1	0	1	0	0	1	0
1	1	1	0	x	x	x	x
1	1	1	1	x	x	x	x

Primzähler

Übung

Z3	Z2	Z1	Z0	D3	D2	D1	D0
0	0	0	0	x	x	x	x
0	0	0	1	x	x	x	x
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	1
0	1	0	0	x	x	x	x
0	1	0	1	0	1	1	1
0	1	1	0	x	x	x	x
0	1	1	1	1	0	1	1
1	0	0	0	x	x	x	x
1	0	0	1	x	x	x	x
1	0	1	0	x	x	x	x
1	0	1	1	1	1	0	1
1	1	0	0	x	x	x	x
1	1	0	1	0	0	1	0
1	1	1	0	x	x	x	x
1	1	1	1	x	x	x	x



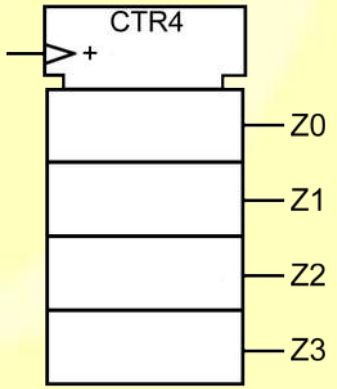
Zählerbausteine

Da Zähler sehr häufig verwendet werden, gibt es sie als Standardbausteine in zahlreichen Varianten. Mögliche Funktionen sind z.B.:

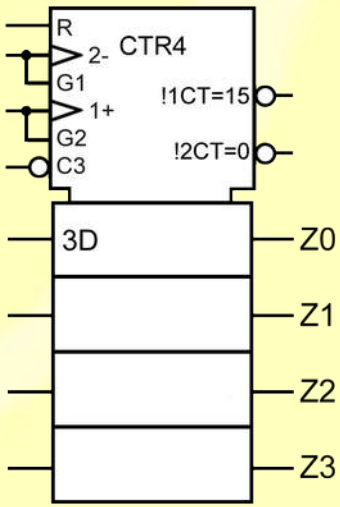
- asynchroner Rücksetzeingang (auf 0)
- zusätzlicher Takt zum Rückwärtszählen
- paralleler Setzeingang, um einen beliebigen Zustand zu setzen.
- BCD-Zähler (0-9)

4-Bit-Zähler mit Takt:

(CTR = Counter)



74193



Wie lassen sich zwei 4-Bit-Zähler zu einem 8-Bitzähler zusammenschalten?

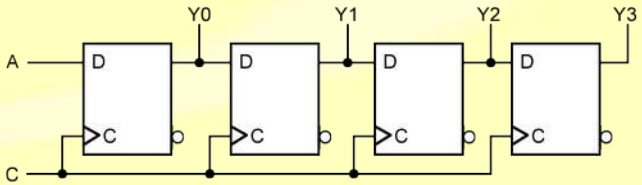
Bauen Sie eine entsprechende Schaltung auf.

Schieberegister

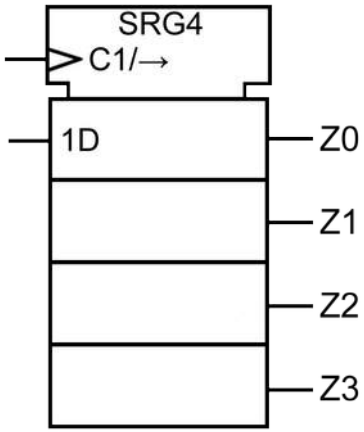
Definition

Bei einem **Schieberegister** sind mehrere Flipflops in Reihe geschaltet. Bei jedem Arbeitstakt wird der Speicherinhalt der Flipflops zum jeweils nächsten Flipflop geschoben. Somit können Eingabewerte Takt für Takt durch die gesamte Reihe durchgeschoben werden.

Beispiel:
4-Bit-Schieberegister



Symbol
(SRG= Shift register)



Anwendungen:

- parallel-seriell bzw. seriell-parallel-Wandlung
- in Recheneinheiten für Multiplikation / Division
- Ringzähler

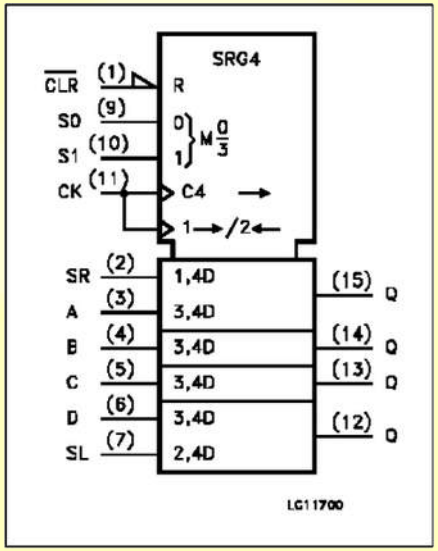
Schieberegister Bausteine

Schieberegister gibt es als Standardbausteine in zahlreichen Varianten. Mögliche Funktionen sind z.B.:

- asynchroner Rücksetzeingang (auf 0)
- zusätzlicher Takt zum Rückwärtsschieben
- paralleler Setzeingang, um einen beliebigen Zustand zu setzen.

Universalschieberegister 74194

PIN No	SYMBOL	NAME AND FUNCTION
1	$\overline{\text{CLEAR}}$	Asynchronous Reset Input (Active LOW)
2	SR	Serial Data Input (Shift Right)
3, 4, 5, 6	A to D	Parallel Data Input
7	SL	Serial Data Input (Shift Left)
9, 10	S0, S1	Mode Control Inputs
11	CLOCK	Clock Input (LOW to HIGH Edge-triggered)
15, 14, 13, 12	QA to QD	Paralle Outputs
8	GND	Ground (0V)
16	V_{CC}	Positive Supply Voltage



Wie lassen sich zwei 4-Bit-Schieberegister zu einem 8-Bit-Schieberegister zusammenschalten?

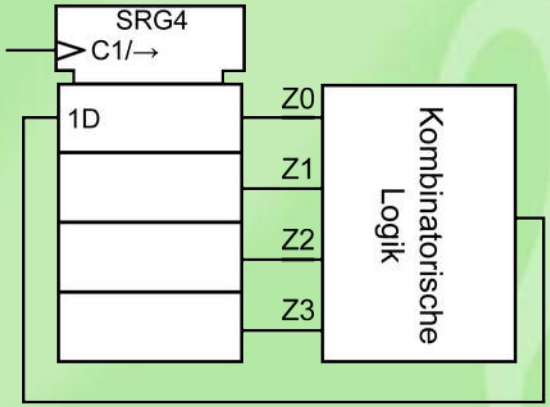
Rückgekoppeltes Schieberegister

Übung

Übung

6.5 Rückgekoppeltes Schieberegister

Wie bei einem Zähler lässt sich auch mit einem Schieberegister eine kombinatorische Logik verwenden, um die Ausgänge auf den Eingang zurückzukoppeln.



a) Wieviele Zustände kann das Schieberegister annehmen?

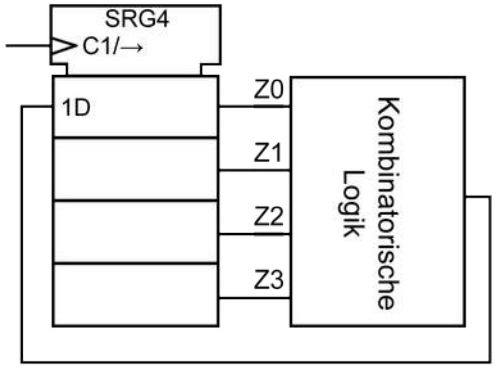
b) Worin unterscheidet sich die kombinatorische Logik im Gegensatz zu einem Zähler?

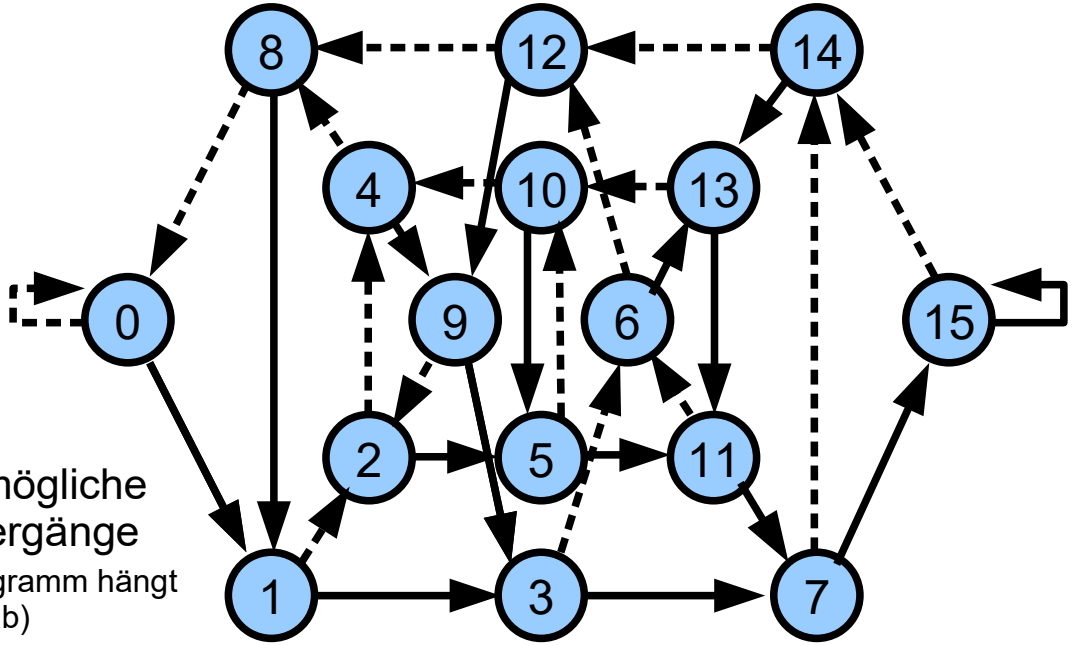
c) Können Sie besondere Eigenschaften der Zustandsdiagramme nennen?

d) Wie verhält sich der Sonderfall D = Z3 ?

Rückgekoppeltes Schieberegister

- n-Bit-Schieberegister: 2^n Zustände
- pro Zustand sind nur zwei Folgezustände möglich, da Eingabe D=0 (⇢) oder D=1 (→)
- es können daher nicht beliebige Zustandsfolgen definiert werden.





Prinzipiell mögliche Zustandübergänge

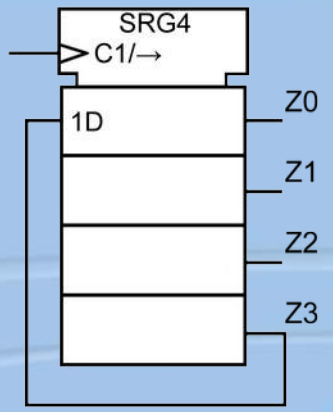
(konkretes Diagramm hängt von der Logik ab)

Ringzähler

Definition

Ein Schieberegister, dessen Ausgang am letzten Flipflop in den Eingang rückgekoppelt ist, wird als **Ringzähler** (bzw. **Ringschieberegister**) bezeichnet.

- Dieselben Daten werden zyklisch herumgeschoben
- Daten müssen zu Anfang gesetzt werden.



Häufige Verwendung:

- Eine einzelne umlaufende 0 oder 1
- als Frequenzteiler
- um mehrphasige Takte (d.h. mit Zwischenzuständen) zu realisieren

Welche Frequenzteilungsverhältnisse lassen sich so erreichen?
Was lässt sich über die Impulsdauer sagen?

Ringzählervarianten

Übung

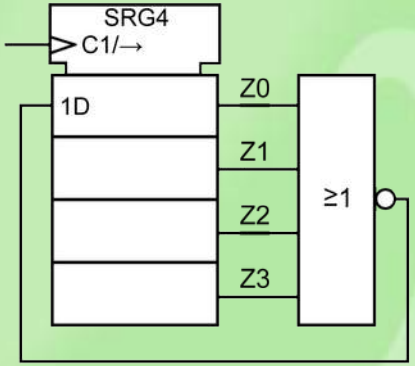
Übung

6.6 Ringzählervarianten

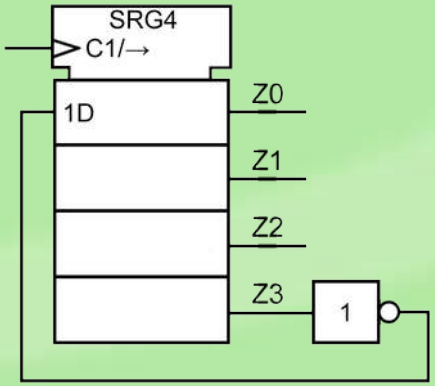
Betrachten Sie die folgenden Ringzähler und erstellen Sie die Zustandsdiagramme. Erkennen Sie besondere Eigenschaften / Vorteile bei den verschiedenen Varianten?

(Untersuchen Sie anschließend die Schaltungen ggf. mit dem Digitalsimulator.)

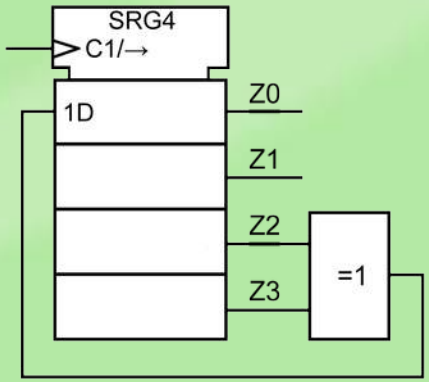
a)



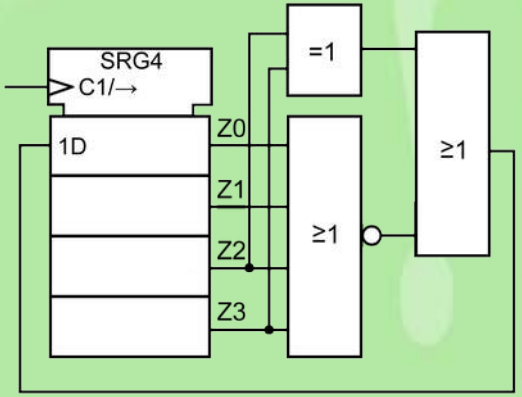
b)



c)



d)

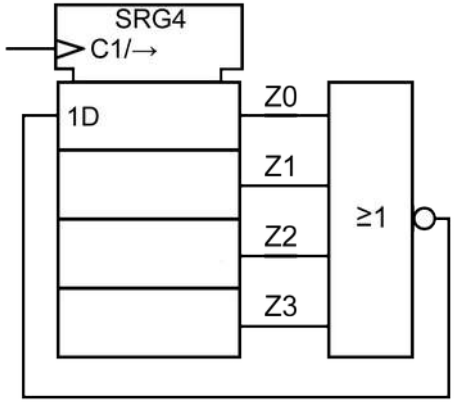


Korrigierter Ringzähler

Definition

Bei einem **korrigierten Ringzähler** wird durch eine kombinatorische Logik sichergestellt, dass von jedem Anfangszustand aus der Hauptzyklus erreicht wird.

- Setzen am Anfang nicht erforderlich
- Störunanfällig (findet von selbst den Hauptzyklus)
- Ergibt einen 5-Phasentakt:
  - 0,1,2,4,8
  - Der NOR-Ausgang kann als fünfter Ausgang betrachtet werden, um den 0-Zustand zu signalisieren.

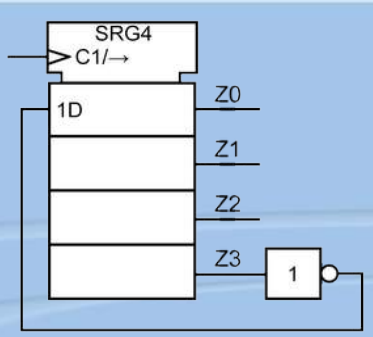


Wie ließe sich ein 4-Phasentakt realisieren?

Johnson-Zähler

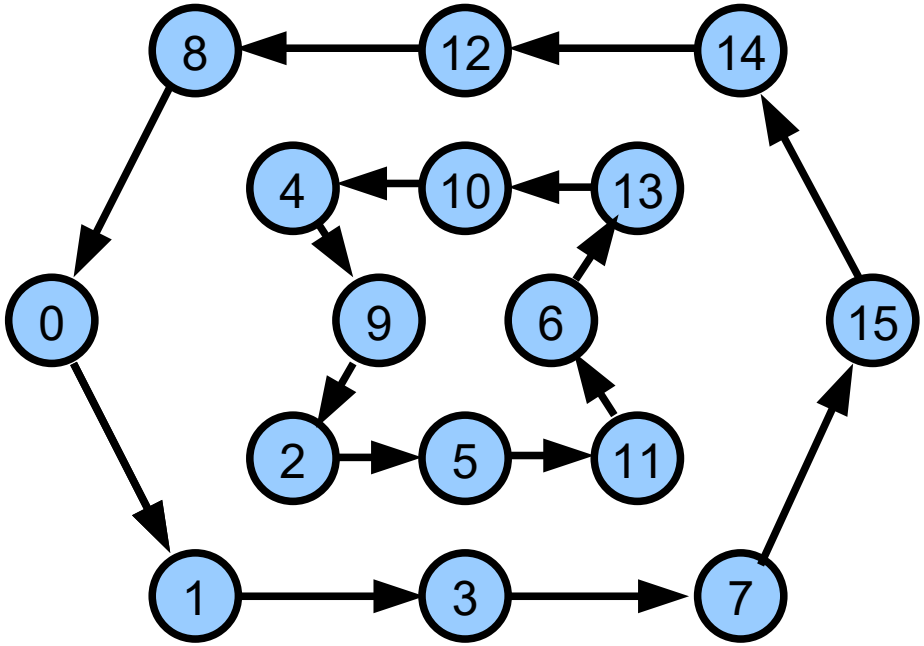
Definition

Der **Johnson-Zähler** ist ein Ringzähler, bei dem der letzte Ausgang invertiert auf den Eingang übertragen wird.

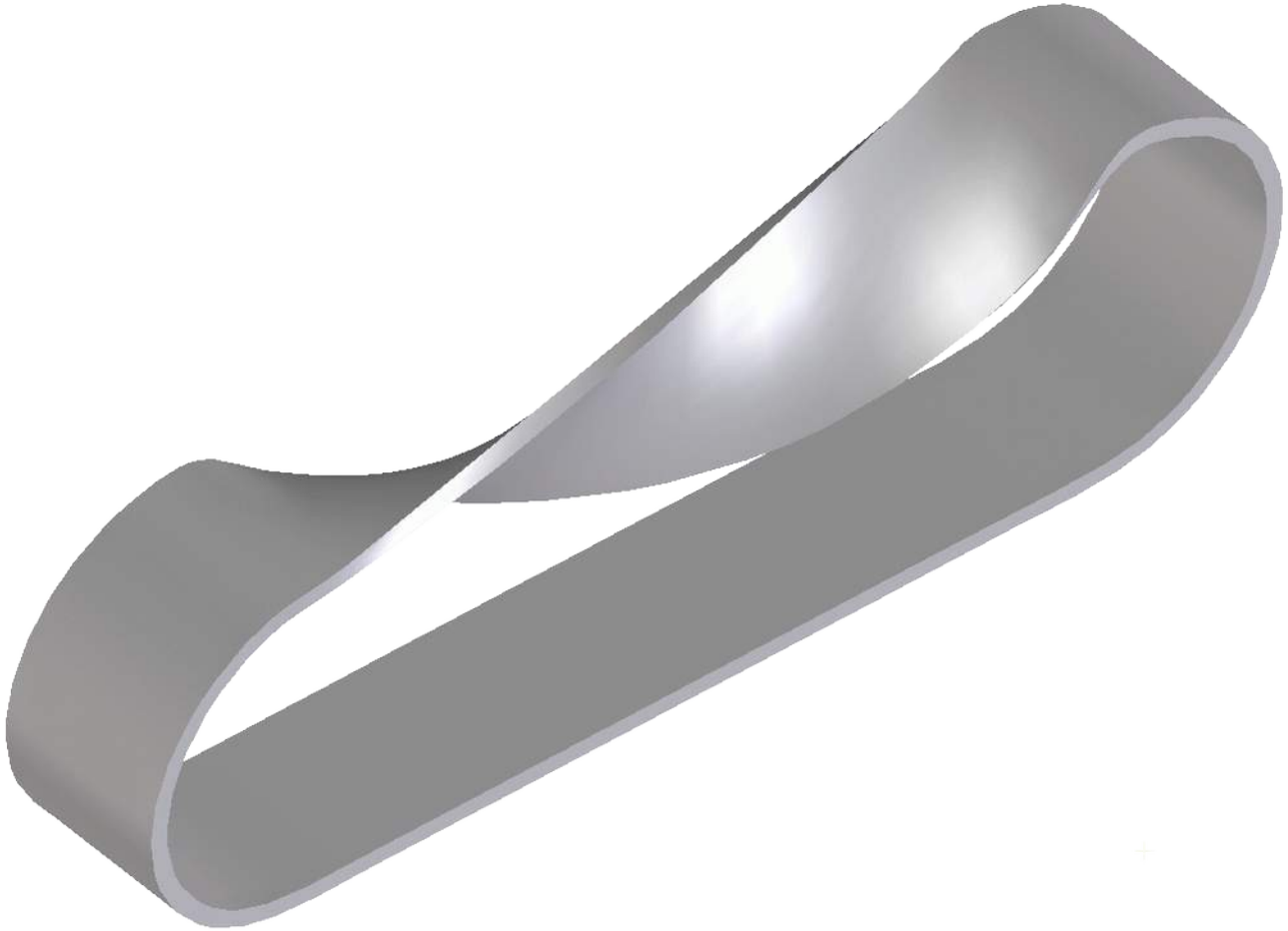


- Zyklen der Länge 2n (bei n Bit)
- Keine externe Logik, daher sehr schnell
- andere Bezeichnungen: Möbius-Zähler, Pseudoringzähler

Warum Möbius-Zähler?



Möbiusband



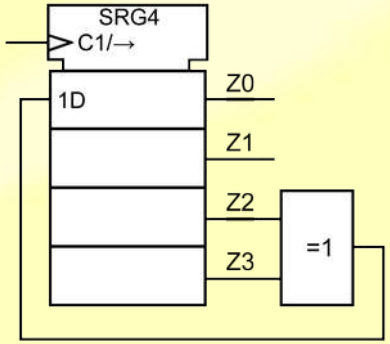
Lineare Schieberegister

Definition

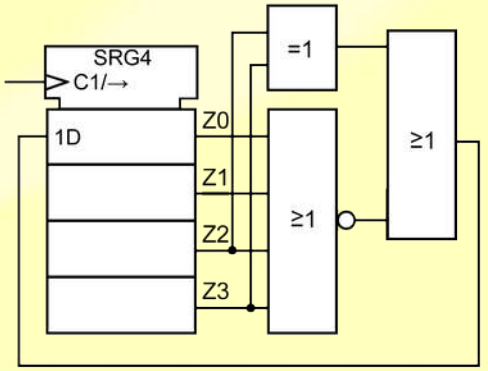
Lineare Schieberegister koppeln die Ausgänge mit Hilfe von XOR-Vernüpfungen zurück.

(XOR = Modulo 2 Addition = *lineare* Funktion)

- Geschlossener Zyklus 1 bis 15
- 0 bildet sogenannten Fixpunkt



- Beim korrigierten linearen Schieberegister wird der Zustand 0 in den Hauptzyklus überführt.



Übung

Übung

6.7 Eingaben?

Die vorgestellten Zähler und Schieberegister laufen (ggf. nach einmaliger Initialisierung) autonom immer die gleichen Zustandsfolgen ab.

Wie müssten die Schaltungen verändert werden, um zusätzliche Eingaben während des Betriebs zu berücksichtigen?