

前言

本应用笔记旨在帮助您分析从现有的AT32F403器件移植到AT32F403A器件所需的步骤。本文档收集了最重要的信息，并列出了需要注意的重要事项。

要将应用程序从AT32F403系列移植到AT32F403A系列，用户需要分析硬件移植、外设移植和固件移植。

支持型号列表：

支持型号	AT32F403Axxxx
------	---------------

目录

1	AT32F403 与 AT32F403A 异同	5
1.1	相同点概述	5
1.2	差异点概述	5
2	快速替换 AT32F403 芯片	7
2.1	快速验证兼容性	7
3	AT32F403A 兼容性解析	8
3.1	功能增强	8
3.1.1	PLL 高频配置	8
3.1.2	安全库区保护	8
3.1.3	主时钟输出和预分频器扩增	9
3.1.4	SPI 闪存(SPIM 功能)支持映像功能	9
3.1.5	扩增全双工 I2S	10
3.1.6	扩增 USART 和 UART	10
3.1.7	扩增 CAN2	10
3.1.8	支持 CAN 与 USB 同时使用	11
3.1.9	扩增 48MHz HSI 支持 USB 外设	11
3.1.10	HSI 自动时钟校准 ACC	11
3.1.11	64PIN 封装支持 XMC	11
3.1.12	支持闪存 CRC 校验	12
3.1.13	高速 GPIO	12
3.1.14	扩增 DMA 弹性映像请求功能	14
3.2	外设区别	15
3.2.1	使用 ADC 双模式时，程序会死在 ADC 校准函数	15
3.2.2	AT32F403A 与 AT32F403 使用 I2C3 时的区别	16
4	版本历史	17

表目录

表 1. AT32F403 与 AT32F403A 差异概述	5
表 2. SPI 闪存支持类型表	9
表 3. EXT_SPIIF_GRMP[2:0]为[000]时引脚支持	9
表 4. EXT_SPIIF_GRMP[2:0]为[001]时引脚支持	9
表 5. AT32F403/403A GPIO toggle 最大速度性能测试	12
表 6. CAN2 和 I2C3 外设区别	16
表 7. 文档版本历史	17

图目录

图 1. 403A 在 192MHz 主频下 GPIO 最快翻转速度波型	12
图 2. 403 在 192MHz 主频下 GPIO 最快翻转速度波型.....	13
图 3. 403A 在 72MHz 主频下 GPIO 最快翻转速度波型	13
图 4. 403 在 72MHz 主频下 GPIO 最快翻转速度波型.....	14

1 AT32F403 与 AT32F403A 异同

AT32F403A系列微控制器基本兼容AT32F403系列，同时也优化了许多功能关系，有些许地方与AT32F403不同，详述于本文档。

1.1 相同点概述

- 管脚定义：相同封装管脚定义相同。为扩增的外设作管脚复用定义延伸
- 寻址空间：内存与寄存器逻辑地址相同。扩增的外设占用SXX32保留空间
- 函数库文件：函数库相同。部分头文件依照强化功能优化
- 编译工具：完全相同，例如Keil, IAR

1.2 差异点概述

表 1. AT32F403 与 AT32F403A 差异概述

	AT32F403A	AT32F403
封装		
支持列表	QFN48, LQFP48/64/100	QFN48, LQFP48/64/100/144
系统		
系统时钟	主频为 240MHz, APB1 和 APB2 总线皆为 120MHz	主频为 200MHz, APB1 和 APB2 总线皆为 100MHz
启动	13 ms	20 ms
重置	8 ms	8.2 ms
Standby 唤醒	8 ms	150 ms
闪存 16-bit 写入时间	50 μ s	30 μ s
闪存页擦除时间	50 ms	40 ms
闪存整片擦除时间	0.8 s (AT32F403AxC) 1.4 s (AT32F403AxEx) 2.8 s (AT32F403AxG)	5s (AT32F403xC) 10s (AT32F403xEx) 20s (AT32F403xG)
外设		
安全库区保护	支持	无
扩增 USART 和 UART	支持 USART6/UART7/UART8	不支持 USART6/UART7/UART8
I2S 支援	48PIN 有 I2S I2S2/3 支持全双工	48PIN 无 I2S 不支持全双工 I2S
扩增 CAN2	支持 CAN2	不支持 CAN2
支持 CAN 与 USB 同时使用	支持	不支持
扩增 48MHz HSI 支持 USB 外设	支持	不支持
HSI 自动时钟校准 ACC	支持	不支持
XMC	1. 不支持CF卡和SRAM 2. 2个片选 3. 不支持外部中断 4. 64引脚封装支持8位LCD并口屏用	1. 支持CF卡和SRAM 2. 4个片选 3. 支持2个外部中断 4. 不支持
支持闪存 CRC 校验	支持	不支持
高速 GPIO	GPIO 挂在 AHB 总线上	GPIO 挂在 APB 总线上
高级定时器 TMR15	不支持	支持
DMA 通道数	弹性映像可支持 14 通道	12 通道
电气		

	AT32F403A	AT32F403
环境温度 T_A	-40°C~+105°C	-40°C~+85°C
运行模式	37.1 mA @ 72MHz	33.7 mA @ 72MHz
睡眠功耗	31.8 mA @ 72MHz	24.7 mA @ 72MHz
停机功耗	1.4 mA	1 mA
待机功耗	5.7 μ A	10.4 μ A
V_{BAT} 独立供电	支持	无

2 快速替换 AT32F403 芯片

2.1 快速验证兼容性

- 步骤一：解焊AT32F403，换成AT32F403A对应型号
- 步骤二：使用雅特力ICP, ISP或KEIL, IAR下载AT32F403 HEX文件或BIN文件。
- 步骤三：如果有需要，下载AT32F403 HEX文件或BIN文件以外的资料或进行系统校正。
- 步骤四：查看程序能否正常运行。
- 步骤五：如果系统时钟源采用HSE，为了确保量产稳定性，请修改时钟初始化源代码，方法如下：
打开 system_at32f4xx.c 找到当前的系统时钟频率配置函数，如 168MHz 函数：

static void SetSysClockTo168(void)

然后按如下方式配置自动顺滑频率切换功能

```
/* Wait till PLL is ready */
while((RCC->CR & RCC_CR_PLLRDY) == 0)
{
}
*((unsigned int *)0x40021054) |= (0x30); // 开启自动滑顺频率切换功能

/* Select PLL as system clock source */
RCC->CFGR &= (uint32_t)((uint32_t)~(RCC_CFGR_SW));
RCC->CFGR |= (uint32_t)RCC_CFGR_SW_PLL;

/* Wait till PLL is used as system clock source */
while ((RCC->CFGR & (uint32_t)RCC_CFGR_SWS) != (uint32_t)0x08)
{
}
//此时不需再等待 200us
*((unsigned int *)0x40021054) &=~ (0x30); //关闭自动滑顺频率切换功能
```

- 步骤六：其他问题快速排查请参考[3.2 外设使用区别](#)

3 AT32F403A 兼容性解析

3.1 功能增强

3.1.1 PLL 高频配置

- 描述
 - AT32F403A内置的PLL可输出240MHz时钟，设定方法和AT32F403类似
 - AT32F403A系列加入时钟自动顺滑切换功能，在时钟配置流程上与AT32F403存在细微的差异。
- 需要特别注意的：
 - 原AT32F403中需要软件延时等待HSE和PLL稳定的步骤可以取消，已由硬件保证。
 - 当AT32F403A内置的PLL为108MHz以上时钟时，PLL设定略有不同，需要操作自动滑顺频率切换功能。
 - 168MHz PLL使用范例：

打开 system_at32f4xx.c 找到当前的系统时钟频率配置函数（需经过上述 PLL 配置），如 168MHz 函数：

```
static void SetSysClockTo168(void)
修改处如下斜黑体部分：
do
{
HSEStatus = RCC->CR & RCC_CR_HSERDY;
StartUpCounter++;
} while((HSEStatus == 0) && (StartUpCounter !=
HSE_STARTUP_TIMEOUT));
//此时不需再等待 2ms

...
/* Wait till PLL is ready */
while((RCC->CR & RCC_CR_PLLRDY) == 0)
{
}
*((unsigned int *)0x40021054) |= (0x30); //开启自动滑顺频率切换功能

/* Select PLL as system clock source */
RCC->CFGR &= (uint32_t)((uint32_t)~(RCC_CFGR_SW));
RCC->CFGR |= (uint32_t)RCC_CFGR_SW_PLL;

/* Wait till PLL is used as system clock source */
while ((RCC->CFGR & (uint32_t)RCC_CFGR_SWS) != (uint32_t)0x08)
{
}
//此时不需再等待 200us
*((unsigned int *)0x40021054) &= ~ (0x30); //关闭自动滑顺频率切换功能
```

3.1.2 安全库区保护

- 描述
 - 目前越来越多的微控器(MCU)应用需要使用到复杂的算法及中间件解决方案(middleware solution)，因此，如何保护软件方案商开发出来的核心算法等知识产权代码(IP-Code)，便成为微控制器应用中一项很重要的课题。
为因应这一重要需求，AT32F403A 系列提供了安全库区(sLib)的功能，以防止重要的 IP-Code 被终端用户的程序做修改或读取，进而达到保护的目的。
- 使用范例

- 请参考《AT32F403A 安全库区(SLIB) 应用指南.pdf》

3.1.3 主时钟输出和预分频器扩增

- 描述:
- 主时钟输出(CLKOUT)扩增支持CLKOUT预分频器, 可以实现CLKOUT/2. CLKOUT/4...CLKOUT/512除频
- HSE预分频器扩增支持/3, /4, /5输出
- 主时钟输出(CLKOUT)扩增支持LSE, LSI, PLLCLK/4, USB48M, ADCCLK输出
- 请参阅AT32F403A参考手册3.3.2 RCC_CFG寄存器和3.3.12 额外寄存器 (RCC_MISC) 叙述

3.1.4 SPI闪存(SPI功能)支持映像功能

- 描述:
 - AT32F403A支持加挂SPI闪存, 支持下列及其兼容之型号, 容量可达16M Byte。如果无法判别SPI FLASH 型号是否兼容, 可以利用AT32 ICP工具的SPIM自动侦测功能
 - 请参阅AT32F403A参考手册5.2.2节与5.4.14节
 - 支持下表SPI Flash型号外, 也支持兼容下表型号命令集的SPI Flash芯片

表 2. SPI 闪存支持类型表

Vendor	SPI Flash 型号
ESMT	EN25F20A/EN25QH128A
Winbond	W25Q128V
GD	GD25Q16C/GD25Q32C/GD25Q64C/GD25Q80C/GD25Q127C

- 加挂闪存为SPIM, 使用地址0x0840 0000~0x1FFF 0000
- 加挂闪存功能在各型封装均支持。SPIM_IO0和SPIM_IO1管脚可根据EXT_SPIF_GRP[2:0]进行remap配置。使用管脚如下表所示

表 3. EXT_SPIF_GRP[2:0]为[000]时引脚支持

SPIM	Pin	LQFP48 QFN48	LQFP 64	LQFP 100	共享脚位描述
SPIM_SCK	PB1	19	27	36	ADC12_IN9/TMR3_CH4/TMR8_CH3N
SPIM_NSS	PA8	29	41	67	TMR1_CH1/CLKOUT/USART1_CK/I2C3_SCL
SPIM_IO0	PA11	32	44	70	USB_DM/TMR1_CH4/USART1_CTS/CAN_RX
SPIM_IO1	PA12	33	45	71	USB_DP/CAN_TX/USART1_RTS/TMR1_ETR
SPIM_IO2	PB7	43	59	93	TMR4_CH2/I2C1_SDA/XMC_NADV
SPIM_IO3	PB6	42	58	92	TMR4_CH1/I2C1_SCL

表 4. EXT_SPIF_GRP[2:0]为[001]时引脚支持

SPIM	Pin	LQFP48 QFN48	LQFP 64	LQFP 100	共享脚位描述
SPIM_SCK	PB1	19	27	36	ADC12_IN9/TMR3_CH4/TMR8_CH3N
SPIM_NSS	PA8	29	41	67	TMR1_CH1/CLKOUT/USART1_CK/I2C3_SCL
SPIM_IO0	PB10	21	29	47	USART3_TX/I2C2_SCL/I2S3_MCK/TMR2_CH3

SPIM	Pin	LQFP48 QFN48	LQFP 64	LQFP 100	共享脚位描述
SPIM_IO1	PB11	22	30	48	USART3_RX/I2C2_SDA/TMR2_CH4
SPIM_IO2	PB7	43	59	93	TMR4_CH2/I2C1_SDA/XMC_NADV
SPIM_IO3	PB6	42	58	92	TMR4_CH1/I2C1_SCL

- 加挂闪存为SPIM时，内部AHB时钟频率（ f_{HCLK} ）最高限制为120 MHz.
- 例程参考
AT32F4xx_StdPeriph_Lib_V1.x.x\Project\Examples\AT_START_F403A\FLASH

3.1.5 扩增全双工I2S

- 描述：
 - AT32F403A 新增两个模块（I2S2_ext，I2S3_ext）以支持I2S全双工模式
 - 适用于48PIN/64PIN/100PIN封装
 - I2Sx_ext不能独立使用，只能配合I2Sx一起用于全双工模式，且I2Sx_ext需配置为从机
 - 全双工模式下，原I2S模式未用的SPI_MISO引脚用于扩增的数据线，其他引脚不变
 - I2Sx_ext无独立的中断向量号（与I2Sx共享），但有独立的寄存器地址和DMA信道（请参阅AT32F403A参考手册1.2.1及9.3.8小节）

3.1.6 扩增USART和UART

- 描述：
 - AT32F403A扩增USART6/UART7/UART8
 - 寄存器起始地址：USART6-0x4001_6000, UART7-0x4001_6400, UART8-0x4001_6800
 - 中断号：INT#76, INT#77, INT#78
 - DMA：使用弹性请求（请参阅AT32F403A参考手册9.3.8小节）
 - 管脚复用设定：
 - 于AFIO_MAP8寄存器位[23:20]扩充USART6 复用重映像 USART6_GRPMP（请参阅AT32F403A参考手册7.4.7小节）
 - 于AFIO_MAP8寄存器位[27:24]扩充UART7 复用重映像 UART7_GRPMP（请参阅AT32F403A参考手册7.4.7小节）
 - 于AFIO_MAP8寄存器位[31:28]扩充UART8 复用重映像 UART8_GRPMP（请参阅AT32F403A参考手册7.4.7小节）

3.1.7 扩增CAN2

- 描述：
 - AT32F403A 扩增CAN2
 - 适用于48PIN/64PIN/100PIN封装
 - 寄存器起始地址：0x4000_6800
 - 中断号：INT#68, INT#69, INT#70, INT#71
 - 管脚复用设定：于AFIO_MAP寄存器位[22]扩充CAN2 复用重映像 CAN2_REMAP（请参阅AT32F403A参考手册7.4.3小节）

3.1.8 支持CAN与USB同时使用

- 描述：
 - AT32F403A 支持CAN与USB同时使用
 - 适用于48PIN/64PIN/100PIN封装
 - CAN负责管理自己独立的512字节SRAM存储空间
 - USB也有自己独立的SRAM存储空间，且未使能的CAN的存储空间也可以叠加分配给USB使用（详细用法请参阅AT32F403A参考手册21.3.2.1小节）

3.1.9 扩增48MHz HSI支持USB外设

- 描述：
 - AT32F403A支持48MHz时钟供USB使用
 - 适用于系统时钟和USB时钟同步情形，如系统时钟跑200MHz（PLL from HSE），USB外设仍需要使用情况。
 - 详情请参考参阅AT32F403A参考手册3.2.2 HSI时钟
- 使用范例：
 - 请参考以下案例AT32F4xx_StdPeriph_Lib_V1.x.x/Project/AT_START_F403A/Examples/USB_Device

3.1.10 HSI 自动时钟校准 ACC

- 描述：
 - AT32F403A 新增ACC模块
HSI 自动时钟校准器（HSI ACC）利用 USB 模块产生的 SOF 信号（周期为 1 毫秒）作为参考信号，实现对 HSI 时钟的采样和校准。
本模块主要功能就是实现对 USB 设备提供 48MHz±0.25%精度的时钟
 - 适用于所有封装
 - 寄存器起始地址：0x4001_5800
 - 中断号：INT#72
- 使用范例：
 - 请参考以下范例：
AT32F4xx_StdPeriph_Lib_V1.x.x\Project\AT_START_F403A\Examples\ACC

3.1.11 64PIN 封装支持 XMC

- 描述：
 - AT32F403A在64PIN封装支持XMC，但XMC仅支持8位的8080/6800方式驱动LCD
 - 管脚复用设定：于AFIO_MAP7寄存器位[17:16] XMC 内部重映射（请参阅AT32F403A参考手册7.4.13小节）
- 使用范例：
 - 请参考以下案例
AT32F4xx_StdPeriph_Lib_V1.x.x/Project/AT_START_F403A/Examples/XMC/XMC_LCD_8BIT

3.1.12 支持闪存 CRC 校验

- 描述：
 - AT32F403A支持闪存CRC校验，通过配置闪存CRC校验控制寄存器（CRC_DR），即通过闪存CRC校验结果寄存器（CRC_OUTR）校验闪存内容。该功能在在读保护或者sLib情况下同样适用。
 - 详情请参考《AT32F403A技术手册》中5.4.27 闪存CRC校验结果寄存器（CRC_OUTR）和5.4.27 闪存CRC校验结果寄存器（CRC_OUTR）

3.1.13 高速GPIO

- 描述：
 - AT32F403A对GPIO进行了升级，将GPIO时钟挂在AHB总线上，而AT32F403的GPIO挂在APB总线上。
 - 在做GPIO翻转测试或者使用GPIO模拟SPI/USART/I2C等外设时，存在AT32F403A GPIO翻转速度与AT32F403相比，频率会更快。对比如下表

表 5. AT32F403/403A GPIO toggle 最大速度性能测试

时钟频率配置(MHz)	AHB=192; APB2=96	AHB=72; APB2=72	AHB=36; APB2=36
AT32F403A IO 翻转(MHz)	96（波形如图 1）	36（波形如图 3）	18
AT32F403 IO 翻转(MHz)	16（波形如图 2）	12（波形如图 4）	6

图 1. 403A 在 192MHz 主频下 GPIO 最快翻转速度波形

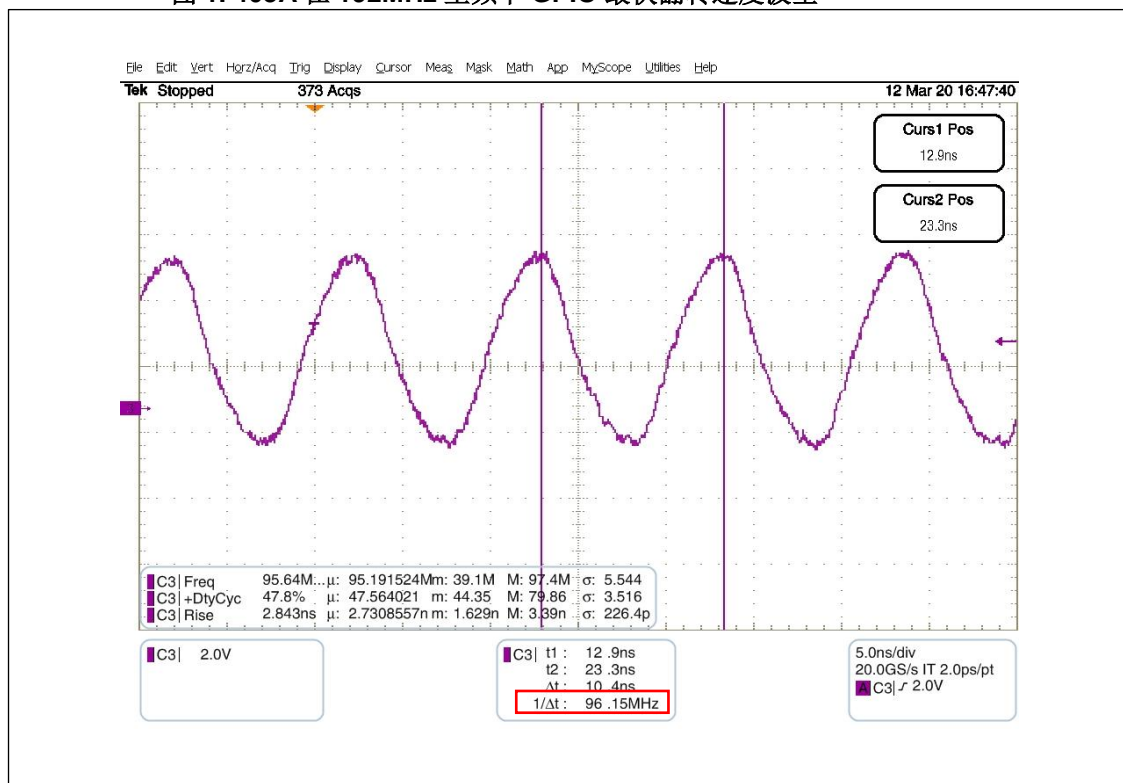


图 2. 403 在 192MHz 主频下 GPIO 最快翻转速度波形

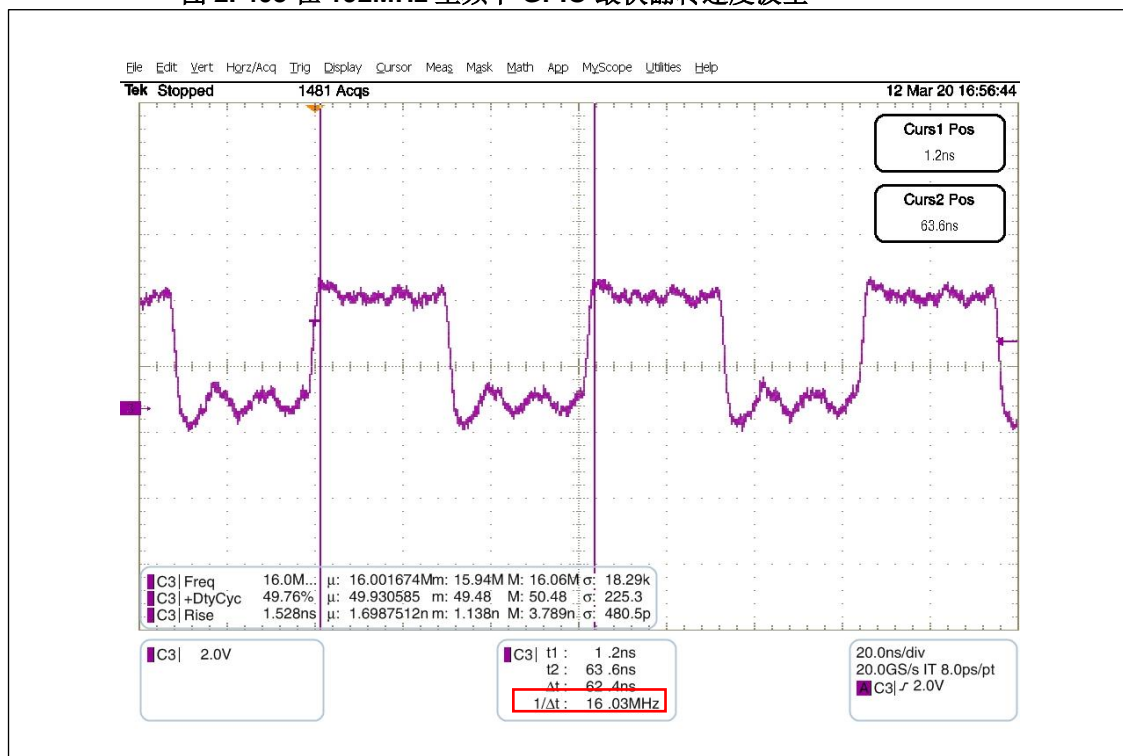


图 3. 403A 在 72MHz 主频下 GPIO 最快翻转速度波形

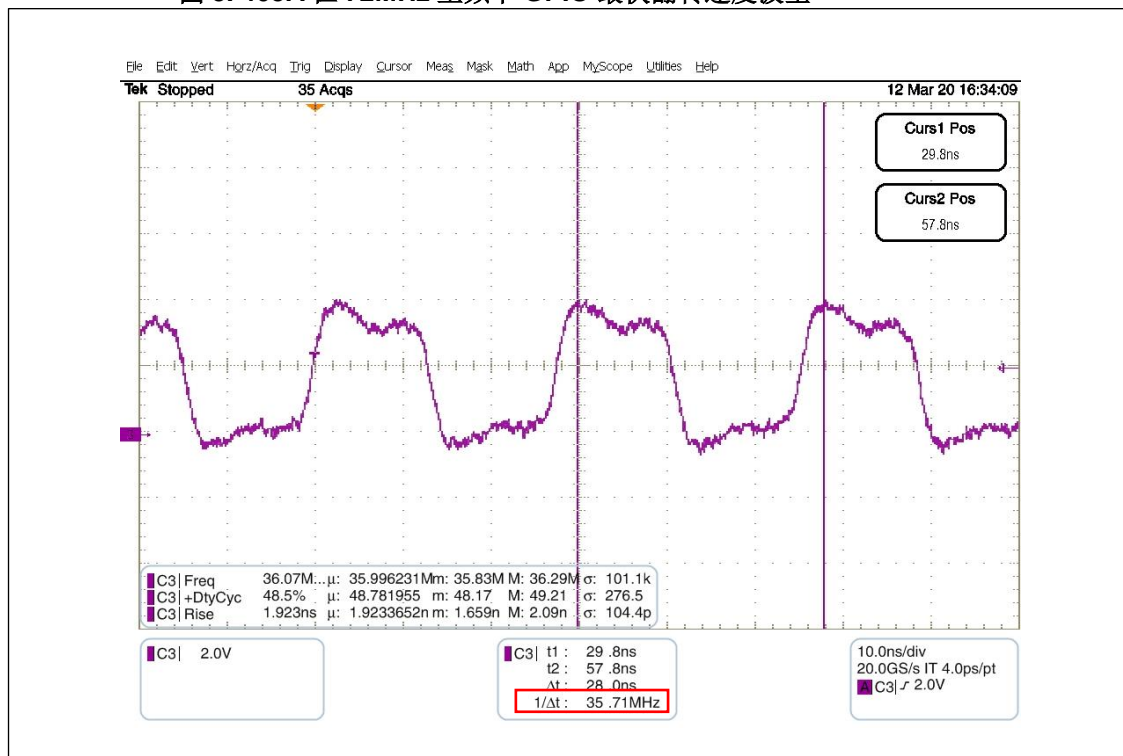


图 4. 403 在 72MHz 主频下 GPIO 最快翻转速度波形



3.1.14 扩增DMA弹性映像请求功能

- 描述：
 - AT32F403A的DMA1/DMA2新增弹性映像请求功能
 - 适用于48PIN/64PIN/100PIN封装
 - 弹性映射与固定映射同时只能开启其一，二者不能同时开启
 - 弹性映射请求无独立的中断向量号（与固定映射请求共享），但有独立的配置寄存器地址（请参阅AT32F403A参考手册）
- 使用范例：
 - 请参考以下范例：
AT32F4xx_StdPeriph_Lib_V1.x.x\Project\AT_START_F403A\Examples\DMA\SPI_RAM_FLEXIBLE。

3.2 外设区别

3.2.1 使用 ADC 双模式时，程序会死在 ADC 校准函数

- 描述：
 - 在使用ADC双模式时，程序会死在ADC校准函数while(ADC_GetCalibrationStatus(ADC1));
- 解决方法：
 - 修改ADC使能和校准函数顺序，如原ADC初始化函数

```
ADC_Configuration()
{
    ...
    ADC_Ctrl(ADC1, ENABLE);
    ...
    while(ADC_GetCalibrationStatus(ADC1)); //程序会死在这里

    ...
    ADC_Ctrl(ADC2, ENABLE);
    ...
    while(ADC_GetCalibrationStatus(ADC2));
    ...
}
```

- 修改方式

```
ADC_Configuration()
{
    ...
    ADC_Ctrl(ADC1, ENABLE);
    ...
    ADC_Ctrl(ADC2, ENABLE);
    ...
    while(ADC_GetCalibrationStatus(ADC1));
    while(ADC_GetCalibrationStatus(ADC2));
    ...
    ...
}
```

3.2.2 AT32F403A 与 AT32F403 使用 I2C3 时的区别

- 描述:

因AT32F403A新增CAN2外设，此处导致与AT32F403在RCC内对于I2C3的时钟使能/复位及外设基地址不兼容，详细如下表：

表 6. CAN2 和 I2C3 外设区别

芯片系列	RCC 外设时钟使能		RCC 外设时钟复位		外设基地址	
	CAN2	I2C3	CAN2	I2C3	CAN2	I2C3
AT32F403	-	APB1EN[26]	-	APB1RST[26]	-	0x4000_6800
AT32F403A	APB1EN[26]	APB2EN[23]	APB1RST[26]	APB2RST[23]	0x4000_6800	0x4001_5C00

故在AT32F403上开发关于I2C3的应用转移到AT32F403A时需要注意此不同。

4 版本历史

表 7. 文档版本历史

日期	版本	变更
2019.12.19	1.0.0	最初版本
2020.02.24	1.0.1	1. 修改系统频率和内部AHB时钟频率最高240 MHz，内部APB时钟频率最高120 MHz 2. 格式调整
2020.03.13	1.0.2	在 V1.0.1 版“ 高速GPIO ”增加 GPIO 波形对比图
2020.04.06	1.0.3	修正 3.2.1 ADC 双模式下的校准函数修改方式

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和 / 或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和 / 或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2020 雅特力科技 (重庆) 有限公司 保留所有权利