

Especificação Módulo Registrador de 64 bits

May 21, 2024

1 Registrador de 64 bits

1.1 Descrição do Módulo

O módulo REG_FPGA é um registrador de 64 bits que guarda e monta uma sequência correta na rodada. Ele possui uma entrada de clock (CLK), um sinal de reset (R), um sinal de habilitação (E), uma entrada de dados (data) e duas saídas: q, que guarda a sequência completa de 64 bits, e q3, que guarda os 4 bits mais significativos da sequência.

1.2 Interface

O módulo REG_FPGA possui a seguinte interface:

Nome	Tipo	Tamanho	Direção
CLK	wire	1	Entrada
R	wire	1	Entrada
E	wire	1	Entrada
data	wire	64	Entrada
q	reg	64	Saída
q3	reg	4	Saída

1.3 Descrição Funcional

O registrador de 64 bits guarda a sequência de bits presente na entrada data quando o sinal de habilitação E está ativo. Ele também atualiza a saída q3 com os 4 bits mais significativos da sequência.