Especificação Módulo FSM_clock

May 21, 2024

1 Introdução

Este documento descreve o módulo FSM_clock, que transforma um sinal de clock de $50 \rm MHz$ em sinais de $0.25 \rm Hz$, $0.5 \rm Hz$, $1 \rm Hz$ e $2 \rm Hz$.

2 Descrição do Módulo

2.1 Interface

O módulo FSM_clock possui a seguinte interface:

•	modulo 1 Silizoro en Possuli e soguinto interface.						
	Nome	Tipo	Tamanho	Direção	Descrição		
	reset	wire	1	Entrada	Sinal de reset		
	$CLOCK_{-}50$	wire	1	Entrada	Sinal de clock de 50MHz		
	C025Hz	reg	1	Saída	Sinal de 0.25Hz		
	C05Hz	reg	1	Saída	Sinal de $0.5 Hz$		
	C1Hz	reg	1	Saída	Sinal de 1Hz		
	C2Hz	reg	1	Saída	Sinal de 2Hz		

2.2 Descrição Funcional

O módulo FSM_clock realiza a transformação do sinal de clock de $50 \mathrm{MHz}$ em sinais de $0.25 \mathrm{Hz},~0.5 \mathrm{Hz},~1 \mathrm{Hz}$ e $2 \mathrm{Hz}$. Ele utiliza quatro contadores (c025, c05, c1, c2) para realizar essa divisão de frequência.

3 Tabela de Valores dos Contadores

A tabela a seguir relaciona os valores dos contadores para 50 MHz com a frequência de saída correspondente:

Frequência	Valor do Contador
0.25Hz	199,999,999
0.5 Hz	99,999,999
$1 \mathrm{Hz}$	49,999,999
$2 \mathrm{Hz}$	24,999,999