

Relatório de Projeto - Questão 5

a) No desenho do comparador de 4 bits, ele é colocado como um comparador industrial da família 74 que é representado por um bloco que possui 3 saídas ($A < B$ OUT, $A = B$ OUT e $A > B$ OUT), 8 entradas ($A_0, B_0, A_1, B_1, A_2, B_2, A_3$ e B_3) para receber as palavras binárias de 4 bits a serem comparadas, sendo que esse recebimento ocorre de forma intercalada, além de outras 3 entradas ($A < B$ IN, $A = B$ IN e $A > B$ IN) que permitem o recebimento de informações anteriores, o que possibilita a criação de cascatas com esses comparadores de 4 bits para formar comparadores de palavras binárias maiores.

b) Para o comparador de 8 bits construído a partir de 2 comparadores de 4 bits, será feita uma cascata assim como foi escrito na letra a). Um dos comparadores de 4 bits será responsável por comparar os bits menos significativos das duas palavras binárias de 8 bits, enquanto que o outro comparador de 4 bits será responsável por comparar os bits mais significativos de ambas as palavras. A saída do comparador de 8 bits é dada pela saída do comparador dos bits mais significativos. Esse recebe a informação da comparação feita entre os bits menos significativos através de suas 3 entradas que permitem a cascata. Por sua vez, essas entradas estão ligadas às saídas do comparador dos bits menos significativos. Já as 3 entradas que permitem a cascata desse comparador estão ligadas ou à tensão de alimentação ou ao terra. Da forma como essa conexão foi feita (com a tensão de alimentação ligada à entrada que indica igualdade), o comparador apenas verifica se as palavras binárias são iguais ou não.

c) Foi projetado nessa parte da questão um comparador de 4 bits que utiliza operadores condicionais conforme aprendido em sala de aula, em que são declaradas 3 saídas (G, E e L) e 2 entradas (A e B) sendo as entradas vetores de 4 bits que serão comparados. As saídas indicam se $A > B$ (Saída G é ativada), $A = B$ (Saída E é ativada), $A < B$ (Saída L é ativada).

d) Usando o módulo feito na letra C, faz-se um comparador de 8 bits com 3 (saídas G, L e E) e 2 entradas (A e B) dessa vez sendo 2 vetores de 8 bits que serão comparados entre si. Com o uso do "assign", declaram-se variáveis auxiliares a_1, b_1, a_2, b_2 . a_1 recebe os bits menos significativos de A e a_2 recebe os bits mais significativos de A enquanto que b_1 recebe os bits menos significativos de B e b_2 recebe os mais significativos. Posteriormente, usam-se 2 comparadores de 4 bits, um para os bits mais significativos o outro para os bits menos significativos para fazer a comparação dos bits

correspondentes. Por fim, as saídas do comparador total (G,E e L) funcionam da seguinte forma: Se a saída E do comparador 1 (E1) e a saída E do comparador 2 (E2) forem ativadas, as entradas são iguais e dessa forma a saída E do comparador de 8 bits também é ativada. Para a ativação da saída L existem 2 possibilidades:

1. Se a saída L do comparador dos bits mais significantes (L2) for ativada, isso significa que os bits mais significantes de $A <$ os bits mais significantes de B, consequentemente $A < B$.
2. Se o comparador dos bits mais significantes for igual e o dos bits menos significantes a saída L for ativada (L1) o que significa que os bits menos significantes de $A <$ os bits menos significantes de B, e como os mais significantes são iguais então $A < B$.

Sendo assim, quando ocorre algum desses 2 casos então a saída L do comparador de 8 bits é ativada. Já a saída G é ativada quando nem L nem E estão ativas, completando assim o funcionamento do comparador de 8 bits.

e) O teste bench foi feito usando 3 casos de teste para nossa bancada. O primeiro caso o resultado deveria ser que apenas a porta E deveria ser ativada, visto que os números são iguais, o que é efetuado quando se observa o waveform. Após 10 ns os sinais mudam e a entrada A passa a ser maior que B, ativando apenas a porta G. Por fim, a partir dos 20 ns, a entrada B passa a ser maior que A, ativando apenas a porta L e concluindo assim nossa bancada de teste.