Pontifícia Universidade Católica de Minas Gerais Instituto de Ciências Exatas e Informática Curso de Ciência da Computação

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	Т	Dia	Р	Descrição	OBS.
08						
			03	G00	Preparação para o início de atividades	
	05	A01			Apresentação da disciplina - Introdução	
	07	A02			Modelo de computador - Representação de dados	
			10	G01	Guia 01	
	12	A03			Sistemas de numeração	
	14	A04			Representação inteira	
			17	G02	Guia 02	
	19	A05			Representação fracionária	
	21	A06			Complementos	
			24	G03	Guia 03	
	26	A07			Álgebra de proposições	
	28	A08			Circuitos lógicos combinacionais	
			31	G04	Guia 04	
09						
	02	A09			Simplificações de circuitos (VK-Maps)	
	04	A10			Simplificações de circuitos (QM)	
			06	G05	Guia 05	
	09	A11			Arquitetura de microprocessadores - LU	
	11	A12			Arquitetura de microprocessadores - AU	
			14	G06	Guia 06	
	16	A13			Arquitetura de microprocessadores - ALU	
	18	A14			Circuitos lógicos sequenciais	
			21	G07	Guia 07	
	23	A15			Máquinas de estados finitos - FSM	
	25	A16			Máquinas de estados finitos - Mealy e Moore	
			28	G08	Guia 08	
	30	A17			Verificação 01 - Circuitos Combinacionais	25
10						
	02	A18			Máquinas de estados finitos - Autômato de pilha	
			05	G09	Guia 09	
	07	A19			Máquinas de estados finitos - Máquina de Turing	
	09	A20			Latches e flip-flops	
			10	R01	Recuperação 01	(*)
			11	T01	Artigo	(*)
	14				Recesso	
	16	A21			Contadores síncronos	
			19	G10	Guia 10	
	21	A22			Contadores assíncronos	
	23	A23			Registradores (RTL)	
			26	G11	Guia 11	
	28	A24			Registradores (RTL)	
	30	A25			Registradores (Deslocamento)	İ
					,	
						İ

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	Т	Dia	Р	Descrição	OBS.
11					,	
	01			G12	Guia 12	
			02		Feriado	
	04	A26			Arquitetura de microprocessadores - Modelo	
	06	A27			Arquitetura de microprocessadores - Memória	
	09 G13 Guia 13					
	11	A28			Arquitetura de microprocessadores - Controle	
	13	A29			Verificação 02 - Circuitos Sequenciais	
			16	G14	Guia 14	
	18	A30			Arquitetura de microprocessadores - Endereçamento	
	20				Feriado	
				ADA	A programar	(*)
			23	G15	Guia 15	
	25	A31			Arquitetura de microprocessadores - Desvios	
	27	A32			Arquitetura de microprocessadores - Pilha	
			28	R02	Recuperação/Refação 02a	(*)
			30	G16	Guia 16	
12						
	02	A33			Arquitetura de microprocessadores - Funções	
	04	A34			Arquitetura de microprocessadores - Evolução	
			07	G17	Projeto 01	
					Divulgação de notas de atividades práticas + ADA	25
	09	A35			Software básico	
	11	A36			Verificação 03 - Todos os assuntos	25
			14	P01	A programar	
	16	A37			Software básico	
	18	A38			Reavaliação - Todos os assuntos	25
			21	P03	A programar	
					Divulgação de notas finais	
					Encerramento	
		04			Práticas investigativas (extra-classes)	
Т		80		40	Totais	100

(*) - Entrega especial. (ADA*) - A Avaliação de Desempenho Acadêmico será agendada para todas as disciplinas.

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

AULA	DATA	DISTRIBUIÇÃO DE AULAS DE TEORIA
01	05/08	Apresentação da disciplina - Introdução
02	07/08	Modelo de computador - Representações de dados
03	12/08	Sistemas de numeração
04	14/08	Representação inteira
05	19/08	Representação fracionária
06	21/08	Complementos
07	26/08	Álgebra de proposições
08	28/08	Circuitos lógicos combinacionais
09	02/09	Simplificações de circuitos (VK-Maps)
10	04/09	Simplificações de circuitos (VK-Maps) Simplificações de circuitos (QM)
11		
12	09/09	Arquitetura de microprocessadores - LU
13	11/09	Arquitetura de microprocessadores - AU
	16/09	Arquitetura de microprocessadores - ALU
14	18/09	Circuitos lógicos sequenciais
15	23/09	Máquinas de Estados Finitos (FSM)
16	25/09	Máquinas de Estados Finitos - Mealy e Moore
17	30/09	Verificação de aprendizagem 01
18	02/10	Máquinas de Estados Finitos - Autômato de pilha
19	07/10	Máquinas de Estados Finitos - Máquina de Turing
20	09/10	Latches e Flip-flops
	14/10	Recesso
21	16/10	Contadores síncronos
22	21/10	Contadores assíncronos
23	23/10	Registradores (RTL)
24	28/10	Registradores (Deslocamento)
25	30/10	Arquitetura de microprocessadores - Modelo
26	04/11	Arquitetura de microprocessadores - Memória
27	06/11	Arquitetura de microprocessadores - Controle
28	11/11	Verificação de aprendizagem 02
29	13/11	Arquitetura de microprocessadores - Endereçamento
30	18/11	Arquitetura de microprocessadores - Desvios
	20/11	Feriado
31	25/11	Arquitetura de microprocessadores - Pilha
32	27/11	Arquitetura de microprocessadores - Funções
33	02/12	Arquitetura de microprocessadores - Evolução
34	04/12	Software básico
35	09/06	Software básico
36	11/12	Verificação de aprendizagem 03
37	16/12	Revisão
38	18/12	Reavaliação
	21/12	Encerramento
	04h	Práticas investigativas (extra-classes)
40	80 h-a	Aulas teóricas previstas e prática investigativa

Observações:

A proposta a seguir é passível de modificações, dependentes do aceite e sugestões do Colegiado do Curso e eventualidades. Lançamentos no SGA poderão ser alterados.

As avaliações e atividades práticas acompanharão o desenvolvimento da teoria.

As datas previstas para as avaliações <u>são provisórias</u>. <u>Não haverá qualquer</u> avaliação, sem prévio anúncio em sala de aula e posterior confirmação.

Exercícios entregues fora do prazo serão penalizados por um fator de depreciação mínimo de 0.50 semana em atraso, até o limite de 03 semanas, após o que NÃO mais serão aceitos para fins de avaliação somativa. No último mês letivo, o fator de depreciação será de 0.90, para qualquer entrega fora do prazo, independente do atraso.

Ao final de cada mês será providenciada a publicação de valores provisórios acumulados até então, para acompanhamento das atividades já avaliadas.

Proposta provisória para verificações de aprendizagem				
Teoria				pontos
	01	P1	avaliação somativa individual acumulativa	25
		P2	avaliação somativa individual acumulativa	25
		P3	avaliação somativa individual acumulativa	25
Subtotal			P1(25) + P2(25) + P3(25)	75
Prática				
	15	P4	atividades práticas semanais (15 no mínimo) e	20
			outras atividades semanais, projetos e artigo	
			Avaliação de Desempenho Acadêmico (ADA=05)	05
Subtotal			(P1+P2+P3)+P4	100
		P5	reavaliação (repositiva/substitutiva, se necessária)	25
Subtotal		P6	P6=substituir(P5, menor(P1,P2,P3,P4))	100
Total				100 pontos

As avaliações somativas e individuais serão aplicadas de forma incremental: parte menor do conteúdo já avaliado será revista, e a maior parte será do conteúdo mais recente.

A Avaliação de Desempenho Acadêmica (ADA) será aplicada em data e na forma indicada a ser definida, oportunamente, pela Coordenação de Curso. Os valores obtidos nessas avaliações serão incorporados em até 05 pontos.

A reavaliação poderá incluir o reaproveitamento parcial de valores obtidos anteriormente. Todos os pontos reunidos nessa etapa terão caráter substitutivo, independentemente do valor final ser superior ou inferior ao já obtido. O reaproveitamento de avaliações sobre atividades práticas, terão prioridade sobre outras formas de avaliação.

Em caso de perda de alguma avaliação (<u>e apenas nas condições previstas no Manual</u> <u>do Aluno</u>), comunicar imediatamente ao professor, e apresentar petição justificada; se aprovada, agendar a reposição (no prazo de uma semana, se possível). <u>Em qualquer outra situação</u>, a <u>avaliação correspondente terá valor igual a zero</u> e a reposição de pontos somente poderá ser obtida mediante o processo de reavaliação descrito acima.