

PUCRS - PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO GRANDE DO SUL
ENGENHARIA DE SOFTWARE

**RELATÓRIO DO TRABALHO 3 - ORGANIZAÇÃO E ARQUITETURA DE
COMPUTADORES**

ARTHUR SUDBRACK IBARRA, GUSTAVO GIONGO LOTTERMANN E KEVIN RIBAS

PORTO ALEGRE

2021

Casos de teste:

Todas as informações solicitadas pelo professor, tais como as distintas configurações de cache e seus campos, o rastreamento de hits e misses e as taxas de acerto para cada caso podem ser encontradas em planilhas desenvolvidas pelo grupo, cujos links estarão sendo disponibilizados abaixo:

- **Mapeamento direto, com 8 bits para tag, 4 bits para linha, 3 bits para palavra e 1 bit para seleção do byte em uma palavra (cache com 16 linhas, 8 palavras por linha).**

Link para a planilha: [!\[\]\(99f58673407353e96a019fbca558fd72_img.jpg\) Org_e_Arq-caso1](#)

- **Mapeamento direto, com 8 bits para tag, 5 bits para linha, 2 bits para palavra e 1 bit para seleção do byte em uma palavra (cache com 32 linhas, 4 palavras por linha).**

Link para a planilha: [!\[\]\(339a16584d5da0f0a3ca4e9ec17bf6a1_img.jpg\) Org_e_Arq-caso2](#)

- **Mapeamento associativo, com 12 bits para tag, 3 bits para palavra e 1 bit para seleção do byte em uma palavra (cache com 16 linhas, 8 palavras por linha).**

Link para a planilha: [!\[\]\(de95854c7ee024cfadc48187bbb781b2_img.jpg\) Org_e_Arq-caso3](#)

- **Mapeamento associativo, com 13 bits para tag, 2 bits para palavra e 1 bit para seleção do byte em uma palavra (cache com 32 linhas, 4 palavras por linha).**

Link para a planilha: [!\[\]\(6059a5aa8b4ca7bb793408023d6c6e42_img.jpg\) Org_e_Arq-caso4](#)

Conclusão:

Ao final do trabalho, o grupo, através de metodologias empíricas, pôde concluir que nas caches cujas configurações permitiam menos palavras por linha, houve uma menor taxa de acerto (hits). Por instância, nos casos de teste 1 e 3, havia 8 palavras para cada linha da cache e a eficiência desta foi de aproximadamente 95,9%, já nos casos de teste 2 e 4, havia 4 palavras para cada linha da cache e a eficiência desta foi de aproximadamente 92,85%. É importante ressaltar, contudo, que nos casos de teste 1 e 3, apesar de termos mais palavras por linha, a cache continha menos linhas ao todo e isso pode influenciar negativamente e diretamente na eficiência da memória cache em questão, no entanto, como em nenhuma situação estipulada pelo professor todas as linhas da cache eram utilizadas, tal fato acabou não fazendo diferença no resultado final encontrado. O fato de que nem todas as linhas das caches foram utilizadas

também explica o porquê de os resultados obtidos em relação à eficiência das memórias caches testadas terem sido iguais tanto para o mapeamento direto quanto para o associativo, uma vez que teríamos de buscar por mais endereços e povoar as linhas da cache em maior escala para que alguma diferença entre os dois tipos de mapeamento pudesse ser evidenciada.