



---

## **PIC10F200/202/204/206**

### **Ficha de dados**

Microcontroladores Flash de 6 pinos e 8 bits

**Observe os seguintes detalhes do recurso de proteção de código em dispositivos Microchip:**

- Os produtos Microchip atendem às especificações contidas em sua Folha de Dados Microchip específica.
- A Microchip acredita que sua família de produtos é uma das famílias mais seguras de seu tipo no mercado hoje, quando usado da maneira pretendida e em condições normais.
- Existem métodos desonestos e possivelmente ilegais usados para violar o recurso de proteção do código. Todos esses métodos, até onde sabemos, requerem o uso dos produtos Microchip de uma maneira fora das especificações operacionais contidas nas Folhas de Dados da Microchip. Muito provavelmente, a pessoa que faz isso está envolvida em roubo de propriedade intelectual.
- A Microchip está disposta a trabalhar com o cliente que está preocupado com a integridade de seu código.
- Nem a Microchip nem qualquer outro fabricante de semicondutores podem garantir a segurança de seu código. A proteção do código não significa que estamos garantindo o produto como "inquebrável".

A proteção do código está em constante evolução. Nós da Microchip estamos comprometidos em melhorar continuamente os recursos de proteção de código de nossos produtos. Tentativas de quebrar o recurso de proteção de código da Microchip podem ser uma violação da Lei de Direitos Autorais do Milênio Digital. Se tais atos permitir o acesso não autorizado ao seu software ou outro trabalho protegido por direitos autorais, você pode ter o direito de processar judicialmente sob essa Lei.

As informações contidas nesta publicação sobre o dispositivo aplicativos e similares são fornecidos apenas para sua conveniência e pode ser substituído por atualizações. É sua responsabilidade certifique-se de que seu aplicativo atende às suas especificações.  
**A MICROCHIP NÃO FAZ REPRESENTAÇÕES OU GARANTIAS DE QUALQUER TIPO, SEJAM EXPRESSAS OU IMPLÍCITAS, ESCRITA OU VERBAL, ESTATUTÁRIA OU DE OUTRA FORMA, RELACIONADA ÀS INFORMAÇÕES, INCLUINDO MAS NÃO LIMITADO À SUA CONDIÇÃO, QUALIDADE, DESEMPENHO, COMERCIALIZAÇÃO OU ADEQUAÇÃO A UM PROPÓSITO.**

A Microchip se isenta de qualquer responsabilidade decorrente dessas informações e seu uso. Uso dos produtos da Microchip como componentes críticos na sistemas de suporte de vida não está autorizado, exceto com expressa aprovação por escrito da Microchip. Nenhuma licença é transmitida, implicitamente ou de outra forma, sob qualquer propriedade intelectual da Microchip direitos.

**Marcas registradas**

O nome e o logotipo do Microchip, o logotipo do Microchip, Accuron, dsPIC, KEELOQ, microID, MPLAB, PIC, PICmicro, PICSTART, PRO MATE, PowerSmart, rfPIC e SmartShunt são marcas registradas da Microchip Technology Incorporated nos EUA e em outros países.

AmpLab, FilterLab, Migratable Memory, MXDEV, MXLAB, PICMASTER, SEEVAL, SmartSensor e The Embedded Control Solutions Company são marcas registradas da Microchip Technology Incorporated nos EUA

Analog-for-the-Digital Age, Application Maestro, dsPICDEM, dsPICDEM.net, dsPICworks, ECAN, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, Linear Active Thermistor, MPASM, MPLIB, MPLINK, MPSIM, PICkit, PICDEM, PICDEM.net, PICLAB, PICtail, PowerCal, PowerInfo, PowerMate, PowerTool, rFLAB, rfPICDEM, Select Mode, Smart Serial, SmartTel, Total Endurance e WiperLock são marcas comerciais da Microchip Technology Incorporated nos EUA e em outros países .

SQTP é uma marca de serviço da Microchip Technology Incorporated nos EUA

Todas as outras marcas registradas aqui mencionadas são propriedade de suas respectivas empresas.

© 2005, Microchip Technology Incorporated, Impresso nos EUA, Todos os direitos reservados.

 Impresso em papel reciclado.

**QUALITY MANAGEMENT SYSTEM  
CERTIFIED BY DNV  
= ISO/TS 16949:2002 =**

A Microchip recebeu a certificação do sistema de qualidade ISO/TS-16949:2002 para sua sede mundial, design e instalações de fabricação de wafer em Chandler e Tempe, Arizona e Mountain View, Califórnia em outubro de 2003. Os processos e procedimentos do sistema de qualidade da empresa são para seu PICmicro® 8 MCUs de bits, dispositivos de salto de código KEELOQ®, EEPROMs seriais, microperiféricos, memória não volátil e produtos analógicos. Além disso, o sistema de qualidade da Microchip para o projeto e fabricação de sistemas de desenvolvimento é certificado pela ISO 9001:2000.


**MICROCHIP**
**PIC10F200/202/204/206**

## Microcontroladores Flash de 6 pinos e 8 bits

### Dispositivos incluídos nesta folha de dados:

- PIC10F200
- PIC10F202
- PIC10F204
- PIC10F206

### CPU RISC de alto desempenho:

- Apenas 33 instruções de uma única palavra para aprender • Todas as instruções de ciclo único, exceto as ramificações do programa, que são de dois ciclos • Instruções de largura de 12 bits
- Pilha de hardware profunda de 2 níveis
- Modos de endereçamento direto, indireto e relativo para dados e instruções
- Caminho de dados de 8 bits de largura • 8 registros de hardware de função especial
- Velocidade de operação:
  - Relógio interno de 4 MHz
  - Ciclo de instrução de 1  $\mu$ s

### Características especiais do microcontrolador:

- Oscilador interno de precisão de 4 MHz:
  - Calibrado de fábrica para  $\pm 1\%$
- In-Circuit Serial Programming™ (ICSP™) • Suporte a Depuração In-Circuit (ICD) • Power-on Reset (POR) • Device Reset Timer (DRT) • Watchdog Timer (WDT) com chip dedicado

Oscilador RC para operação confiável

- Proteção de código programável • Pino de entrada MCLR multiplexado • pull-ups fracos internos nos pinos de E/S • Modo de suspensão com economia de energia • Despertar da suspensão na mudança de pino

### Recursos de baixa potência/tecnologia CMOS:

- Corrente de operação: - < 350  $\mu$ A @ 2V, 4 MHz • Corrente de espera: - 100 nA @ 2V, típico
- Tecnologia Flash de baixa potência e alta velocidade:
  - Resistência de 100.000 Flash - > 40 anos de retenção
- Design totalmente estático
- Ampla faixa de tensão de operação: 2,0 V a 5,5 V • Ampla faixa de temperatura:
  - Industrial: -40°C a +85°C
  - Estendido: -40°C a +125°C

### Recursos Periféricos (PIC10F200/202):

- 4 pinos de E/S:
  - 3 pinos de E/S com controle de direção individual - 1 pino somente de entrada
  - Dissipador/fonte de alta corrente para acionamento direto de LED
  - Mudança de despertar
  - Travessias fracas
- Relógio/contador em tempo real de 8 bits (TMR0) com 8 bits prescaler programável

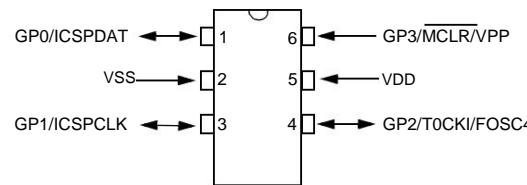
### Recursos Periféricos (PIC10F204/206):

- 4 pinos de E/S:
  - 3 pinos de E/S com controle de direção individual - 1 pino somente de entrada
  - Dissipador/fonte de alta corrente para acionamento direto de LED
  - Mudança de despertar
  - Travessias fracas
- Relógio/contador em tempo real de 8 bits (TMR0) com 8 bits prescaler programável • 1
- Comparador:
  - Referência de tensão absoluta interna
  - Ambas as entradas do comparador visíveis externamente
  - Saída do comparador visível externamente

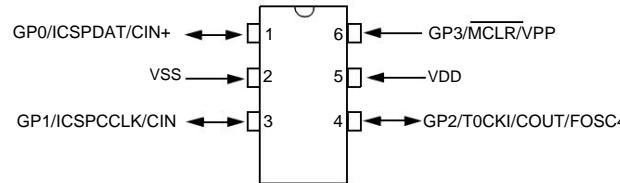
# PIC10F200/202/204/206

## Diagramas de pinos

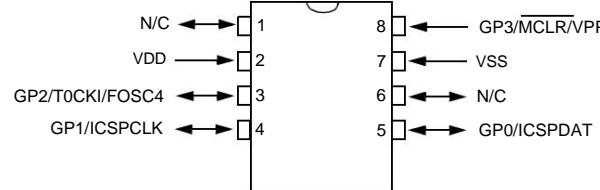
SOT-23



SOT-23



PDIP



PDIP

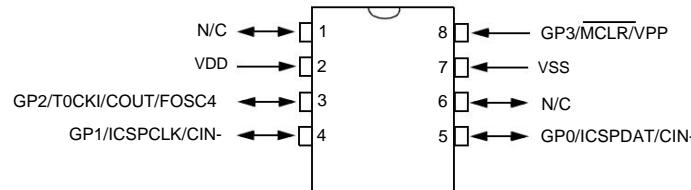


TABELA 1-1: MEMÓRIA E CARACTERÍSTICAS DO PIC10F2XX

Dispositivo	Memória do programa		E/S	Temporizadores 8 bits	Comparador
	Flash (palavras)	SRAM (bytes)			
PIC10F200	256	16	4	1	0
PIC10F202	512	24	4	1	0
PIC10F204	256	16	4	1	1
PIC10F206	512	24	4	1	1

**Índice**

1.0 Descrição Geral .....	5 2.0 PIC10F200/202/204/206
Variedades de Dispositivos .....	7 3.0 Visão geral da
arquitetura .....	9 4.0 Organização da
Memória .....	15 5.0 Porta de E/
S... .....	25 6.0 Módulo Timer0 e Registro TMR0
(PIC10F200/202) .....	29 7.0 Módulo Timer0 e Registro TMR0
(PIC10F204/206) .....	33 8.0 Módulo
Comparador .....	37 9.0 Recursos especiais da
CPU .....	41 10.0 Resumo do Conjunto de
Instruções .....	51 11.0 Suporte ao
Desenvolvimento .....	59 12.0 Características
Elétricas.....	63 13.0 Gráficos e Tabelas de Características DC e
AC.....	73 14.0 Informações de
Embalagem .....	75
Índice .....	79 Supor te On-
Line.....	81 Informações de Sistemas Linha direta de
atualização e atualização .....	81 Resposta do
Leitor .....	82 Sistema de Identificação do
Produto .....	83

**AOS NOSSOS VALIOSOS CLIENTES**

É nossa intenção fornecer aos nossos valiosos clientes a melhor documentação possível para garantir o uso bem-sucedido de seus produtos Microchip. Para isso, continuaremos aprimorando nossas publicações para melhor atender às suas necessidades. Nossas publicações serão refinadas e aprimoradas à medida que novos volumes e atualizações forem introduzidos.

Se você tiver quaisquer perguntas ou comentários sobre esta publicação, entre em contato com o Departamento de Comunicações de Marketing por e-mail em [docerrors@mail.microchip.com](mailto:docerrors@mail.microchip.com) ou envie por fax o **Formulário de Resposta do Leitor** no verso desta folha de dados para (480) 792-4150.

Congratulamo-nos com o seu feedback.

**Folha de dados mais atual**

Para obter a versão mais atualizada desta folha de dados, registre-se em nosso site mundial em:

<http://www.microchip.com>

Você pode determinar a versão de uma folha de dados examinando seu número de literatura encontrado no canto inferior externo de qualquer página. O último caractere do número da literatura é o número da versão (por exemplo, DS30000A é a versão A do documento DS3000).

**Errata**

Uma folha de errata, descrevendo pequenas diferenças operacionais da folha de dados e soluções recomendadas, pode existir para os dispositivos atuais. À medida que os problemas do dispositivo/documentação se tornarem conhecidos por nós, publicaremos uma folha de errata. A errata especificará a revisão do silício e a revisão do documento ao qual se aplica.

Para determinar se existe uma folha de errata para um determinado dispositivo, verifique com um dos seguintes: • Site mundial da Microchip; <http://www.microchip.com> • Seu escritório de vendas local da Microchip (veja a última página) • O Microchip Corporate Literature Center; FAX dos EUA: (480) 792-7277 Ao entrar em contato com um escritório de vendas ou centro de literatura, especifique qual dispositivo, revisão de silício e folha de dados (inclusa o número da literatura) você está usando.

**Sistema de Notificação do Cliente**

Registre-se em nosso site em [www.microchip.com/cn](http://www.microchip.com/cn) para receber as informações mais atuais sobre todos os nossos produtos.

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

# PIC10F200/202/204/206

## 1.0 DESCRIÇÃO GERAL

Os dispositivos PIC10F200/202/204/206 da Microchip são microcontroladores CMOS baseados em Flash de baixo custo, alto desempenho, 8 bits, totalmente estáticos. Elas empregam uma arquitetura RISC com apenas 33 single-word/instruções de ciclo único. Todas as instruções são únicas ciclo (1  $\mu$ s), exceto para ramificações do programa, que levam dois ciclos. Os dispositivos PIC10F200/202/204/206 entregam desempenho em uma ordem de magnitude maior do que seus concorrentes na mesma categoria de preço. As instruções de largura de 12 bits são altamente simétricas, resultando em uma compressão de código típica de 2:1 sobre outras instruções de 8 bits. microcontroladores de sua classe. O fácil de usar e fácil lembrar o conjunto de instruções reduz o tempo de desenvolvimento significativamente.

Os produtos PIC10F200/202/204/206 estão equipados com recursos especiais que reduzem o custo do sistema e Requerimentos poderosos. O Power-on Reset (POR) e O temporizador de reinicialização do dispositivo (DRT) eliminam a necessidade de circuitos de reinicialização externos. O modo oscilador interno INTRC é fornecido, preservando assim o número limitado de E/S acessível. Modo de suspensão com economia de energia, temporizador de watchdog e recursos de proteção de código melhoram o custo do sistema, potência e confiabilidade.

Os dispositivos PIC10F200/202/204/206 estão disponíveis em Flash econômico, que é adequado para produção em qualquer volume. O cliente pode aproveitar ao máximo Liderança de preços da Microchip em Flash programável microcontroladores, beneficiando-se do Flash flexibilidade programável.

Os produtos PIC10F200/202/204/206 são suportados por um montador de macro completo, um simulador de software, um depurador de circuito, um compilador 'C', um programador de desenvolvimento e um programador cheio de recursos. Todas as ferramentas são suportadas no IBM® PC e máquinas compatíveis.

**TABELA 1-1: DISPOSITIVOS PIC10F200/202/204/206**

		<b>PIC10F200</b>	<b>PIC10F202</b>	<b>PIC10F204</b>	<b>PIC10F206</b>
<b>Relógio</b>	Frequência Máxima de Operação (MHz)	4	4	4	4
<b>Memória</b>	Memória de Programa Flash	256	512	256	512
	Memória de dados (bytes)	16	24	16	24
	Oscilador de	TMR0	TMR0	TMR0	TMR0
	Acordar da suspensão na mudança de PIN	Sim	Sim	Sim	Sim
	Comparadores	0	0	1	1
<b>Características</b>	Pinos de E/S	3	3	3	3
	Pinos apenas de entrada	1	1	1	1
	Pull-ups internos	Sim	Sim	Sim	Sim
	Programação serial em circuito	Sim	Sim	Sim	Sim
	Número de instruções	33	33	33	33
	Pacotes	6 pinos SOT-23 PDIP de 8 pinos			

Os dispositivos PIC10F200/202/204/206 possuem Power-on Reset, Watchdog Timer selecionável, proteção de código selecionável, alta corrente de E/S oscilador interno de capacidade e precisão.

O dispositivo PIC10F200/202/204/206 usa programação serial com pino de dados GP0 e pino de clock GP1.

## 1.1 Formulários

Os dispositivos PIC10F200/202/204/206 se encaixam em aplicações que vão desde aparelhos de cuidados pessoais e segurança sistemas para transmissores/receptores remotos de baixa potência. A tecnologia Flash torna a personalização do aplicativo programas (códigos do transmissor, configurações do aparelho, frequências do receptor, etc.) extremamente rápido e conveniente. As embalagens de dimensões reduzidas, para furos passantes ou montagem em superfície, faça esses microcontroladores bem adequado para aplicações com limitações de espaço. Baixo custo, baixo consumo de energia, alto desempenho, facilidade de uso e E/S flexibilidade tornam os dispositivos PIC10F200/202/204/206 muito versátil mesmo em áreas onde nenhum microcontrolador uso foi considerado antes (por exemplo, funções de temporizador, lógica e PLDs em sistemas maiores e coprocessador formulários).

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

# PIC10F200/202/204/206

## 2.0 PIC10F200/202/204/206 VARIEDADES DE DISPOSITIVOS

Uma variedade de opções de embalagem estão disponíveis. Dependendo dos requisitos de aplicação e produção, o opção de dispositivo adequada pode ser selecionada usando o informações nesta seção. Ao fazer pedidos, por favor use a identificação do produto PIC10F200/202/204/206 Sistema no verso desta folha de dados para especificar o número de peça correto.

### 2.1 Programação de giro rápido (QTP) Dispositivos

A Microchip oferece um serviço de programação QTP para ordens de produção da fábrica. Este serviço é feito disponível para usuários que optam por não programar unidades de quantidade média a alta e cujo código padrões se estabilizaram. Os dispositivos são idênticos aos os dispositivos Flash, mas com todos os locais Flash e fusíveis opções já programadas de fábrica. Certo procedimentos de verificação de código e protótipo se aplicam antes que as remessas de produção estejam disponíveis. Por favor entre em contato com o escritório de vendas local da Microchip Technology para mais detalhes.

### 2.2 Quick Turn serializado Dispositivos de programaçãoSM (SQTPSM)

A Microchip oferece um serviço de programação único, onde alguns locais definidos pelo usuário em cada dispositivo são programado com diferentes números de série. A série Os números podem ser aleatórios, pseudo-aleatórios ou sequencial.

A programação serial permite que cada dispositivo tenha um número único, que pode servir como código de entrada, senha ou número de identificação.

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

### **3.0 VISÃO GERAL DA ARQUITETURA**

O alto desempenho do PIC10F200/202/204/206 dispositivos podem ser atribuídos a uma série de arquiteturas recursos comumente encontrados em microprocessadores RISC. Para começar, os dispositivos PIC10F200/202/204/206 usam um Arquitetura de Harvard na qual programa e dados são acessados em ônibus separados. Isso melhora a largura de banda em relação às arquiteturas tradicionais de von Neumann onde programa e dados são buscados no mesmo barramento. Separar o programa e a memória de dados permite ainda instruções sejam dimensionadas de forma diferente do que a largura de 8 bits palavra de dados. Os opcodes de instrução têm 12 bits de largura, tornando possível ter todas as instruções de uma única palavra. Um barramento de acesso à memória de programa de 12 bits busca um instrução de 12 bits em um único ciclo. Um pipeline de dois estágios sobrepõe busca e execução de instruções. Conseqüentemente, todas as instruções (33) são executadas em um único ciclo (1 ys @ 4 MHz), exceto para ramificações do programa. A tabela abaixo lista a memória do programa (Flash) e os dados memória (RAM) para o PIC10F200/202/204/206 dispositivos.

**TABELA 3-1: MEMÓRIA PIC10F2XX**

Dispositivo	Memória	
	Programa	Dados
PIC10F200	256 x 12	16x8
PIC10F202	512 x 12	24x8
PIC10F204	256 x 12	16x8
PIC10F206	512 x 12	24x8

Os dispositivos PIC10F200/202/204/206 podem diretamente ou endereçar indiretamente seus arquivos de registro e memória de dados. Tudo Registros de Função Especial (SFR), incluindo o PC, são mapeados na memória de dados. O PIC10F200/202/204/206 tem uma orientação altamente ortogonal conjunto de instruções (simétrico) que torna possível realizar qualquer operação, em qualquer registo, utilizando qualquer modo de endereçamento. Esta natureza simétrica e falta de "situações ótimas especiais" tornam a programação com o PIC10F200/202/204/206 dispositivos simples, mas eficientes. Além disso, a curva de aprendizado é reduzida significativamente.

Os dispositivos PIC10F200/202/204/206 contêm um ALU e registro de trabalho. A ALU é um unidade aritmética de propósito. Faz cálculos aritméticos e Funções booleanas entre dados no registro de trabalho e qualquer arquivo de registro.

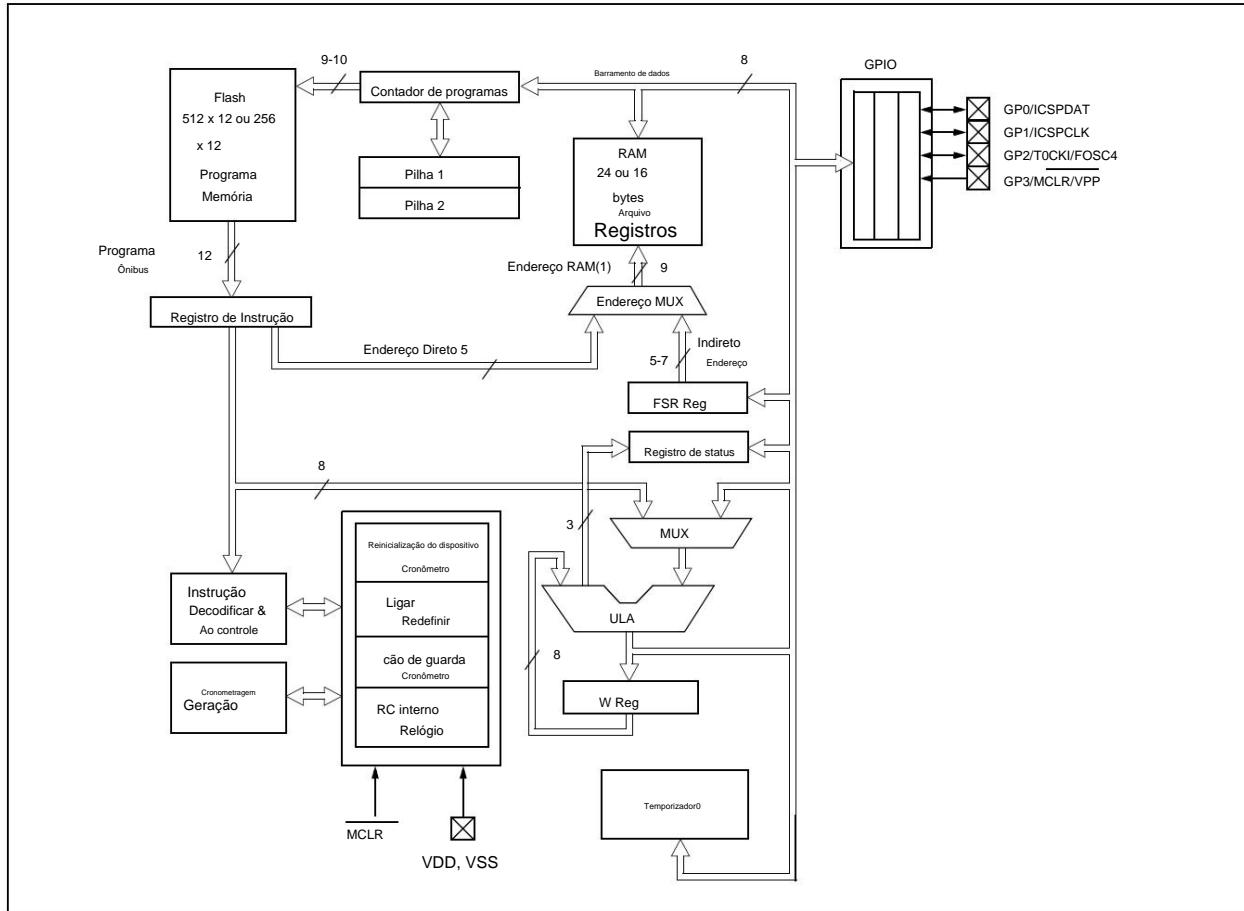
A ULA tem 8 bits de largura e é capaz de operações de adição, subtração, deslocamento e lógicas. A menos que de outra forma mencionado, as operações aritméticas são o complemento de dois por natureza. Em instruções de dois operandos, um opera e é tipicamente o registrador W (de trabalho). O outro operando é um registrador de arquivo ou um constante. Em instruções de operando único, o operando é o registrador W ou um registrador de arquivo.

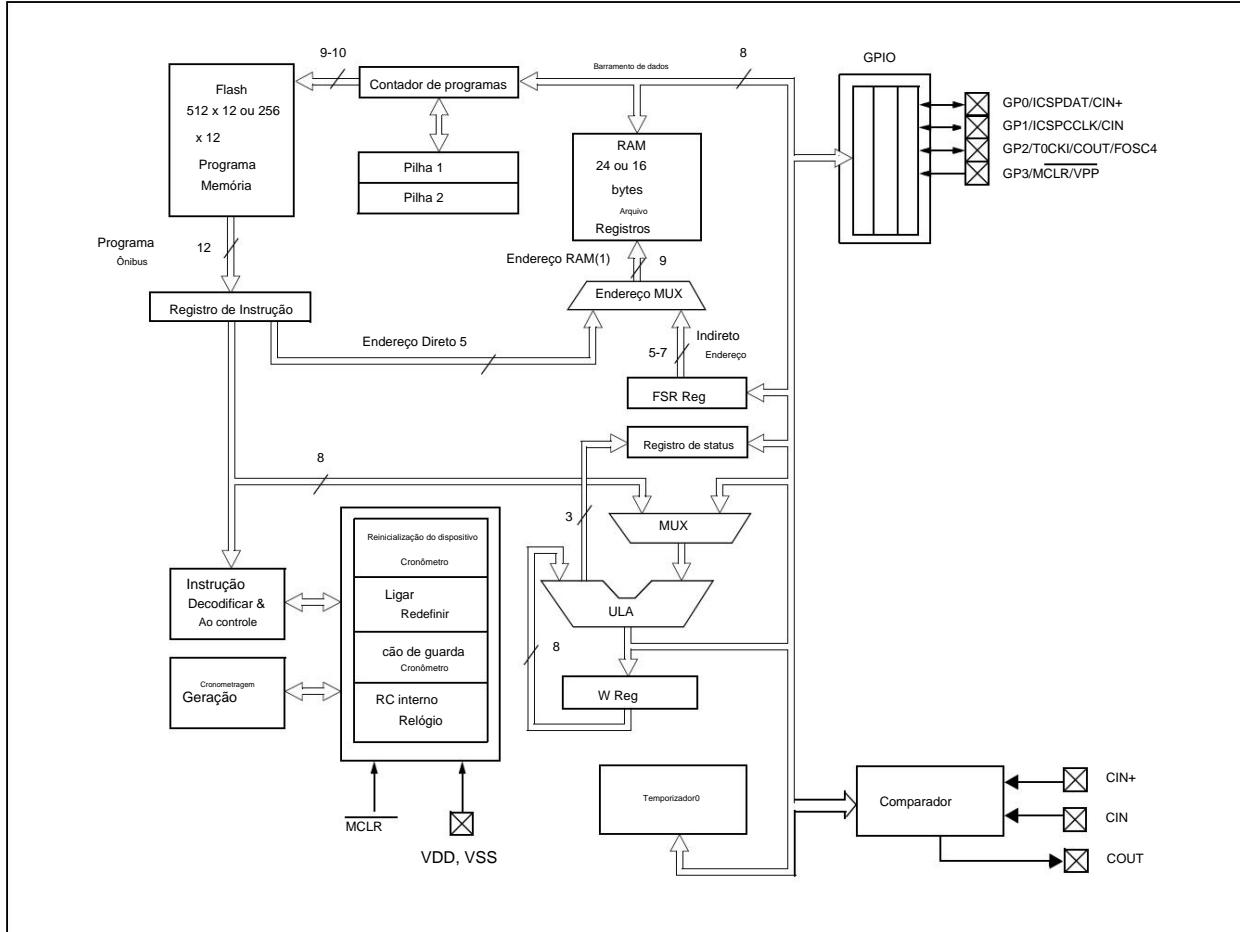
O registrador W é um registrador de trabalho de 8 bits usado para ALU operações. Não é um registrador endereçável.

Dependendo da instrução executada, a ULA pode afetam os valores de Carry (C), Digit Carry (DC) e Zero (Z) bits no registrador de status. Os bits C e DC operam como um bit de empréstimo e empréstimo de dígito, respectivamente, na subtração. Veja o SUBWF e ADDWF instruções para exemplos.

Um diagrama de blocos simplificado é mostrado na Figura 3-1 e Figura 3-2, com os pinos do dispositivo correspondente descrito na Tabela 3-2.

# PIC10F200/202/204/206

**FIGURA 3-1: PIC10F200/202 DIAGRAMA DE BLOCO**

**PIC10F200/202/204/206****FIGURA 3-2: PIC10F204/206 DIAGRAMA DE BLOCO**

# PIC10F200/202/204/206

---

TABELA 3-2: PIC10F200/202/204/206 DESCRIÇÃO DE PINOUT

Nome	Função	Entrada Modelo	Resultado Modelo	Descrição
GP0/ICSPDAT/CIN+	GP0	Pino de E/S bidirecional TTL CMOS.		Pode ser programado por software para pull-up fraco e despertar da suspensão na mudança de pino.
				Pino de dados ICSPDAT ST CMOS In-Circuit Serial Programming™ .
	CIN+	AN — Entrada do comparador (somente PIC10F204/206).		
GP1/ICSPCLK/CIN-	GP1	Pino de E/S bidirecional TTL CMOS.		Pode ser programado por software para pull-up fraco e despertar da suspensão na mudança de pino.
				Pino de clock de programação serial ICSPCLK ST CMOS In-Circuit.
	CIN-	AN — Entrada do comparador (somente PIC10F204/206).		
GP2/T0CKI/COUT/ FOSC4	GP2	Pino de E/S bidirecional TTL CMOS.		
	T0CKI	ST — Entrada de relógio para TMR0.		
	COUT	Saída do comparador CMOS (somente PIC10F204/206).		
	FOSC4	Saída CMOS Oscillator/4.		
GP3/MCLR/VPP	GP3	TTL — Pino de entrada.		Pode ser programado por software para pull-up interno e wake-up de Sleep on pin change.
	MCLR ST	Master Clear (Reinicialização).		Quando configurado como MCLR, este pino é um reset ativo-baixo para o dispositivo. Voltagem em GP3/MCLR/VPP não deve exceder VDD durante a operação normal do dispositivo ou o dispositivo entrará no modo de programação. Pull-up fraco sempre ativado se configurado como MCLR.
	VPP	HV — Entrada de tensão de programação.		
VDD	VDD	P — Alimentação positiva para pinos lógicos e de E/S.		
VSS	VSS	P — Referência de aterramento para pinos lógicos e de E/S.		

**Legenda:** I = Entrada, O = Saída, E/S = Entrada/Saída, P = Potência, — = Não usado, TTL = Entrada TTL,

ST = entrada Schmitt Trigger, AN = entrada analógica

### **3.1 Esquema/instrução de cronometragem Ciclo**

O relógio é dividido internamente por quatro para gerar quatro relógios de quadratura não sobrepostos, ou seja, Q1, Q2, Q3 e Q4. Internamente, o PC é incrementado a cada Q1 e a instrução é buscada na memória do programa e travado no registrador de instruções em Q4. Isso é decodificado e executado durante o Q1 seguinte até Q4. Os relógios e o fluxo de execução de instruções são mostrados na Figura 3-3 e no Exemplo 3-1.

### **3.2 Fluxo de Instrução/Pipeline**

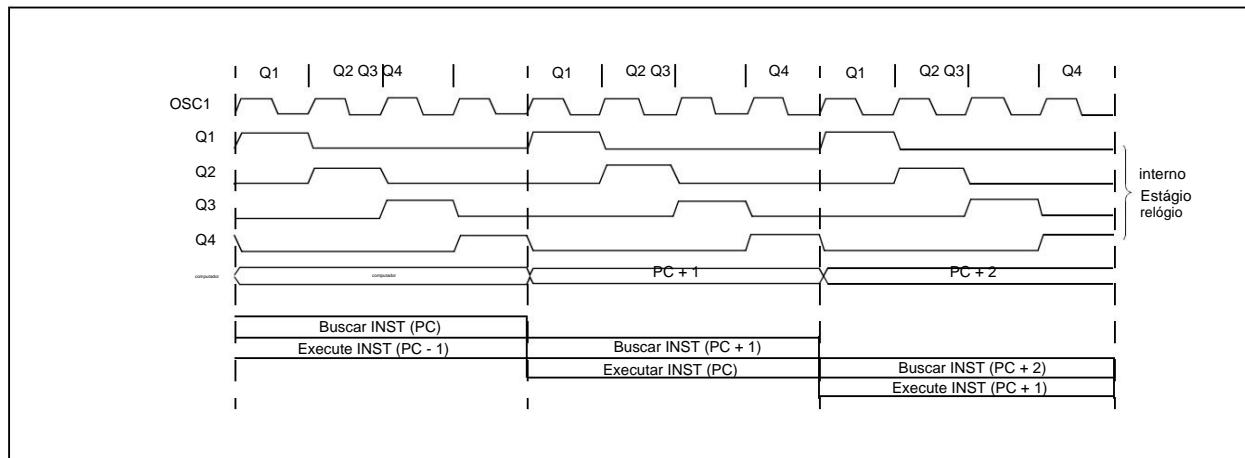
Um ciclo de instrução consiste em quatro ciclos Q (Q1, Q2, Q3 e Q4). A busca e a execução da instrução são pipeline de tal forma que a busca leva um ciclo de instrução, enquanto decodifica e executa pega outra instrução ciclo. No entanto, devido ao pipeline, cada instrução executa efetivamente em um ciclo. Se uma instrução faz com que o PC mude (por exemplo, GOTO), então dois ciclos são necessários para completar a instrução (Exemplo 3-1).

Um ciclo de busca começa com o incremento do PC em Q1.

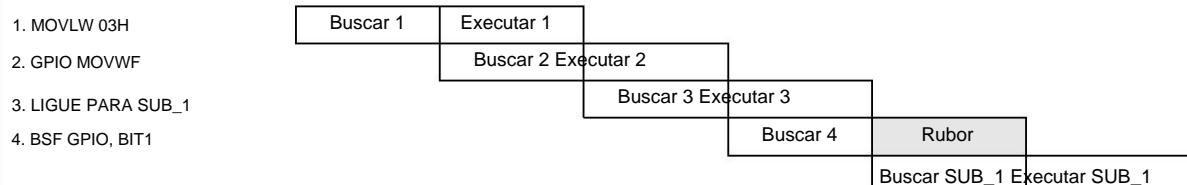
No ciclo de execução, a instrução buscada é travada no Registro de Instruções (IR) no ciclo Q1. Esta instrução é então decodificada e executada durante Ciclos Q2, Q3 e Q4. A memória de dados é lida durante Q2 (operando lido) e escrito durante Q4 (destino Escreva).

FIGURA 3-3:

CICLO DE RELÓGIO/INSTRUÇÃO



EXEMPLO 3-1: FLUXO DE TUBULAÇÃO DE INSTRUÇÕES



Todas as instruções são de ciclo único, exceto para quaisquer ramificações do programa. Estes levam dois ciclos, uma vez que a instrução de busca é “liberado” do pipeline, enquanto a nova instrução está sendo buscada e executada.

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

# PIC10F200/202/204/206

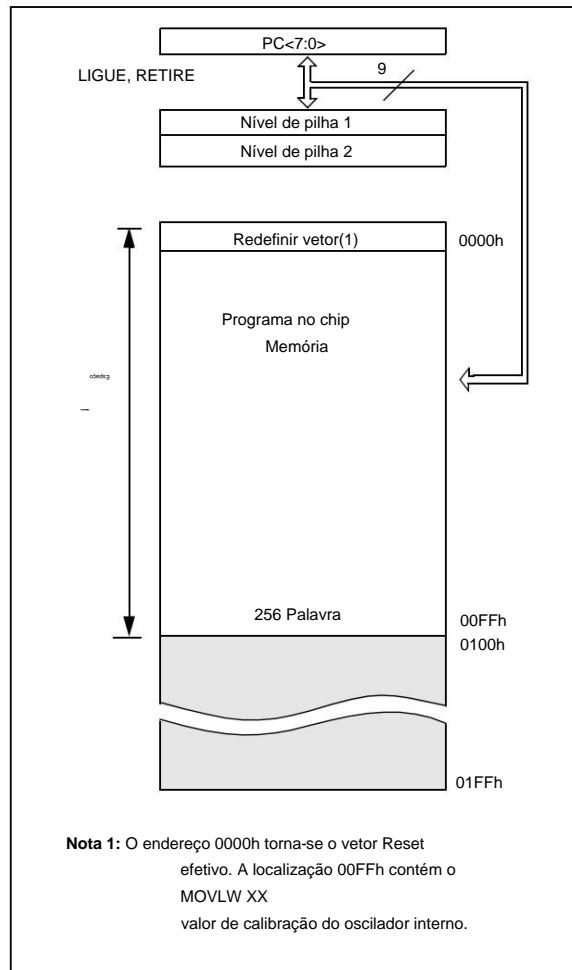
## 4.0 ORGANIZAÇÃO DA MEMÓRIA

As memórias do PIC10F200/202/204/206 são organizadas em memória de programa e memória de dados. Os bancos de memória de dados são acessados usando o File Select Register (FSR).

### 4.1 Organização da Memória do Programa para o PIC10F200/204

Os dispositivos PIC10F200/204 possuem um programa de 9 bits Contador (PC) capaz de endereçar um 512 x 12 espaço de memória do programa.

Apenas os primeiros 256 x 12 (0000h-00FFh) para o PIC10F200/204 são implementados fisicamente (veja a Figura 4-1). Acessar um local acima desses limites causará um wraparound no primeiro espaço de 256 x 12 (PIC10F200/204). O vetor Reset efetivo está em 0000h (veja a Figura 4-1). A localização 00FFh (PIC10F200/204) contém o valor de calibração do oscilador do relógio interno. Este valor nunca deve ser substituído.

**FIGURA 4-1:****MAPA DE MEMÓRIA DO PROGRAMA E PILHA PARA O PIC10F200/204**

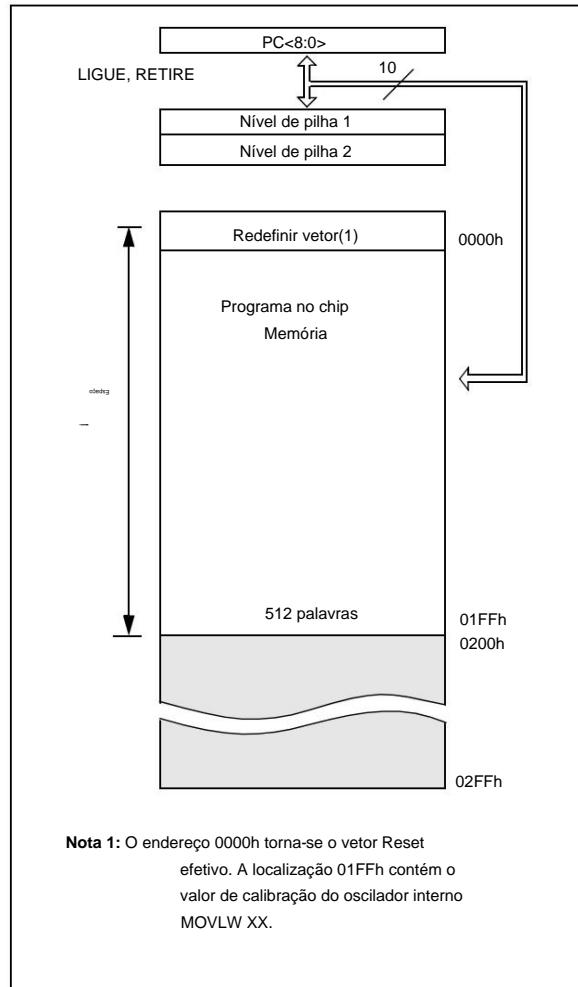
# PIC10F200/202/204/206

## 4.2 Organização da Memória do Programa para o PIC10F202/206

Os dispositivos PIC10F202/206 possuem um programa de 10 bits Contador (PC) capaz de endereçar um 1024 x 12 espaço de memória do programa.

Apenas os primeiros 512 x 12 (0000h-01FFh) para o PIC10F202/206 são implementados fisicamente (veja a Figura 4-2). Acessar um local acima desses limites causará um wraparound no primeiro espaço de 512 x 12 (PIC10F202/206). O vetor Reset efetivo está em 0000h (veja a Figura 4-2). A localização 01FFh (PIC10F202/206) contém o valor de calibração do oscilador do relógio interno. Este valor nunca deve ser substituído.

**FIGURA 4-2:** MAPA DE MEMÓRIA DO PROGRAMA E PILHA PARA O PIC10F202/206



## 4.3 Organização da Memória de Dados

A memória de dados é composta por registradores ou bytes de RAM. Portanto, a memória de dados para um dispositivo é especificada por seu arquivo de registro. O arquivo de registro é dividido em dois grupos funcionais: Registradores de Função Especial (SFR) e Registradores de Uso Geral (GPR).

Os registradores de função especial incluem o registrador TMR0, o contador de programa (PCL), o registrador de status, o registrador de E/S (GPIO) e o registrador de seleção de arquivo (FSR). Além disso, os Registradores de Função Especial são usados para controlar a configuração da porta de E/S e as opções do pré-escalador.

Os registradores de uso geral são usados para dados e informações de controle sob comando das instruções.

Para o PIC10F200/204, o arquivo de registro é composto de 7 Registradores de Função Especial e 16 Registradores de Uso Geral (veja Figura 4-3 e Figura 4-4).

Para o PIC10F202/206, o arquivo de registro é composto por 8 Registradores de Função Especial e 24 Registradores de Uso Geral (consulte a Figura 4-4).

### 4.3.1 REGISTRO DE PROPÓSITO GERAL ARQUIVO

O arquivo General Purpose Register é acessado, direta ou indiretamente, através do File Select Register (FSR). Consulte a Seção 4.9 “Endereçamento Indireto de Dados: Registradores INDF e FSR”.

**PIC10F200/202/204/206****FIGURA 4-3:****PIC10F200/204 REGISTRO**

## MAPA DE ARQUIVOS

Endereço do arquivo
00h
01h
02h
03h
04h
05h
06h
07h
08h
0Fh
10h
1Fh

IDF(1)  
TMR0  
PCL  
STATUS  
FSR  
OSCCAL  
GPIO  
CMCON0(2)  
Não implementado(3)  
Em geral  
Propósito  
Registros

- Nota 1:** Não é um registro físico. Consulte a **Seção 4.9**  
**"Endereçamento Indireto de Dados: Registros INDF e FSR".**
- 2:** apenas PIC10F204. Não implementado no PIC10F200 e lê como 00h.
- 3:** Não implementado, lido como 00h.

**FIGURA 4-4:****PIC10F202/206 REGISTRO**

## MAPA DE ARQUIVOS

Endereço do arquivo
00h
01h
02h
03h
04h
05h
06h
07h
08h
1Fh

IDF(1)  
TMR0  
PCL  
STATUS  
FSR  
OSCCAL  
GPIO  
CMCON0(2)  
Em geral  
Propósito  
Registros

- Nota 1:** Não é um registro físico. Consulte a **Seção 4.9**  
**"Endereçamento Indireto de Dados: Registros INDF e FSR".**
- 2:** apenas PIC10F206. Não implementado no PIC10F202 e lê como 00h.

# PIC10F200/202/204/206

---

## 4.3.2 REGISTROS DE FUNÇÕES ESPECIAIS

Os registradores de função especial (SFRs) são registradores usado pela CPU e funções periféricas para controlar o operação do dispositivo (Tabela 4-1).

Os registradores de função especial podem ser classificados em dois conjuntos. Os registradores de funções especiais associados com as funções "core" são descritas nesta seção.

As relacionadas com o funcionamento do periférico características são descritas na seção para cada característica periférica.

**TABELA 4-1: RESUMO DO REGISTRO DE FUNÇÕES ESPECIAIS (SFR) (PIC10F200/202/204/206)**

Nome do endereço	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor ativado Ligar Redefinir(2)	Página #
00h IDF									xxxx xxxx 23	
01h TMR0									xxxx xxxx 29, 33	
<b>02h(1) PCL</b>									1111 1111	22
03h STATUS GPWU	UF CWUF(5)	— PARA		—	PD	Z	DC	C 00-1	1xxx(3) 19	
04h FSR									111x xxxx 23	
05h OSCCAL CAL6		CAL5 CAL4		CAL3	CAL2 CAL1	CAL0 FOSC4	1111 1110			21
06h GPIO	— — —	GP3				GP2	GP1 GP0	---- xxxx 25		
<b>07h(4) CMCON0</b>	CMPOUT	COUTEN	PO	CMPT0CS	CMPPON	CNR	EF CPREF	CWU	1111 1111 34	
N / D	TRISGPIO	— — —	Registro de controle de E/S						---- 1111 37	
N / D	OPÇÃO GPWU	GPPU	T0CS		T0SE	PSA	PS2	PS1	PS0 1111 1111 20	

**Legenda:** — = não implementado, lido como '0', x = desconhecido, u = inalterado, q = valor depende da condição.

**Nota 1:** O byte superior do Program Counter não é acessível diretamente. Consulte a **Seção 4.7 "Contador de Programa"** para um explicação de como acessar esses bits.

**2:** Outros resets (sem inicialização) incluem reset externo através de MCLR, Watchdog Timer e despertar na mudança de pino Redefinir.

**3:** Consulte a Tabela 9-1 para outros valores específicos de Reset.

**4:** apenas PIC10F204/206.

**5:** apenas PIC10F204/206. Em todos os outros dispositivos, este bit é reservado e não deve ser usado.

#### 4.4 Registro de Status

Este registro contém o status aritmético da ULA, o status Reset e o bit de pré-seleção de página.

O registrador de Status pode ser o destino de qualquer instrução, como com qualquer outro registro. Se o Estado registrador é o destino de uma instrução que afeta os bits Z, DC ou C, então a gravação nesses três bits é Desativado. Esses bits são definidos ou apagados de acordo com o lógica do dispositivo. Além disso, os bits TO e PD não são gravável. Portanto, o resultado de uma instrução com o O registro de status como destino pode ser diferente de pretendido.

Por exemplo, CLRF STATUS, limpará os três bits e defina o bit Z. Isso deixa o registro de Status como 000u u1uu (onde u = inalterado).

Portanto, recomenda-se que apenas BCF, BSF e As instruções MOVWF podem ser usadas para alterar o registrador de status. Estas instruções não afetam os bits Z, DC ou C do o registro de estado. Para outras instruções que afetam os bits de status, consulte a **Seção 10.0 “Conjunto de instruções Resumo”**.

#### CADASTRO 4-1: REGISTRO DE STATUS (ENDEREÇO: 03h)

R/W-0	R/W-0	R/W-0	R-1	R-1	R/Lx	R/Lx	R/Lx
GPWUF	CWUF(1) — PARA		—	PD	Z	DC	C

pedaço 7

bit 0

pedaço 7

**GPWUF:** GPIO Reset bit 1 =

Reset devido ao despertar do Sleep na mudança de pino  
0 = Após ligar ou outro Reset

bocado 6

**CWUF:** Ativação do comparador no bit de flag de alteração (1)

1 = Reinicialização devido ao despertar do Sleep na mudança do comparador  
0 = Após energização ou outras condições de Reset.

pedaço 5

**Reservado:** Não use. O uso deste bit pode afetar a compatibilidade com produtos futuros.

bocado 4

**PARA:** Bit de tempo limite

1 = Após energização, instrução CLRWDT ou instrução SLEEP  
0 = Ocorreu um tempo limite WDT

parte 3

**PD:** Bit de desligamento

1 = Após energização ou pela instrução CLRWDT  
0 = Por execução da instrução SLEEP

parte 2

Z: bit zero

1 = O resultado de uma operação aritmética ou lógica é zero  
0 = O resultado de uma operação aritmética ou lógica não é zero

pedaço 1

**DC:** bit de transporte/empréstimo de dígito (para instruções ADDWF e SUBWF)**ADDWF:**

1 = Ocorreu um transporte do 4º bit de baixa ordem do resultado  
0 = Um carry do 4º bit de baixa ordem do resultado não ocorreu

**SUBWF:**

1 = Um empréstimo do 4º bit de baixa ordem do resultado não ocorreu  
0 = Ocorreu um empréstimo do 4º bit de baixa ordem do resultado

bit 0

**C:** Carry/borrow bit (para instruções ADDWF, SUBWF e RRF, RLF)**ADDWF:****SUBWF:****RRF ou RLF:**

1 = Ocorreu um transporte      1 = Não ocorreu um empréstimo Carregar bit com LSb ou MSb, respectivamente  
0 = Não ocorreu um carregamento 0 = Ocorreu um empréstimo

**Nota 1:** Este bit é usado no PIC10F204/206. Para compatibilidade de código, não use este bit em o PIC10F200/202.

#### Lenda:

R = bit legível

W = bit gravável

U = bit não implementado, lido como '0'

-n = Valor em POR

'1' = Bit está definido

'0' = Bit é apagado

x = Bit é desconhecido

# PIC10F200/202/204/206

## 4.5 OPÇÃO Cadastro

O registrador OPTION é um registrador somente de escrita de 8 bits, que contém vários bits de controle para configurar o Pré-escalador Timer0/WDT e Timer0.

Ao executar a instrução OPTION, o conteúdo de o registrador W será transferido para o registrador OPTION. Um Reset configura os bits OPTION<7:0>.

**Nota:** Se o bit TRIS estiver definido como '0', o despertar no as funções de mudança e pull-up estão desativadas para esse pino (ou seja, observe que o TRIS substitui Controle de opções de GPPU e GPWU).

**Nota:** Se o bit TOCS for definido como '1', ele substituirá a função TRIS no pino T0CKI.

### REGISTRO 4-2: REGISTRO DE OPÇÃO

W-1	W-1	W-1	W-1	W-1	W-1	W-1	W-1		
GPWU	GPPU	TOCS	T0SE			PSA	PS2	PS1	PS0

pedaço 7

bit 0

pedaço 7

**GPWU:** Habilitar Wake-up on Pin Change bit (GP0, GP1, GP3)

1 = Desativado

0 = Ativado

bocado 6

**GPPU:** Habilita o bit de pull-ups fracos (GP0, GP1, GP3)

1 = Desativado

0 = Ativado

pedaço 5

**TOCS:** Timer0 Clock Source Select bit

1 = Transição no pino T0CKI (substitui TRIS no pino T0CKI)

0 = Transição no relógio do ciclo de instrução interno, FOSC/4

bocado 4

**T0SE:** Bit de seleção de borda de origem do Timer0

1 = Incremento na transição de alto para baixo no pino T0CKI

0 = Incremento na transição de baixo para alto no pino T0CKI

parte 3

**PSA:** bit de atribuição do pré-escalador

1 = Prescaler atribuído ao WDT

0 = Prescaler atribuído ao Timer0

pouco 2-0

**PS<2:0>:** bits de seleção de taxa do pré-escalador

Bit	Value	Timer0 Rate	WDT Rate
000	1: 2	1: 1	
001	1: 4	1: 2	
010	1 : 8	1: 4	
011	1: 16	1: 8	
100	1: 32	1: 16	
101	1: 64	1: 32	
110	1: 128	1: 64	
111	1: 256	1: 128	

### Lenda:

R = bit legível

W = bit gravável

U = bit não implementado, lido como '0'

-n = Valor em POR

'1' = Bit está definido

'0' = Bit é apagado

x = Bit é desconhecido

## 4.6 Registro OSCCAL

O registrador de calibração do oscilador (OSCCAL) é usado para calibrar o oscilador de 4 MHz de precisão interna. Isto contém sete bits para calibração.

**Nota:** Apagar o dispositivo também apagará o valor de calibração interno pré-programado para o oscilador interno. A calibração valor deve ser lido antes de apagar a parte para que possa ser reprogramado corretamente mais tarde.

Depois de mover a constante de calibração, não alterar o valor. Consulte a Seção 9.2.2 "Interno 4 MHz Oscilador".

### CADASTRO 4-3: CADASTRO OSCCAL (ENDEREÇO: 05h)

R/W-1	R/W-0						
CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0 FOSC4	

pedaço 7

bit 0

bocado 7-1

**CAL<6:0>:** Bits de calibração do oscilador

0111111 = Frequência máxima

•

•

•

0000001

0000000 = Frequência central

1111111

•

•

•

1000000 = Frequência mínima

bit 0

**FOSC4: Bit(1) de habilitação de saída INTOSC/4**

1 = saída INTOSC/4 para GP2

0 = GP2/TOCKI/COUT aplicado ao GP2

**Nota 1:** Substitui os registros de controle GP2/TOCKI/COUT quando habilitado.

#### Lenda:

R = bit legível

W = bit gravável

U = bit não implementado, lido como '0'

-n = Valor em POR

'1' = Bit está definido

'0' = Bit é apagado

x = Bit é desconhecido

# PIC10F200/202/204/206

## 4.7 Contador de Programa

À medida que uma instrução de programa é executada, o Program Counter (PC) conterá o endereço da próxima instrução de programa a ser executada. O valor do PC é aumentado em um a cada ciclo de instrução, a menos que uma instrução altere o PC.

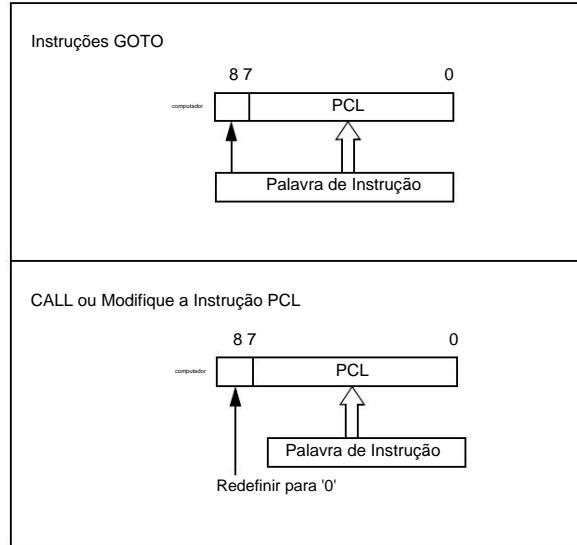
Para uma instrução GOTO, os bits 8:0 do PC são fornecidos pela palavra de instrução GOTO. O Program Counter (PCL) é mapeado para PC<7:0>.

Para uma instrução CALL, ou qualquer instrução em que o PCL seja o destino, os bits 7:0 do PC novamente são fornecidos pela palavra de instrução. No entanto, PC<8> não vem da palavra de instrução, mas sempre é limpo (Figura 4-5).

Instruções onde o PCL é o destino, ou modificar instruções PCL, incluem MOVWF PC, ADDWF PC e BSF PC,5.

**Nota:** Como PC<8> é desenergizado na instrução CALL ou em qualquer instrução PCL de modificação, todas as chamadas de subrotina ou saltos computados são limitados às primeiras 256 localizações de qualquer página de memória de programa (com 512 palavras).

**FIGURA 4-5:** CARREGAMENTO DO PC  
INSTRUÇÕES DA FILIAL



### 4.7.1 EFEITOS DA REINICIALIZAÇÃO

O PC é configurado após um Reset, o que significa que o PC endereça o último local na memória do programa (ou seja, a instrução de calibração do oscilador). Após executar o MOVLW XX, o PC passará para o local 0000h e começará a executar o código do usuário.

## 4.8 Pilha

Os dispositivos PIC10F200/204 possuem uma pilha PUSH/POP de hardware de 2 profundidades e 8 bits de largura.

Os dispositivos PIC10F202/206 possuem uma pilha PUSH/POP de hardware de 2 profundidades e 9 bits de largura.

Uma instrução CALL enviará o valor atual da pilha 1 para a pilha 2 e, em seguida, enviará o valor PC atual, incrementado em um, para o nível de pilha 1. Se mais de duas chamadas sequenciais forem executadas, apenas os dois endereços de retorno mais recentes serão armazenados.

Uma instrução RETLW fará o POP do conteúdo do Stack Level 1 no PC e, em seguida, copiará o conteúdo do Stack Level 2 para o nível 1. Se mais de dois RETLWs sequenciais forem executados, a pilha será preenchida com o endereço armazenado anteriormente no Stack Level 2. Observação que o registrador W será carregado com o valor literal especificado na instrução. Isso é particularmente útil para a implementação de tabelas de consulta de dados dentro do

memória do programa.

**Nota 1:** Não há bits de status para indicar pilha estouros ou condições de estouro de pilha.

**2:** Não há mnemônicos de instrução chamados PUSH ou POP. São ações que ocorrem a partir da execução das instruções CALL e RETLW.

#### **4.9 Endereçamento Indireto de Dados: Registros INDF e FSR**

O registro INDF não é um registro físico.

Endereçar o INDF realmente endereça o registro cujo endereço está contido no registrador FSR (FSR é um ponteiro). Isso é endereçamento indireto.

#### **4.10 Endereçamento Indireto**

- O arquivo de registro 09 contém o valor 10h
- O arquivo de registro 0A contém o valor 0Ah
- Carregue o valor 09 no registro FSR
- Uma leitura do registrador INDF retornará o valor de 10h
- Incrementar o valor do registro FSR em um (FSR = 0A)
- Uma leitura do registrador INDR agora retornará o valor de 0Ah.

Ler o próprio INDF indiretamente (FSR = 0) produzirá 00h. Escrever no registrador INDF indiretamente resulta em uma nenhuma operação (embora os bits de status possam ser afetados).

Um programa simples para limpar os locais de RAM 10h-1Fh usando endereçamento indireto é mostrado no Exemplo 4-1.

#### **EXEMPLO 4-1: COMO LIMPAR RAM USANDO INDIRETO ENDEREÇO**

```

MOVlw 0x10          ;inicializar ponteiro
MOVwf FSR           ;para RAM
NEXT CLRF INDF     ;limpar INDF ;registrar

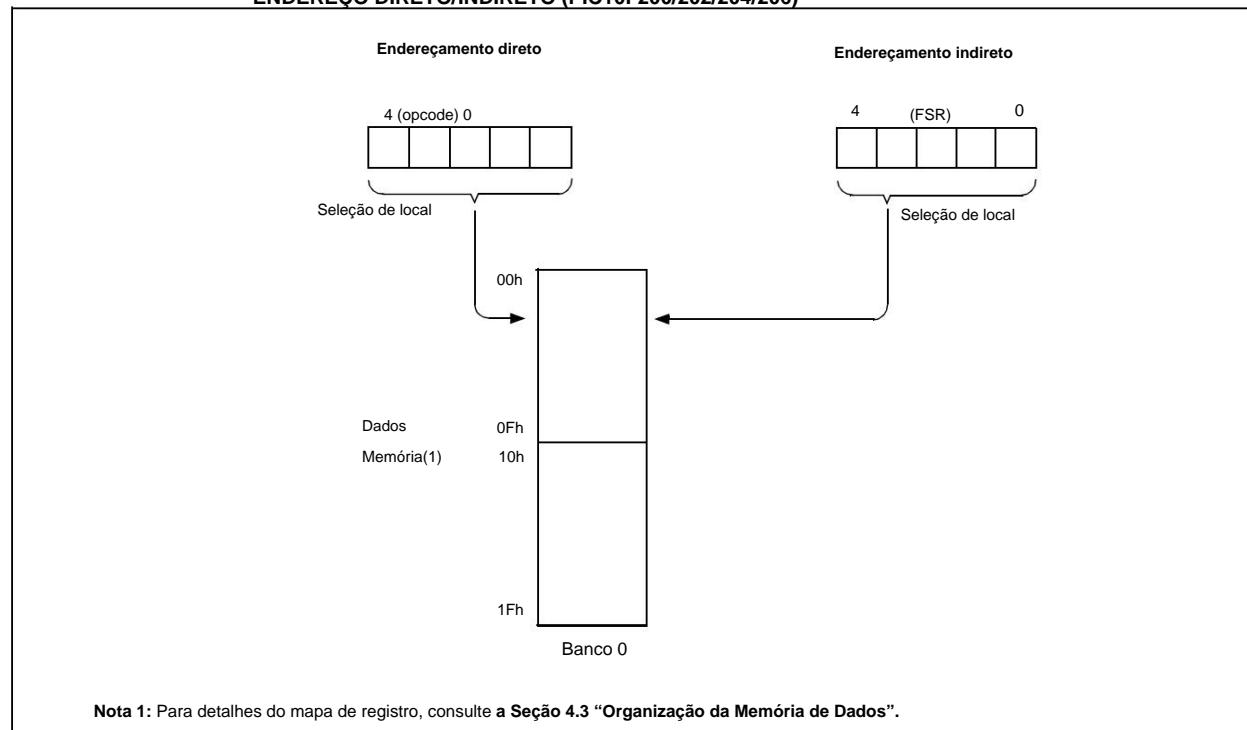
INCf FSR,F ;inc ponteiro
BTFSF FSR,4 ;tudo feito?
GOTO NEXT ;NO, clear next
PROSSEGUIR
:
:
;SIM, continua
:
```

O FSR é um registrador de 5 bits. É usado em conjunto com o registrador INDF para endereçar indiretamente os dados área de memória.

Os bits FSR<4:0> são usados para selecionar a memória de dados endereços 00h a 1Fh.

**Nota: PIC10F200/202/204/206 – Não use bancário. FSR <7:5> não são implementados e leia como '1's.**

**FIGURA 4-6: ENDEREÇO DIRETO/INDIRETO (PIC10F200/202/204/206)**



# **PIC10F200/202/204/206**

---

---

**NOTAS:**

## 5.0 PORTA DE E/S

Como com qualquer outro registrador, o(s) registrador(es) de E/S pode(m) ser escrito e lido sob controle do programa. No entanto, leia instruções (por exemplo, MOVF GPIO, W) sempre lêem o I/O pinos independentes dos modos de entrada/saída do pino. Sobre Reinicializado, todas as portas de E/S são definidas como entrada (as entradas estão em alta impedância), uma vez que os registradores de controle de E/S são todos definir.

### 5.1 GPIO

GPIO é um registrador de E/S de 8 bits. Apenas os 4 bits de baixa ordem são usados (GP<3:0>). Os bits 7 a 4 não são implementados e lidos como '0's. Observe que o GP3 é um pino somente de entrada. Os pinos GP0, GP1 e GP3 podem ser configurados com pull-ups fracos e também para wake-up on mudança. O despertar na mudança e pull-up fraco funções não são selecionáveis por pinos. Se o GP3/MCLR estiver configurado como MCLR, o pull-up fraco está sempre ligado e o wake-up na mudança para este pino não está habilitado.

### 5.2 Registros TRIS

O registro Output Driver Control é carregado com o conteúdo do registrador W executando o TRIS f instrução. Um '1' de um bit de registro TRIS coloca o driver de saída correspondente em um modo de alta impedância. Uma '0' coloca o conteúdo da trava de dados de saída no pinos selecionados, habilitando o buffer de saída. As exceções são GP3, que é apenas entrada e o GP2/T0CKI/pino COUT/FOSC4, que pode ser controlado por vários registros. Consulte a Tabela 5-1.

**Nota:** Uma leitura das portas lê os pinos, não o travas de dados de saída. Ou seja, se uma saída driver em um pino está habilitado e acionado alto, mas o sistema externo está mantendo-o baixo, um leitura da porta indicará que o pino está baixo.

Os registradores TRIS são "somente gravação" e são definidos (saída drivers desabilitados) após a reinicialização.

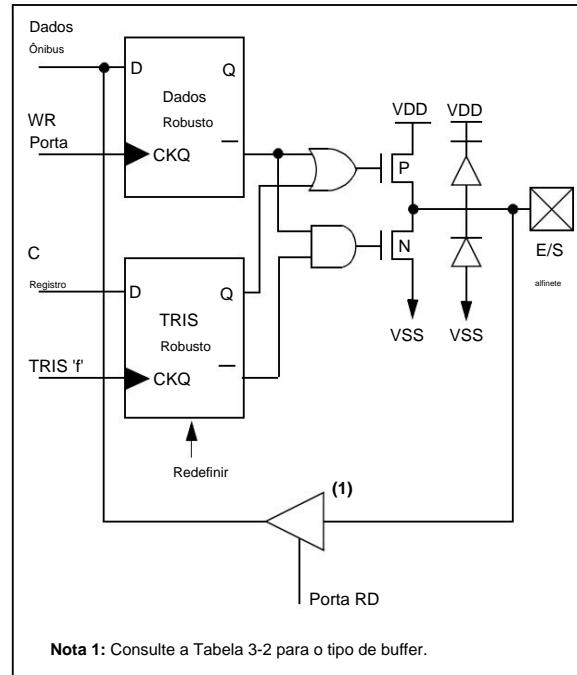
**TABELA 5-1: ORDEM DE PRECEDÊNCIA  
PARA FUNÇÕES DE PIN**

Prioridade	GP0	GP1	GP2	GP3
1	CIN+	CIN-	FOSC4 I/MCLR	—
2	TRIS GPIO	TRIS GPIO COUT	—	—
3	—	—	T0CKI	—
4	—	—	TRIS GPIO	—

### 5.3 Interface de E/S

O circuito equivalente para um pino de porta de E/S é mostrado em Figura 5-2. Todos os pinos de porta, exceto GP3 que é de entrada somente, pode ser usado para operações de entrada e saída. Para operações de entrada, essas portas são sem travamento. Algum entrada deve estar presente até ser lida por uma instrução de entrada (por exemplo, MOVF GPIO, W). As saídas são travadas e permanecem inalterados até que a trava de saída seja reescrita. Para usar um pino de porta como saída, a direção correspondente bit de controle no TRIS deve ser apagado (= 0). Para uso como entrada, o bit TRIS correspondente deve ser definido. Qualquer E/S pino (exceto GP3) pode ser programado individualmente como entrada ou saída.

**FIGURA 5-1: PIC10F200/202/204/206  
CIRCUITO EQUIVALENTE  
PARA UM ÚNICO PIN DE E/S**



# PIC10F200/202/204/206

TABELA 5-2: RESUMO DOS REGISTOS PORTUÁRIOS

Nome do endereço		Bit 7	Bit 6	Bit 5	Bit 4 Bit 3		Bit 2 Bit 1 Bit 0		Valor ativado Ligar Redefinir	Valor ativado Todas as outras redefinições
N / D	TRISGPIO	—		—	— Registro de controle de E/S				---- 1111	---- 1111
N / D	OPÇÃO GPWU GPPU TOCS T0SE PSA PS2 PS1	—	—	PS0 1111 1111						1111 1111
03h	STATUS GPWUF CWUF — PARA			—	PD	Z DC C 00-1 1xxx	qq-q quuu(1, 2)			
06h	GPIO	—	GP3 GP2 GP1 GP0	----	xxxx					---- uuuu

**Legenda:** Células sombreadas não são usadas pelos registradores Port, lidas como '0', — = não implementadas, lidas como '0', x = desconhecido, u = inalterado, = depende da condição.

**q Nota 1:** Se Reset foi devido ao despertar na mudança de pino, então bit 7 = 1. Todos os outros Resets causarão bit 7 = 0.

**2:** Se o Reset foi devido ao despertar na mudança do comparador, então bit 6 = 1. Todos os outros Resets causarão o bit 6 = 0.

## 5.4 Considerações de programação de E/S

### 5.4.1 PORTAS DE E/S BIDIRECIONAIS

Algumas instruções operam internamente como lidas seguidas por operações de escrita. As instruções BCF e BSF, por exemplo, leia a porta inteira na CPU, execute o operação de bits e reescrever o resultado. Cuidado deve ser usado quando estas instruções são aplicadas a uma porta onde um ou mais pinos são usados como entrada/saída. Por exemplo, uma operação BSF no bit 2 do GPIO causará todos os oito bits de GPIO para serem lidos na CPU, bit 2 para ser definido e o valor GPIO a ser gravado na saída travas. Se outro bit de GPIO for usado como bidirecional pino de E/S (digamos, bit 0) e é definido como uma entrada neste tempo, o sinal de entrada presente no próprio pino seria lido na CPU e reescrito na trava de dados deste determinado pino, substituindo o conteúdo anterior. Enquanto como o pino permanece no modo de entrada, não ocorre nenhum problema. No entanto, se o bit 0 for alternado para o modo de saída mais tarde, o conteúdo da trava de dados pode agora ser desconhecido.

O Exemplo 5-1 mostra o efeito de dois Instruções de leitura-modificação-gravação (por exemplo, BCF, BSF, etc.) em uma porta de E/S.

Um pino emitindoativamente um alto ou baixo não deve ser acionado a partir de dispositivos externos ao mesmo tempo para para alterar o nível neste pino ("wired OR", "wired E"). As altas correntes de saída resultantes podem danificar o chip.

### EXEMPLO 5-1: LER-MODIFICAR-GRAVAR

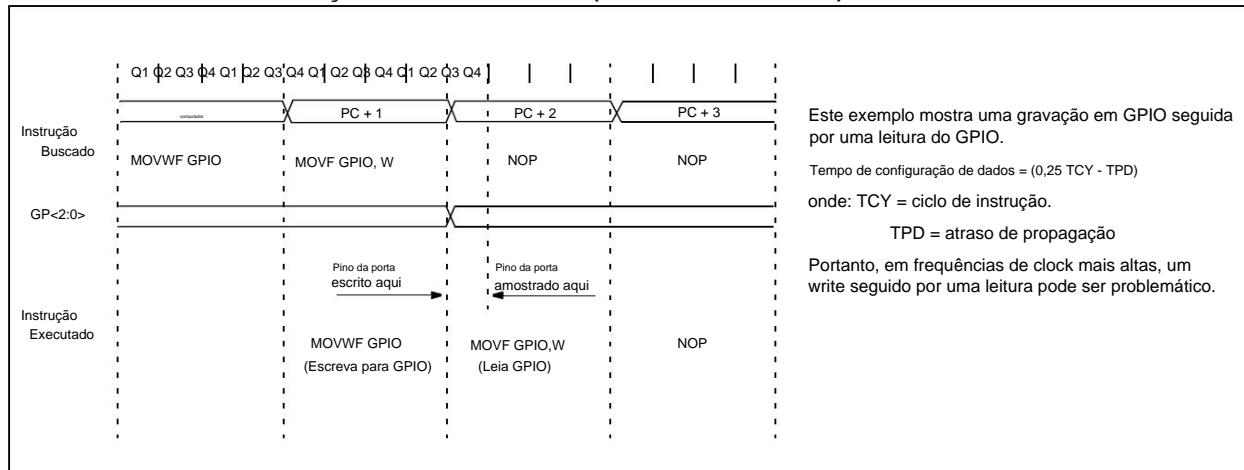
#### INSTRUÇÕES SOBRE UM PORTA DE E/S

```
;Configurações iniciais de GPIO
;GPIO<3:2> Entradas
;GPIO<1:0> Saídas
;
;                                     Trava GPIO Pinos GPIO
;
BCF      GPIO, 1 ;---- pp01          ---- pp11
BCF      GPIO, 0 ;---- pp10          ---- pp11
MOVLW 007h;
TRIS GPIO           ;---- pp10          ---- pp11
;
```

**Nota 1:** O usuário pode ter esperado que os valores dos pinos fossem ---- pp00. O 2º BCF causou a GP1 para ser travado como o valor do pino (Alto).

### 5.4.2 OPERAÇÕES SUCESSIVAS EM PORTAS DE E/S

A gravação real em uma porta de E/S acontece no final de um ciclo de instrução, enquanto para leitura, os dados devem ser válido no início do ciclo de instrução (Figura 5-2). Portanto, deve-se ter cuidado se uma escrita seguida de uma operação de leitura é realizada na mesma porta de E/S. o seqüência de instruções deve permitir que a tensão do pino estabilizar (dependente da carga) antes da próxima instrução faz com que esse arquivo seja lido na CPU. Caso contrário, o estado anterior desse pino pode ser lido na CPU em vez do que o novo estado. Na dúvida, é melhor separar estas instruções com um NOP ou outra instrução não acessando esta porta de E/S.

**PIC10F200/202/204/206****FIGURA 5-2: OPERAÇÃO DE E/S SUCESSIVA (PIC10F200/202/204/206)**

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

## 6.0 MÓDULO TIMER0 E REGISTRO TMR0

### (PIC10F200/202)

O módulo Timer0 possui os seguintes recursos:

- Registro de temporizador/contador de 8 bits, TMR0 • Legível e gravável
- Pré-escalador programável por software de 8 bits
- Seleção de relógio interno ou externo:
  - Seleção de borda para relógio externo

A Figura 6-1 é um diagrama de blocos simplificado do módulo Timer0.

O modo temporizador é selecionado limpando o bit TOCS (OPTION<5>). No modo Timer, o módulo Timer0 incrementará a cada ciclo de instrução (sem prescaler). Se o registro TMR0 for escrito, o incremento é inibido pelos dois ciclos seguintes (Figura 6-2 e Figura 6-3).

O usuário pode contornar isso escrevendo um valor ajustado no registro TMR0.

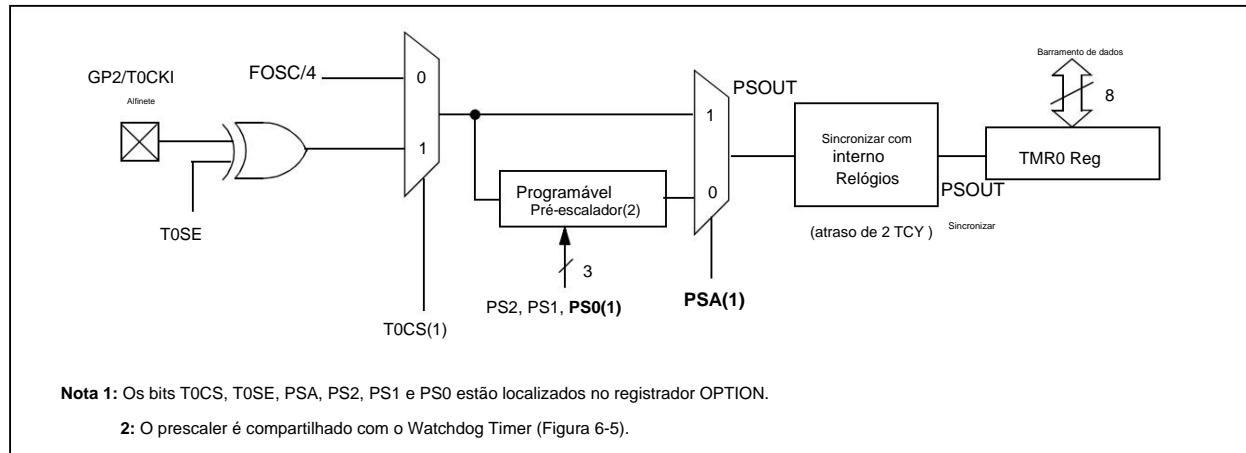
O modo contador é selecionado definindo o bit T0CS (OPTION<5>). Neste modo, o Timer0 incrementará em cada borda ascendente ou descendente do pino T0CKI. O bit T0SE (OPTION<4>) determina a borda da fonte.

Apagar o bit T0SE seleciona a borda de subida. Restrições na entrada de clock externo são discutidas em detalhes na [Seção 6.1 “Usando Timer0 com um Relógio Externo \(PIC10F200/202\)”](#).

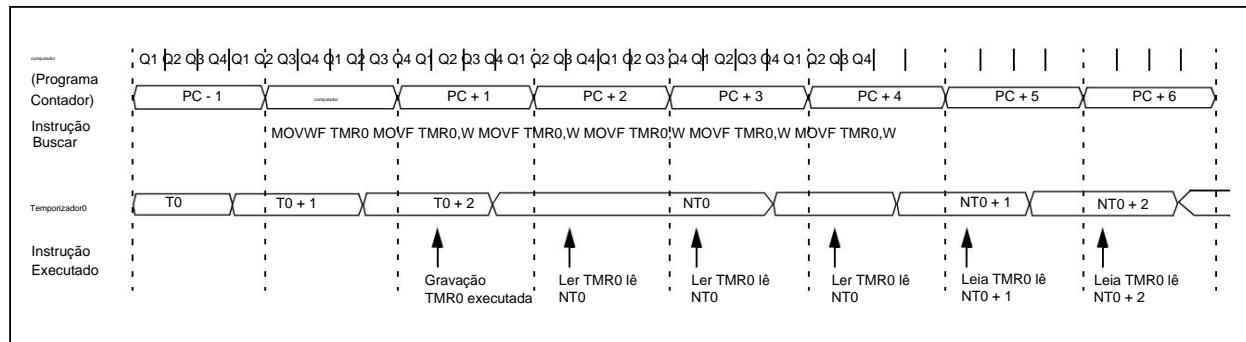
O prescaler pode ser usado pelo módulo Timer0 ou pelo Watchdog Timer, mas não por ambos. A atribuição do prescaler é controlada em software pelo bit de controle PSA (OPTION<3>). Limpar o bit PSA atribuirá o prescaler ao Timer0. O prescaler não é legível ou gravável. Quando o prescaler é atribuído ao módulo Timer0, os valores de prescale de 1:2, 1:4, 1:256 são selecionáveis. A [seção 6.2 “Prescaler”](#) detalha a operação do prescaler.

Um resumo dos registros associados ao módulo Timer0 é encontrado na Tabela 6-1.

**FIGURA 6-1:** DIAGRAMA DE BLOCO DO TIMERO



**FIGURA 6-2:** TEMPORIZADOR 0: RELÓGIO INTERNO/SEM PRÉ-ESCALA



# PIC10F200/202/204/206

FIGURA 6-3: TEMPORIZADOR 0: RELÓGIO INTERNO/PRESCALA 1:2

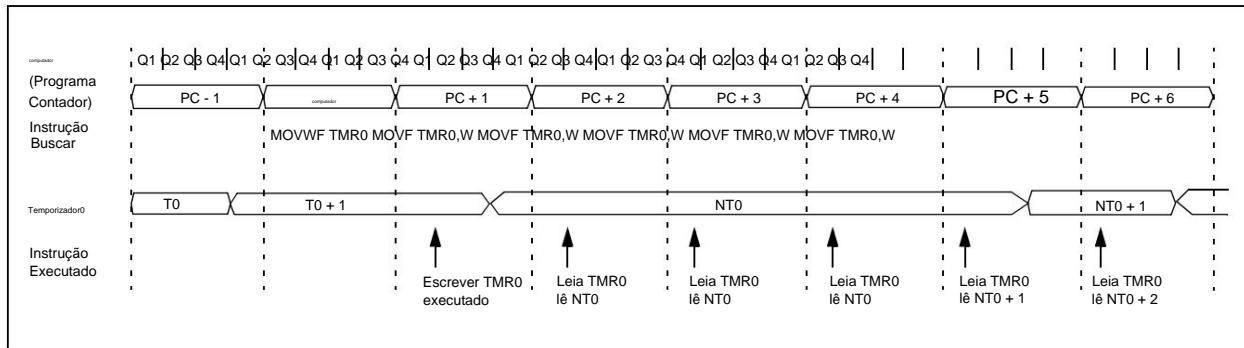


TABELA 6-1: REGISTROS ASSOCIADOS A TIMERO

Endereço	Nome	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1				Bit 0	Valor ativado Ligar Redefinir	Valor ativado Todos os outros Reinicializações
01h	TMR0	Timer0 – Relógio/Contador em Tempo Real de 8 bits										xxxx xxxx uuuu uuuu		
N / D	OPÇÃO	GPWU	GPPU	T0CS	T0SE	PSA	PS2	PS1	PS0	1111	1111	1111 1111		
N / D	TRISGPIO(1) — —	—	—	—	—	—	—	—	—	— Registro de controle de E/S	— —	1111 1111	----	1111 ---- 1111

**Legenda:** Células sombreadas não usadas pelo Timer0. – = não implementado, x = desconhecido, u = inalterado.

**Nota 1:** O TRIS do pino T0CKI é substituído quando T0CS = 1.

## 6.1 Usando Timer0 com um Relógio Externo (PIC10F200/202)

Quando uma entrada de relógio externa é usada para Timer0, ela deve atender a determinados requisitos. O requisito de relógio externo é devido à sincronização do relógio de fase interno (TOSC). Além disso, há um atraso no incremento real de Timer0 após a sincronização.

### 6.1.1 RELÓGIO EXTERNO SINCRONIZAÇÃO

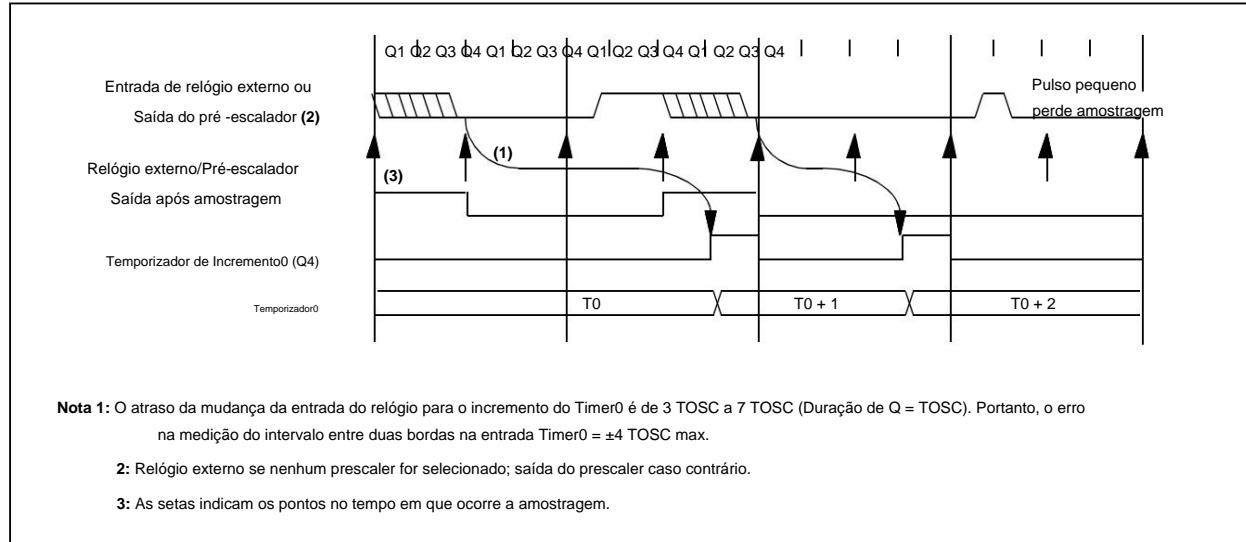
Quando nenhum prescaler é usado, a entrada de clock externa é o mesmo que a saída do prescaler. A sincronização de T0CKI com os relógios de fase internos é obtida pela amostragem da saída do prescaler no Q2 e Q4 ciclos dos relógios de fase internos (Figura 6-4).

Portanto, é necessário que T0CKI seja alto por pelo menos menos 2 TOSC (e um pequeno atraso RC de 2 Tt0H) e baixo por pelo menos 2 TOSC (e um pequeno atraso RC de 2 Tt0H). Consulte a especificação elétrica do dispositivo.

Quando um prescaler é usado, a entrada de clock externa é dividido pelo tipo de contador de ondulação assíncrona prescaler, para que a saída do prescaler seja simétrica. Para que o relógio externo atenda ao requisito de amostragem, o contador de ondulação deve ser levado em consideração. Portanto, é necessário que o T0CKI tenha um período de pelo menos 4 TOSC (e um pequeno atraso RC de 4 Tt0H) dividido pelo valor do prescaler. O único requisito no T0CKI tempo alto e baixo é que eles não violam o requisito mínimo de largura de pulso de Tt0H. Referir-se parâmetros 40, 41 e 42 na especificação elétrica do dispositivo desejado.

**6.1.2 ATRASO DE INCREMENTO DE TIMER0**

Como a saída do prescaler é sincronizada com o relógios internos, há um pequeno atraso a partir do momento em que o clock externo ocorre no momento em que o Timer0 módulo é realmente incrementado. A Figura 6-4 mostra o atraso da borda do relógio externo para o temporizador incrementando.

**FIGURA 6-4: TEMPORIZADOR 0 TEMPO COM RELÓGIO EXTERNO****6.2 Pré-escalador**

Um contador de 8 bits está disponível como pré-escalador para o Módulo Timer0 ou como postscaler para o Watchdog Temporizador (WDT), respectivamente (consulte a **Seção 9.6 "Temporizador de vigilância (WDT)"**). Por simplicidade, este contador é sendo referido como "pré-escalador" ao longo destes dados Folha.

**Nota:** O prescaler pode ser usado pelo Módulo Timer0 ou o WDT, mas não ambos. Assim, uma atribuição de pré-escalador para o módulo Timer0 significa que não há prescaler para o WDT e vice-versa.

Os bits PSA e PS<2:0> (OPTION<3:0>) determinam a atribuição de pré-escala e proporção de pré-escala. Quando atribuído ao módulo Timer0, todas as instruções escrevendo no registrador TMR0 (por exemplo, CLRF 1, MOVWF 1, BSF 1,x, etc.) limpará o prescaler. Quando atribuído para WDT, uma instrução CLRWDW limpará o prescaler juntamente com o WDT. O prescaler não é legível nem gravável. Em um Reset, o prescaler contém todos os '0's.

**6.2.1 COMUTANDO O PRÉ-CALADOR ATRIBUIÇÃO**

A atribuição do pré-escalador está totalmente sob software controle (ou seja, pode ser alterado "on-the-fly" durante a execução do programa). Para evitar uma reinicialização involuntária do dispositivo, a seguinte sequência de instruções (Exemplo 6-1) deve ser executado ao alterar a atribuição do prescaler do Timer0 para o WDT.

**EXEMPLO 6-1: TROCA DO PRÉ-CALLER (TIMER0 ÷ WDT)**

```

CLRWDW          ;Limpar WDT
CLRF TMR0        ;Limpar TMR0 e Pré-escalador
MOVLW '00xx1111'b ;Estas 3 linhas (5, 6, 7)
OPÇÃO : são necessários apenas se
        ;desejado
CLRWDW          ;PS<2:0> são 000 ou 001
MOVLW '00xx1xxx'b ;Defina Postscaler para
OPÇÃO          ;taxa WDT desejada

```

# PIC10F200/202/204/206

Para alterar o prescaler do módulo WDT para o módulo Timer0, use a sequência mostrada no Exemplo 6-2. Esta sequência deve ser usada mesmo se o WDT estiver desabilitado. Uma instrução CLRWDW deve ser executada antes de alternar o prescaler.

## EXEMPLO 6-2: TROCA DO PRÉ-CALLER (WDT ÷ TIMER0)

```

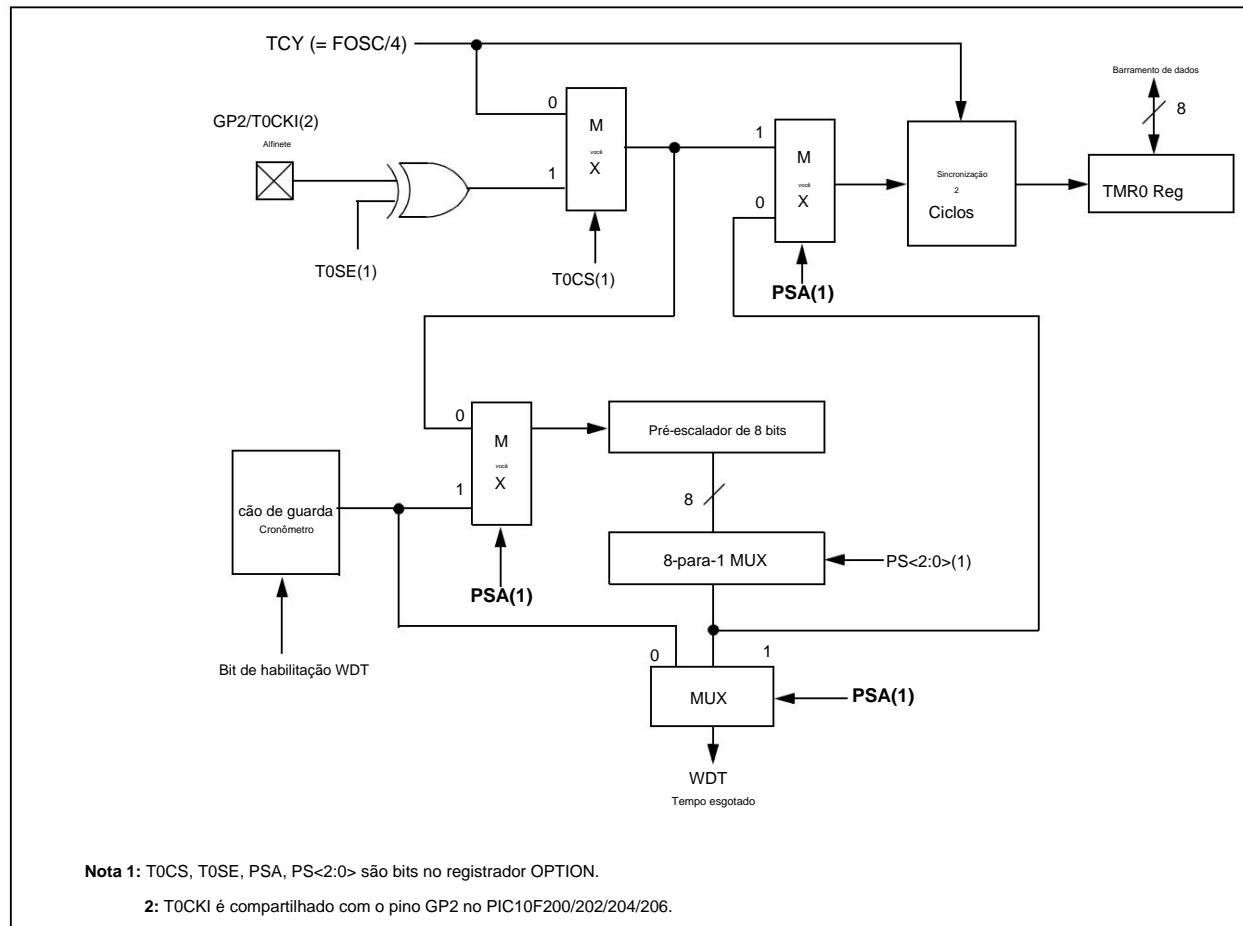
CLRWDW           ;Limpar WDT e ;prescaler

MOVLW 'xxxx0xxx' ;Seleciona TMR0, novo
;valor de pré-escala e ;fonte de
;clock

OPÇÃO

```

**FIGURA 6-5:** DIAGRAMA DE BLOCOS DO PRÉ-CALLER TIMER0/WDT



## 7.0 MÓDULO TIMER0 E REGISTRO TMR0 (PIC10F204/206)

O módulo Timer0 possui os seguintes recursos:

- Registro de temporizador/contador de 8 bits, TMR0 • Legível e gravável
- Pré-escalador programável por software de 8 bits
- Seleção de relógio interno ou externo:
  - Seleção de borda para relógio externo
  - Relógio externo do pino T0CKI ou da saída do comparador

A Figura 7-1 é um diagrama de blocos simplificado do módulo Timer0.

O modo temporizador é selecionado limpando o bit T0CS (OPTION<5>). No modo Timer, o módulo Timer0 incrementará a cada ciclo de instrução (sem prescaler). Se o registro TMR0 for escrito, o incremento é inibido pelos dois ciclos seguintes (Figura 7-2 e Figura 7-3).

O usuário pode contornar isso escrevendo um valor ajustado no registro TMR0.

Existem dois tipos de modo Contador. O primeiro modo Contador usa o pino T0CKI para incrementar o Timer0. É selecionado configurando o bit T0CS (OPTION<5>), configurando o bit CMPT0CS (CMCON0<4>) e configurando o bit COUTEN (CMCON0<6>). Neste modo, o Timer0 incrementará em cada borda ascendente ou descendente do pino T0CKI. O bit T0SE (OPTION<4>) determina a borda da fonte. Apagar o bit T0SE seleciona a borda de subida. Restrições na entrada de clock externo são discutidas em detalhes na **Seção 7.1 “Usando Timer0 com um Relógio Externo (PIC10F204/206)”**.

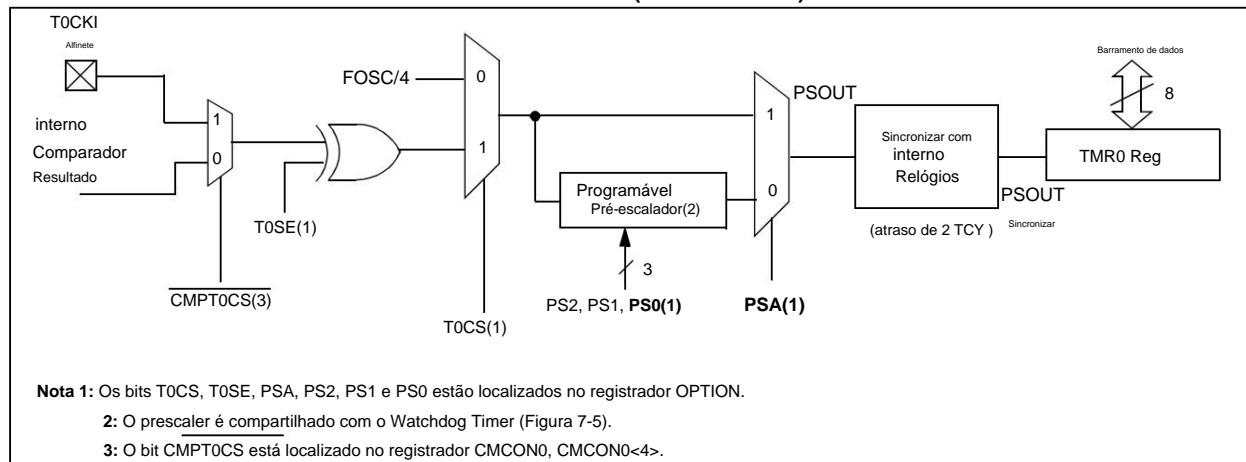
O segundo modo Contador usa a saída do comparador para incrementar o Timer0. Ele pode ser inserido de duas maneiras diferentes. A primeira forma é selecionada configurando o bit T0CS (OPTION<5>) e limpando o bit CMPT0CS (CMCON0<4>); (COUTEN (CMCON0<6>)) não afeta este modo de operação, permitindo uma conexão interna entre o comparador e o Timer0.

A segunda maneira é selecionada configurando o bit T0CS (OPTION<5>), configurando o bit CMPT0CS (CMCON0<4>) e limpando o bit COUTEN (CMCON0<6>). Isso permite a saída do comparador no pino T0CKI, mantendo a entrada T0CKI ativa. Portanto, qualquer alteração do comparador no pino COUT é realimentada na entrada T0CKI. O bit T0SE (OPTION<4>) determina a borda da fonte. Apagar o bit T0SE seleciona a borda de subida. Restrições na entrada de relógio externo conforme discutido na **Seção 7.1 “Usando Timer0 com um Relógio Externo (PIC10F204/206)”**

O prescaler pode ser usado pelo módulo Timer0 ou pelo Watchdog Timer, mas não por ambos. A atribuição do prescaler é controlada em software pelo bit de controle PSA (OPTION<3>). Limpar o bit PSA atribuirá o prescaler ao Timer0. O prescaler não é legível ou gravável. Quando o prescaler é atribuído ao módulo Timer0, os valores de prescale de 1:2, 1:4,..., 1:256 são selecionáveis. A **seção 7.2 “Prescaler”** detalha a operação do prescaler.

Um resumo dos registros associados ao módulo Timer0 é encontrado na Tabela 7-1.

**FIGURA 7-1: DIAGRAMA DE BLOCO DO TIMER0 (PIC10F204/206)**



# PIC10F200/202/204/206

FIGURA 7-2: TEMPORIZADOR 0: RELÓGIO INTERNO/SEM PRÉ-ESCALA

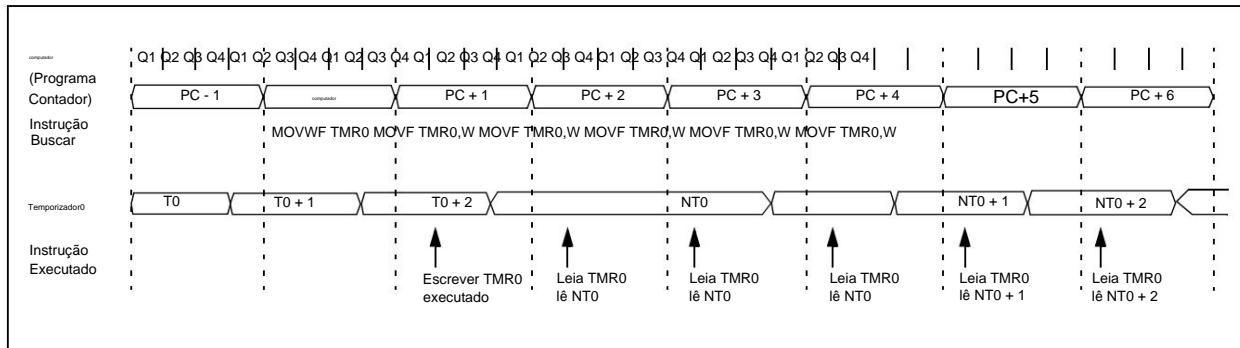


FIGURA 7-3: TEMPORIZADOR 0: RELÓGIO INTERNO/PRESCALA 1:2

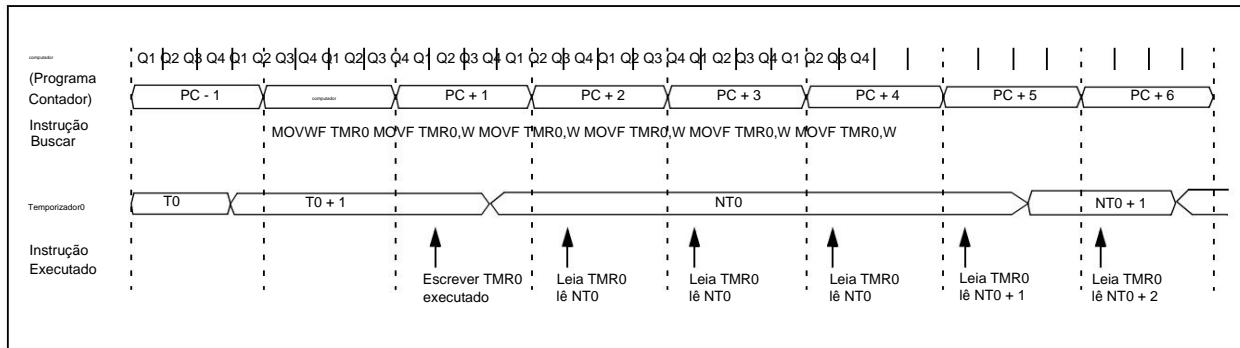


TABELA 7-1: REGISTROS ASSOCIADOS A TIMER0

Endereço	Nome	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor ativado Ligar	Valor ativado Todos os outros Redefinir
01h	TMRO	Timer0 – Relógio/Contador em Tempo Real de 8 bits								xxxx xxxx uuuu uuuu	
07h	CMCON0	CMPOUT	COUTEN	POL	CMPT0CS	CMPPON	CNREF	CPREF	CWJ	1111 1111	uuuu uuuu
N / D	OPÇÃO	GPWU	GPPU	T0CS	T0SE		PSA	PS2	PS1	PS0 11	1 1111 1111 1111
N / D	TRISGPIO(1) —	—	—	—	—	—	—	—	—	—	— 1111 — 1111

**Legenda:** Células sombreadas não usadas pelo Timer0. — = não implementado, x = desconhecido, u = inalterado.

**Nota 1:** O TRIS do pino T0CKI é substituído quando T0CS = 1.

## 7.1 Usando Timer0 com um Relógio Externo (PIC10F204/206)

Quando uma entrada de relógio externa é usada para Timer0, ela deve atender a determinados requisitos. O requisito de relógio externo é devido à sincronização do relógio de fase interno (TOSC). Além disso, há um atraso no incremento real de Timer0 após a sincronização.

### 7.1.1 RELÓGIO EXTERNO SÍNCRONIZAÇÃO

Quando nenhum prescaler é usado, a entrada de clock externa é o mesmo que a saída do prescaler. A sincronização de um relógio externo com os relógios de fase internos é realizado pela amostragem da saída do pré-escalador nos Ciclos Q2 e Q4 dos relógios de fase internos (Figura 7-4). Portanto, é necessário que o T0CKI ou a saída do comparador seja alta por pelo menos 2 TOSC (e um

pequeno atraso RC de 2 Tt0H) e baixo por pelo menos 2 TOSC (e um pequeno atraso RC de 2 Tt0H). Consulte a parte elétrica especificação do dispositivo desejado.

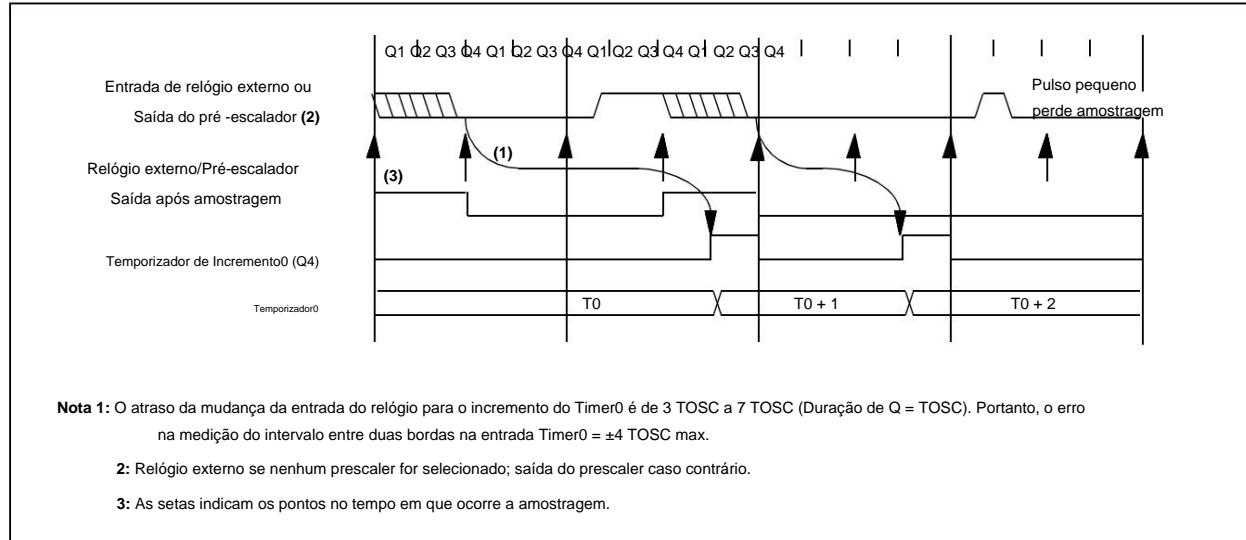
Quando um prescaler é usado, a entrada de clock externa é dividido pelo tipo de contador de ondulação assíncrono prescaler, para que a saída do prescaler seja simétrica.

Para que o relógio externo atenda ao requisito de amostragem, o contador de ondulação deve ser levado em consideração.

Portanto, é necessário que o T0CKI ou a saída do comparador saída para ter um período de pelo menos 4 TOSC (e um pequeno RC delay de 4 Tt0H) dividido pelo valor do prescaler. o único requisito no T0CKI ou na saída do comparador tempo alto e baixo é que eles não violam o requisito mínimo de largura de pulso de Tt0H. Referir-se parâmetros 40, 41 e 42 na especificação elétrica do dispositivo desejado.

**7.1.2 ATRASO DE INCREMENTO DE TIMER0**

Como a saída do prescaler é sincronizada com o relógios internos, há um pequeno atraso a partir do momento em que o clock externo ocorre no momento em que o Timer0 módulo é realmente incrementado. A Figura 7-4 mostra o atraso da borda do relógio externo para o temporizador incrementando.

**FIGURA 7-4: TEMPORIZADOR 0 TEMPO COM RELÓGIO EXTERNO****7.2 Pré-escalador**

Um contador de 8 bits está disponível como pré-escalador para o Módulo Timer0 ou como postscaler para o Watchdog Timer (WDT), respectivamente (veja a Figura 9-6). Por simplicidade, este contador está sendo referido como "prescaler" ao longo desta folha de dados.

**Nota:** O prescaler pode ser usado pelo Módulo Timer0 ou o WDT, mas não ambos. Assim, uma atribuição de pré-escalador para o Módulo Timer0 significa que não há prescaler para o WDT e vice-versa.

Os bits PSA e PS<2:0> (OPTION<3:0>) determinam a atribuição de pré-escala e proporção de pré-escala.

Quando atribuído ao módulo Timer0, todas as instruções escrevendo no registrador TMR0 (por exemplo, CLRF 1, MOVWF 1, BSF 1,x, etc.) limpará o prescaler. Quando atribuído para WDT, uma instrução CLRWDW limpará o prescaler juntamente com o WDT. O prescaler não é legível nem gravável. Em um Reset, o prescaler contém todos os '0's.

**7.2.1 COMUTANDO O PRÉ-CALADOR ATRIBUIÇÃO**

A atribuição do pré-escalador está totalmente sob software controle (ou seja, pode ser alterado "on-the-fly" durante a execução do programa). Para evitar uma reinicialização involuntária do dispositivo, a seguinte sequência de instruções (Exemplo 7-1) deve ser executado ao alterar a atribuição do prescaler do Timer0 para o WDT.

**EXEMPLO 7-1: TROCA DO PRÉ-CALCADOR (TIMER0 ÷ WDT)**

```

CLRWDW          ;Limpar WDT
CLRF TMR0        ;Limpar TMR0 e Pré-escalador
MOVLW '00xx1111'b ;Estas 3 linhas (5, 6, 7)
OPÇÃO : são necessários apenas se
        ;desejado
CLRWDT          ;PS<2:0> são 000 ou 001
MOVLW '00xx1xxx'b ;Defina Postscaler para
OPÇÃO          ;taxa WDT desejada

```

# PIC10F200/202/204/206

Para alterar o prescaler do módulo WDT para o módulo Timer0, use a sequência mostrada no Exemplo 7.2. Esta sequência deve ser usada mesmo se o WDT estiver desabilitado. Uma instrução CLRWDW deve ser executada antes de alternar o prescaler.

## EXEMPLO 7-2: TROCA DO PRÉ-CALCADOR (WDT $\rightarrow$ TIMER0)

```

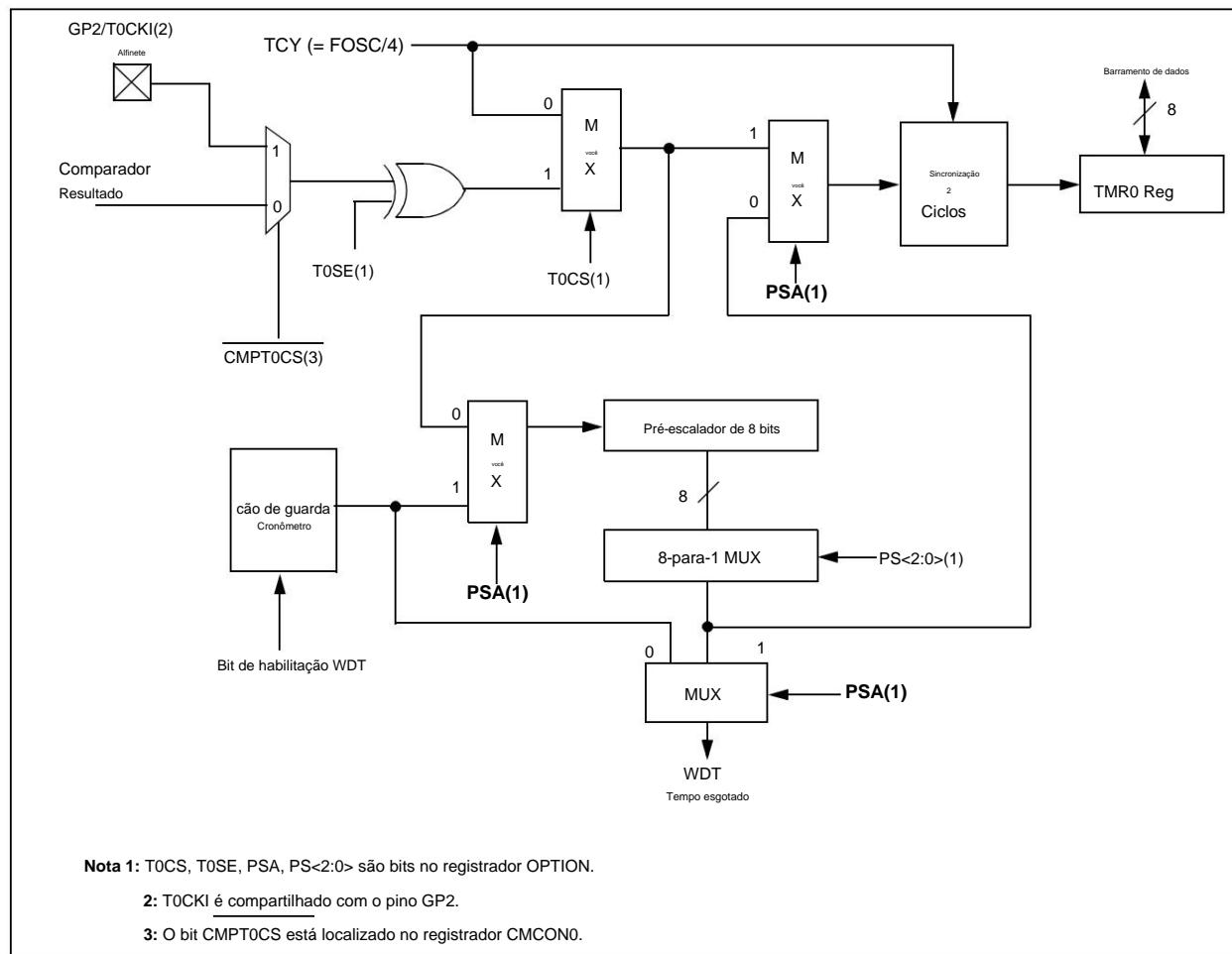
CLRWDW           ;Limpar WDT e ;prescaler

MOVLW 'xxxx0xxx' ;Seleciona TMR0, novo
                  ;valor de pré-escala e ;fonte de
                  ;clock

OPÇÃO

```

**FIGURA 7-5:** DIAGRAMA DE BLOCOS DO PRÉ-CALLER TIMER0/WDT



## 8.0 MÓDULO COMPARADOR

O módulo Comparador contém um analógico comparador. As entradas para o comparador são multiplexado com pinos GP0 e GP1. A saída do comparador pode ser colocado em GP2.

O registro CMCON0, mostrado no Registro 8-1, controla a operação do comparador. Um diagrama de blocos do comparador é mostrado na Figura 8-1.

### CADASTRO 8-1: CADASTRO CMCON0 (ENDEREÇO: 07h)

R-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
CMPOUT	COUTEN	POL	CMPT0CS	CMPPON	CNREF	CPREF	CWU

pedaço 7

bit 0

**CMPOUT:** Bit de saída do comparador

1 = VIN+ > VIN 0

= VIN+ < VIN

**COUTEN:** Bit de habilitação de saída do comparador (1, 2)

1 = A saída do comparador NÃO é colocada no pino COUT

0 = A saída do comparador é colocada no pino COUT

**POL:** Bit de polaridade de saída do comparador (2)

1 = Saída do comparador não invertida

0 = Saída do comparador invertida

**CMPT0CS:** Comparador TMR0 Clock Source bit(2)

1 = fonte de clock TMR0 selecionada pelo bit de controle T0CS 0 = saída do comparador usada como fonte de clock TMR0

**CMPPON:** Bit de habilitação do comparador

1 = Comparador ativado

0 = Comparador está desligado

**CNREF:** Bit(2) de Seleção de Referência Negativa do Comparador

1 = pino CIN(3)

0 = Referência de tensão interna

**CPREF:** Bit(2) de Seleção de Referência Positiva do Comparador

1 = CIN+ pino(3)

0 = pino CIN(3)

**CWU:** Comparador Wake-up on Change Enable bit(2)

1 = Despertar na alteração do comparador está desabilitado

0 = Despertar na alteração do comparador está habilitado.

**Nota 1:** Substitui o bit T0CS para controle TRIS de GP2.

**2:** Quando o comparador é ligado, esses bits de controle se ativam. Quando o comparador está desligado, esses bits não têm efeito na operação do dispositivo e os demais registradores de controle têm precedência.

**3:** Apenas PIC10F204/206.

#### Lenda:

R = bit legível

W = bit gravável

U = bit não implementado, lido como '0'

-n = Valor em POR

'1' = Bit está definido

'0' = Bit é apagado

x = Bit é desconhecido

# PIC10F200/202/204/206

## 8.1 Configuração do Comparador

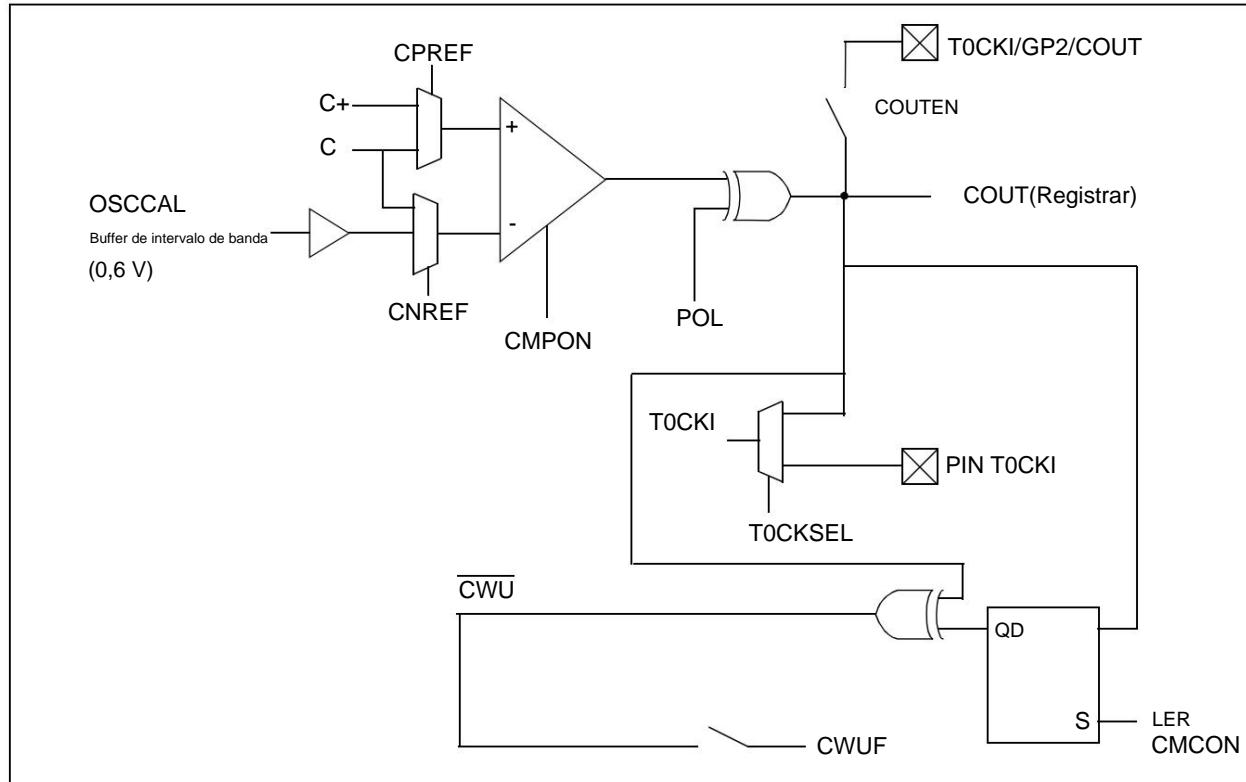
As entradas do comparador on-board, (GP0/CIN+, GP1/CIN-), bem como a saída do comparador (GP2/COUT) são orientáveis. O CMCON0, OPÇÃO e TRIS

registradores são usados para direcionar esses pinos (veja a Figura 8-1).

Se o modo Comparador for alterado, o comparador o nível de saída pode não ser válido para o modo especificado atraso de mudança mostrado na Tabela 12-1.

**Nota:** O comparador pode ter um saída (veja a Figura 8-1).

**FIGURA 8-1:** DIAGRAMA DE BLOCOS DO COMPARADOR



**TABELA 8-1: FONTE DE RELÓGIO TMR0**

MUXAÇÃO DE FUNÇÕES

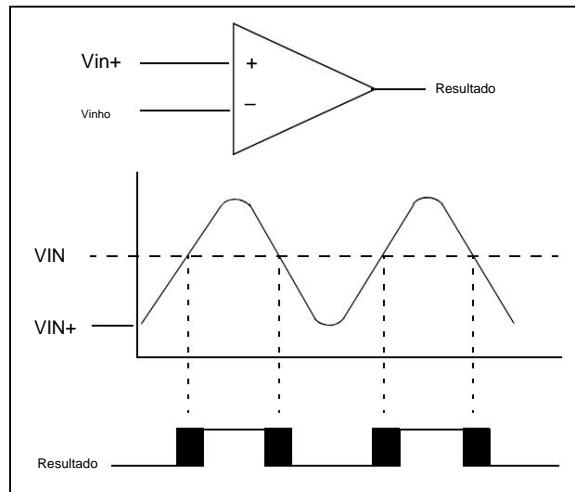
T0CS	CMPT0CS	COUTEN	Fonte
0xx			Instrução Interna Ciclo
10 0			CMPOUT
10 1			CMPOUT
11 0			CMPOUT
11 1			T0CKI

## 8.2 Operação do Comparador

Um único comparador é mostrado na Figura 8-2 junto com a relação entre os níveis de entrada analógica e a saída digital. Quando a entrada analógica em VIN+ é menor que a entrada analógica VIN-, a saída do comparador é um nível baixo digital. Quando a entrada analógica em VIN+ é maior que a entrada analógica VIN-, a saída do comparador é um nível digital alto. As áreas sombreadas da saída do comparador na Figura 8-2 representam a incerteza devido aos deslocamentos de entrada e tempo de resposta.

Consulte a Tabela 12-1 para Tensão de Modo Comum.

**FIGURA 8-2:** COMPARADOR ÚNICO



## 8.3 Referência do Comparador

Um sinal de referência interno pode ser usado dependendo do modo de operação do comparador. O sinal analógico presente em VIN- é comparado ao sinal em VIN+ e a saída digital do comparador é ajustada de acordo (Figura 8-2). Consulte a Tabela 12-1 para especificações de referência interna.

## 8.4 Tempo de Resposta do Comparador

O tempo de resposta é o tempo mínimo, após selecionar uma nova tensão de referência ou fonte de entrada, antes que a saída do comparador tenha um nível válido. Se as entradas do comparador forem alteradas, um atraso deve ser usado para permitir que o comparador se estabilize em seu novo estado. Consulte a Tabela 12-1 para obter as especificações do tempo de resposta do comparador.

## 8.5 Saída do Comparador

A saída do comparador é lida através do registrador CMCON0. Este bit é somente leitura. A saída do comparador também pode ser usada internamente, veja a Figura 8-1.

**Observação:** Níveis analógicos em qualquer pino definido como entrada digital podem fazer com que o buffer de entrada consuma mais corrente do que o especificado.

## 8.6 Bandeira de Ativação do Comparador

O sinalizador de ativação do comparador é definido sempre que todas as condições a seguir forem atendidas:

- CWU = 0 (CMCON0<0>) • CMCON0 foi lido para travar o último estado conhecido do bit CMPOUT (MOVF CMCON0, W)
- O dispositivo está em suspensão • A saída do comparador mudou de estado

O sinalizador de ativação pode ser apagado no software ou por outro dispositivo Reset.

## 8.7 Operação do Comparador Durante o Sono

Quando o comparador está ativo e o dispositivo é colocado no modo Sleep, o comparador permanece ativo. Enquanto o comparador estiver ligado, ocorrerão correntes Sleep mais altas do que as mostradas na especificação de corrente de desligamento. Para minimizar o consumo de energia no modo de suspensão, desligue o comparador antes de entrar em suspensão.

## 8.8 Efeitos de uma reinicialização

Um Power-on Reset (POR) força o registro CMCON0 ao seu estado Reset. Isso força o módulo Comparador a estar no modo Reset do comparador. Isso garante que todas as entradas potenciais sejam entradas analógicas. A corrente do dispositivo é minimizada quando as entradas analógicas estão presentes no tempo de Reset. O comparador será desligado durante o intervalo de reinicialização.

## 8.9 Considerações de Conexão de Entrada Analógica

Um circuito simplificado para uma entrada analógica é mostrado na Figura 8-3. Como os pinos analógicos estão conectados a uma saída digital, eles possuem diodos com polarização reversa para VDD e VSS. A entrada analógica, portanto, deve estar entre VSS e VDD. Se a tensão de entrada se desviar dessa faixa em mais de 0,6 V em qualquer direção, um dos diodos é polarizado diretamente e pode ocorrer um travamento. Uma impedância de fonte máxima de 10 k $\Omega$  é recomendada para as fontes analógicas. Qualquer componente externo conectado a um pino de entrada analógica, como um capacitor ou um diodo Zener, deve ter muito pouca corrente de fuga.

# PIC10F200/202/204/206

FIGURA 8-3: MODO DE ENTRADA ANALÓGICA

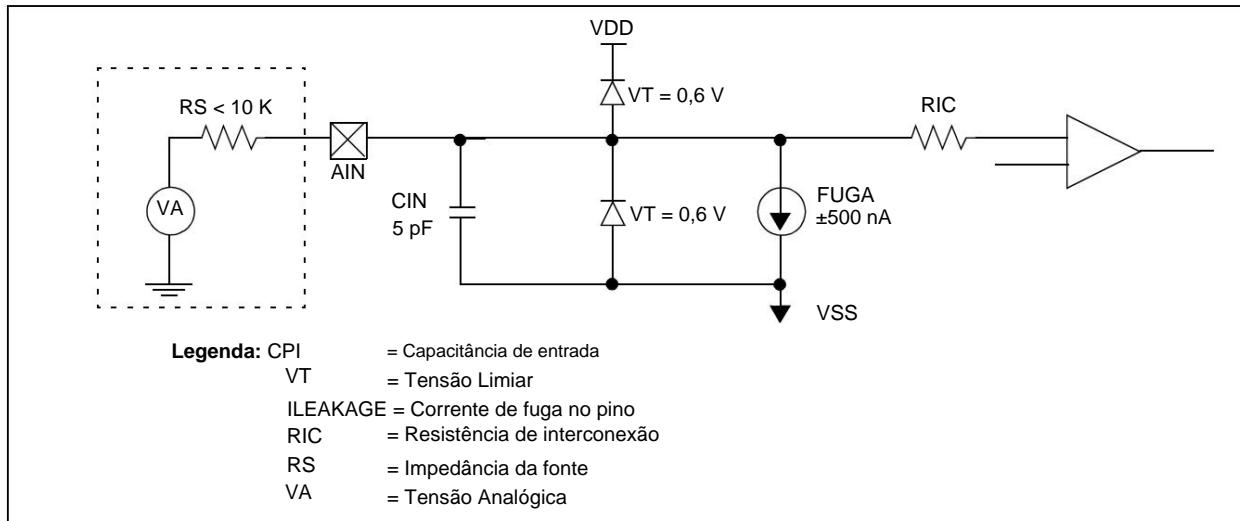


TABELA 8-2: REGISTROS ASSOCIADOS AO MÓDULO COMPARADOR

Nome do endereço	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor ativado POR	Valor ativado Todos os outros Reinitializações
03h	STATUS GPWUF CWUF — PARA			—	PD	Z	DC C 00-1 1xxx q0q quuu			
07h	CMCON0 CMPOUT COUTEN POL CMPT0QS CMPON CNREF CPREF			CWU 1111	1111 uuuu uuuu		—			
N / D	TRISGPIO —	---			Registro de Controle de E/S			---- 1111 ---- 1111		

**Legenda:** x = Desconhecido, u = Inalterado, – = Não implementado, lido como '0', q = Depende da condição.

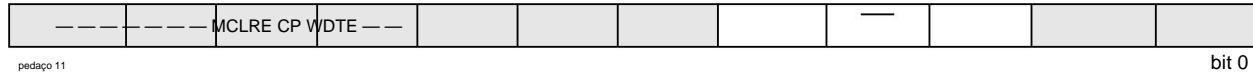
## 9.0 CARACTERÍSTICAS ESPECIAIS DA CPU

O que diferencia um microcontrolador de outros processadores são os circuitos especiais que atendem às necessidades de aplicações em tempo real. O PIC10F200/202/204/206 microcontroladores têm uma série de tais recursos destinados para maximizar a confiabilidade do sistema, minimizar o custo por meio de eliminação de componentes externos, fornecem modos de operação de economia de energia e oferecem proteção de código.

Esses recursos são:

- Redefinir:
  - Reinicialização ao ligar (POR)
  - Temporizador de reinicialização do dispositivo (DRT)
  - Temporizador Watchdog (WDT)
  - Acordar do sono na mudança de pin
  - Acordar do sono na mudança do comparador
- Dorme
- Proteção de Código
- Locais de identificação
- Programação Serial In-Circuit™
- Saída

### REGISTRO 9-1: PALAVRA DE CONFIGURAÇÃO PARA PIC10F200/202/204/206(1, 2)



bit 11-5 **Não implementado:** lido como '0'

bocado 4 **MCLRE:** GP3/MCLR Pin Function Select bit

1 = A função do pino GP3/MCLR é MCLR

0 = A função do pino GP3/MCLR é E/S digital, MCLR internamente vinculado ao VDD

parte 3 **CP:** Bit de proteção de código

1 = Proteção de código desligada

0 = Proteção de código ativada

bit 2 **WDTE:** bit de ativação do temporizador de watchdog

1 = WDT ativado

0 = WDT desabilitado

bit 1-0 **Reservado:** Leia como '0'

**Nota 1:** Consulte as "Especificações de Programação de Memória PIC10F200/202/204/206" (DS41228) para determinar como acessar a palavra de configuração. A palavra de configuração não é usuário endereçável durante a operação do dispositivo.

**2:** INTRC é o único modo de oscilador oferecido no PIC10F200/202/204/206.

#### Lenda:

R = bit legível

W = bit gravável

U = bit não implementado, lido como '0'

-n = Valor em POR

'1' = bit está definido

'0' = bit é limpo

x = bit é desconhecido

# PIC10F200/202/204/206

## 9.2 Configurações do oscilador

### 9.2.1 TIPOS DE OSCILADOR

Os dispositivos PIC10F200/202/204/206 são oferecidos com

Somente modo de oscilador interno.

- INTOSC: Oscilador Interno de 4 MHz

### 9.2.2 OSCILADOR INTERNO DE 4 MHz

O oscilador interno fornece um sistema de 4 MHz (nominal) relógio (consulte a Seção 12.0 "Características elétricas" para informações sobre variação de tensão e temperatura).

Além disso, uma instrução de calibração é programada em o último endereço da memória, que contém o valor de calibração para o oscilador interno. Este local é sempre protegido contra decodificação, independentemente das configurações de proteção de código. Este valor é programado como MOVLW xx instrução onde xx é o valor de calibração e é colocado no vetor Reset. Isto irá carregar o registrador W com o valor de calibração na reinicialização e o PC em seguida, passe para o programa de usuários no endereço 0x000. O usuário tem então a opção de escrever o valor no Registro OSCCAL (05h) ou ignorando-o. OSCCAL, quando escrito com o valor de calibração, "apare" o oscilador interno para remover a variação do processo da frequência do oscilador.

**Nota:** Apagar o dispositivo também apagará o valor de calibração interno pré-programado para o oscilador interno. A calibração valor deve ser lido antes de apagar a parte para que possa ser reprogramado corretamente mais tarde.

## 9.3 Redefinir

O dispositivo diferencia entre vários tipos de Redefinir:

- Power-on Reset (POR) • MCLR

Reset durante a operação normal

- Reinicialização do MCLR durante o sono
- Reinicialização do tempo limite do WDT durante a operação normal
- Redefinição do tempo limite do WDT durante o sono
- Acordar da suspensão na mudança de pin
- Acordar do sono na mudança do comparador

Alguns registradores não são resetados de forma alguma, eles são desconhecido no POR e inalterado em qualquer outro Reset.

A maioria dos outros registradores são redefinidos para "Reset state" no Power-on Reset (POR), MCLR, WDT ou Wake-up on mudanças de pino Reinicialize durante a operação normal. Eles são não afetado por uma redefinição de WDT durante o sono ou MCLR Reinicialize durante a suspensão, pois essas reinicializações são vistas como retomada da operação normal. As exceções a isso são bits TO, PD, GPWUF e CWUF. Eles são definidos ou apagado de forma diferente em diferentes situações de reinicialização. Esses bits são usados em software para determinar a natureza de Redefinir. Consulte a Tabela 9-1 para obter uma descrição completa de Redefinir estados de todos os registros.

TABELA 9-1: CONDIÇÕES DE REINICIALIZAÇÃO PARA REGISTROS – PIC10F200/202/204/206

Registro	Endereço	Reinicialização ao ligar	Reinicialização MCLR, Tempo limite WDT, Acorde na mudança de pino, Acorde Alteração do comparador
C	—	qqqq qqq(1)	qqqq qqq(1)
IDF	00h	xxxx xxxx	uuuu uuuu
TMRO	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	00-1 1xxx	q00q quuu(2)
ESTADO(3)	03h	00-1 1xxx	qq0q quuu(2)
FSR	04h	111x xxxx	111u uuuu
OSCCAL	05h	1111 1110	uuuu uuuu
GPIO	06h	---- xxxx	---- uuuu
CMCON(3)	07h	1111 1111	uuuu uuuu
OPÇÃO	—	1111 1111	1111 1111
TRISGPIO	—	---- 1111	---- 1111

**Legenda:** u = inalterado, x = desconhecido, — = bit não implementado, lido como '0', q = valor depende da condição.

**Nota 1:** Bits <7:2> do registrador W contêm valores de calibração do oscilador devido à instrução MOVLW XX no topo da memória.

2: Consulte a Tabela 9-2 para Redefinir o valor para condições específicas.

3: Apenas PIC10F204/206.

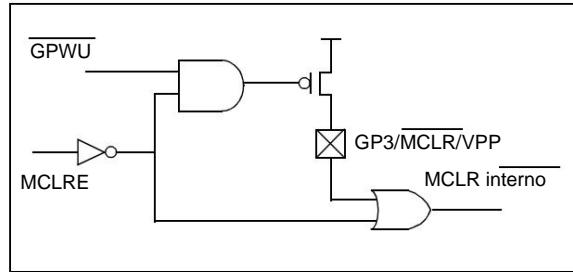
**TABELA 9-2: CONDIÇÃO DE REINICIALIZAÇÃO PARA REGISTOS ESPECIAIS**

	STATUS Endereço: 03h	Endereço PCL: 02h
Reinicialização ao ligar	00-1 1xxx	1111 1111
Reinicialização MCLR durante a operação normal	000u uuuu	1111 1111
MCLR Reinicialização durante	0001 0uuu	1111 1111
Sleep WDT Reinicialização durante	0000 0uuu	1111 1111
Sleep WDT Reinicialização da	0000 uuuu	1111 1111
operação normal Despertar do Sleep na	1001 0uuu	1111 1111
mudança de pino Despertar do Sleep na mudança do	0101 0uuu	1111 1111

comparador **Legenda:** u = inalterado, x = desconhecido, - = bit não implementado, lido como '0'.

### 9.3.1 HABILITAR MCLR

Este bit de configuração, quando não programado (deixado no estado '1'), habilita a função MCLR externa. Quando programado, a função MCLR é vinculada ao VDD e o pino é designado para ser uma E/S. Consulte a Figura 9-1.

**FIGURA 9-1: SELEÇÃO MCLR**

### 9.4 Reinicialização ao ligar (POR)

Os dispositivos PIC10F200/202/204/206 incorporam um circuito Power-on Reset (POR) no chip, que fornece um chip interno Reset para a maioria dos power-up situações.

O circuito POR on-chip mantém o chip em Reset até o VDD atingiu um nível alto o suficiente para operação adequada. Para aproveitar o POR interno, programe o pino GP3/MCLR/VPP como MCLR e amarre através de um resistor para VDD, ou programe o pino como GP3. Um interno resistor pull-up fraco é implementado usando um transistor (consulte a Tabela 12-3 para as faixas de resistores pull-up). Isso eliminará componentes RC externos normalmente necessário para criar um Power-on Reset. Um aumento máximo tempo para VDD é especificado. Consulte a Seção 12.0 "Elétrico Características" para detalhes.

Quando os dispositivos iniciarem a operação normal (sair do Condicionamento de reinicialização), os parâmetros operacionais do dispositivo (tensão, frequência, temperatura,...) devem ser atendidos para garantir Operação. Se essas condições não forem atendidas, os dispositivos deve ser mantido em Reset até que os parâmetros de operação são atendidas.

Um diagrama de blocos simplificado do Power-on no chip

O circuito de reinicialização é mostrado na Figura 9-2.

O circuito Power-on Reset e o Device Reset

Temporizador (consulte a Seção 9.5 "Temporizador de reinicialização do dispositivo (DRT)") circuito estão intimamente relacionados. Ao ligar, a trava Reset é definido e o DRT é redefinido. O temporizador DRT começa contando uma vez que detecta que o MCLR está alto. Depois de período de tempo limite, que normalmente é de 18 ms, ele redefinirá o Reinicialize a trava e, assim, finalize o sinal de reinicialização no chip.

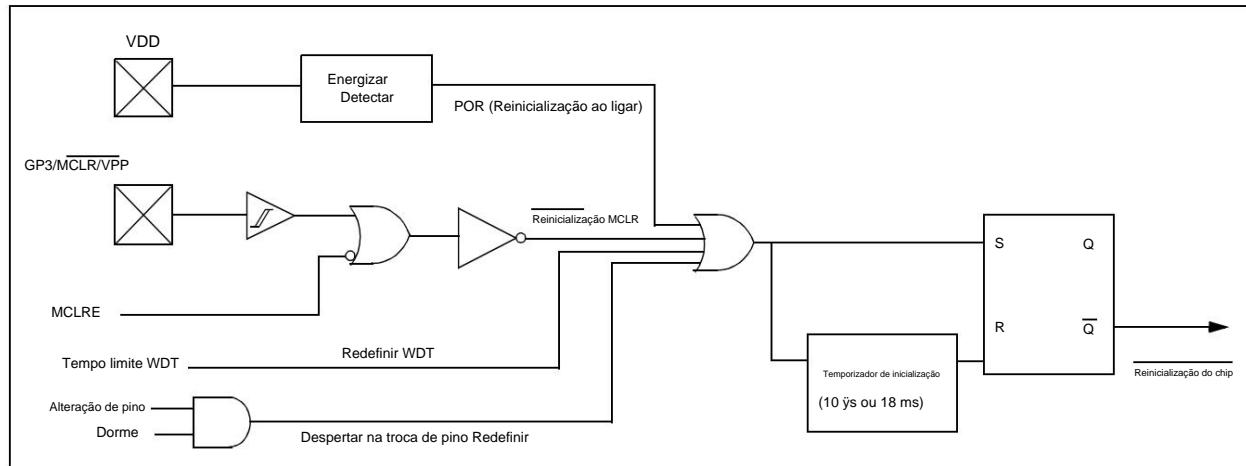
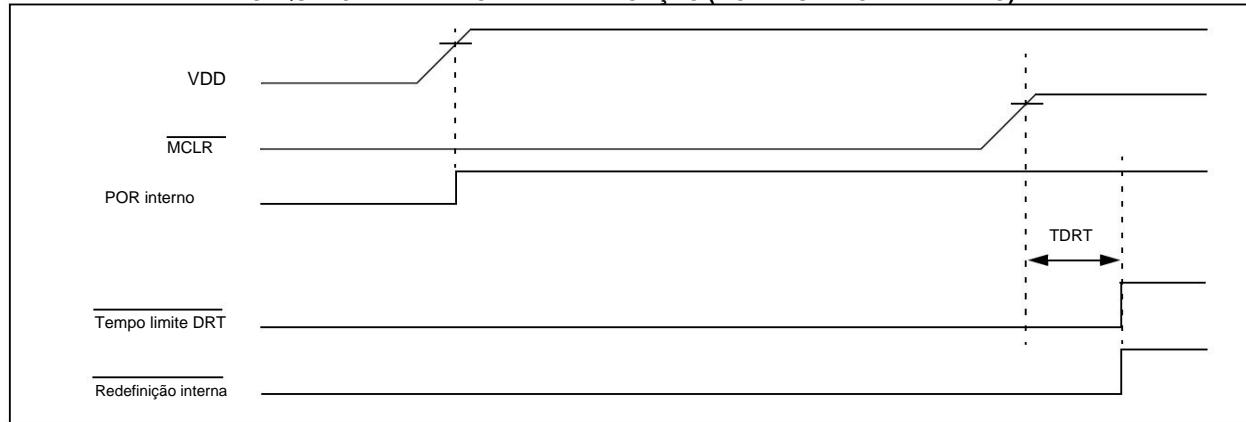
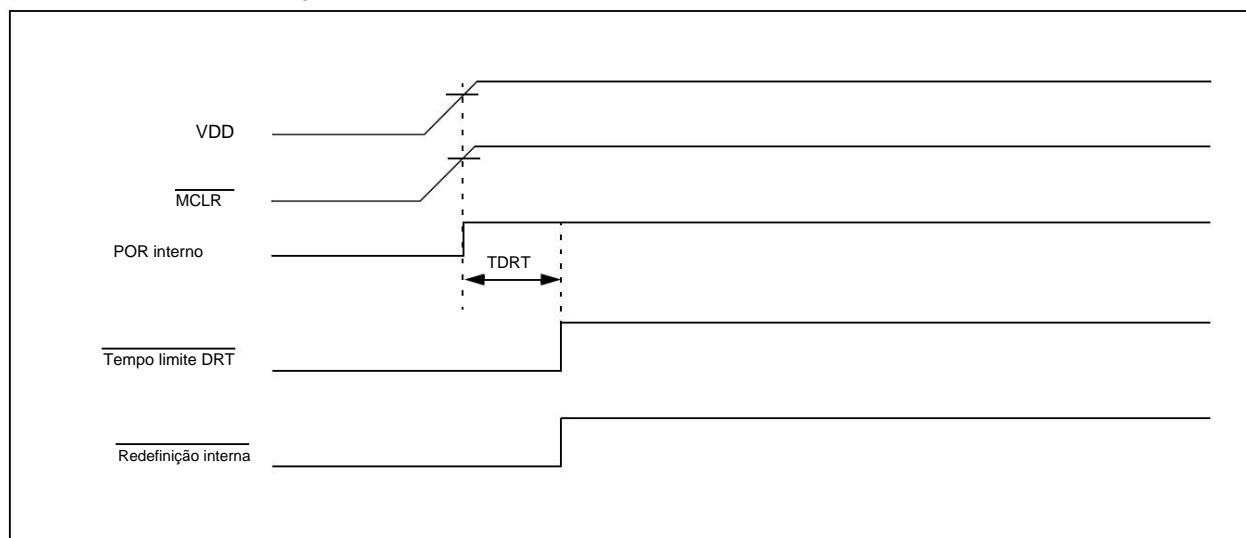
Um exemplo de inicialização em que o MCLR é mantido baixo é mostrado na Figura 9-3. VDD pode subir e estabilizar antes de elevando o MCLR. O chip realmente sairá Redefina o TDRT ms após o MCLR ficar alto.

Na Figura 9-4, o recurso Power-on Reset no chip é sendo usado (MCLR e VDD são amarrados ou o pino está programado para ser GP3). O VDD é estável antes o temporizador de inicialização expira e não há problema em obtendo um Reset adequado. No entanto, a Figura 9-5 mostra um situação problemática em que o VDD aumenta muito lentamente. A Hora entre quando o DRT detecta que MCLR é alto e quando MCLR e VDD realmente atingem seu valor total, é demasiado longo. Nesta situação, quando os tempos do temporizador de inicialização fora, o VDD não atingiu o valor de VDD (min) e o chip pode não funcionar corretamente. Para tais situações, podemos recomendamos que os circuitos RC externos sejam usados para alcançar tempos de atraso POR mais longos (Figura 9-4).

**Nota:** Quando os dispositivos iniciam a operação normal (sair da condição Reset), parâmetros de operação do dispositivo (tensão, frequência, temperatura, etc.) devem ser atendidos para garantir Operação. Se essas condições não forem atendidas, o dispositivo deve ser mantido em Reset até que o condições de operação sejam atendidas.

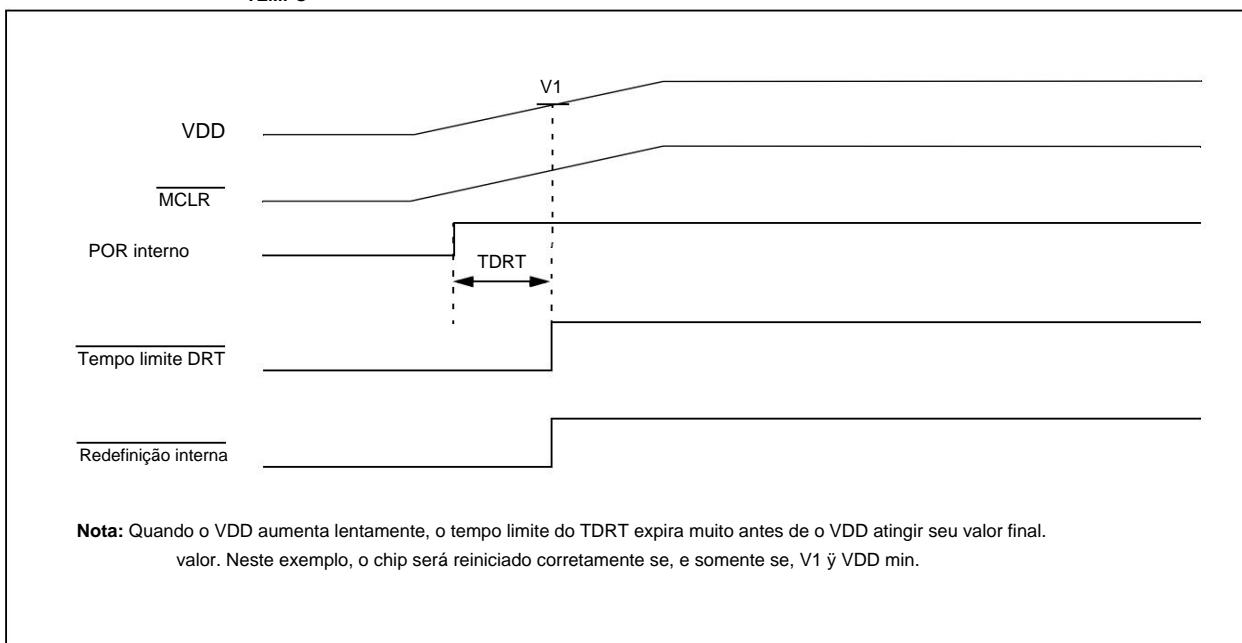
Para obter informações adicionais, consulte Notas de aplicação AN522 "Considerações de inicialização", (DS00522) e AN607 "Solução de problemas de inicialização", (DS00607).

# PIC10F200/202/204/206

**FIGURA 9-2:** DIAGRAMA DE BLOCOS SIMPLIFICADO DO CIRCUITO DE REINICIALIZAÇÃO NO CHIP**FIGURA 9-3:** SEQUÊNCIA DE TEMPO LIMITE NA LIGAÇÃO (MCLR PUXADO PARA BAIXO)**FIGURA 9-4:** SEQUÊNCIA DE TEMPO LIMITE NA LIGAÇÃO (MCLR LIGADO A VDD): AUMENTO RÁPIDO DE VDD

# PIC10F200/202/204/206

FIGURA 9-5:

SEQUÊNCIA DE TEMPO LIMITE NA LIGAÇÃO (MCLR LIGADO A VDD): ELEVAÇÃO LENTA DE VDD  
TEMPO

# PIC10F200/202/204/206

---

## 9.5 Temporizador de reinicialização do dispositivo (DRT)

Nos dispositivos PIC10F200/202/204/206, o DRT é executado sempre que o dispositivo for ligado.

O DRT opera em um oscilador interno. o processador é mantido em Reset enquanto o DRT estiver ativo. O atraso DRT permite que o VDD suba acima do VDD min. e para que o oscilador se estabilize.

O DRT no chip mantém os dispositivos em um Reset condição por aproximadamente 18 ms após MCLR ter atingiu um nível lógico alto (VIH MCLR). Programação GP3/MCLR/VPP como MCLR e usando um RC externo rede conectada à entrada MCLR não é necessária em maioria dos casos. Isso permite economia em custos sensíveis e/ ou aplicações com restrição de espaço, além de permitir a uso do pino GP3/MCLR/VPP como um propósito geral entrada.

Os atrasos do tempo de reinicialização do dispositivo variam de chip para chip devido ao VDD, temperatura e variação do processo.

Consulte os parâmetros CA para obter detalhes.

As fontes de reset são POR, MCLR, WDT time-out e despertar na mudança de pino. Consulte a **Seção 9.9.2 “Despertar do sono”, notas 1, 2 e 3.**

**TABELA 9-3: DRT (TIMER DE REINICIALIZAÇÃO DO DISPOSITIVO PERÍODO)**

Oscilador	Redefinir POR	Subsequente Re inicializações
INTOSC	18 ms (típico) 10 ys (típico)	

## 9.6 Temporizador Watchdog (WDT)

O Watchdog Timer (WDT) é um software on-chip de execução gratuita Oscilador RC, que não requer nenhum componentes. Este oscilador RC é separado do oscilador interno de 4 MHz. Isso significa que o WDT funcionar mesmo que o clock do processador principal tenha parado, por exemplo, pela execução de uma instrução SLEEP.

Durante a operação normal ou Sleep, um WDT Reset ou wake-up Reset, gera um dispositivo Reset.

O bit TO (STATUS<4>) será apagado após um Re inicialização do temporizador do watchdog.

O WDT pode ser desativado permanentemente programando a configuração WDTE como um '0' (consulte a **Seção 9.1 “Bits de Configuração”**). Consulte o PIC10F200/202/ Especificações de Programação 204/206 para determinar como para acessar a palavra de configuração.

## 9.6.1 PERÍODO WDT

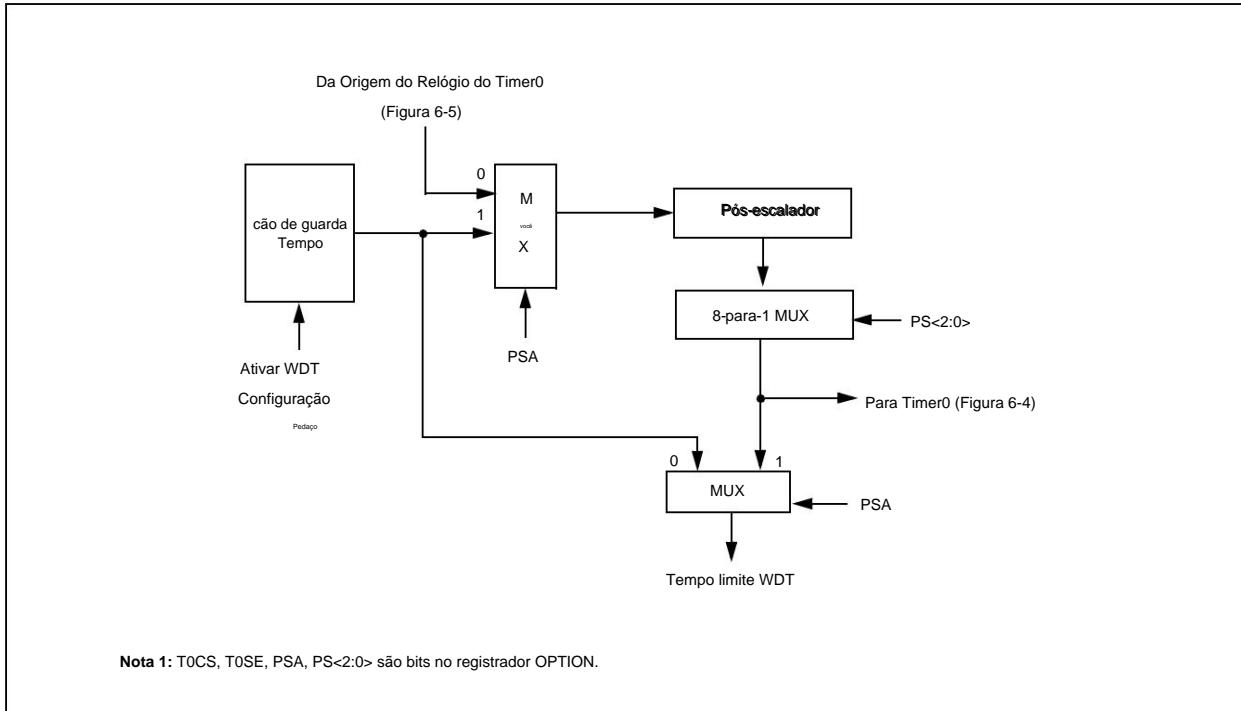
O WDT tem um período de tempo limite nominal de 18 ms, (com sem pré-escalador). Se for desejado um período de tempo mais longo, um prescaler com uma razão de divisão de até 1:128 pode ser atribuído ao WDT (sob controle de software) por escrevendo no registrador OPTION. Assim, um período de tempo de 2,3 segundos nominais pode ser realizado. Esses períodos variam com a temperatura, VDD e variações do processo peça a peça (consulte as especificações DC).

Nas piores condições (VDD = Min., Temperatura = Máx., máx. prescaler WDT), pode levar vários segundos antes de ocorrer um tempo limite WDT.

## 9.6.2 CONSIDERAÇÕES DE PROGRAMAÇÃO DO WDT

A instrução CLRWDT limpa o WDT e o postscaler, se atribuído ao WDT, e o impede de tempo limite e gerando uma reinicialização do dispositivo.

A instrução SLEEP reinicializa o WDT e o postscaler, se atribuído ao WDT. Isso dá a tempo máximo de suspensão antes de uma redefinição de despertar WDT.

**FIGURA 9-6:** DIAGRAMA DE BLOCO DE TEMPORIZADOR DE WATCHDOG**TABELA 9-4: RESUMO DOS REGISTROS ASSOCIADOS AO TEMPORIZADOR WATCHDOG**

Nome do endereço Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor ativado Ligar	Valor ativado Redefinir
N / D	OPÇÃO GPWU	PPU	T0CS	T0SE	PSA	PS2	PS1	PS0	11 1111 1111 1111

**Legenda:** Caixas sombreadas = Não usado pelo Watchdog Timer, – = não implementado, lido como '0', u = inalterado.

# PIC10F200/202/204/206

## 9.7 Sequência de tempo limite, desligamento e despertar dos bits de status de suspensão (TO, PD, GPWUF, CWUF)

Os bits TO, PD, GPWUF e CWUF no Status registrador pode ser testado para determinar se uma condição de Reset foi causado por uma condição de inicialização, um MCLR, Reinicialização do Watchdog Timer (WDT), despertar no comparador mudança ou despertar na mudança de pino.

**TABELA 9-5: PARA, PD, GPWUF, CWUF STATUS APÓS REINICIALIZAÇÃO**

CWUF	GPWUF	PARA	PD	Reinicialização causada por
0	0 00 WDT despertar da suspensão			
0	0 Ou Tempo limite WDT (não do modo de suspensão)			
0	0 10 MCLR despertar do sono			
0	0 11 Energização			
0	0 uu MCLR não durante o sono			
0	1 10 Acordar da suspensão na mudança de pino			
1	0 10 Acordar do sono na mudança do comparador			

**Legenda:** u = inalterado, x = desconhecido, – = bit não implementado, lido como '0', q = valor depende da condição.

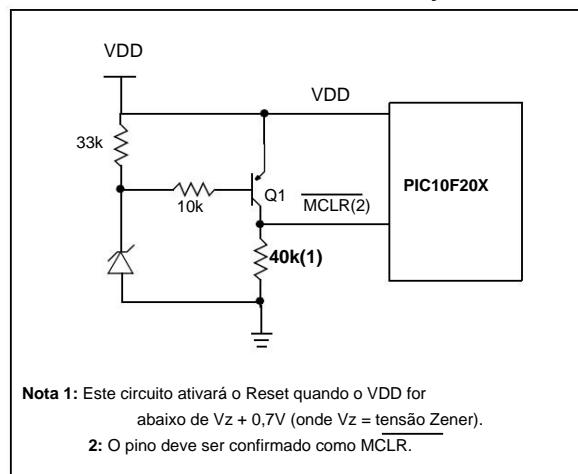
**Nota 1:** Os bits TO, PD, GPWUF e CWUF mantêm seu status (u) até que ocorra um Reset. Um pulso baixo na entrada MCLR não altera os bits de status TO, PD, GPWUF ou CWUF.

## 9.8 Redefinir em Brown-out

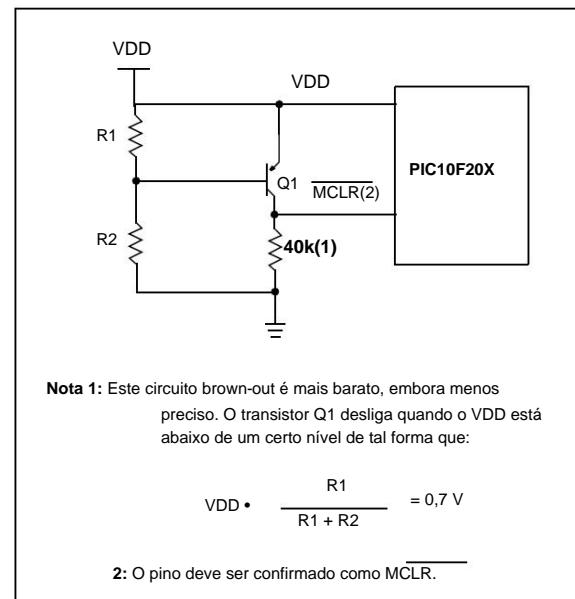
Um brown-out é uma condição em que a energia do dispositivo (VDD) cai abaixo de seu valor mínimo, mas não para zero, e então recupera. O dispositivo deve ser reiniciado em caso de Apagão.

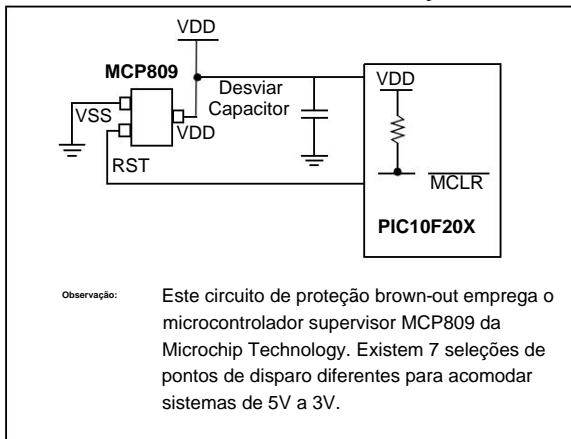
Para redefinir dispositivos PIC10F200/202/204/206 quando um ocorre escurecimento, proteção externa contra escurecimento circuitos podem ser construídos, como mostrado na Figura 9-7 e Figura 9-8.

**FIGURA 9-7: APAGÃO CIRCUITO DE PROTEÇÃO 1**



**FIGURA 9-8: APAGÃO CIRCUITO DE PROTEÇÃO 2**



**FIGURA 9-9:****APAGÃO****CIRCUITO DE PROTEÇÃO 3****9.9 Modo de Desligamento (Repouso)**

Um dispositivo pode ser desligado (Sleep) e depois ligado (wake-up from Sleep).

**9.9.1 DORME**

O modo Power-down é inserido executando uma instrução SLEEP.

Se habilitado, o Watchdog Timer será apagado, mas continua funcionando, o bit TO (STATUS<4>) é definido, o bit PD (STATUS<3>) é apagado e o driver do oscilador é desligado. As portas de E/S mantêm o status que tinham antes da execução da instrução SLEEP (dirigir alto, conduzir baixa ou alta impedância).

**Nota:** Um Reset gerado por um tempo limite WDT não leva o pino MCLR para baixo.

Para menor consumo de corrente enquanto desligado, a entrada T0CKI deve estar em VDD ou VSS e o pino GP3/MCLR/VPP deve estar em um nível lógico alto se MCLR estiver habilitado.

**9.9.2 DESPERTAR DO SONO**

O dispositivo pode acordar da suspensão por meio de um dos seguintes eventos:

1. Uma entrada Reset externa no pino GP3/MCLR/VPP, quando configurada como MCLR.
2. Redefinição do tempo limite do Watchdog Timer (se o WDT estiver ativado).
3. Uma mudança no pino de entrada GP0, GP1 ou GP3 quando a ativação da mudança está habilitada.
4. Ocorreu uma alteração na saída do comparador quando a ativação da alteração do comparador está habilitada.

Esses eventos causam uma reinicialização do dispositivo. Os bits TO, PD GPWUF e CWUF podem ser usados para determinar a causa do Reset do dispositivo. O bit TO é apagado se ocorreu um tempo limite WDT (e causou o despertar). O bit PD, que é definido na energização, é apagado quando SLEEP é invocado. O bit GPWUF indica uma mudança de estado enquanto em Sleep nos pinos GP0, GP1 ou GP3 (desde o último arquivo ou operação de bit na porta GP). O bit CWUF indica uma mudança no estado durante a suspensão da saída do comparador.

**Nota: Atenção:** Imediatamente antes de entrar em Sleep, leia os pinos de entrada. Quando em suspensão, o despertar ocorre quando os valores nos pinos mudam do estado em que estavam na última leitura. Se ocorrer um despertar na mudança e os pinos não forem lidos antes de entrar novamente no modo de suspensão, um despertar ocorrerá imediatamente mesmo que nenhum pino seja alterado enquanto estiver no modo de suspensão.

**Nota:** O WDT é apagado quando o dispositivo desperta da suspensão, independentemente da ativação fonte.

# PIC10F200/202/204/206

## 9.10 Verificação do Programa/Proteção do Código

Se o bit de proteção de código não foi programado, a memória do programa no chip pode ser lida para fins de verificação.

As primeiras 64 localizações e a última localização (vetor de reset) podem ser lidas, independentemente da configuração do bit de proteção do código.

## 9.11 Locais de identificação

Quatro locais de memória são designados como locais de ID onde o usuário pode armazenar a soma de verificação ou outros números de identificação de código. Esses locais não são acessíveis durante a execução normal, mas são legíveis e graváveis durante a Programação/Verificação.

Use apenas os 4 bits inferiores das localizações de ID e sempre programe os 8 bits superiores como '0's.

## 9.12 Programação Serial In-Circuit™

Os microcontroladores PIC10F200/202/204/206 podem ser programados serialmente no circuito de aplicação final.

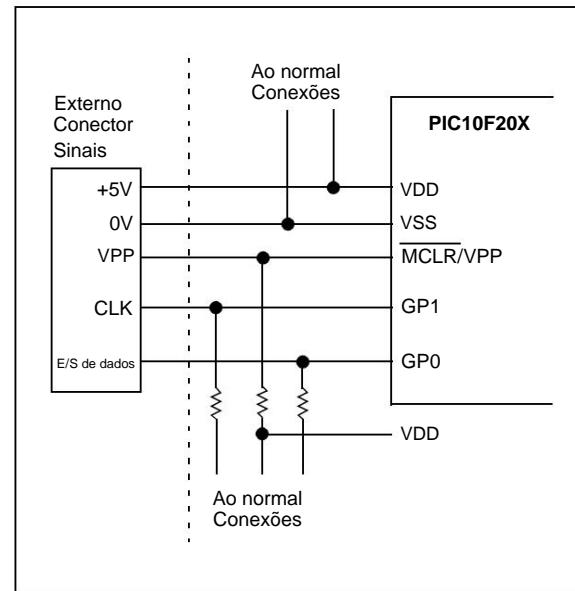
Isso é feito simplesmente com duas linhas para clock e dados, e três outras linhas para alimentação, terra e tensão de programação. Isso permite que os clientes fabriquem placas com dispositivos não programados e programem o microcontrolador imediatamente antes de enviar o produto. Isso também permite que o firmware mais recente ou um firmware personalizado seja programado.

Os dispositivos são colocados no modo Program/Verify mantendo os pinos GP1 e GP0 baixos enquanto se eleva o pino MCLR (VPP) de VIL para VIHH (consulte a especificação de programação). GP1 torna-se o relógio de programação e GP0 torna-se os dados de programação. Ambos GP1 e GP0 são entradas Schmitt Trigger neste modo.

Após o Reset, um comando de 6 bits é então fornecido ao dispositivo. Dependendo do comando, 16 bits de dados de programa são então fornecidos para ou do dispositivo, dependendo se o comando foi um Load ou um Read. Para detalhes completos da programação serial, consulte as Especificações de Programação do PIC10F200/202/204/206.

Uma conexão típica de programação serial em circuito é mostrada na Figura 9-10.

FIGURA 9-10:

IN-CIRCUITO TÍPICO  
PROGRAMAÇÃO SÉRIE  
CONEXÃO

## 10.0 RESUMO DO CONJUNTO DE INSTRUÇÕES

O conjunto de instruções PIC16 é altamente ortogonal e composto por três categorias básicas.

- Operações **orientadas a bytes**
- Operações **orientadas a bits**
- Operações **literais e de controle**

Cada instrução PIC16 é uma palavra de 12 bits dividida em um **opcode**, que especifica o tipo de instrução e um ou mais **operandos** que especificam ainda mais a operação de a instrução. Os formatos para cada uma das categorias é apresentado na Figura 10-1, enquanto os vários opcodes campos estão resumidos na Tabela 10-1.

Para instruções **orientadas a byte**, 'f' representa um arquivo registrador designador e 'd' representa um destino designador. O designador de registro de arquivo especifica quais registrador de arquivo deve ser usado pela instrução.

O designador de destino especifica onde o resultado da a operação deve ser colocado. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado no registrador de arquivo especificado na instrução.

Para instruções **orientadas a bits**, 'b' representa um campo de bits designador que seleciona o número do bit afetado pela operação, enquanto 'f' representa o número do arquivo no qual o bit está localizado.

Para operações **literais e de controle**, 'k' representa um constante de 8 ou 9 bits ou valor literal.

**TABELA 10-1: CAMPO OPCODE DESCRIÇÕES**

Campo	Descrição
f	Endereço do arquivo de registro (0x00 a 0x7F)
C	Registro de trabalho (acumulador)
b	Endereço de bit dentro de um registro de arquivo de 8 bits
k	Campo literal, dados constantes ou rótulo
x	Não importa a localização (= 0 ou 1) O montador irá gerar código com x = 0. É a forma de uso recomendada para compatibilidade com todas as ferramentas de software Microchip.
d	Seleção de destino; d = 0 (armazenar o resultado em W) d = 1 (armazena o resultado no registro de arquivo 'f') O padrão é d = 1
rótulo Nome	do rótulo
PARA% S	Topo de pilha
.....	Contador de programas
Contador de temporizador WDT Watchdog	
PARA	Bit de tempo limite
PD	Bit de desligamento
destino	Destino, seja o registrador W ou o registrador especificado local do arquivo de registro
[ ]	Opções
( )	Conteúdo
ÿ Atribuído a	
< >	Campo de bits de registro
ÿ	No conjunto de
ítâlico	Termo definido pelo usuário (fonte é courier)

Todas as instruções são executadas dentro de uma única instrução ciclo, a menos que um teste condicional seja verdadeiro ou o programa contador é alterado como resultado de uma instrução. Nisso caso, a execução leva dois ciclos de instrução. Um ciclo de instrução consiste em quatro períodos osciladores. Assim, para uma frequência de oscilador de 4 MHz, o normal o tempo de execução da instrução é de 1  $\mu$ s. Se um teste condicional for true ou o contador do programa é alterado como resultado de um instrução, o tempo de execução da instrução é de 2  $\mu$ s.

A Figura 10-1 mostra os três formatos gerais que o instruções podem ter. Todos os exemplos na figura usam o seguinte formato para representar um hexadecimal número:

0xhhhh

onde 'h' significa um dígito hexadecimal.

**FIGURA 10-1: FORMATO GERAL PARA INSTRUÇÕES**

### Operações de registro de arquivo orientadas a byte

11	6 5 4	0
CÓDIGO DE OPERAÇÃO	d	f (arquivo #)
d = 0 para destino W d = 1 para destino f f = endereço de registro de arquivo de 5 bits		

### Operações de registro de arquivo orientadas a bits

11	8 7	5 4	0
CÓDIGO DE OPERAÇÃO	b (BIT #)	f (arquivo #)	
b = endereço de 3 bits f = endereço de registro de arquivo de 5 bits			

### Operações literais e de controle (exceto GOTO)

11	8 7	0
CÓDIGO DE OPERAÇÃO		k (literal)
k = valor imediato de 8 bits		

### Operações literais e de controle – instrução GOTO

11	9 8	0
CÓDIGO DE OPERAÇÃO		k (literal)
k = valor imediato de 9 bits		

# PIC10F200/202/204/206

TABELA 10-2: RESUMO DO CONJUNTO DE INSTRUÇÕES

Mnemônico, Operandos	Descrição	Ciclos	Código de operação de 12 bits		Status Afetado	Notas
			MSb	LSb		
ADDWF f,	Adicione W e f		0001	11df	ffff	C, DC, Z
EWF df,	E W com f		0001	01df	ffff	Z
CLRF df	Limpar f		0000	011f	ffff	Z
CLRW —	Limpar W		0000	0100	0000	Z
COMF f,	Complemento f		0010	01df	ffff	Z
DECFSZ df,	Diminuir f		0000	11df	ffff	Z
DECF SZ df,	Decrementa f, Pule se 0	1 1 1	0010	11df	ffff	Nenhum
INCF df,	Incrementar f	1 1	0010	10df	ffff	Z
INCFSZ df,	Incrementar f, pular se 0	1 1(2)	0011	11df	ffff	Nenhum
IORWF df,	Inclusivo OR W com f	1 1(2) 1	0001	00df	ffff	Z
MOVF df,	Mover f	1	0010	00df	ffff	Z
MOVWF df	Mover W para f	1	0000	001f	ffff	Nenhum
NOP —	Nenhuma operação	1	0000	0000	0000	Nenhum
RLF f,	Girar para a esquerda f através de Carregar		0011	01df	ffff	C
RRF df,	Girar para a direita f através de Carry		0011	00df	ffff	C
SUBWF df,	Subtraia W de f		0000	10df	ffff	C, DC, Z
SWAPF df,	Trocar		0011	10df	ffff	Nenhum
XORWF df, d	Exclusivo OU W com f		0001	10df	ffff	Z
OPERAÇÕES DE REGISTRO DE ARQUIVO ORIENTADO A BIT						
BCF f,	Bit Limpar f		0100	bbb	ffff	Nenhum
BSF bf,	Conjunto de bits f		0101	bbb	ffff	Nenhum
BTFSC bf,	Teste de Bit f, Ignorar se Limpar	1 1	0110	bbb	ffff	Nenhum
BTFSS bf, b	Teste de Bit f, Ignorar se Definido	1(2) 1(2)	0111	bbb	ffff	Nenhum
OPERAÇÕES LITERAIS E DE CONTROLE						
ANDLW	E literal com W	1	1110	hahahaha	hahahaha	Z
LIGAR kk	Chamar sub-rotina	2	1001	hahahaha	hahahaha	Nenhum
CLRWD	Limpar temporizador do watchdog	1	0000	0000	0100	PARA, PD
VÁ PARA	Ramificação incondicional	2	101k	hahahaha	hahahaha	Nenhum
IORLW	Literal OR inclusivo com W	1	1101	hahahaha	hahahaha	Z
MOVLW kkk	Mover literal para W	1	1100	hahahaha	hahahaha	Nenhum
OPÇÃO —	Carregar registro OPTION	1	0000	0000	0010	Nenhum
RETIRAR k	Retorne, coloque Literal em W	2	1000	hahahaha	hahahaha	Nenhum
DORME —	Entre no modo de espera	1	0000	0000	0011	PARA, PD
TRIS	Carregar registro TRIS	1	0000	0000	Off	Nenhum
XORLW <small>kkkk</small>	Literal OR exclusivo para W	1	1111	hahahaha	hahahaha	Z

**Nota 1:** O 9º bit do contador de programa será forçado a '0' por qualquer instrução que escreva no PC, exceto

VÁ PARA. Consulte a Seção 4.7 "Contador de Programas".

**2:** Quando um registrador de E/S é modificado em função dele mesmo (ex: MOVF PORTB, 1), o valor utilizado será aquele valor presente nos próprios pinos. Por exemplo, se a trava de dados for '1' para um pino configurado como entrada e for baixado por um dispositivo externo, os dados serão escritos de volta com um '0'.

**3:** A instrução TRIS f, onde f = 6, faz com que o conteúdo do registrador W seja escrito nos latches tri-state de PORTB. Um '1' força o pino a um estado de alta impedância e desabilita os buffers de saída.

**4:** Se esta instrução for executada no registrador TMR0 (e onde aplicável, d = 1), o prescaler será zerado (se atribuído ao TMR0).

<b>ADDWF</b>	<b>Adicione W e f</b>
Sintaxe:	[ label ] ADDWF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(W) + (f) ÿ (destino)
Status Afetado:	C, DC, Z
Descrição:	Adicione o conteúdo do registrador W e registre 'f'. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>BCF</b>	<b>Bit Limpar f</b>
Sintaxe:	[ etiqueta ] BCF f,b
Operandos:	0 ÿ f ÿ 31 0 ÿ b ÿ 7
Operação:	0 ÿ (f<b>)
Status Afetado:	Nenhum
Descrição:	O bit 'b' no registrador 'f' é apagado.

<b>ANDLW</b>	<b>E literal com W</b>
Sintaxe:	[ label ] ANDLW k
Operandos:	0 ÿ k ÿ 255
Operação:	(VARINHA. (k) ÿ (W))
Status Afetado:	Z
Descrição:	O conteúdo do registrador W é AND'ed com o literal de oito bits 'k'. O resultado é colocado no registrador W.

<b>BSF</b>	<b>Conjunto de bits f</b>
Sintaxe:	[ etiqueta ] BSF f,b
Operandos:	0 ÿ f ÿ 31 0 ÿ b ÿ 7
Operação:	1 ÿ (f<b>)
Status Afetado:	Nenhum
Descrição:	O bit 'b' no registrador 'f' está definido.

<b>EWF</b>	<b>E W com f</b>
Sintaxe:	[ label ] ANDWF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(VARINHA. (f) ÿ (destino))
Status Afetado:	Z
Descrição:	O conteúdo do registrador W é AND'ed com o registrador 'f'. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>BTFS</b>	<b>Teste de Bit f, Ignorar se Limpar</b>
Sintaxe:	[ etiqueta ] BTFS f,b
Operandos:	0 ÿ f ÿ 31 0 ÿ b ÿ 7
Operação:	pule se (f<b>) = 0
Status Afetado:	Nenhum
Descrição:	Se o bit 'b' no registrador 'f' for '0', a próxima instrução será ignorada. Se o bit 'b' for '0', então a próxima instrução buscada durante a execução da instrução atual é descartada e um NOP é executado em seu lugar, tornando-a uma instrução de dois ciclos.

# PIC10F200/202/204/206

<b>BTFSS</b>	<b>Teste de Bit f, Ignorar se Definido</b>
Sintaxe:	[ label ] BTFSS f,b
Operandos:	0 ÿ f ÿ 31 0 ÿ b < 7
Operação:	pule se (f<b>) = 1
Status Afetado:	Nenhum
Descrição:	Se o bit 'b' no registrador 'f' for '1', a próxima instrução será ignorada. Se o bit 'b' for '1', então a próxima instrução buscada durante a execução da instrução atual é descartada e um NOP é executado em seu lugar, tornando-a uma instrução de dois ciclos.

<b>CLRW</b>	<b>Limpar W</b>
Sintaxe:	[ etiqueta ] CLRW
Operandos:	Nenhum
Operação:	00h ÿ (W); 1 ÿ Z
Status Afetado:	Z
Descrição:	O registrador W é apagado. O bit zero (Z) está definido.

<b>LIGAR</b>	<b>Chamada de sub-rotina</b>
Sintaxe:	[ etiqueta ] LIGUE k
Operandos:	0 ÿ k ÿ 255
Operação:	(PC) + 1 ÿ Topo de Pilha; k ÿ PC<7:0>; (STATUS<6:5>) ÿ PC<10:9>; 0 ÿ PC<8>
Status Afetado:	Nenhum
Descrição:	Chamada de subrotina. Primeiro, o endereço de retorno (PC + 1) é PUSHed na pilha. O endereço imediato de oito bits é carregado nos bits do PC <7:0>. Os bits superiores PC<10:9> são carregados de STATUS<6:5>, PC<8> é apagado.

CALL é uma instrução de dois ciclos.

<b>CLRWD</b> T	<b>Limpar temporizador do watchdog</b>
Sintaxe:	[rótulo] CLRWD
Operandos:	Nenhum
Operação:	00h ÿ WDT; 0 ÿ prescaler WDT (se atribuído); 1 ÿ PARA; 1 ÿ DP
Status Afetado:	TO, PD
Descrição:	A instrução CLRWD reinicializa o WDT. Ele também redefine o prescaler, se o prescaler for atribuído ao WDT e não ao Timer0. Os bits de status TO e PD são definidos.

<b>CLRF</b>	<b>Limpar f</b>
Sintaxe:	[ label ] CLRF f
Operandos:	0 ÿ f ÿ 31
Operação:	00h ÿ (f); 1 ÿ Z
Status Afetado:	Z
Descrição:	O conteúdo do registrador 'f' é apagado e o bit Z é definido.

<b>COMF</b>	<b>Complemento f</b>
Sintaxe:	[ etiqueta ] COMF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1] -
Operação:	(f) ÿ (destino)
Status Afetado:	Z
Descrição:	O conteúdo do registrador 'f' é complementado. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>DECFSZ</b>	<b>Diminuir f</b>
Sintaxe:	[ etiqueta ] DECFSZ f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f) – 1 ÿ (destino)
Status Afetado: Z	
Descrição:	Decrementar o registrador 'f'. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>INCF</b>	<b>Incrementar f</b>
Sintaxe:	[ etiqueta ] INCF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f) + 1 ÿ (destino)
Status Afetado: Z	
Descrição:	O conteúdo do registrador 'f' é incrementado. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado de volta no registrador 'f'.

<b>DECFSZ</b>	<b>Decrementa f, Pule se 0</b>
Sintaxe:	[ label ] DECFSZ f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f) – 1 ÿ d; pule se resultado = 0
Status Afetado: Nenhum	
Descrição:	O conteúdo do registrador 'f' é decrementado. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado de volta no registrador 'f'.  Se o resultado for '0', a próxima instrução, que já foi buscada, é descartada e um NOP é executado, tornando-a uma instrução de dois ciclos.

<b>INCFSZ</b>	<b>Incrementar f, pular se 0</b>
Sintaxe:	[ label ] INCFSZ f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f) + 1 ÿ (destino), pule se resultado = 0
Status Afetado: Nenhum	
Descrição:	O conteúdo do registrador 'f' é incrementado. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado de volta no registrador 'f'.  Se o resultado for '0', a próxima instrução, que já foi buscada, é descartada e um NOP é executado, tornando-a uma instrução de dois ciclos.

<b>VÁ PARA</b>	<b>Ramificação Incondicional</b>
Sintaxe:	[ label ] GOTO k
Operandos:	0 ÿ k ÿ 511
Operação:	k ÿ PC<8:0>; ESTADO<6:5> ÿ PC<10:9>
Status Afetado: Nenhum	
Descrição:	GOTO é uma ramificação incondicional. O valor imediato de 9 bits é carregado em bits de PC <8:0>. Os bits superiores do PC são carregados de STATUS<6:5>. GOTO é uma instrução de dois ciclos.

<b>IORLW</b>	<b>Literal OR inclusivo com W</b>
Sintaxe:	[ label ] IORLW k
Operandos:	0 ÿ k ÿ 255
Operação:	(W) .OR. (k) ÿ (W)
Status Afetado: Z	
Descrição:	O conteúdo do registrador W é OR'ed com o literal de oito bits 'k'. O resultado é colocado no registrador W.

# PIC10F200/202/204/206

<b>IORWF</b>	<b>Inclusivo OR W com f</b>	<b>MOVWF</b>	<b>Mover W para f</b>
Sintaxe:	[ label ] IORWF f,d	Sintaxe:	[ label ] MOVWF f
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]	Operandos:	0 ÿ f ÿ 31
Operação:	(W).OR. (f) ÿ (destino)	Operação:	(W) ÿ (f)
Status Afetado: Z		Status Afetado: Nenhum	
Descrição:	Inclusivo OR o registrador W com registrador 'f'. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado de volta no registrador 'f'.	Descrição:	Mova os dados do registrador W para o registrador 'f'.
<b>MOVF</b>	<b>Mover f</b>	<b>NOP</b>	<b>Nenhuma operação</b>
Sintaxe:	[rótulo] MOVF f,d	Sintaxe:	[ etiqueta ] NOP
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]	Operandos:	Nenhum
Operação:	(f) ÿ (destino)	Operação:	Nenhuma operação
Status Afetado: Z		Status Afetado: Nenhum	
Descrição:	O conteúdo do registrador 'f' é movido para o destino 'd'. Se 'd' for '0', o destino é o registrador W. Se 'd' for '1', o destino é o registro de arquivo 'f'. 'd' = 1 é útil como teste de um registro de arquivo, pois o sinalizador de status Z é afetado.	Descrição:	Nenhuma operação.
<b>MOVLW</b>	<b>Mover literal para W</b>	<b>OPÇÃO</b>	<b>Carregar OPÇÃO Registrar</b>
Sintaxe:	[ etiqueta ] MOVLW k	Sintaxe:	[ etiqueta ] OPÇÃO
Operandos:	0 ÿ k ÿ 255	Operandos:	Nenhum
Operação:	k ÿ (W)	Operação:	(W) ÿ Opção
Status Afetado: Nenhum		Status Afetado: Nenhum	
Descrição:	O literal de oito bits 'k' é carregado no registrador W. O "don't cares" será montado como '0's.	Descrição:	O conteúdo do registrador W é carregado no registrador OPTION.

**PIC10F200/202/204/206**

<b>RETIRAR</b>	<b>Retorno com literal em W</b>
Sintaxe:	[ etiqueta ] RETLW k
Operandos:	0 ÿ k ÿ 255
Operação:	k ÿ (W); TOS ÿ PC
Status Afetado: Nenhum	
Descrição:	O registrador W é carregado com o literal de oito bits 'k'. O contador de programa é carregado do topo da pilha (o endereço de retorno). Esta é uma instrução de dois ciclos.

<b>DORME</b>	<b>Entre no modo SLEEP</b>
Sintaxe:	[ etiqueta ] DORMIR
Operandos:	Nenhum
Operação:	00h ÿ WDT; 0 ÿ prescaler WDT; 1 ÿ <u>PARA</u> ; 0 ÿ DP
Status Afetado: PARA, PD, RBWUF	
Descrição:	O bit de status de tempo limite (TO) é definido. O bit de status de desligamento (PD) é apagado. RBWUF não é afetado. O WDT e seu prescaler são apagados.
	O processador é colocado no modo Sleep com o oscilador parado. Consulte a Seção 9.9 “Modo de desligamento (suspenção)” para obter mais detalhes.

<b>RLF</b>	<b>Girar para a esquerda f através de Carregar</b>
Sintaxe:	[ etiqueta ] RLF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	Veja a descrição abaixo
Status Afetado: C	
Descrição:	O conteúdo do registrador 'f' é girado um bit para a esquerda através do sinalizador Carry. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>SUBWF</b>	<b>Subtraia W de f</b>
Sintaxe:	[ label ] SUBWF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f) – (W) ÿ (destino)
Status Afetado: C, DC, Z	
Descrição:	Subtraia (método do complemento de 2) o registrador W do registrador 'f'. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.

<b>RRF</b>	<b>Girar para a direita f através do transporte</b>
Sintaxe:	[ etiqueta ] RRF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	Veja a descrição abaixo
Status Afetado: C	
Descrição:	O conteúdo do registrador 'f' é girado um bit para a direita através do sinalizador Carry. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado de volta no registrador 'f'.

<b>SWAPF</b>	<b>Trocar Nibbles em f</b>
Sintaxe:	[ etiqueta ] SWAPF f,d
Operandos:	0 ÿ f ÿ 31 d ÿ [0,1]
Operação:	(f<3:0>) ÿ (destino<7:4>); (f<7:4>) ÿ (destino<3:0>)
Status Afetado: Nenhum	
Descrição:	Os nibbles superior e inferior do registro 'f' são trocados. Se 'd' for '0', o resultado é colocado no registrador W. Se 'd' for '1', o resultado é colocado no registrador 'f'.

# PIC10F200/202/204/206

---

---

TRIS	Carregar registro TRIS	XORWF	Exclusivo OU W com f
Sintaxe:	[ etiqueta ] TRIS f	Sintaxe:	[ label ] XORWF f,d
Operandos:	f = 6	Operandos:	0 ≤ f ≤ 31
Operação:	(W) → registrador TRIS f		d ≤ [0,1]
Status Afetado:	Nenhum	Operação:	(W) .XOR. (f) → (destino)
Descrição:	O registrador TRIS 'f' (f = 6 ou 7) é carregado com o conteúdo do registrador W.	Status Afetado:	Z
XORLW	Literal OR exclusivo com W	Descrição:	OR exclusivo o conteúdo do registrador W com o registrador 'f'. Se 'd' for '0', o resultado é armazenado no registrador W. Se 'd' for '1', o resultado é armazenado de volta no registrador 'f'.
Sintaxe:	[ label ] XORLW k		
Operandos:	0 ≤ k ≤ 255		
Operação:	(W) .XOR. k → (W)		
Status Afetado:	Z		
Descrição:	O conteúdo do registrador W é submetido a um XOR com o literal de oito bits 'k'. O resultado é colocado no registrador W.		

# PIC10F200/202/204/206

---

## 11.0 SUPORTE AO DESENVOLVIMENTO

Os microcontroladores PICmicro® são suportados com uma gama completa de ferramentas de desenvolvimento de hardware e software:

- Ambiente de desenvolvimento integrado
  - Software MPLAB® IDE •

Montadores/Compiladores/Linkers

- Montador MPASMTM
- Compiladores MPLAB C18 e MPLAB C30 C
- Ligador de Objetos MPLINKTM/
- Bibliotecário de Objetos MPLIBTM
- Montador/Linker/Biblioteca MPLAB ASM30 • Simuladores

- Simulador de software MPLAB SIM

### • Emuladores

- Emulador em circuito MPLAB ICE 2000
- Emulador em circuito MPLAB ICE 4000

### • Depurador em circuito

- MPLAB ICD 2

### • Programadores de dispositivos

- Programador de Desenvolvimento PICSTART® Plus
- Programador de Dispositivo MPLAB PM3 •

Demonstração e Desenvolvimento de Baixo Custo  
Placas e kits de avaliação

## 11.1 Software de Ambiente de Desenvolvimento Integrado MPLAB

O software MPLAB IDE traz uma facilidade de desenvolvimento de software nunca vista no mercado de microcontroladores de 8/16 bits. O MPLAB IDE é um aplicativo baseado no sistema operacional Windows® que contém:

- Uma única interface gráfica para todas as ferramentas de depuração
  - Simulador
  - Programador (vendido separadamente)
  - Emulador (vendido separadamente)
  - In-Circuit Debugger (vendido separadamente) • Um editor completo com contexto codificado por cores

- Um gerente de projeto múltiplo •

Janelas de dados personalizáveis com edição direta de conteúdo

- Depuração de código-fonte de alto nível •

Inicializador de dispositivo visual para fácil inicialização de registro

- Inspeção de variáveis com o mouse • Arraste e solte variáveis da fonte para as janelas de observação

- Ampla ajuda on-line • Integração

de ferramentas selecionadas de terceiros, como  
Compiladores HI-TECH Software C e IAR  
Compiladores C

O MPLAB IDE permite:

- Edite seus arquivos de origem (montagem ou C) • Montagem (ou compilação) com um toque e download para ferramentas de emulador e simulador PICmicro MCU (atualiza automaticamente todas as informações do projeto)

### • Depure usando:

- Arquivos de origem (assembly ou C)
- Montagem mista e C
- Código da máquina

O MPLAB IDE suporta várias ferramentas de depuração em um único paradigma de desenvolvimento, desde simuladores econômicos, passando por depuradores in-circuit de baixo custo, até emuladores completos. Isso elimina a curva de aprendizado ao atualizar para ferramentas com maior flexibilidade e potência.

# PIC10F200/202/204/206

---

## 11.2 Montador MPASM

O MPASM Assembler é um montador de macro universal completo para todos os PICmicro MCUs.

O MPASM Assembler gera arquivos de objetos relocáveis para o MPLINK Object Linker, arquivos HEX padrão Intel®, arquivos MAP para detalhar o uso de memória e referência de símbolos, arquivos LST absolutos que contêm linhas de origem e código de máquina gerado e arquivos COFF para depuração.

Os recursos do MPASM Assembler incluem:

- Integração em projetos MPLAB IDE
- Macros definidas pelo usuário para simplificar o código assembly
- Montagem condicional para arquivos de origem multiuso
- Diretrizes que permitem controle total sobre o processo de montagem

## 11.3 MPLAB C18 e MPLAB C30

### Compiladores C

Os sistemas de desenvolvimento de código MPLAB C18 e MPLAB C30 são compiladores ANSI C completos para a família de microcontroladores PIC18 da Microchip e a família dsPIC30F de controladores de sinal digital. Esses compiladores fornecem recursos de integração poderosos, otimização de código superior e facilidade de uso não encontrada em outros compiladores.

Para facilitar a depuração no nível da fonte, os compiladores fornecem informações de símbolo que são otimizadas para o depurador MPLAB IDE.

## 11.4 Linker de Objetos MPLINK/ Bibliotecário de Objetos MPLIB

O MPLINK Object Linker combina objetos relocáveis criados pelo MPASM Assembler e pelo MPLAB C18 C Compiler. Ele pode vincular objetos relocáveis de bibliotecas pré-compiladas, usando diretivas de um script vinculador.

O MPLIB Object Librarian gerencia a criação e modificação de arquivos de biblioteca de código pré-compilado. Quando uma rotina de uma biblioteca é chamada de um arquivo de origem, apenas os módulos que contêm essa rotina serão vinculados ao aplicativo. Isso permite que grandes bibliotecas sejam usadas com eficiência em muitos aplicativos diferentes.

Os recursos do vinculador/biblioteca de objetos incluem:

- Vinculação eficiente de bibliotecas únicas em vez de muitas arquivos menores
- Manutibilidade de código aprimorada por agrupamento módulos relacionados juntos
- Criação flexível de bibliotecas com fácil listagem, substituição, exclusão e extração de módulos

## 11.5 Montador, Linker e Bibliotecário MPLAB ASM30

MPLAB ASM30 Assembler produz código de máquina relocável a partir de linguagem de montagem simbólica para dispositivos dsPIC30F. MPLAB C30 C Compiler usa o montador para produzir seu arquivo objeto. O montador gera arquivos de objetos relocáveis que podem ser arquivados ou vinculados a outros arquivos de objetos relocáveis e arquivamentos para criar um arquivo executável. As características notáveis do montador incluem:

- Suporte para todo o conjunto de instruções dsPIC30F
- Suporte para dados de ponto fixo e ponto flutuante
- Interface de linha de comando
- Conjunto de diretivas ricas
- Linguagem de macro flexível
- Compatibilidade com MPLAB IDE

## 11.6 Simulador de Software MPLAB SIM

O Simulador de Software MPLAB SIM permite o desenvolvimento de código em um ambiente hospedado em PC, simulando os MCUs PICmicro e DSCs dsPIC® em um nível de instrução. Em qualquer instrução, as áreas de dados podem ser examinadas ou modificadas e os estímulos podem ser aplicados a partir de um controlador de estímulo abrangente.

Os registros podem ser registrados em arquivos para análise posterior em tempo de execução. O buffer de rastreamento e a tela do analisador lógico estendem o poder do simulador para registrar e rastrear a execução do programa, ações na E/S, bem como registros internos.

O Simulador de Software MPLAB SIM suporta totalmente a depuração simbólica usando os compiladores MPLAB C18 e MPLAB C30 C e os Assemblers MPASM e MPLAB ASM30. O simulador de software oferece a flexibilidade de desenvolver e depurar código fora do ambiente do laboratório, tornando-o uma ferramenta de desenvolvimento de software excelente e econômica.

## **11.7 Emulador em circuito de alto desempenho MPLAB ICE 2000**

O MPLAB ICE 2000 In-Circuit Emulator destina-se a fornecer ao engenheiro de desenvolvimento de produtos um conjunto completo de ferramentas de projeto de microcontroladores para microcontroladores PICmicro. O controle de software do MPLAB ICE 2000 In-Circuit Emulator é avançado pelo MPLAB Integrated Development Environment, que permite a edição, construção, download e depuração de origem a partir de um único ambiente.

O MPLAB ICE 2000 é um sistema emulador completo com recursos aprimorados de rastreamento, disparo e monitoramento de dados. Módulos de processador intercambiáveis permitem que o sistema seja facilmente reconfigurado para emulação de diferentes processadores. A arquitetura do MPLAB ICE 2000 In-Circuit Emulator permite a expansão para suportar novos microcontroladores PICmicro.

O sistema MPLAB ICE 2000 In-Circuit Emulator foi projetado como um sistema de emulação em tempo real com recursos avançados que normalmente são encontrados em ferramentas de desenvolvimento mais caras. A plataforma do PC e o sistema operacional Microsoft® Windows® de 32 bits foram escolhidos para melhor disponibilizar esses recursos em um aplicativo simples e unificado.

## **11.8 Emulador em circuito de alto desempenho MPLAB ICE 4000**

O MPLAB ICE 4000 In-Circuit Emulator destina-se a fornecer ao engenheiro de desenvolvimento de produto um conjunto completo de ferramentas de projeto de microcontrolador para MCUs PICmicro e DSCs dsPIC de alta qualidade. O controle de software do MPLAB ICE 4000 In-Circuit Emulator é fornecido pelo MPLAB Integrated Development Environment, que permite a edição, construção, download e depuração de origem a partir de um único ambiente.

O MPLAB ICE 4000 é um sistema emulador premium, fornecendo os recursos do MPLAB ICE 2000, mas com maior memória de emulação e desempenho de alta velocidade para dispositivos dsPIC30F e PIC18XXXX. Seus recursos avançados de emulador incluem disparo e temporização complexos e até 2 Mb de memória de emulação.

O sistema MPLAB ICE 4000 In-Circuit Emulator foi projetado como um sistema de emulação em tempo real com recursos avançados que normalmente são encontrados em ferramentas de desenvolvimento mais caras. A plataforma PC e o sistema operacional Microsoft Windows de 32 bits foram escolhidos para melhor disponibilizar esses recursos em um aplicativo simples e unificado.

## **11.9 Depurador em circuito MPLAB ICD 2**

O In-Circuit Debugger da Microchip, MPLAB ICD 2, é uma ferramenta de desenvolvimento em tempo de execução poderosa, de baixo custo, que se conecta ao PC host através de uma interface RS-232 ou USB de alta velocidade. Esta ferramenta é baseada no Flash PICmicro MCUs e pode ser usada para desenvolver para estes e outros PICmicro MCUs e dsPIC DSCs. O MPLAB ICD 2 utiliza o recurso de depuração no circuito integrado aos dispositivos Flash. Esse recurso, junto com o protocolo In-Circuit Serial ProgrammingTM (ICSPTM) da Microchip, oferece depuração de Flash in-circuito de baixo custo a partir da interface gráfica do usuário do MPLAB Integrated Development Environment. Isso permite que um designer desenvolva e depure o código-fonte definindo pontos de interrupção, variáveis únicas e de observação e status da CPU e registros de periféricos. A execução em velocidade máxima permite testar hardware e aplicativos em tempo real. O MPLAB ICD 2 também serve como programador de desenvolvimento para dispositivos PICmicro selecionados.

## **11.10 Programador de Dispositivo MPLAB PM3**

O programador de dispositivo MPLAB PM3 é um programador de dispositivo universal compatível com CE com verificação de tensão programável em VDDMIN e VDDMAX para máxima confiabilidade. Possui um grande display LCD (128 x 64) para menus e mensagens de erro e um conjunto de soquete destacável modular para suportar vários tipos de pacotes. O conjunto de cabos ICSPTM está incluído como item padrão. No modo Stand-Alone, o programador de dispositivos MPLAB PM3 pode ler, verificar e programar dispositivos PICmicro sem uma conexão com o PC. Ele também pode definir a proteção de código neste modo. O MPLAB PM3 conecta-se ao PC host através de um cabo RS-232 ou USB.

O MPLAB PM3 possui comunicações de alta velocidade e algoritmos otimizados para programação rápida de grandes dispositivos de memória e incorpora um cartão SD/MMC para armazenamento de arquivos e aplicativos de dados seguros.

# PIC10F200/202/204/206

---

## 11.11 Programador de Desenvolvimento PICSTART Plus

O programador de desenvolvimento PICSTART Plus é um programador de protótipo fácil de usar e de baixo custo. Ele se conecta ao PC através de uma porta COM (RS-232). O software MPLAB Integrated Development Environment torna o uso do programador simples e eficiente. O programador de desenvolvimento PICSTART Plus suporta a maioria dos dispositivos PICmicro em pacotes DIP de até 40 pinos.

Dispositivos de contagem de pinos maiores, como o PIC16C92X e o PIC17C76X, podem ser suportados com um soquete adaptador. O programador de desenvolvimento PICSTART Plus é compatível com CE.

## 11.12 Conselhos de Demonstração, Desenvolvimento e Avaliação

Uma ampla variedade de placas de demonstração, desenvolvimento e avaliação para vários PICmicro MCUs e dsPIC DSCs permite o desenvolvimento rápido de aplicativos em sistemas totalmente funcionais. A maioria das placas inclui áreas de prototipagem para adicionar circuitos personalizados e fornecer firmware de aplicativo e código-fonte para exame e modificação.

As placas suportam uma variedade de recursos, incluindo LEDs, sensores de temperatura, interruptores, alto-falantes, interfaces RS-232, displays LCD, potenciômetros e memória EEPROM adicional.

As placas de demonstração e desenvolvimento podem ser usadas em ambientes de ensino, para prototipagem de circuitos personalizados e para aprender sobre várias aplicações de microcontroladores.

Além da série de circuitos da placa de demonstração/desenvolvimento PICDEM™ e dsPICDEM™, a Microchip possui uma linha de kits de avaliação e software de demonstração para projeto de filtro analógico, ICs de segurança KEELOQ®, CAN, IrDA®, gerenciamento de bateria PowerSmart®, SEEVAL® sistema de avaliação, Sigma-Delta ADC, sensor de vazão e muito mais.

Verifique a página da Web da Microchip ([www.microchip.com](http://www.microchip.com)) e o mais recente "Guia de Seleção de Produto" (DS00148) para obter a lista completa de kits de demonstração, desenvolvimento e avaliação.

**12.0 CARACTERÍSTICAS ELÉTRICAS****Classificações Máximas Absolutas (†)**

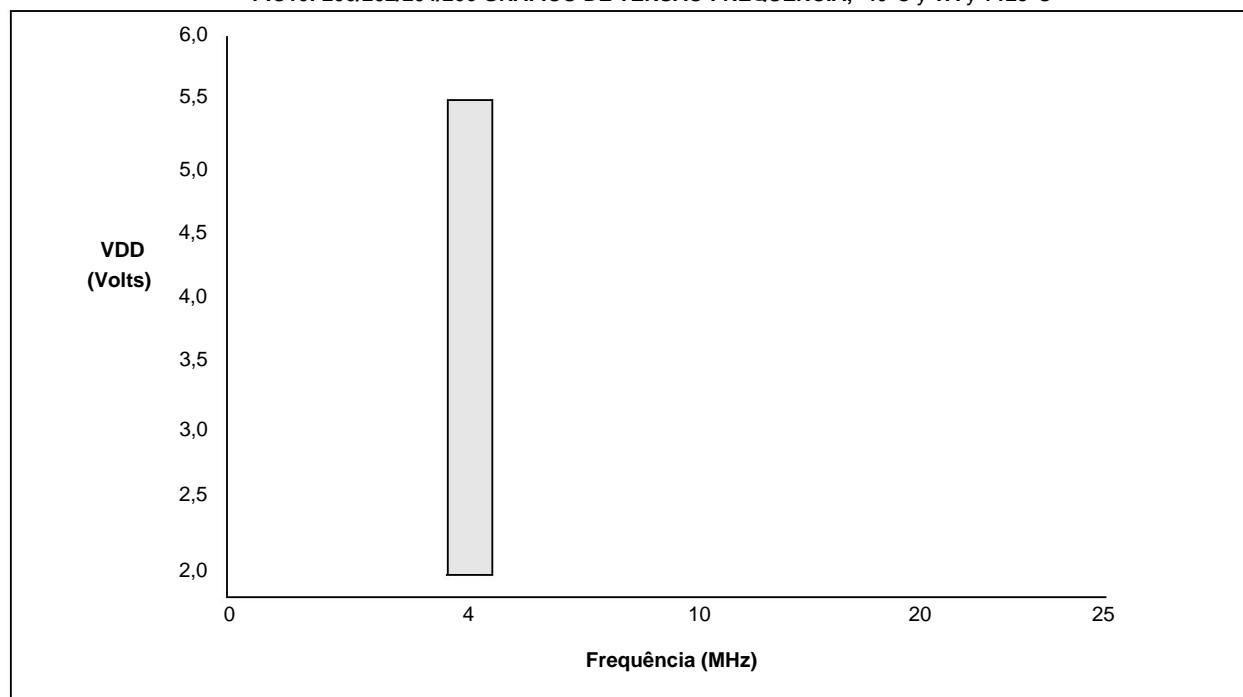
Temperatura ambiente sob polarização .....	-40°C a +125°C
Temperatura de armazenamento .....	-65°C a +150°C
Tensão no VDD em relação ao VSS .....	0 a +6,5V
Tensão no MCLR em relação ao VSS .....	0 a +13,5V
Tensão em todos os outros pinos em relação ao VSS .....	-0,3V a (VDD + 0,3V)
Dissipação total de energia (1) .....	800 mW
Máx. corrente fora do pino VSS .....	80 mA
Máx. corrente no pino VDD .....	80 mA
Corrente do alicate de entrada, IIK (VI < 0 ou VI > VDD).....	± 20 mA
Corrente do alicate de saída, IOK (VO < 0 ou VO > VDD) .....	± 20 mA
Máx. corrente de saída afundada por qualquer pino de E/S .....	25 mA
Máx. corrente de saída originada por qualquer pino de E/S .....	25 mA
Máx. corrente de saída originada pela porta de E/S .....	75 mA
Máx. corrente de saída afundada pela porta de E/S .....	75 mA

**Nota 1:** A dissipação de energia é calculada da seguinte forma:  $PDIS = VDD \times \{IDD - \bar{y} IOH\} + \bar{y} \{(VDD - VOH) \times IOH\} + \bar{y}(VOL \times IOL)$

†AVISO: Estresses acima daqueles listados em "Classificações Máximas Absolutas" podem causar danos permanentes ao dispositivo. Esta é apenas uma classificação de estresse e a operação funcional do dispositivo nessas ou quaisquer outras condições acima das indicadas nas listas de operação desta especificação não está implícita. A exposição a condições de classificação máxima por longos períodos pode afetar a confiabilidade do dispositivo.

# PIC10F200/202/204/206

FIGURA 12-1: PIC10F200/202/204/206 GRÁFICO DE TENSÃO-FREQUÊNCIA, -40°C ≤ TA ≤ +125°C



**PIC10F200/202/204/206****12.1 Características DC: PIC10F200/202/204/206 (Industrial)**

CARACTERÍSTICAS DC			Condições Operacionais Padrão (a menos que especificado de outra forma) Temperatura de Operação -40°C ≤ TA ≤ +85°C (industrial)					
Nº do parâmetro	Sim	Característica	Min	Typ(1)	Max	Units		Condições
D001 VDD	Tensão de Alimentação 2,0	D002 VDR RAM Tensão de			5,5	V	Consulte a	Figura 12-1
Retenção de Dados(2)	— 1,5*	— V Dispositivo no modo Sleep						
D003 VPOR VDD	Tensão inicial para garantir a reinicialização da inicialização	— Vss — V	Consulte a	Seção 9.4 “Características DC”	para obter detalhes			
D004 SVDD VDD	Taxa de Aumento para garantir Reinicialização ao ligar	0,05*	— V/ms	Consulte a	Seção 9.4 “Características DC”	para obter detalhes		
D010 IDD	Corrente de Fornecimento(3)	—	170	A definir	—	ÿA	FOSC = 4 MHz, VDD = 2,0 V	
D020 IPD	— 0,1 TBD	Corrente de desligamento (4)	—	350	A definir	ÿA	FOSC = 4 MHz, VDD = 5,0 V	
D022 ÿIWD	WDT Corrente(4)	— 1,0 TBD	ÿA	VDD = 2,0	V			
D023 ÿICMP	Corrente do Comparador(4)	— 15 TBD	ÿA	VDD = 2,0	V			
D024 ÿIVREF	Corrente de Referência Interna(4) - TBD	TBD	ÿA	VDD = 2,0V				

**Legenda:** TBD = A ser determinado.

\* Esses parâmetros são caracterizados mas não testados.

**Nota 1:** Os dados na coluna Típico (“Typ”) são baseados em resultados de caracterização a 25°C. Esses dados são para design apenas orientação e não é testado.

**2:** Este é o limite para o qual o VDD pode ser reduzido no modo Sleep sem perder dados de RAM.

**3:** A corrente de alimentação é principalmente uma função da tensão e frequência de operação. Outros fatores como carga de barramento, taxa de barramento, padrão de execução de código interno e temperatura também têm impacto no consumo de corrente.

a) As condições de teste para todas as medições IDD no modo de operação ativo são:

Todos os pinos de E/S tri-state, puxados para VSS, T0CKI = VDD, MCLR = VDD; WDT ativado/desativado conforme especificado. b) Para medições de corrente em standby, as condições são as mesmas, exceto que o dispositivo está em Sleep modo.

**4:** A corrente de desligamento é medida com a peça em modo Sleep, com todos os pinos de E/S em estado de alta impedância e vinculados a VDD ou VSS.

# PIC10F200/202/204/206

---

## 12.2 Características DC: PIC10F200/202/204/206 (Estendido)

CARACTERÍSTICAS DC			Condições Operacionais Padrão (a menos que especificado de outra forma) Temperatura de operação -40°C ≤ TA ≤ +125°C (prolongada)					
Nº do parâmetro	Sim	Característica	Min	Typ(1)	Max	Units		Condições
D001 VDD	Tensão de Alimentação D002	2,0		5,5	V	Consulte a <b>Figura 12-1</b>		
VDR RAM	Tensão de Retenção de Dados(2) — 1,5* — V Dispositivo em modo Sleep							
D003 VPOR	VDD Tensão inicial para garantir a reinicialização da inicialização	— Vss	— V	Consulte a <b>Seção 9.4 “Características DC”</b> para obter detalhes				
D004 SVDD	VDD Taxa de Aumento para garantir Reinicialização ao ligar	0,05*	— V/ms	Consulte a <b>Seção 9.4 “Características DC”</b> para obter detalhes				
D010 IDD	Corrente de Fornecimento(3)	—	170	A definir	—	ÿA	FOSC = 4 MHz, VDD = 2,0 V	
		—	350	A definir	—	ÿA	FOSC = 4 MHz, VDD = 5,0 V	
D020 IPD	— 0,1 TBD Corrente de desligamento (4)							
D022 ÿIWD	WDT Corrente(4)	— 1,0 TBD	ÿA	VDD = 2,0	V			
D023 ÿICMP	Corrente do Comparador(4)	— 15	TBD	ÿA	VDD = 2,0	V		
D024 ÿVREF	Corrente de Referência Interna(4) - TBD	TBD	ÿA	VDD = 2,0V				

Legenda: TBD = A ser determinado.

\* Eses parâmetros são caracterizados mas não testados.

**Nota 1:** Os dados na coluna Típico ("Typ") são baseados em resultados de caracterização a 25°C. Eses dados são para design apenas orientação e não é testado.

**2:** Este é o limite para o qual o VDD pode ser reduzido no modo Sleep sem perder dados de RAM.

**3:** A corrente de alimentação é principalmente uma função da tensão e frequência de operação. Outros fatores como carga de barramento, taxa de barramento, padrão de execução de código interno e temperatura também têm impacto no consumo de corrente.

a) As condições de teste para todas as medições IDD no modo de operação ativo são:

Todos os pinos de E/S tri-state, puxados para VSS, T0CKI = VDD, MCLR = VDD; WDT ativado/desativado conforme especificado. b) Para medições de corrente em standby, as condições são as mesmas, exceto que o dispositivo está em Sleep modo.

**4:** A corrente de desligamento é medida com a peça em modo Sleep, com todos os pinos de E/S em estado de alta impedância e vinculados a VDD ou VSS.

**PIC10F200/202/204/206****TABELA 12-1: CARACTERÍSTICAS DC: PIC10F200/202/204/206 (Industrial, Estendido)**

CARACTERÍSTICAS DC			Condições Operacionais Padrão (a menos que especificado de outra forma)				
Parâmetro Não.	Sim	Característica	Mín.	Typ†	Max Units		Condições
D030 D030A D031 D032	Baixa Tensão de Entrada VIL  Portas de E/S: com buffer TTL  com gatilho Schmitt amortecedor  MCLR, T0CKI		Vs - 0,8 V  Vss — 0,15 VDD V  Vss — 0,15 VDD V  Vss — 0,15 VDD V			V Para todos 4,5 ÷ VDD ÷ 5,5 V  Caso contrário  V Para toda a faixa VDD  V	
D040 D040A D041 D042	Alta tensão de entrada VIH  Portas de E/S: com buffer TTL  com gatilho Schmitt amortecedor  MCLR, T0CKI		2,0 - VDD 0,25 VDD + 0,8 VDD 0,85 VDD — VDD 0,85 VDD — VDD	— — VDD — VDD — VDD		V 4,5 ÷ VDD ÷ 5,5 V  V Caso contrário  V Para toda a faixa VDD  V	
D070 IPUR	GPIO corrente de pull-up fraca(3) TBD		250 a definir			÷ A VDD = 5V, VPIN = VSS	
D060 D061 D061A	Corrente de fuga de entrada IIL (1, 2)  Portas de E/S GP3/MCLR(4) GP3/MCLR(5)		— — ± 1 — — ± 30 — — ± 5			÷ A Vss ÷ VPIN ÷ VDD, Pino em alta impedância ÷ A Vss ÷ VPIN ÷ VDD ÷ A Vss ÷ VPIN ÷ VDD	
D080 D080A	Baixa tensão de saída  Portas de E/S		— — 0,6 — — 0,6			V IOL = 8,5 mA, VDD = 4,5 V, -40°C a +85°C V IOL = 7,0 mA, VDD = 4,5 V, -40°C a +125°C	
D090 D090A	Alta tensão de saída  Portas de E/S (2)		VDD — 0,7 — V IOH = -3,0 mA, VDD = 4,5 V, -40°C a +85°C VDD — 0,7 — V IOH = -2,5 mA, VDD = 4,5 V, -40°C a +125°C				
D101	Especificações de carregamento capacitivo nos pinos de saída  Todos os pinos de E/S		— — 50*			pF	

Legenda: TBD = A ser determinado.

† Os dados na coluna "Typ" estão a 5V, 25°C, salvo indicação em contrário. Esses parâmetros são apenas para orientação do projeto e não testado.

\* Esses parâmetros são apenas para orientação do projeto e não são testados.

**Nota 1:** A corrente de fuga no pino MCLR é fortemente dependente do nível de tensão aplicado. Os níveis especificados representam condições normais de operação. A corrente de fuga mais alta pode ser medida em diferentes tensões de entrada.**2:** A corrente negativa é definida como saindo do pino.**3:** Não inclui GP3. Para GP3 veja os parâmetros D061 e D061A.**4:** Esta especificação se aplica a GP3/MCLR configurado como MCLR externo e GP3/MCLR configurado como entrada com pull-up ativado.**5:** Esta especificação se aplica quando GP3/MCLR é configurado como uma entrada com pull-up desabilitado. A corrente de fuga do circuito MCLR é maior que a lógica de E/S padrão.

# PIC10F200/202/204/206

**TABELA 12-2: ESPECIFICAÇÕES DO COMPARADOR**

Condições de operação: 2,0 V < VDD < 5,5 V , -40°C < TA < +125°C, salvo indicação em contrário.						
Parâmetro Não.	Sim	Características	Tipo mínimo	Unidades máximas	Comentários	
D300 VIOFF	Tensão de compensação de entrada		— ±5,0 TBD	mV		
D301 VICM	Tensão de Modo Comum de Entrada		0 — VDD — 1,5* V			
Rejeição do modo comum D302 CMRR Razão			55* — — db			
D303 Tempo de Resposta TRESP (1)			— 300	A definir	ns	VDD = 3,0V a 5,5V, -40° a +85°C
D304 TMC2OV Modo Comparador Mudança para Saída válida			— 300	A definir	ns	
D305 VIVRF	Tensão de referência interna		A definir 0,6	A definir	V a definir	

**Legenda:**\* TBD = A ser determinado.

Esses parâmetros são caracterizados mas não testados.

**Nota 1:** Tempo de resposta medido com uma entrada do comparador em  $(VDD - 1,5)/2$  enquanto a outra entrada transita do VSS para VDD.

**TABELA 12-3: FAIXAS DO RESISTOR DE PULL-UP - PIC10F200/202/204/206**

VDD (Volts)	Temperatura (°C)	Mín.	Tipo	Máx.	Unidades
<b>GP0/GP1</b>					
2,0	-40	A definir	A definir	A definir	ÿ
	25	A definir	A definir	A definir	ÿ
	85	A definir	A definir	A definir	ÿ
	125	A definir	A definir	A definir	ÿ
5,5	-40	A definir	A definir	A definir	ÿ
	25	A definir	A definir	A definir	ÿ
	85	A definir	A definir	A definir	ÿ
	125	A definir	A definir	A definir	ÿ
<b>GP3</b>					
2,0	-40	A definir	A definir	A definir	ÿ
	25	A definir	A definir	A definir	ÿ
	85	A definir	A definir	A definir	ÿ
	125	A definir	A definir	A definir	ÿ
5,5	-40	A definir	A definir	A definir	ÿ
	25	A definir	A definir	A definir	ÿ
	85	A definir	A definir	A definir	ÿ
	125	A definir	A definir	A definir	ÿ

**Legenda:** TBD = A ser determinado.

\* Eses parâmetros são caracterizados mas não testados.

# PIC10F200/202/204/206

## 12.3 Símbologia do Parâmetro de Temporização e Condições de Carga – PIC10F200/202/204/206

Os símbolos dos parâmetros de tempo foram criados seguindo um dos seguintes formatos:

1. TppS2ppS

2. TppS

T	Frequência F	Hora T
---	--------------	--------

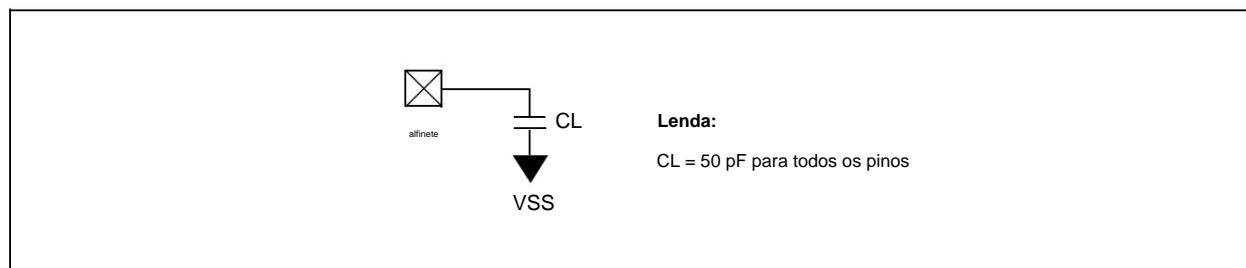
Subscritos minúsculos (pp) e seus significados:

pp			
2	para	mc	MCLR
k	CLKOUT	osc	Oscilador
cy	Tempo de ciclo	SO	OSC1
drt	Temporizador de reinicialização do dispositivo	t0	T0CKI
io	Porta de E/S	wdt	Cronômetro de vigilância

Letras maiúsculas e seus significados:

S		P	Período
F	Cair	R	Subir
H	Alto	V	Válido
-	Inválido (alta impedância)	Z	Alta impedância
eu	Baixo		

**FIGURA 12-2: CONDIÇÕES DE CARGA – PIC10F200/202/204/206**



# PIC10F200/202/204/206

TABELA 12-4: FREQUÊNCIAS RC INTERNAS CALIBRADAS - PIC10F200/202/204/206

CARACTERÍSTICAS AC			Condições Operacionais Padrão (a menos que especificado de outra forma)				
Nº do parâmetro	Sim	Característica	Frequência Tolerância	Tipo mím.	Unidades máximas		Condições
F10 FOSC	Calibrado Interno	Frequência INTOSC(1)	$\pm 1\%$ 7,92 $\pm 2\%$ 7,84 $\pm 5\%$ 7,60	4,00 8,08 MHz 4,00 8,16 MHz 4,00 8,40 MHz	VDD 2,5V VDD 5,5V VDD 2,0V VDD 5,5V	TBD	Temperatura a definir -40°C ≤ TA ≤ +85°C (industrial) -40°C ≤ TA ≤ +125°C (prolongado)

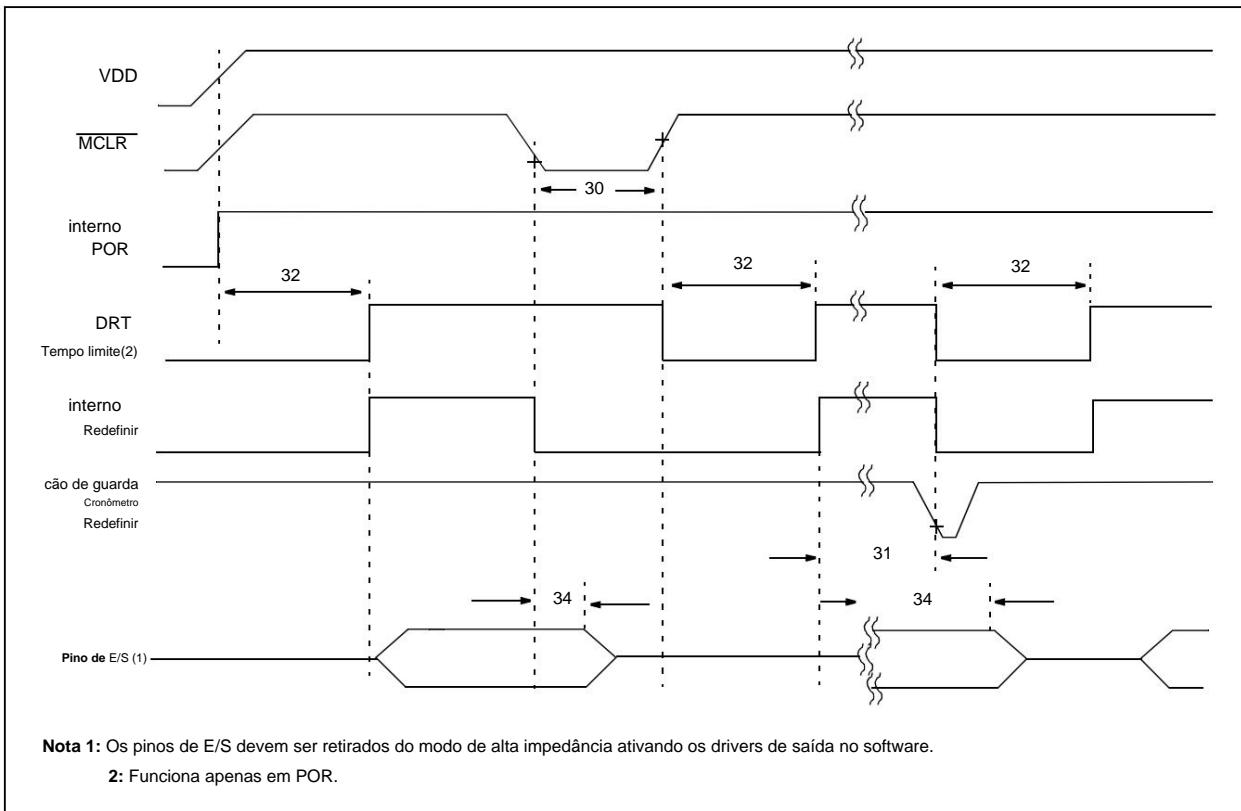
Legenda: TBD = A ser determinado.

\* Esses parâmetros são caracterizados mas não testados.

† Os dados na coluna Típica ("Typ") estão em 5V, 25°C, salvo indicação em contrário. Esses parâmetros são apenas para orientação do projeto e não são testados.

**Nota 1:** Para garantir essas tolerâncias de frequência do oscilador, VDD e VSS devem ser desacoplados capacitivamente o mais próximo ao dispositivo possível. São recomendados valores de 0,1  $\mu$ F e 0,01  $\mu$ F em paralelo.

**FIGURA 12-3:** REINICIAR, TEMPORIZADOR DE WATCHDOG E TEMPORIZADOR DE REINICIALIZAÇÃO DO DISPOSITIVO – PIC10F200/202/204/206

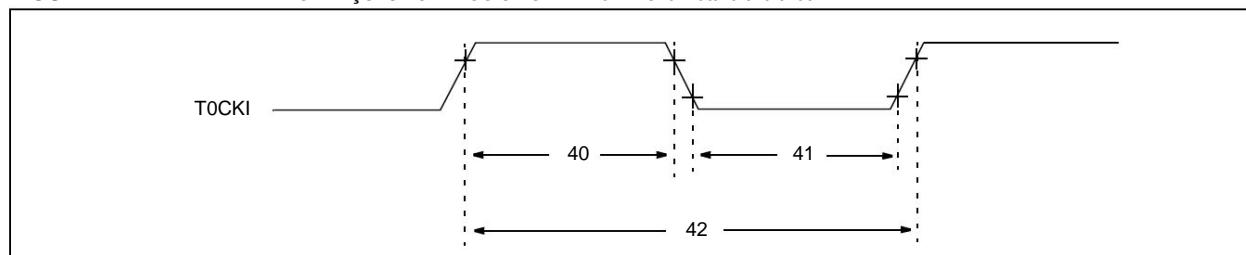


**PIC10F200/202/204/206****TABELA 12-5: REINICIALIZAÇÃO, TEMPORIZADOR WATCHDOG E TEMPORIZADOR DE REINICIALIZAÇÃO DO DISPOSITIVO – PIC10F200/202/204/206**

CARACTERÍSTICAS AC			Condições Operacionais Padrão (a menos que especificado de outra forma)					
Parâmetro Não.	Sim	Característica	Min	Typ(1)	Max	Units		Condições
30	Largura de pulso TMCL MCLR (baixa)	2000*	—	ns	VDD = 5,0 V			
31	Período de tempo limite do temporizador do watchdog TWDT (sem pré-escalador)	9*	18*	30*	EM	VDD = 5,0V (Industrial)		
		9*	18*	40*	EM	VDD = 5,0 V (Estendido)		
32	Período do temporizador de reinicialização do dispositivo TDRT (2)	9*	18*	30*	EM	VDD = 5,0V (Industrial)		
		9*	18*	40*	EM	VDD = 5,0 V (Estendido)		
34	TIOZ I/O de alta impedância de MCLR baixo	—	—	2000*	ns			

\* Esses parâmetros são caracterizados mas não testados.

**Nota 1:** Os dados na coluna Típica ("Typ") estão a 5V, 25°C, salvo indicação em contrário. Esses parâmetros são para design apenas orientação e não são testados.

**FIGURA 12-4: TEMPORIZAÇÕES DO RELÓGIO DO TIMER0 – PIC10F200/202/204/206****TABELA 12-6: REQUISITOS DE RELÓGIO DE TIMER0 - PIC10F200/202/204/206**

CARACTERÍSTICAS AC			Condições Operacionais Padrão (a menos que especificado de outra forma)					
Parâmetro Não.	Sim	Característica	Mín.	Typ(1)	Máx. de	Unidades		Condições
40	TtOH T0CKI Pulso Alto Largura	Sem pré-escalador	0,5 TCY + 20*	—	ns			
		Com Pré-escalador	10*	—	ns			
41	TtOL T0CKI Pulso Baixo Largura	Sem pré-escalador	0,5 TCY + 20*	—	ns			
		Com Pré-escalador	10*	—	ns			
42	Período TtOP T0CKI		20 ou TCY + 40*	N	—	ns	O que for maior.	N = Valor de pré-escala (1, 2, 4,..., 256)

\* Esses parâmetros são caracterizados mas não testados.

**Nota 1:** Os dados na coluna Típica ("Typ") estão a 5V, 25°C, salvo indicação em contrário. Esses parâmetros são para design apenas orientação e não são testados.

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

# PIC10F200/202/204/206

---

## 13.0 GRÁFICOS E GRÁFICOS DE CARACTERÍSTICAS DC E AC

Gráficos e tabelas não estão disponíveis no momento.

# **PIC10F200/202/204/206**

---

---

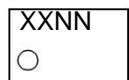
**NOTAS:**

# PIC10F200/202/204/206

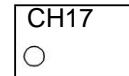
## 14.0 INFORMAÇÕES DA EMBALAGEM

### 14.1 Informações de marcação do pacote

SOT-23 de 6 derivações



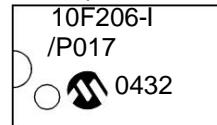
Exemplo



PDIP de 8 derivações (300 mil)



Exemplo

**Legenda:** XX...XY

Informações específicas do cliente

Código do ano (último dígito do ano civil)

AA

Código do ano (últimos 2 dígitos do ano civil)

WW

Código da semana (a semana de 1º de janeiro é a semana '01')

Código de rastreabilidade alfanumérico NNN

\* (e3)

Designador JEDEC sem Pb para Matte Tin (Sn)

Este pacote é livre de Pb. O designador JEDEC livre de Pb ( )

pode ser encontrado na embalagem externa deste pacote.

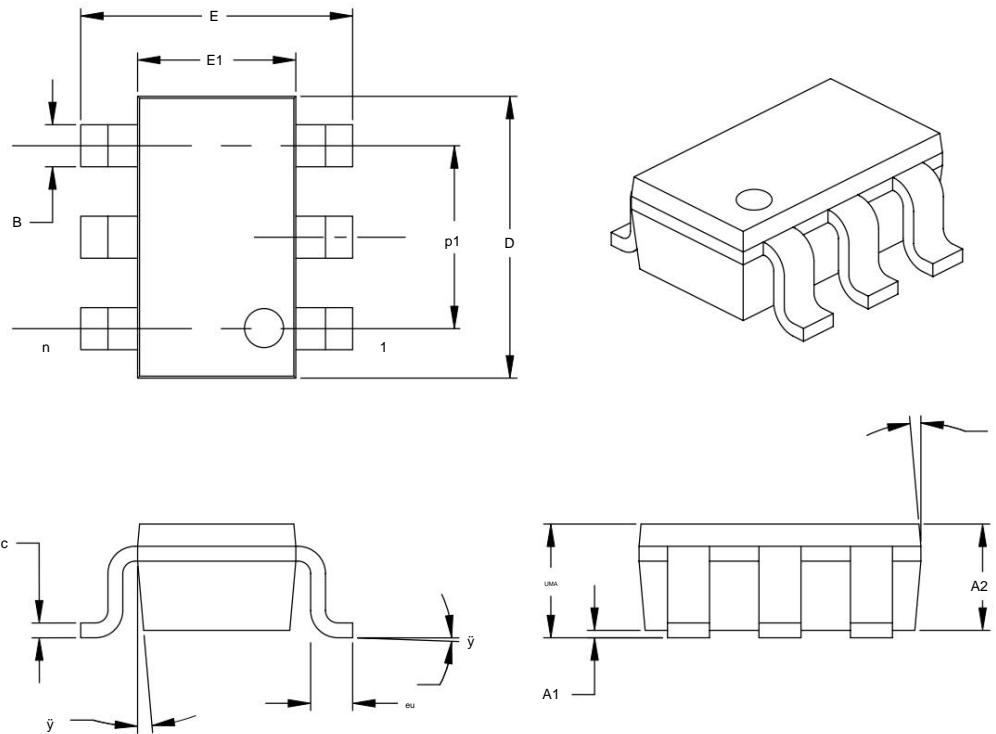
(e3)

**Nota:** Caso o número de peça completa do Microchip não possa ser marcado em uma linha, ele  
será transportado para a próxima linha, limitando assim o número de caracteres disponíveis  
para informações específicas do cliente.

\* A marcação padrão do dispositivo PICmicro consiste no número da peça do Microchip, código do ano, código da semana e  
código de rastreabilidade. Para marcação de dispositivos PICmicro além disso, aplicam-se determinados acréscimos de preço. Por favor, verifique  
com o seu escritório de vendas da Microchip. Para dispositivos QTP, quaisquer adicionadores de marcação especiais estão incluídos no QTP  
preço.

**PIC10F200/202/204/206**

Transistor de contorno pequeno de plástico de 6 derivações (OT) (SOT-23)



Unidades		POLEGADAS*			MILÍMETROS		
Limites de dimensão		MIN	NOM	MÁX.	MIN	NOM	MÁX.
Número de pinos	n		6			6	
Tom	p		0,038			0,95	
Campo de chumbo externo (básico)	p1		0,075			1,90	
Altura Geral	UMA	0,035	0,046	0,057	0,90	1,18	1,45
Espessura do pacote moldado	A2	0,035	0,043	0,051	0,90	1,10	1,30
Impasse	A1	0,000	0,003	0,006	0,00	0,08	0,15
Largura total	E	.102	.110	.118	2,60	2,80	3,00
Largura do pacote moldado	E1	0,059	0,064	0,069	1,50	1,63	1,75
Comprimento total	D	.110	.116	.122	2,80	2,95	3,10
Comprimento do pé	eu	0,014	0,018	0,022	0,35	0,45	0,55
Ângulo do pé	y	0	5	10	0	5	10
Espessura do Chumbo	c	0,004	0,006	0,008	0,09	0,15	0,20
Largura do condutor	B	0,014	0,017	0,020	0,35	0,43	0,50
Topo do ângulo de calado do molde	ÿ	0	5	10	0	5	10
Inferior do ângulo de inclinação do molde	ÿ	0	5	10	0	5	10

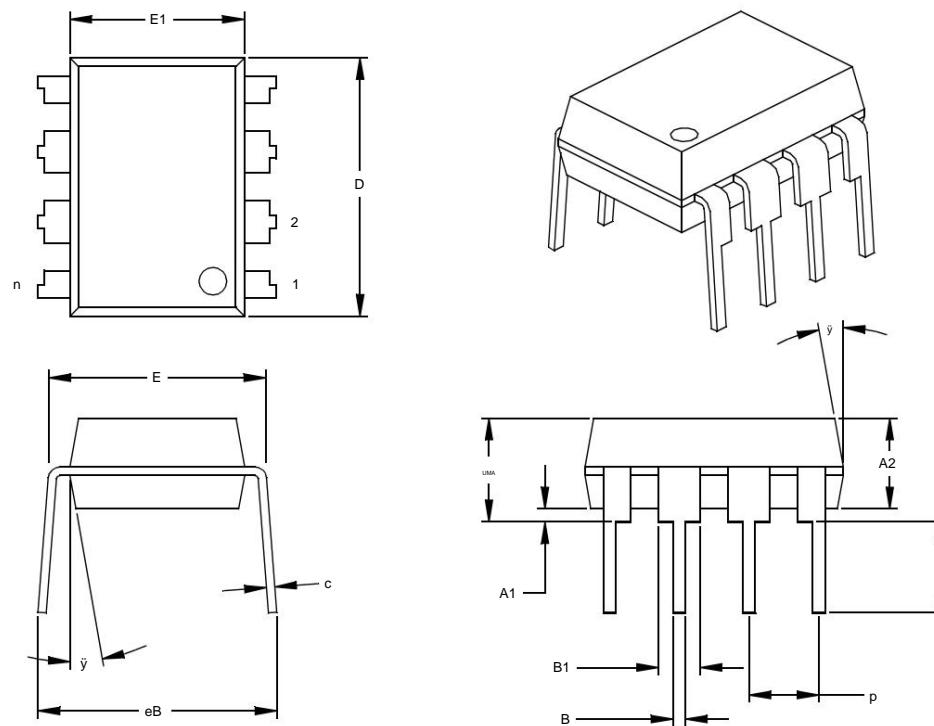
\*Parâmetro de controle

Notas:

As dimensões D e E1 não incluem rebarbas ou saliências do molde. As rebarbas ou saliências do molde não devem exceder 0,005" (0,127 mm) por lado.

Equivalente a JEITA (anteriormente EIAJ): SC-74A

Desenho nº C04-120

**PIC10F200/202/204/206****Plástico de 8 condutores em linha dupla (P) - 300 mil (PDIP)**

	Unidades	POLEGADAS*			MILÍMETROS		
		MIN	NOM	MÁX.	MIN	NOM	MÁX.
Número de pinos	n		8			8	
Tom	p		.100			2,54	
De cima para o avião sentado	UMA	.140	.155	.170	3,56	3,94	4,32
Espessura do pacote moldado	A2	.115	.130	.145	2,92	3h30	3,68
Base para avião de assento	A1	0,015			0,38		
Largura ombro a ombro	E	0,300	.313	.325	7,62	7,94	8,26
Largura do pacote moldado	E1	.240	.250	.260	6,10	6,35	6,60
Comprimento total	D	.360	.373	.385	9,14	9,46	9,78
Dica para o avião sentado	eu	.125	.130	.135	3,18	3h30	3,43
Espessura do Chumbo	c	0,008	0,012	0,015	0,20	0,29	0,38
Largura do cabo superior	B1	.045	.058	.070	1,14	1,46	1,78
Largura Inferior do Cabo	B	.014	.018	.022	0,36	0,46	0,56
Espaçamento geral entre linhas	§ eB	.310	.370	.430	7,87	9,40	10,92
Topo do ângulo de calado do molde	ŷ	5	10	15	5	10	15
Inferior do ângulo de inclinação do molde	ŷ	5	10	15	5	10	15

\* Parâmetro de controle

§ Característica Significativa

## Notas:

As dimensões D e E1 não incluem rebarbas ou saliências do molde. As rebarbas ou saliências do molde não devem exceder 0,010" (0,254 mm) por lado.

JEDEC Equivalente: MS-001

Desenho nº C04-018

# **PIC10F200/202/204/206**

---

---

**NOTAS:**

**ÍNDICE**

UMA	
AL .....	9 Montador MPASM
Montador.....	60
B	
Diagrama de bloco	
Círculo de reinicialização no chip .....	44
Temporizador0.....	29, 33
TMR0/WDT Pré-escalonador .....	32, 36, 38
Temporizador de Watchdog .....	47
Círculo de Proteção Brown-Out .....	48
C	
Compiladores	
C MPLAB C18 .....	60 MPLAB
C30 .....	60
Transporte .....	9 Esquema
de cronometragem .....	13 Proteção do
Código .....	41, 50 Comparador Módulo
Comparador .....	37
Configuração .....	38
Interrupções .....	39
Operação .....	39
Referência .....	39 Bits de
Configuração .....	41 Serviço de
Notificação de Alteração do Cliente .....	81 C Serviço de
Notificação ao Cliente .....	81 Cliente
Apoiar.....	81
D	
Características DC e AC .....	73 Suporte ao
Desenvolvimento .....	59 Dígitos
Carry .....	9
E	
Errata .....	3
F	
Família de Dispositivos	
PIC10F200/202/204/206.....	5
G	
GPIO .....	25
"	
Interface de E/S .....	25 Portas de E/
S.....	25 Considerações de
programação de E/S .....	26 Localizações de
ID .....	41, 50
INDF .....	23 Endereçamento
Indireto de Dados .....	23 Ciclo de
Instrução .....	13 Fluxo de Instrução/
Encanamento .....	13 Resumo do Conjunto de
Instruções.....	52 Endereço da
Internet. ....	81
eu	
Carregamento do PC .....	22
M	
Organização da Memória .....	15 Memória
de dados .....	16 Memória de
Programa (PIC10F200/204) .....	15 Memória de programa
(PIC10F202/206) .....	16 Microchip Web
Site .....	81 MPLAB ASM30 Assembler, Linker,
Librarian .....	60 MPLAB ICD 2 In-Circuit Debugger .....
MPLAB ICE 2000 Emulador Universal In-Circuit de Alto	61
Desempenho.....	61 MPLAB ICE 4000 Emulador
Universal In-Circuit de Alto Desempenho. ....	61
61 Software de Ambiente de Desenvolvimento Integrado MPLAB....	59
Programador de Dispositivo MPLAB PM3 .....	61
Vinculador de Objetos MPLINK/Bibliotecário de Objetos MPLIB .....	60
O	
OPÇÃO Cadastro .....	20 Registro
OSCCAL .....	21 Configurações do
oscilador .....	42 Tipos de oscilador
HS .....	42
LP .....	42
P	
PIC10F200/202/204/206 Variedades de Dispositivos.....	7
Programador de Desenvolvimento PICSTART Plus.....	62
Temporizador de reinicialização do dispositivo POR (DRT) .....	
41, 46 DP .....	48
Reinicialização ao ligar (POR). ....	41
PARA.....	48 Modo de
desligamento .....	49 Pré-
escalonador .....	31, 35 Contador de
Programa .....	22
Q	
Q ciclos.....	13
R	
Resposta do Leitor.....	82 Ler-Modificar-
Gravar.....	26 Mapa de Arquivo de Registro
PIC10F200/204 .....	17 PIC10F202 /
206 .....	17 Função Especial de
Registros .....	18
Reiniclar .....	41 Redefinir
em Brown-Out .....	48
S	
Dorme .....	41, 49 Simulador de
Software (MPLAB SIM) .....	60 Recursos especiais da
CPU .....	41 Registros de Funções
Especiais .....	18
Pilha .....	22 Registro de
Status .....	9, 19
T	
Temporizador0 Temporizador0 .....	29, 33
Módulo Timer0 (TMR0) .....	29, 33 TMR0 com
Relógio Externo .....	30, 34

# PIC10F200/202/204/206

---

---

Simbologia dos Parâmetros de Temporização e Condições de  
Carga.....69 Registradores TRIS..... 25

## C

Acordar do sono ..... 49 Temporizador  
Watchdog (WDT) ..... 41, 46  
    Período ..... 46  
    Considerações de Programação ..... 46  
Endereço WWW..... 81 WWW,  
Suporte On-Line ..... 3

## Z

Bit zero ..... 9

# PIC10F200/202/204/206

## O SITE DO MICROCHIP

A Microchip fornece suporte online através do nosso site WWW em [www.microchip.com](http://www.microchip.com). Este site é usado como um meio para tornar arquivos e informações facilmente disponíveis para clientes. Acessível usando sua Internet favorita navegador, o site contém o seguinte em formaçāo:

- **Suporte ao Produto** - Folhas de dados e erratas, notas de aplicativos e programas de amostra, recursos de design, guias do usuário e documentos de suporte de hardware, versões de software mais recentes e software arquivado
- **Suporte Técnico Geral** - Perguntas Frequentes Perguntas (FAQ), solicitações de suporte técnico, grupos de discussão on-line, lista de membros do programa de consultores da Microchip
- **Business of Microchip** – Seletor de produtos e guias de pedidos, últimos comunicados de imprensa da Microchip, lista de seminários e eventos, listas de Escritórios de vendas de microchip, distribuidores e representantes de fábrica

## NOTIFICAÇÃO DE MUDANÇA DE CLIENTE SERVIÇO

O serviço de notificação ao cliente da Microchip ajuda a manter clientes atuais em produtos Microchip. Assinantes receberá notificação por e-mail sempre que houver alterações, atualizações, revisões ou erratas relacionadas a um família de produtos especificada ou ferramenta de desenvolvimento de interesse.

Para se registrar, acesse o site da Microchip em [www.microchip.com](http://www.microchip.com), clique em Alteração do cliente Notificação e siga as instruções de registro.

## SUPORTE AO CLIENTE

Os usuários de produtos Microchip podem receber assistência através de vários canais:

- Distribuidor ou Representante
- Escritório de vendas local
- Engenheiro de Aplicação de Campo (FAE)
- Suporte técnico
- Linha de Informação de Sistemas de Desenvolvimento

Os clientes devem entrar em contato com seu distribuidor, representante ou engenheiro de aplicação de campo (FAE) para Apoio, suporte. Os escritórios de vendas locais também estão disponíveis para ajudar clientes. Uma lista de escritórios de vendas e locais é incluído no verso deste documento.

**O suporte técnico está disponível através do site em: <http://support.microchip.com>**

Além disso, existe um Sistema de Desenvolvimento Linha de Informações que lista as últimas versões do Produtos de software de sistemas de desenvolvimento da Microchip. Esta linha também fornece informações sobre como os clientes pode receber os kits de atualização atualmente disponíveis.

**A Linha de Informação de Sistemas de Desenvolvimento números são:**

- 1-800-755-2345 – Estados Unidos e a maior parte do Canadá
- 1-480-792-7302 – Outros locais internacionais

# PIC10F200/202/204/206

---

## RESPOSTA DO LEITOR

É nossa intenção fornecer a você a melhor documentação possível para garantir o uso bem-sucedido do seu produto Microchip. Se você deseja fornecer seus comentários sobre organização, clareza, assunto e maneiras pelas quais nossa documentação pode atendê-lo melhor, envie seus comentários por FAX para o Gerente de Publicações Técnicas em (480) 792-4150.

Liste as informações a seguir e use este esboço para nos fornecer seus comentários sobre este documento.

Para: Gerente de Publicações Técnicas

Total de páginas enviadas \_\_\_\_\_

RE: Resposta do Leitor

De nome \_\_\_\_\_

Companhia \_\_\_\_\_

Endereço \_\_\_\_\_

Cidade / Estado / CEP / País \_\_\_\_\_

Telefone: (\_\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_ FAX: (\_\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_

Aplicação (opcional):

Você gostaria de uma resposta? SN \_\_\_\_\_

Dispositivo: PIC10F200/202/204/206

Número da Literatura: DS41239B

Perguntas:

1. Quais são as melhores características deste documento?

---

---

2. Como este documento atende às suas necessidades de desenvolvimento de hardware e software?

---

---

3. Você considera a organização deste documento fácil de seguir? Se não, por quê?

---

---

4. Que acréscimos ao documento você acha que melhorariam a estrutura e o assunto?

---

---

5. Que exclusões do documento podem ser feitas sem afetar a utilidade geral?

---

---

6. Existe alguma informação incorreta ou enganosa (o quê e onde)?

---

---

7. Como você melhoraria este documento?

---

---

# PIC10F200/202/204/206

## SISTEMA DE IDENTIFICAÇÃO DO PRODUTO

Para encomendar ou obter informações, por exemplo, sobre preços ou entrega, consulte a fábrica ou o escritório de vendas indicado.

<b>PARTE NO.</b>	X	/XX	XXX	<b>Exemplos:</b>
Dispositivo	X	/XX	XXX	
				a) PIC10F200-I/P = Temp. Industrial, PDIP pacote (sem Pb)
				b) PIC10F202T-E/OT = Temp Estendida, Pacote SOT-23 (sem Pb), fita e carretel
<b>Padrão do pacote de temperatura</b>	<b>Variar</b>			
<b>Dispositivo:</b>	PIC10F200 PIC10F202 PIC10F204 PIC10F206 PIC10F200T (Fita e Carretel) PIC10F202T (Fita e Carretel) PIC10F204T (Fita e Carretel) PIC10F206T (Fita e Carretel)			
<b>Temperatura</b> <b>Variar:</b>	I = -40°C a +85°C (Industrial) E = -40°C a +125°C (Estendido)			
<b>Pacote:</b>	P = 300 mil PDIP (sem Pb) OT = SOT-23, 6-LD (sem Pb)			
<b>Padrão:</b>	Requisitos especiais			
<b>Observação:</b>	Fita e Carretel disponíveis apenas para os seguintes pacotes: SOT-23.			


**MICROCHIP**
**VENDAS E SERVIÇOS MUNDIAIS**
**AMÉRICAS****Escritório corporativo**

2355 West Chandler Blvd.

Chandler, AZ 85224-6199

Telefone: 480-792-7200

Fax: 480-792-7277

Suporte técnico: http://  
support.microchip.comEndereço Web:  
www.microchip.com**Atlanta**

Alfaretta, GA

Telefone: 770-640-0034

Fax: 770-640-0307

**Boston**

Westborough, MA

Telefone: 774-760-0087

Fax: 774-760-0088

**Chicago**

Itasca, IL

Telefone: 630-285-0071

Fax: 630-285-0075

**Dallas**

Addison, Texas

Telefone: 972-818-7423

Fax: 972-818-2924

**Detroit**

Farmington Hills, MI

Telefone: 248-538-2250

Fax: 248-538-2260

**Kokomo**

Kokomo, IN

Telefone: 765-864-8360

Fax: 765-864-8387

**Los Angeles**

Missão Velha, CA

Telefone: 949-462-9523

Fax: 949-462-9608

**São José**

Mountain View, CA

Telefone: 650-215-1444

Fax: 650-961-0286

**Toronto**

Mississauga, Ontário,

Canadá

Telefone: 905-673-0699

Fax: 905-673-6509

**ÁSIA-PACÍFICO****Austrália - Sidney**

Telefone: 61-2-9868-6733

Fax: 61-2-9868-6755

**China - Pequim**

Telefone: 86-10-8528-2100

Fax: 86-10-8528-2104

**China - Chengdu**

Telefone: 86-28-8676-6200

Fax: 86-28-8676-6599

**China - Fuzhou**

Telefone: 86-591-8750-3506

Fax: 86-591-8750-3521

**China - RAE de Hong Kong**

Telefone: 852-2401-1200

Fax: 852-2401-3431

**China - Xangai**

Telefone: 86-21-5407-5533

Fax: 86-21-5407-5066

**China - Shenyang**

Telefone: 86-24-2334-2829

Fax: 86-24-2334-2393

**China - Shenzhen**

Telefone: 86-755-8203-2660

Fax: 86-755-8203-1760

**China - Shunde**

Telefone: 86-757-2839-5507

Fax: 86-757-2839-5571

**China - Qingdao**

Telefone: 86-532-502-7355

Fax: 86-532-502-7205

**ÁSIA-PACÍFICO****Índia - Bangalore**

Telefone: 91-80-2229-0061

Fax: 91-80-2229-0062

**Índia - Nova Deli**

Telefone: 91-11-5160-8631

Fax: 91-11-5160-8632

**Japão - Kanagawa**

Telefone: 81-45-471-6166

Fax: 81-45-471-6122

**Coreia - Seul**

Telefone: 82-2-554-7200

Fax: 82-2-558-5932 ou

**Malásia - Penang**

Tel:011-604-646-8870

Fax:011-604-646-5086

**Filipinas - Manila**

Telefone: 011-632-634-9065

Fax: 011-632-634-9069

**Cingapura**

Telefone: 65-6334-8870

Fax: 65-6334-8850

**Taiwan - Kaohsiung**

Telefone: 886-7-536-4818

Fax: 886-7-536-4803

**Taiwan - Taipé**

Telefone: 886-2-2500-6610

Fax: 886-2-2508-0102

**Taiwan - Hsinchu**

Telefone: 886-3-572-9526

Fax: 886-3-572-6459

**EUROPA****Áustria - Weis**

Telefone: 43-7242-2244-399

Fax: 43-7242-2244-393

**Dinamarca - Ballerup**

Telefone: 45-4450-2828

Fax: 45-4485-2829

**França - Massy**

Telefone: 33-1-69-53-63-20

Fax: 33-1-69-30-90-79

**Alemanha - Ismaning**

Telefone: 49-89-627-144-0

Fax: 49-89-627-144-44

**Itália - Milão**

Telefone: 39-0331-742611

Fax: 39-0331-466781

**Holanda - Drunen**

Telefone: 31-416-690399

Fax: 31-416-690340

**Inglaterra - Berkshire**

Telefone: 44-118-921-5869

Fax: 44-118-921-5820