

3ª Questão (Ref.: 202308899798)

Suponha que, para efeitos de aprendizagem em arquitetura de computadores (ignorando vários detalhes de implementação), você decidiu criar uma representação de conjunto de instruções hipotético muito simples e limitado para operações aritméticas de inteiros positivos com dois operandos, de um processador de 4 bits, cuja palavra de dados é de 4 bits.

É gasto 1 ciclo de instrução para cada palavra, e a quantidade de ciclos para execução de uma determinada instrução (operadores e operandos) é igual à quantidade de palavras dessa instrução.

O conjunto de instruções está representado a seguir:

Código	Instrução
0000	Número 0
0001	Número 1
0010	Número 2
0011	Número 3
0100	Número 4
0101	Número 5
0110	Número 6
0111	Número 7
1000	Número 8
1001	Número 9
1010	Somar
1011	Subtrair
1100	Multiplicar
1101	Divisão inteira
1110	Resto da divisão
1111	Notificação de erro

Qual é o resultado em binário da operação 1101 1001 0100?

- 0011
- □ 0101
- **×** 0010
- 0001
- 0100



4^a Questão (Ref.: 202308893799)

Suponha que, para efeitos de aprendizagem em arquitetura de computadores (ignorando vários detalhes de implementação), você decidiu criar uma representação de conjunto de instruções hipotético muito simples e limitado para operações aritméticas de inteiros positivos com dois operandos, de um processador de 4 bits, cuja palavra de dados é de 4 bits.

É gasto 1 ciclo de instrução para cada palavra, e a quantidade de ciclos para execução de uma determinada instrução (operadores e operandos) é igual à quantidade de palavras dessa instrução.

O conjunto de instruções está representado a seguir:

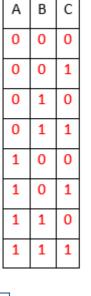
Código	Instrução
0000	Número 0
0001	Número 1
0010	Número 2
0011	Número 3
0100	Número 4
0101	Número 5
0110	Número 6
0111	Número 7
1000	Número 8
1001	Número 9
1010	Somar
1011	Subtrair
1100	Multiplicar
1101	Divisão inteira
1110	Resto da divisão
1111	Notificação de erro

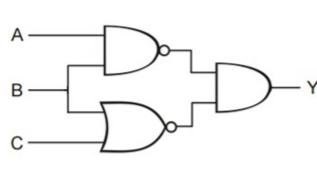
Sabendo que uma notificação de erro é emitida quando uma operação enviada ao processador não for possível de ser realizada, qual das seguintes operações resultará no código 1111?

- 1010 0111 0111
- **X** 0011 0100 0101
- 1100 0011 0011
- □ 1110 1001 1000
- 1110 0110 0101

5^a Questão (Ref.: 202309164258)

Assinale a alternativa que apresenta a sequência correta da saída (S) da Tabela Verdade para o circuito lógico, conforme a seguinte entrada de dados:





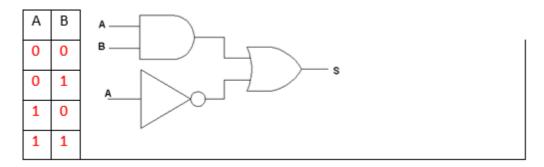
- O1110111
- □ 10101010
- 11100111
- □ 11111100

X 10001000

EPS

6^a Questão (Ref.: 202309164162)

Assinale a alternativa que apresenta a sequência correta da saída (S) da Tabela Verdade para o circuito lógico, conforme a seguinte entrada de dados:



- □ 1111
- **X** 1101
- 0111
- 0011
- 0100

7^a Questão (Ref.: 202309111603)

Um projetista está interessado em criar um processador de arquitetura híbrida, buscando combinar as melhores características das arquiteturas CISC e RISC.

Quais das seguintes características podem ser por ele empregadas?

- Poucas instruções e poucos registradores.
- Muitos registradores e pipeline eficiente para as instruções comuns.
- 🗷 Variadas instruções e pipeline eficiente para as instruções mais comuns.
- ☐ Muitas instruções e muitos registradores.
- Endereçamento múltiplo e poucos registradores de uso geral.

8^a Questão (Ref.: 202309995190)

A Microsoft é uma das empresas de *software* mais conhecidas de todo o mundo. Sua projeção global se iniciou com a fabricação de um Sistema Operacional chamado de:

- Unix.
- ☐ BIOS.
- X DOS.
- macOS.
- ☐ iOS.

9 Questão (Ref.: 202311511193)

A história dos computadores e da computação é marcada pela constante miniaturização e sofisticação do hardware. Uma tecnologia que alterou drasticamente os computadores foi o Circuito Integrado. A grande vantagem dessa tecnologia é:
 □ Diminuição do consumo de energia do circuito. ☑ Diminuição de tamanho do circuito. □ Novas funções no circuito. □ Redução do barulho na operação do circuito. □ Aumento da ventilação no circuito.
10 ^a Questão (Ref.: 202309153682)
Relacione as colunas:
I - Multicore
II - Superpipeline
III - Superescalar
IV - Pipeline dinâmico
V - Multiprocessadores
Com
A - Múltiplos pipelines que operam em paralelo.
B - Execução de instruções fora de ordem em um pipeline.
C - Pipelines com grande número de estágios.
D - Múltiplos processadores compartilhando um espaço de endereços.
E - Múltiplos processadores em um único encapsulamento.
Assinale a alternativa que contém a associação correta:
☐ I-B, II-A, III-C, IV-E, V-D. ☐ I-E, II-C, III-A, IV-D, V-B. ▼ I-E, II-C, III-A, IV-B, V-D. ☐ I-C, II-A, III-B, IV-D, V-E. ☐ I-D, II-E, III-B, IV-A, V-C.
Autenticação para a Prova Online
Caso queira FINALIZAR a avaliação, digite o código de 4 carateres impresso abaixo. ATENÇÃO: Caso finalize esta avaliação você não poderá mais modificar as suas respostas.
IXM4 Cód.: FINALIZAR Obs.: Os caracteres da imagem ajudam a Instituição a evitar fraudes, que dificultam a gravação das
respostas.

Período de não visualização da avaliação: desde 14/03/2023 até 09/06/2023.