

Project: 设计 PPM 编码器和解码器

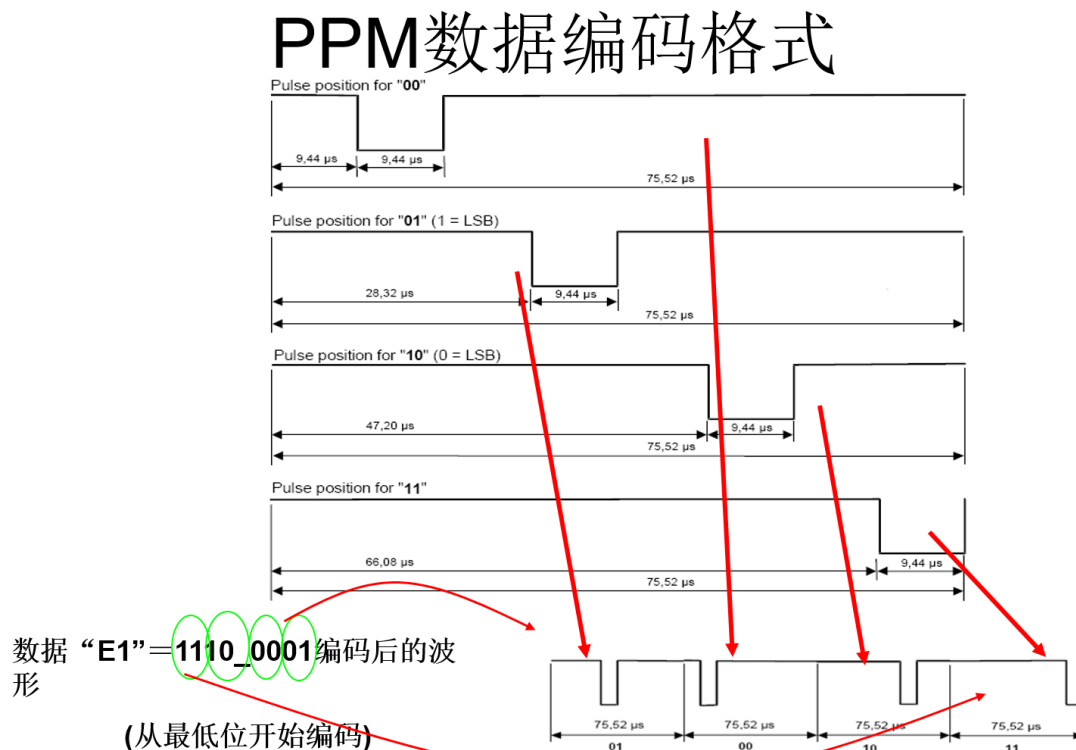
一、 实验目标

- 1、掌握 RTL 级硬件描述语言的基本知识
- 2、掌握前端综合的基本流程
- 3、掌握后端布局布线的基本流程
- 4、理解 ASIC 设计流程

二、 实验内容

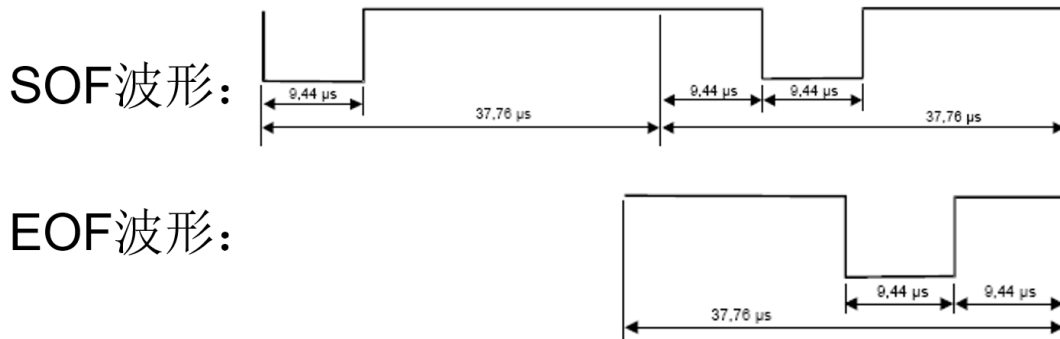
1、PPM 编码相关介绍

PPM 全称 pulse position modulation, 译为: 脉冲位置调制, 又称脉位调制。本实验中采用的 PPM 数据编码格式如下: 每个待编码数据为 8bit 二进制数, 编码时由低位到高位每 2bit 依此编码



PPM数据帧格式

- 一帧PPM数据由帧头（SOF），若干字节的数据，以及帧尾（EOF）构成，一般每帧数据的个数在1—16字节左右，两帧数据之间的时间间隔是任意的。
- 例如：【SOF】，03,AA,20,13,【EOF】



2、PPM 编码器

I、输入管脚：

Clk: 时钟周期 0.59us

Rst: 低电平有效，异步复位

Din: 输入的 8bit 数据，每个数据持续一个时钟周期

Le: 输入帧有效标志，持续一个时钟周期

N: 4bit，持续一个时钟周期，与 Le 同时出现，表示该帧 PPM 数据包含的字节个数为 N+1，并将从 N 有效算起、共连续 N+1 个时钟周期所对应的数据输入视为该帧数据包含的字节

II、输出管脚：

Dout: 1bit，串行输出的编码结果

III、关于编码器的说明：

两个 Le 有效之间的时间足够长，前一个 Le 有效时的全帧数据编码完成后才出现第二帧数据输入

3、PPM 解码器

I、输入管脚：

Clk: 时钟周期 0.59us

Rst: 低电平有效，异步复位

Din: PPM 编码器的输出数据

II、输出管脚：

Dout: 并行输出的 8 位数据解码结果

D_en: 输出数据有效标志，高电平有效，持续一个时钟周期

F_en: 帧头检测有效标志，高电平有效，持续一个时钟周期

III、关于解码器的说明

a. 当解码器收到 PPM 编码后的数据帧时，例如：

【SOF】 , 03,AA,20,13, **【EOF】** **【SOF】** , 02,A1,10, **【EOF】**

对数据帧进行解码，并从 Dout 端输出数据 03, AA, 20, 13, 02, A1, 10，同时从 D_en 端输出一个时钟周期的高电平信号，表示输出一个字节的的数据。

b. 当解码器收到 **【SOF】** 时，从 F_en 端输出一个时钟周期的高电平信号，表示收到了帧头。

4、设计要求

- 分别完成编码器和解码器的 RTL 编写、功能仿真、综合、布局布线及后端仿真，要求后仿通过
- 测试平台至少要产生五帧不同的数据，来测试所设计编码器和解码器
- 提交核心电路和测试文件的 verilog 代码 (.v)、综合设置说明(tcl command 等)、及设计报告（可参考模板）；
- 设计文件及报告提交日期：2020 年 11 月 22 日