

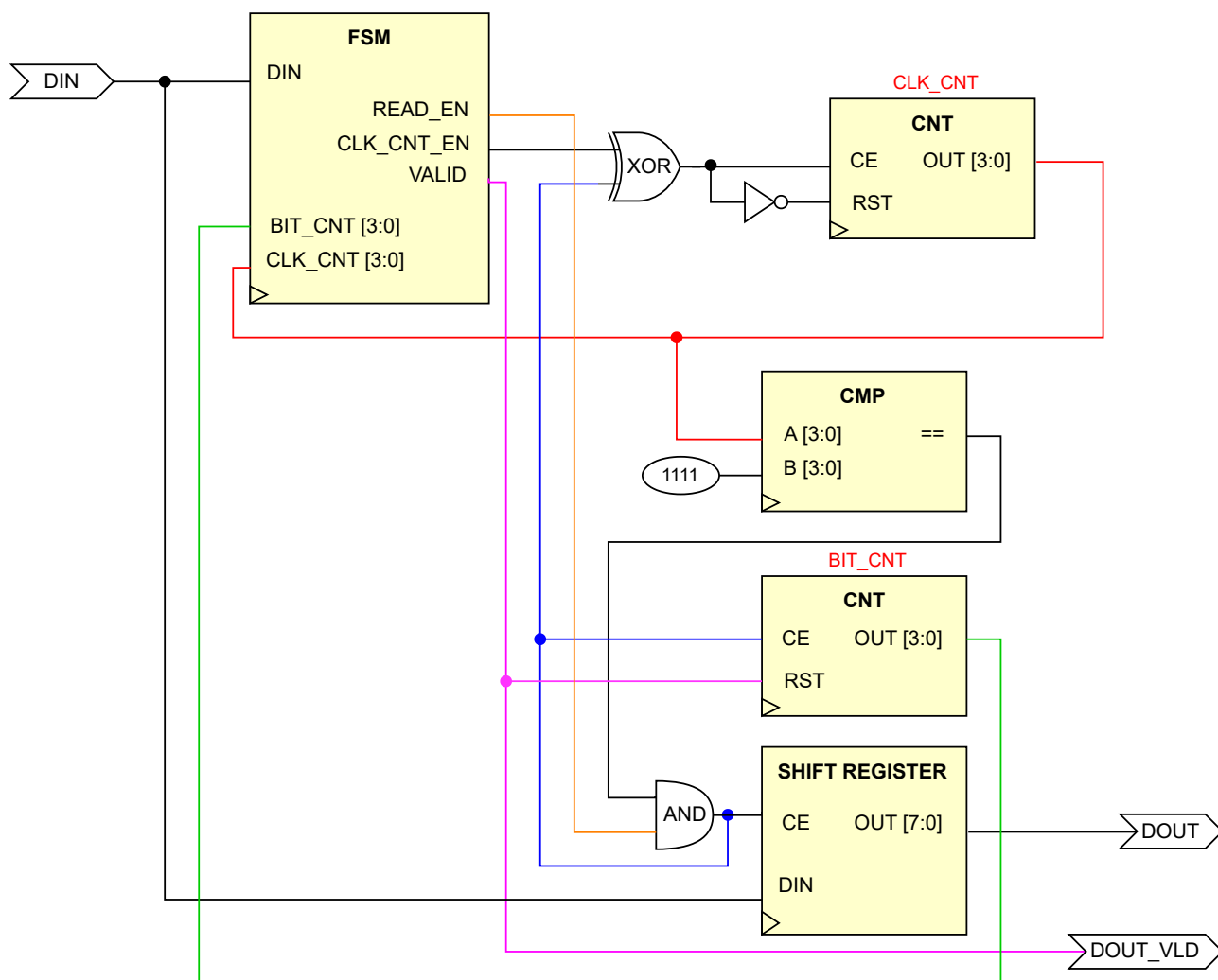
# Výstupní zpráva INC

Jméno: Artur Sultanov

Login: xsulta01

## 1 Architektura navrženého obvodu (na úrovni RTL)

### 1.1 Schéma obvodu



### 1.2 Popis funkce

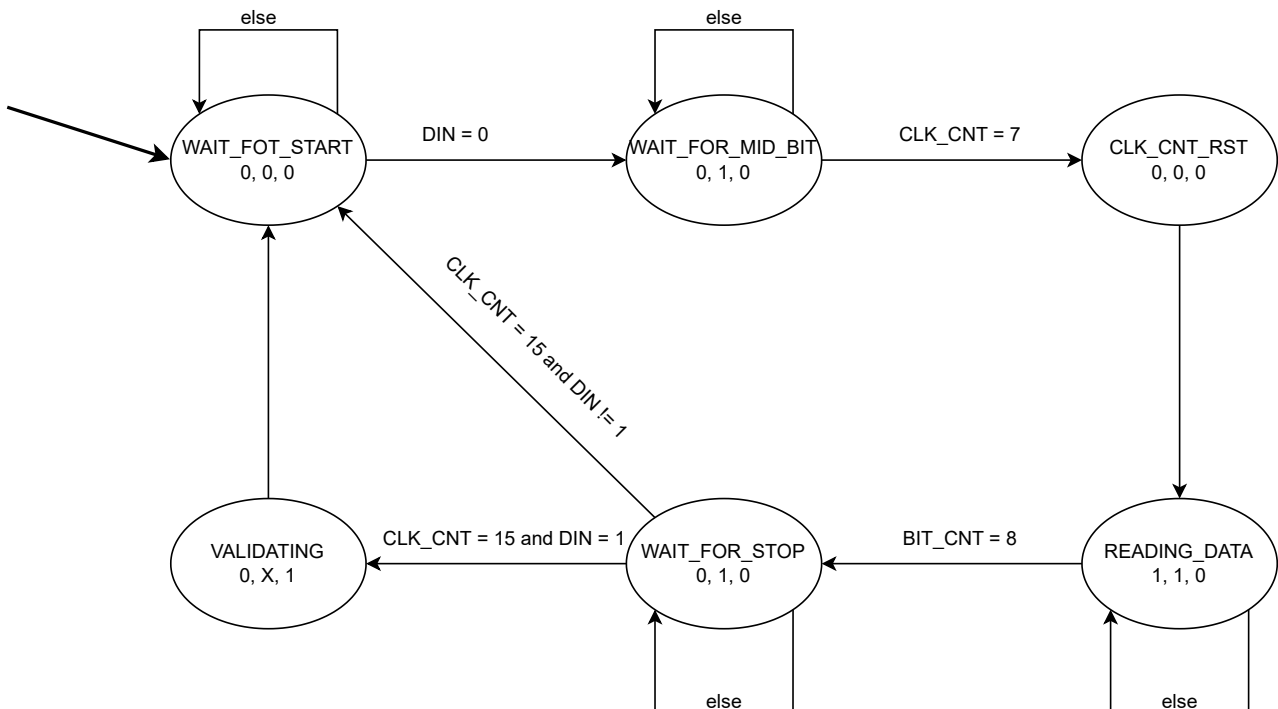
Obvod slouží ke čtení datových slov po asynchronní sériové lince (UART\_RX). Obvod používá FSM pro řízení chodu celého obvodu, schéma je zobrazeno níže. V obvodu jsou dva čítače. Čítač `CLK_CNT` počítá hodinové cykly a může fungovat ve dvou režimech, které závislí na výstupech FSM. Při `CLK_CNT_EN = '1'` a `READ_EN = '0'` čítač běží v "neomezeném" režimu. Při `CLK_CNT_EN = '1'` a `READ_EN = '1'` čítač běží v "omezeném" režimu a restartuje každý 16 cyklu, toto je zaručeno comparátorem `CMP`. Pro výstup je použit shift register, který po 16 cyklech čte hodnotu ze vstupu `DIN`, toto je také zaručeno comparátorem `CMP`.

## 2 Návrh automatu (Finite State Machine)

### 2.1 Schéma automatu

Legenda

- Stavý automatu: WAIT\_FOR\_START, WAIT\_FOR\_MID\_BIT, CLK\_CNT\_RST, READING\_DATA, WAIT\_FOR\_STOP, VALIDATING.
- Vstupní signály: DIN, BIT\_CNT, CLK\_CNT.
- Moorovy výstupy: READ\_EN, CLK\_CNT\_EN, VALID.



### 2.2 Popis funkce

Automat začíná ve stavu WAIT\_FOR\_START a čeká na START BIT. Při změně DIN = 0 (t.j. START BITů) automat přejde do WAIT\_FOR\_MID\_BIT. Ve stavu WAIT\_FOR\_MID\_BIT se začínají počítat hodinové cykly (CLK\_CNT). Kdy CLK\_CNT = 7 automat přejde do stavu CLK\_CNT\_RST. Ve stavu CLK\_CNT\_RST se nacházíme v MIDBITů START BITů, restartuje čítač CLK\_CNT, a automat přejde do stavu READING\_DATA. Ve stavu READING\_DATA se začínají počítat přenesené bity (BIT\_CNT) a znovu začínají se počítat hodinové cykly (CLK\_CNT v "omezeném" režimu, t.j. čítač se restartuje každý 16 cyklů). Kdy BIT\_CNT = 8 automat přejde do stavu WAIT\_FOR\_STOP. Ve stavu WAIT\_FOR\_STOP automat se čeká 16 cyklů CLK. Po 16 cyklů: jestli vstupní signál DIN = 1 (t.j. STOP BITů) automat přijde do stavu VALIDATING; jestli vstupní signál DIN se nerovná '1' automat přijde do stavu WAIT\_FOR\_START. Ve stavu VALIDATING se zapíše na výstup, že hodnota v shift registru je validní a automat přejde do stavu WAIT\_FOR\_START.

3 Snímek obrazovky ze simulací

