



INSTITUTO TECNOLÓGICO DE COSTA RICA

ÁREA DE INGENIERÍA EN COMPUTADORES

CE-4202: TALLER DE DISEÑO ANALÓGICO

Tarea #2: Circuito Integrado 555

Estudiante:

Arturo CHINCHILLA S.
2013009344

Profesor:

Rodolfo TACSAN CHAVES

I Semestre, 11 de abril de 2019

Circuito Integrado 555

Este circuito integrado es un circuito de temporización monolítico, que es capaz de generar retardos de tiempo precisos y extremadamente estables.

Según [1] el circuito temporizador IC 555 es aplicable principalmente en multivibradores astables, multivibradores monoestables, convertidores DC-DC, generadores de forma de onda, sondas lógicas digitales, tacómetros, medidores de frecuencia analógicos, dispositivos de medición de temperatura, dispositivos de control y reguladores de voltaje. Básicamente, el temporizador IC 555 funciona en uno de estos dos modos: un multivibrador astable o como un multivibrador monoestable.

Funcionamiento Interno

Para [3] el temporizador consiste básicamente en dos bloques de construcción primarios y son:

1. Dos comparadores o amplificadores operacionales.
2. Un flip-flop SR (Set-Reset flip-flop).

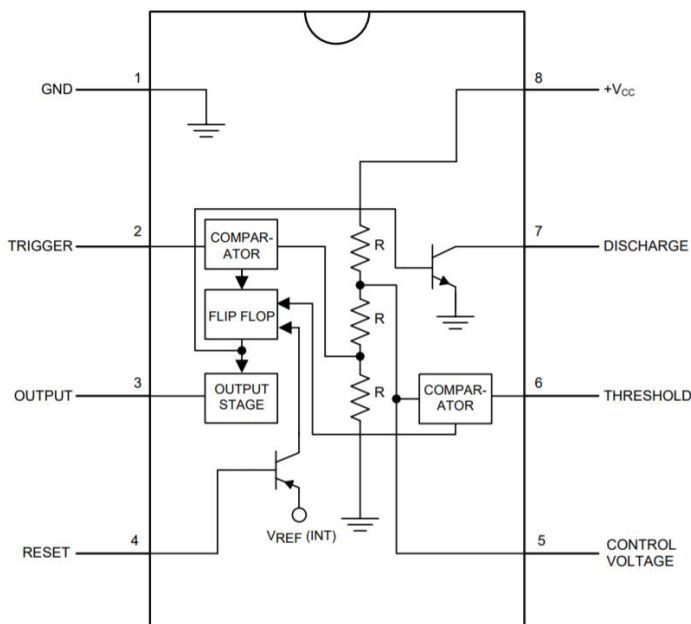


Figura 1. Diagrama de bloques CI 555 (Imagen tomada de [3])

Comparadores: el comparador es simplemente un dispositivo que compara los voltajes en los terminales de entrada (terminales de inversión (-VE) y de no inversión (+VE)). Entonces, dependiendo de la diferencia entre el terminal positivo y el terminal negativo en la entrada, determina la salida del comparador.

Por ejemplo, considere una tensión de +5V en la terminal de entrada positiva y una tensión de +3V en la terminal negativa de entrada. La diferencia es $5-3 = +2\text{v}$. Como la diferencia es positiva, obtenemos la tensión de pico positiva en la salida del comparador.

Flip-Flop: El flip-flop es una celda de memoria, puede almacenar un bit de datos.

Hay cuatro estados en un flip-flop para dos entradas; sin embargo, necesitamos entender solo dos estados del flip-flop para este caso (ver cuadro 1). Si hay un pulso en el pin *set* y un nivel bajo en el de *reset*, entonces el flip-flop almacena el valor de 1 y pone la lógica alta en el terminal Q. Este estado continúa hasta que el pin de *reset* recibe un pulso, mientras que el pin *set* tiene una lógica baja. Esto restablece el flip-flop para que la salida Q se ponga baja y este estado continúe hasta que se establezca nuevamente el flip-flop. De esta manera el Flip-Flop almacena siempre 1 bit, además también hay que tener en cuenta que Q y Q barra tienen valores siempre opuestos.

Cuadro 1. Principales estados de un Flip-Flop RS.

S	R	Q	Q'(Q barra)
0	1	0	1
1	0	1	0

En un temporizador el comparador y el flip-flop trabajan en conjunto. Considere un suministro de 9V al CI, debido al divisor de voltaje formado por la red de resistencias dentro del temporizador como se muestra en el diagrama de bloques de la Fig. 2, habrá una tensión en los pines del comparador. Entonces, debido a la red divisora de voltaje, tendremos +6V en el terminal negativo del comparador. Y +3V en el terminal positivo del segundo comparador.

Otra cosa es que la salida del comparador dos está conectada al pin de *reset* del flip-flop, por lo que si la salida del comparador dos es alta se reiniciará el flip-flop. Y, por otro lado, la salida del comparador 1 está conectada al pin de *set* del flip-flop, por lo que, si la salida del comparador está en alto, el flip-flop se “establece” y almacena un uno.

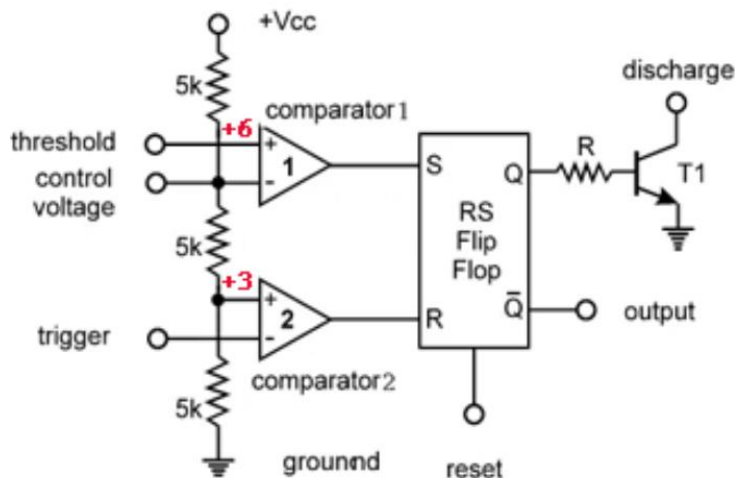


Figura 2. Diagrama de bloques con 9V de entrada

Circuito de generación de dos beeps separados por un silencio.

En este caso se utilizan dos circuitos integrados LM555, donde el primer 555 va a ser el activador del segundo. Uno debe estar configurado como monoestable y el segundo oscilando a la frecuencia deseada para los pulsos (astable). Simplemente se debe conseguir que el pulso del primer 555 sea tan largo para que el segundo realice dos pulsos o la cantidad de pulsos deseada. El diagrama de la Fig 3 presenta el circuito descrito anteriormente.

Astable: $R_4=47k\Omega$, $R_7=147k\Omega$, $C_3=10\mu F$, $C_4=0.1\mu F$. Esto producirá beeps de 1.345 segundos y un tiempo de 1.019 segundos entre cada uno, teniendo un total (período) de 2.364 segundos por cada beep+silencio.

Para lograr 2 beeps, el monoestable debe estar activo en un tiempo mayor a 1 período, lo que haría que el segundo 555 suene 1 vez, haga el silencio y active el segundo beep, pero para mayor seguridad se mantendrá encendido durante la

duración del segundo beep, lo que da como resultado 1 beep + 1 silencio + 1 beep, que es equivalente a $2.364s + 1.345s = 3.709s$.

Monoestable: $R1=330k\Omega$, $C2=0.1\mu F$, $C1=10\mu F$. Esto producirá una salida en alto durante $3.625s$, que es suficiente para que el segundo 555 realice 2 beeps.

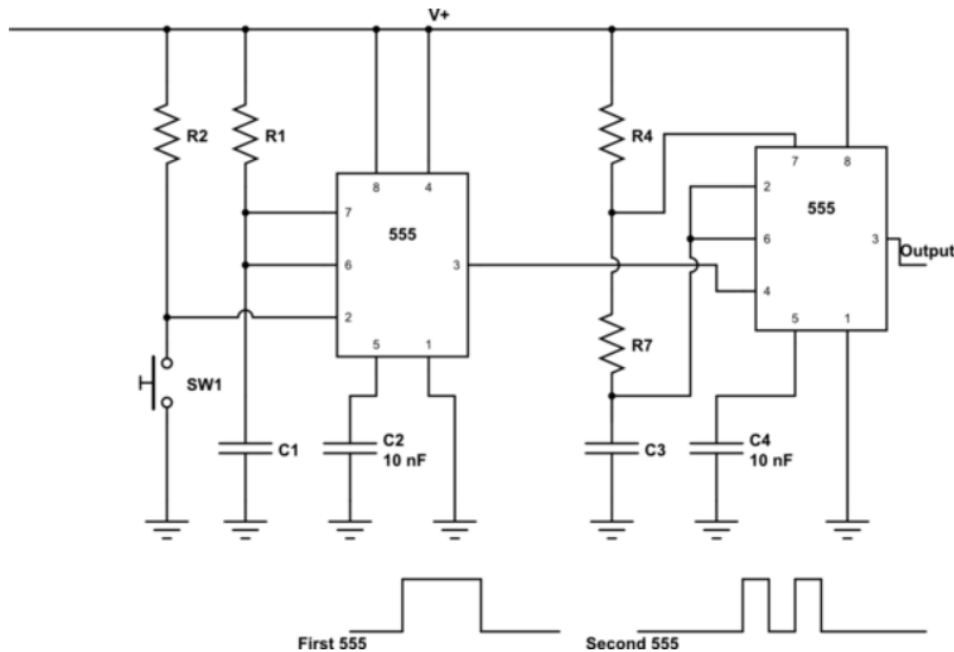


Figura 3. Circuito generador de 2 beeps usando el CI 555

Bibliografías

- [1]"An Introduction About IC 555 Timer, Its Features and Appliations", *ElProCus - Electronic Projects for Engineering Students*. [Online]. Available: <https://www.elprocus.com/brief-about-ic-555-timer/>. [Accessed: 11- Apr- 2019].
- [2]"555 Timer IC: Internal Structure, Working, Pin Diagram and Description", *Circuitdigest.com*. [Online]. Available: <https://circuitdigest.com/article/555-timer-ic>. [Accessed: 11- Apr- 2019].
- [3]"LM555 Timer datasheet (Rev. D)". [Online]. Available: <http://www.ti.com/lit/ds/symlink/lm555.pdf>. [Accessed: 11- Apr- 2019].