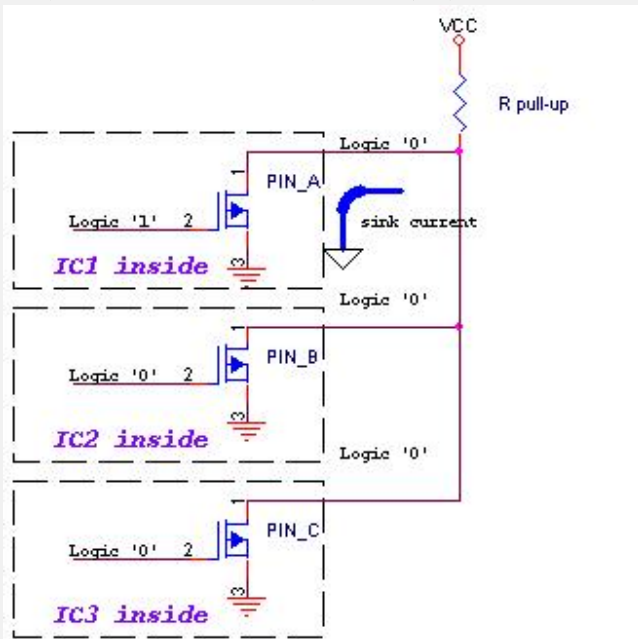


开漏（open drain）和开集（open collector）

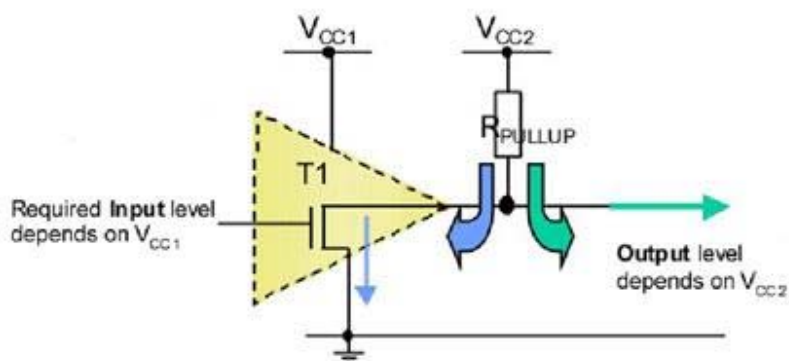
在电路设计时我们常常遇到开漏（open drain）和开集（open collector）的概念。

所谓开漏电路概念中提到的“漏”就是指 MOS FET 的漏极。同理，开集电路中的“集”就是指三极管的集电极。开漏电路就是指以 MOS FET 的漏极为输出的电路。一般的用法是会在漏极外部的电路添加上拉电阻。完整的开漏电路应该由开漏器件和开漏上拉电阻组成。如图 1 所示：



组成开漏形式的电路有以下几个特点：

1. 利用外部电路的驱动能力，减少 IC 内部的驱动。当 IC 内部 MOSFET 导通时，驱动电流是从外部的 VCC 流经 R pull-up，MOSFET 到 GND。IC 内部仅需很下的栅极驱动电流。如图 1。
2. 可以将多个开漏输出的 Pin，连接到一条线上。形成“与逻辑”关系。如图 1，当 PIN_A、PIN_B、PIN_C 任意一个变低后，开漏线上的逻辑就为 0 了。这也是 I2C, SMBus 等总线判断总线占用状态的原理。
3. 可以利用改变上拉电源的电压，改变传输电平。如图 2, IC 的逻辑电平由电源 V_{cc1} 决定，而输出高电平则由 V_{cc2} 决定。这样我们就可以用低电平逻辑控制输出高电平逻辑了。
4. 开漏 Pin 不连接外部的上拉电阻，则只能输出低电平。
5. 标准的开漏脚一般只有输出的能力。添加其它的判断电路，才能具备双向输入、输出的能力。



应用中需注意：

1. 开漏和开集的原理类似，在许多应用中我们利用开集电路代替开漏电路。例如，某输入 Pin 要求由开漏电路驱动。则我们常见的驱动方式是利用一个三极管组成开集电路来驱动它，即方便又节省成本。如图 3。
2. 上拉电阻 $R_{pull-up}$ 的阻值决定了逻辑电平转换的速度。阻值越大，速度越低功耗越小。反之亦然。

