

# Analog 회로 기초와 실무



**한국공학기술연구원**  
Korea Institute of Engineering and Technology

<http://www.kiet.co.kr>

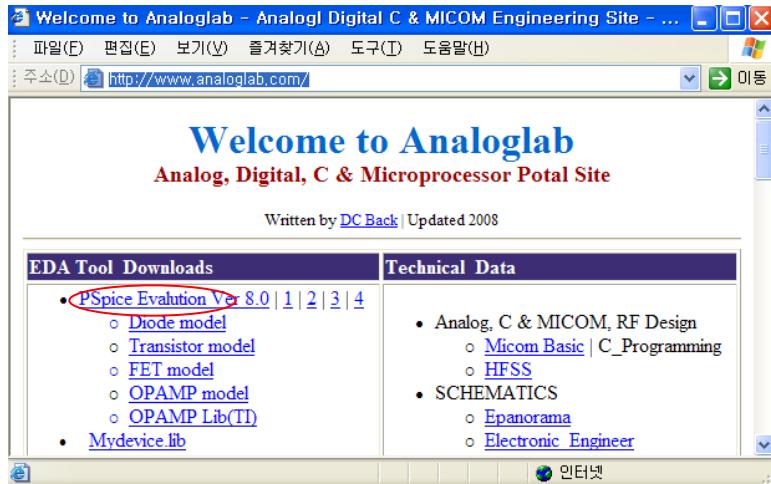
# PSpice 사용법



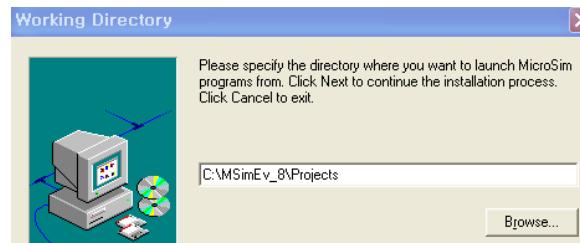
# 1. PSpice 사용법

## 1. 설치

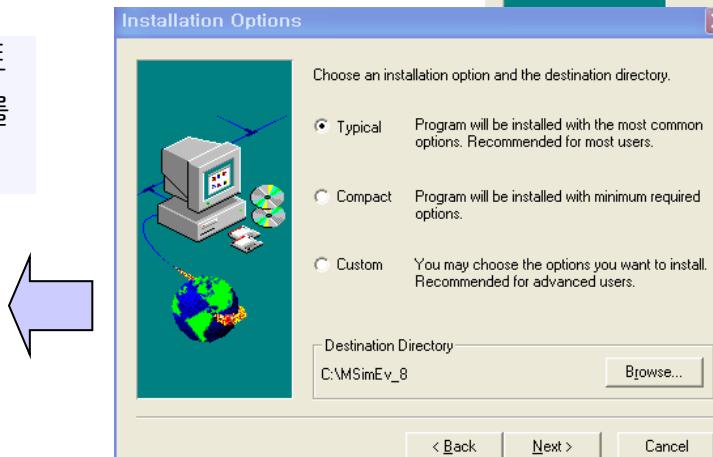
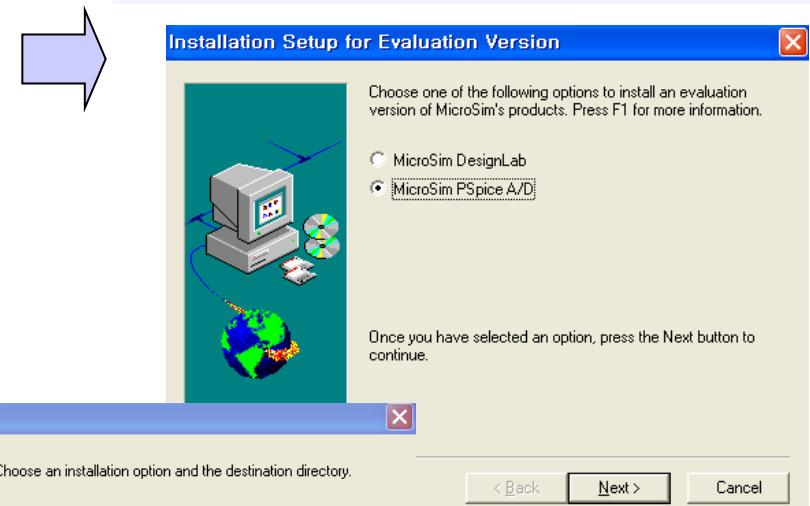
- ① www.analoglab.com → PSpice Evalution Ver 8.0을 클릭하여 80dlabe.exe.zip파일을 다운로드 받는다



- ④ Working Directory 설치 시 디폴트 값인 C:\MSimEv\_8\Projects를 그대로 두고 Next를 누른다.



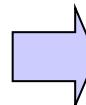
- ② 80dlabe.exe.zip 파일의 압축을 푼 후 \_32.EXE 를 더블 클릭하여 실행시킨다. 설치가 시작되면 아래의 선택 Option에서 MicroSim PSpice A/D를 선택하고 Next를 누른다.



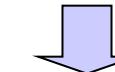
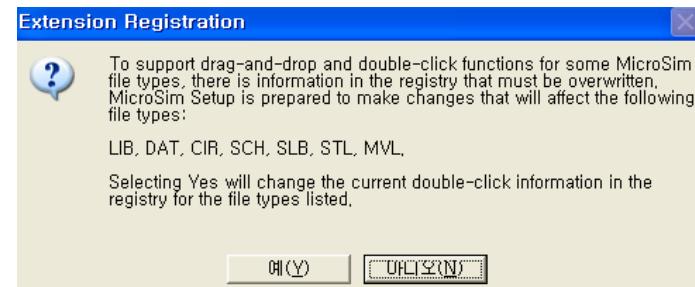
- ③ Installation Option에서 Typical을 선택하고 Next를 누른다.

# 1. PSpice 사용법

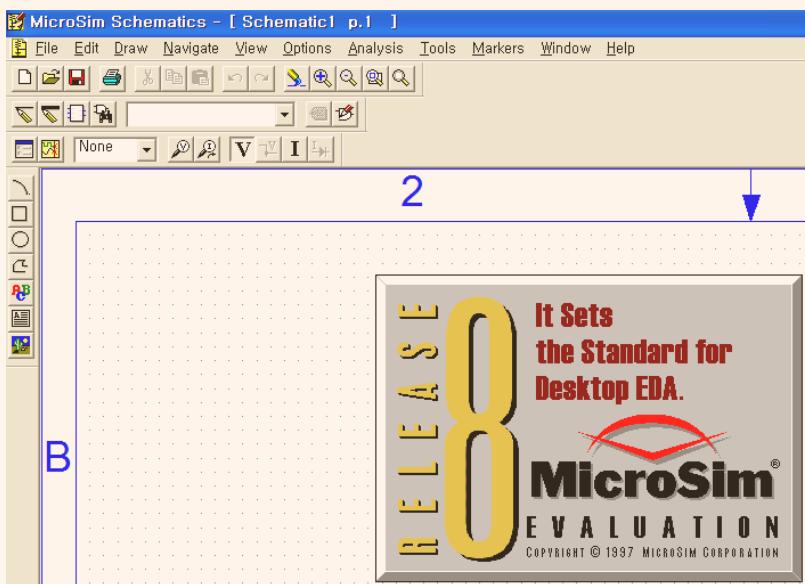
- ⑤ Library Directory 설치 시 디폴트 값인 C:\VMSimEv\_8\>UserLib를 그대로 두고 Next를 누른다.



- ⑥ Extension Registration은 아니오(N)를 선택하면 된다. : 예, 아니오 무관함 (특별한 의미는 없고 PSpice 관련 확장자 등록 관련한 사항이다)



- ⑨ 아래와 같이 회로작성기가 뜨면 정상설치 된 것이다.



- ⑦ 그리고 종료(Finish)하면 된다.



[정상 설치 여부 Check]

- ⑧ 시작 → 프로그램 → MicroSim Eval8  
→ Schematics를 선택



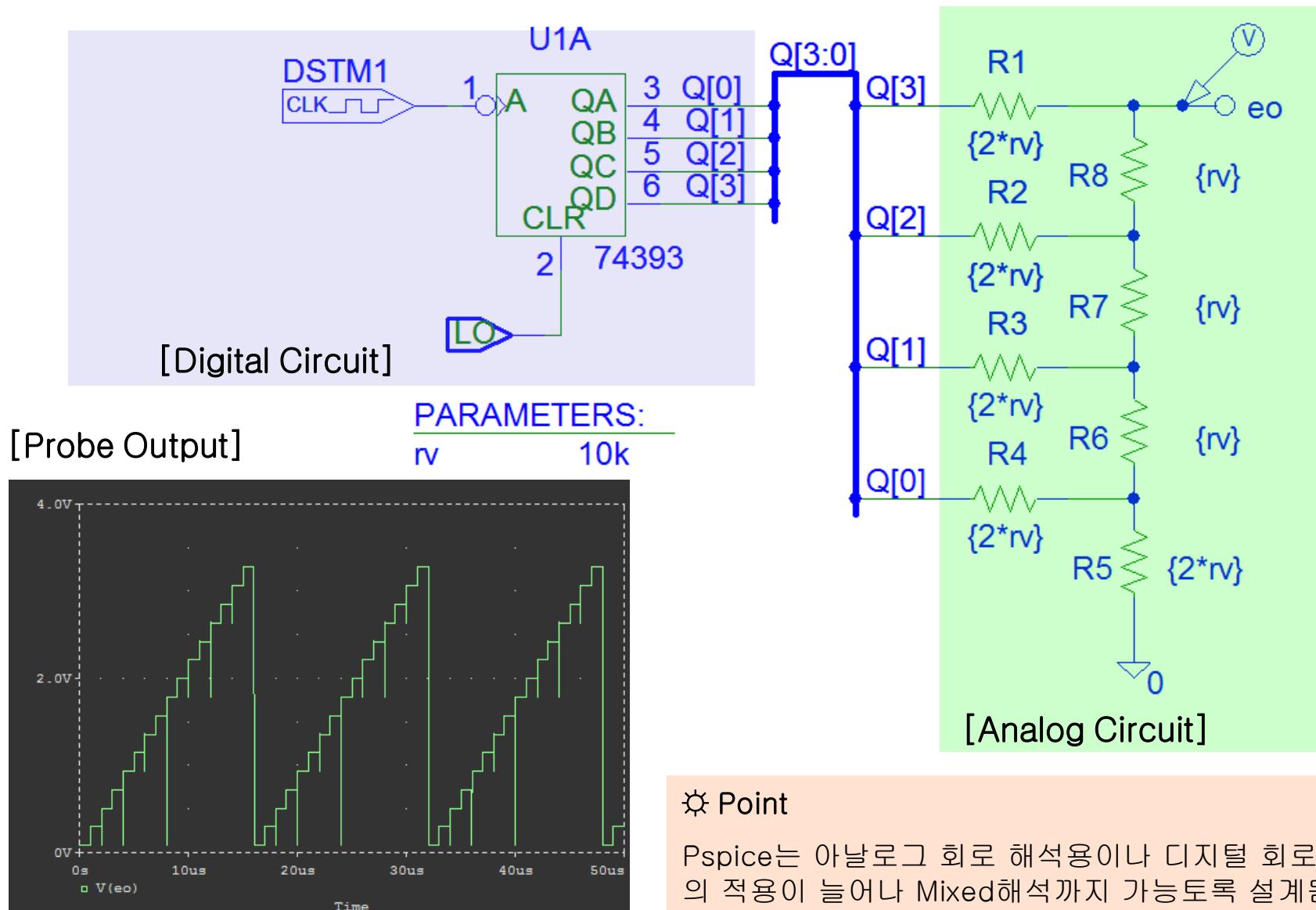
# 1. PSpice 사용법

## 2. What is Spice

- Simulation Program for Integrated Circuits Emphasis
- Analog and Digital mixed simulation
- Simulates the behavior of electronic circuits
  - Allows designers to evaluate designs without actually building them.
  - Major savings in both \$\$\$ and time!
  - Self Study of Circuit theory and Design
- History
  - Berkeley University : SPICE Core was developed on 1972
  - Microsim : PSpice Tool(PC version) on 1984
  - Company : Microsim → Orcad → Cadence(Now)
- Compatible Device
  - Standard Device
    - Voltage Source, Current Source, R, L, C, Diode, SCR, TRIAC, TR, FET, OPAMP, Comparator, 74Series, VR, ABM…
  - Custom Device (Customer Make device)
    - Sub circuit : LDO, TVS, Varistor, Regulator.. (Semiconductor maker Provide)

# 1. PSpice 사용법

## 3. PSpice Circuit Simulation Example : Mixed Simulation(Analog & Digital Analysis)

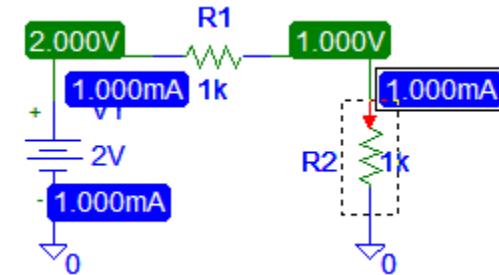


# 1. PSpice 사용법

## 4. Simulation Type

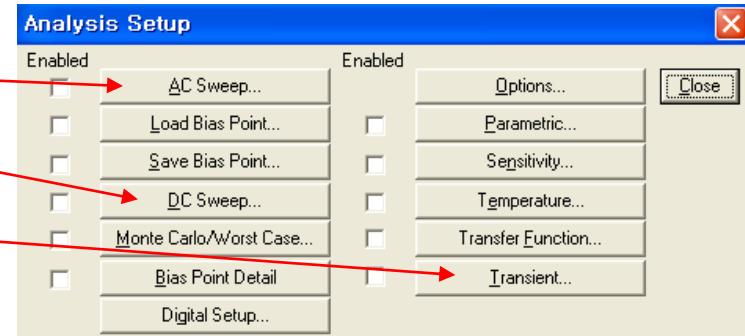
- Default (Initial DC Bias Analysis)

DC bias point Detail : DC Voltage and Current value



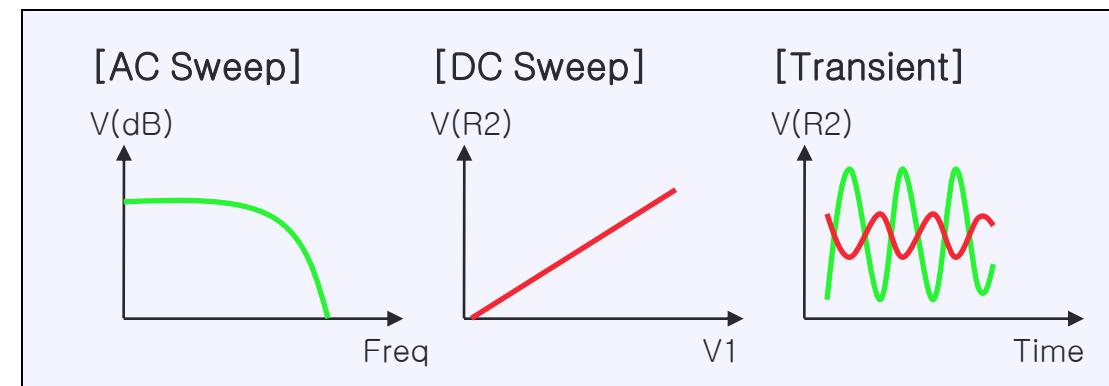
- Main analysis (What is X axis)

- AC sweep : Frequency response
- DC sweep : Component value sweeps
- Transient Analysis : Time domain analysis



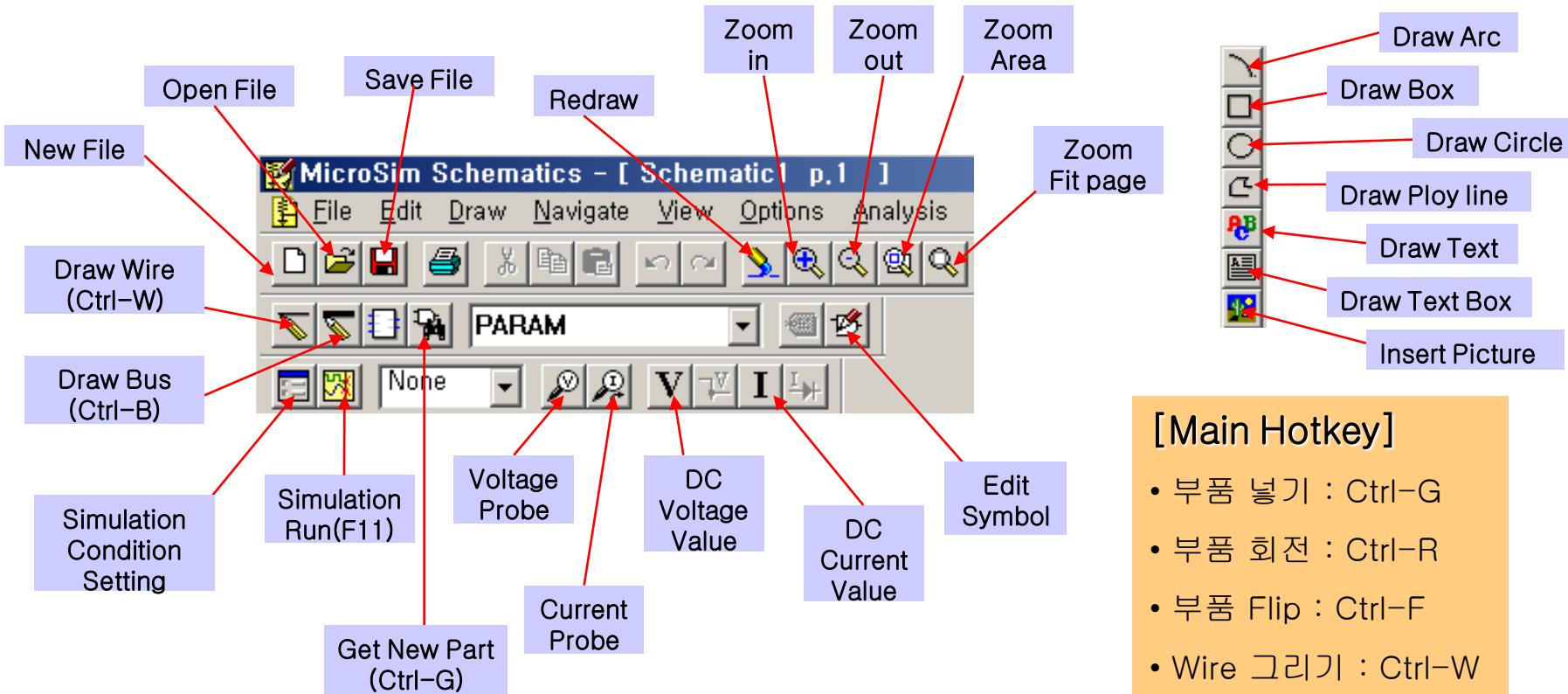
- ETC (Main analysis assistance)

- Parametric
- Temperature analysis
- Monte Carlo
- Noise Analysis



# 1. PSpice 사용법

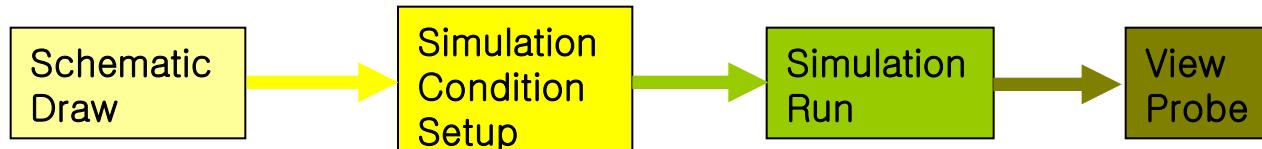
## 5. Schematic Editor Command & Menu



### [Main Hotkey]

- 부품 넣기 : Ctrl-G
- 부품 회전 : Ctrl-R
- 부품 Flip : Ctrl-F
- Wire 그리기 : Ctrl-W
- Simulation 실행 : F11

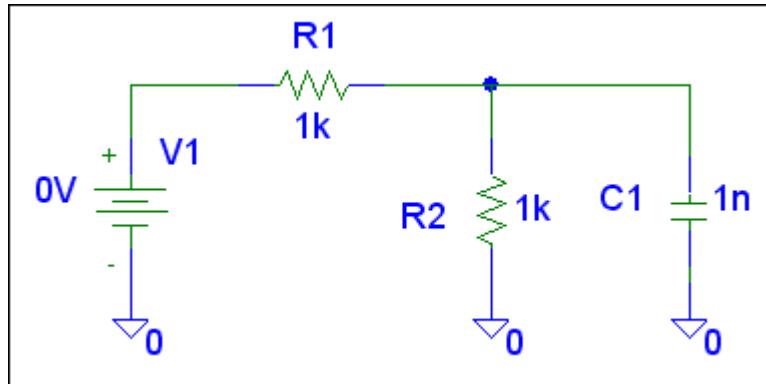
### [PSpice Operation flow]



# 1. PSpice 사용법

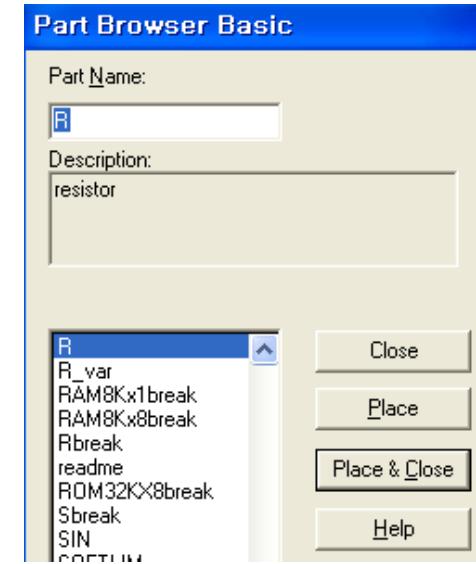
## 6. Schematic Drawing Example

### ◆ 연습 회로



② 두 번째 저항은 회전을 해서 배치해야 함으로 CTRL-R하여 90도 회전 후 배치한다. 그리고 ESC를 눌러 저항은 그만 부르고 다시 부품창의 Part Name 창에 ‘C’를 입력 후 Place 키를 누르면 콘덴서가 나타나며 마찬가지로 CTRL-R하여 90도 회전 후 배치한다. 그리고 직류 전압원 ‘VDC’를 불러 그대로 배치한다. 마지막으로 ‘AGND’를 부품 창에 입력하여 접지부품을 3개 배치한다.

① Schematic Editor 를 연 다음 CTRL-G 하면 부품 창이 열리며 Part Name창에 ‘R’을 입력하고 Place 키를 누른다. 저항이 수평으로 나타나며 우선 1개를 배치 한다. 그리고 또 다시 두 번째 저항이 나타난다.

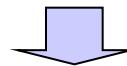


③ 부품배치가 끝나면 전기선 그리기를 위해 CTRL-W를 하면 연필 표시가 나오며 이때 마우스로 부품 핀의 끝과 끝 사이를 연결하면 된다.

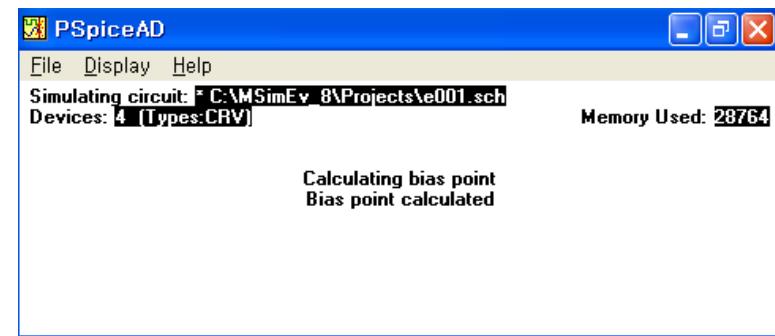
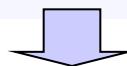
④ 부품들의 값을 변경 하려면 부품 값을 더블 클릭하여 수정하면 된다. 본 회로에서 V1의 0V를 더블 클릭하여 2V로 수정한다.

# 1. PSpice 사용법

⑤ 이렇게 회로작업이 끝나면 파일을 저장(CTRL-S)해야 한다. 이때 저장 폴더는 반드시 영문 폴더이어야 하며 본 연습에서는 C:/MSimEv\_8/Projects 폴더 아래 'ex001'로 저장한다. 회로 파일 이름도 영문으로 해야 한다.(한글로 하면 Error를 발생하는 경우가 많다)



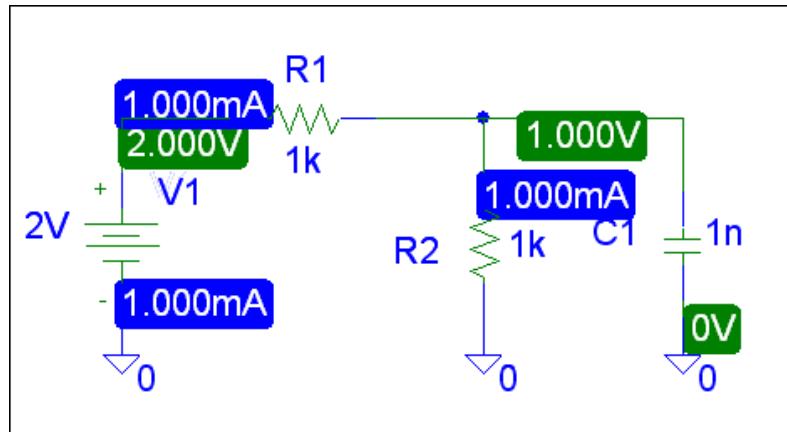
⑥ 저장이 끝난 후 바로 F11을 눌러 시뮬레이션을 수행하면 아래의 PSpiceAD 창이 열리며 이 창은 시뮬레이션의 상태(파일명, 사용소자, 메모리 사용량, 시뮬레이션 수행 상태..등)를 나타낸다.



⑦ 정상적으로 시뮬레이션을 끝낸 후 V 버튼을 누르면 회로상의 직류 바이어스 전압이 나타나며 I 버튼을 누르면 회로상의 직류 바이어스 전류 값이 나타난다.

## ※ Point

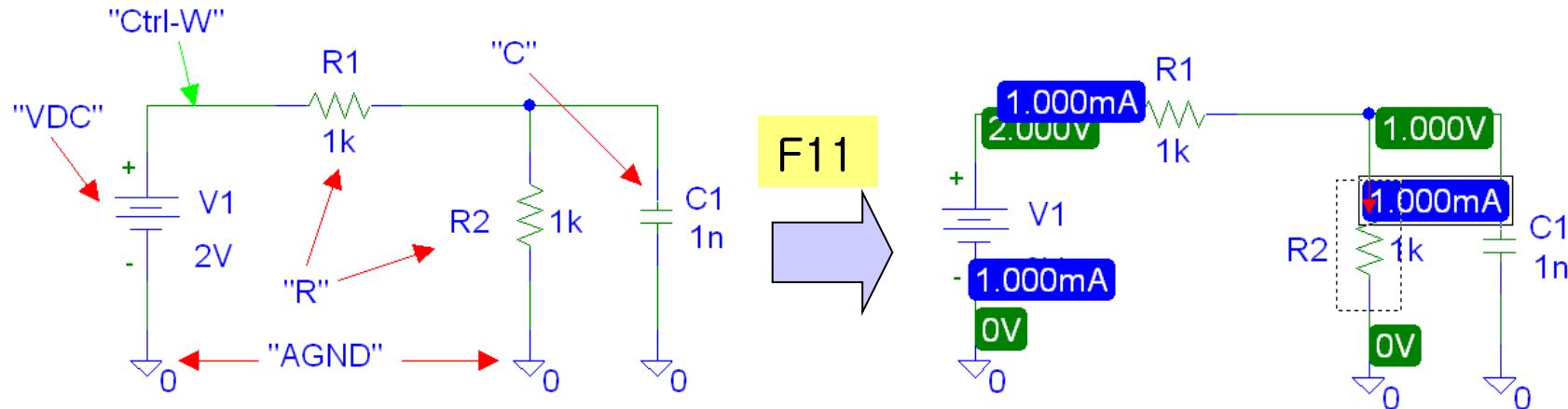
PSpice 해석에서는 Default 해석으로 Bias Point Detail이 있으며 이 해석은 회로의 초기 직류적 상태(전압, 전류 값)를 보여준다.



# 1. PSpice 사용법

## 7. Simulation type & Example

### ◆ DC bias point Detail



- No Simulation condition Setup → Only Run(F11)
- DC Bias Voltage and Current View → Same to Digital Multi Meter Function
- Node Voltage and Current value calculation.
- Initial DC Bias Analysis

### ☼ Point

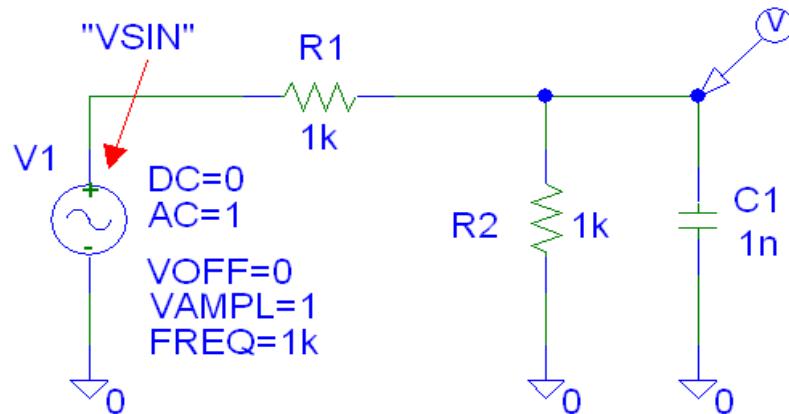
본 해석은 디폴트 해석으로 회로 작성은 완료/저장한 후 바로 시뮬레이션 실행(F11)하고



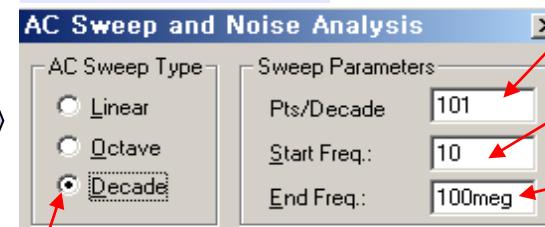
에서 V를 클릭하면 직류 전압 값이 I를 클릭하면 직류 전류 값이 표시된다.

# 1. PSpice 사용법

## ◆ AC Sweep



Analysis Setup



Default 값 (No Change)

출발 주파수

종료 주파수

반드시  
Decade선택

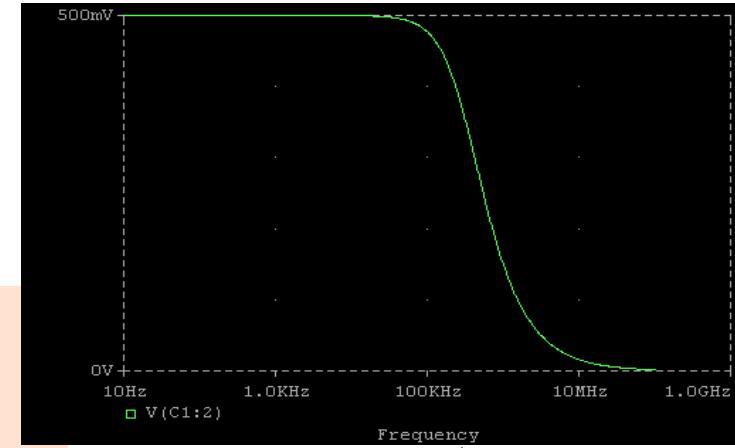
F11

Probe

- Frequency Analysis
- Check System Frequency Response
- Filter, Amplifier, RF circuit...

### Point

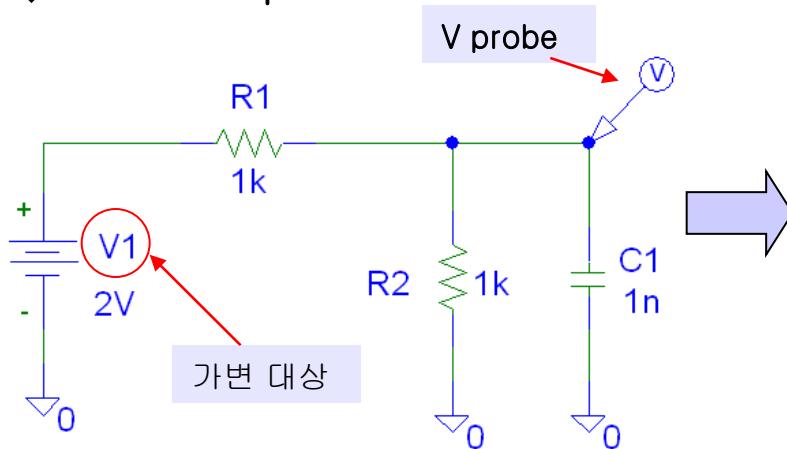
AC해석은 X축이 주파수이고 Y축이 전압, 전류 혹은 dB 값일 경우의 시뮬레이션으로 주로 증폭기, 필터 분석용으로 Start, End Freq는 반드시 0.1, 1, 10, 100를 같이 1단위 값을 취해야 한다. Sweep type은 반드시 Decade선택



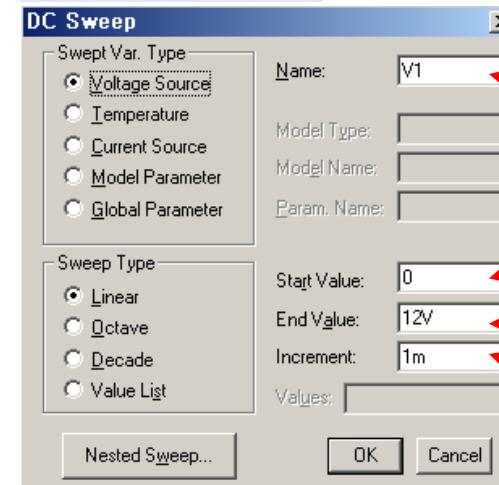
Frequency Response

# 1. PSpice 사용법

## ◆ DC Sweep



### Analysis Setup



가변 대상소자  
Ref No.

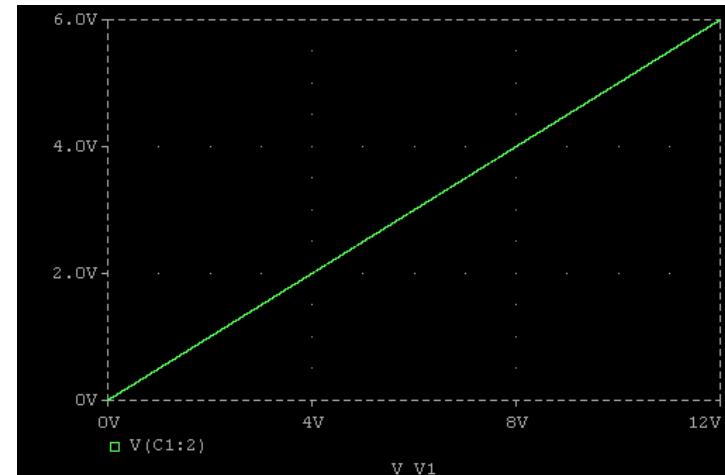
출발 값

종료 값

출발 값에서 종료 값  
까지의 증가 범위

F11

Probe



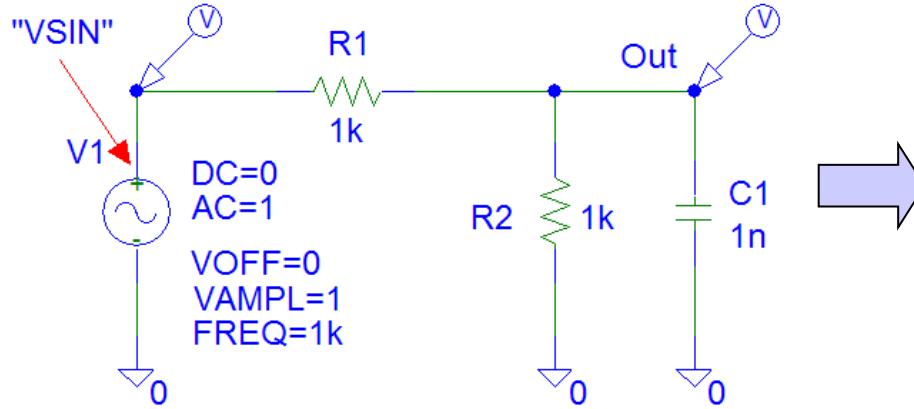
- Component value sweeps
- Component value is Voltage, Current  
R, L, C, Temperature Value…

### Point

DC 해석은 X축이 소자(전압원, 전류원, 저항, 컨덴서, 코일...) 등의 값이고 Y축은 전압, 전류…등의 Probe를 적용 할 경우의 해석이다.

# 1. PSpice 사용법

## ◆ Transient Analysis



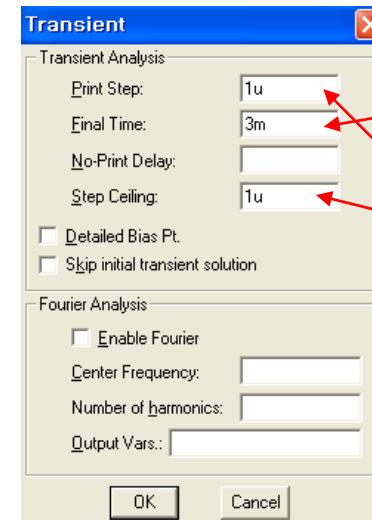
- Time domain Analysis (시간 영역 해석)
- Same to Oscilloscope Function

### Point

X축이 시간영역일 경우의 해석으로 오실로스코우프와 동일한 결과를 나타낸다.

Print Step과 Step Ceiling값은 같은 의미로 봐도 되며 시뮬레이션 해상도를 결정하는 요소이다. 일반적으로 입력신호 주기의 1/1000로 취하는 것이 적당하다.

### Analysis Setup

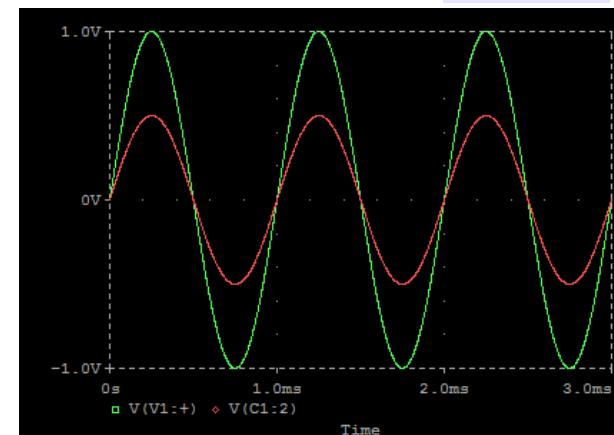


종료 시간

입력신호 주파수  
에 따른 한 주기의  
1/1000로 취하여  
항상 동일 값을 입  
력해야 한다.

F11

Probe



# 1. PSpice 사용법

## 8. PSpice Units

Value	Units	Name
$10^{-15}$	F	Femto-
$10^{-12}$	P	Pico-
$10^{-9}$	N	Nano-
$10^{-6}$	U	Micro-
$10^{-3}$	M	Milli-
$10^0$	-	
$10^3$	K	Kilo-
$10^6$	MEG	Mega-
$10^9$	G	Giga
$10^{12}$	T	Tera

Units	Meaning
V	Voltage
A	Ampere
Hz	Hertz
OHM	Ohm
H	Henry
F	Farad
DEG	Degree

- 대, 소문자 구분 없음
- Mega의 경우 Milli와 ‘M’이 중복됨으로 meg 혹은 MEG로 기술요.
- Voltage Source [V], Current Source [A], Frequency [Hz], Resistor [OHM], Inductor [H] Capacitor [F], Temperature [DEG] Unit를 사용하여 회로 작성 및 조건 결정시 이미 해당 Device나 대상이 무엇인지 결정되어 있음으로 생략 가능 하다 .

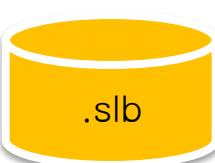
# 1. PSpice 사용법

## 9. PSpice Library



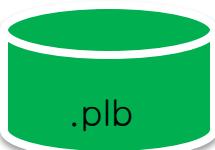
xxx.lib : library

```
.model Q2N3904 NPN(  
Is=6.734f  
Xti=3  
Eg=1.11  
Vaf=74.03  
Ise=6.734f  
:  
Rb=10)
```

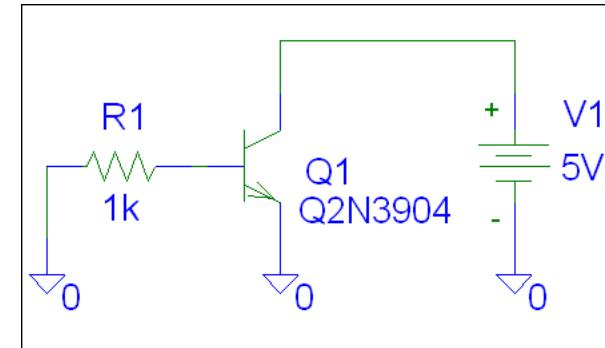
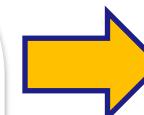
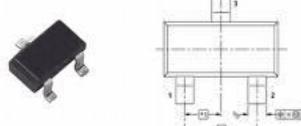


xxx.slb : symbol library

Q1  
Q2N3904

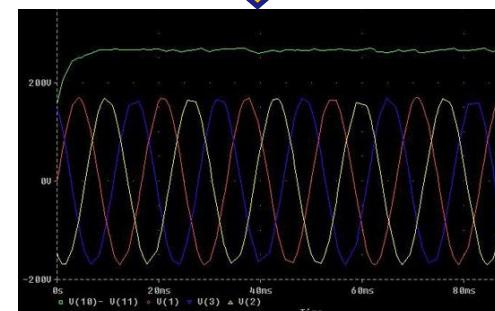


xxx.plb : package library

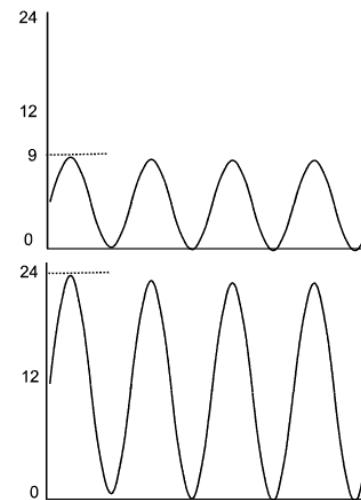
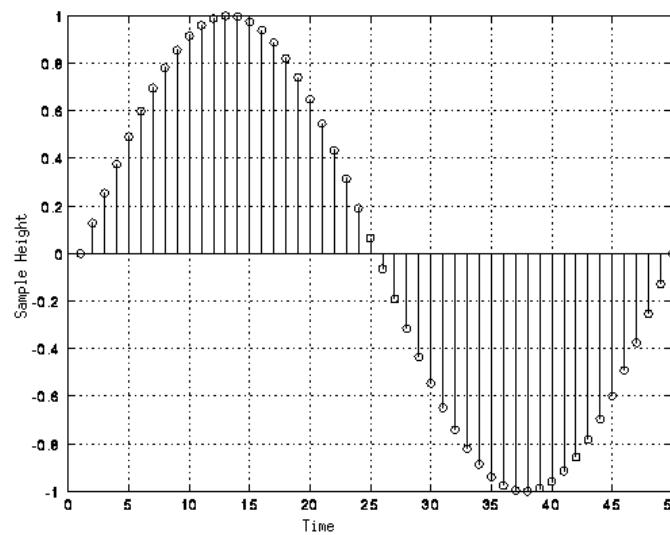


\* Schematics Netlist \*

```
R_R1    0 $N_0001 1k  
Q_Q1    $N_0002 $N_0001 0 Q2N3904  
V_V1    $N_0002 0 5V  
...  
...
```

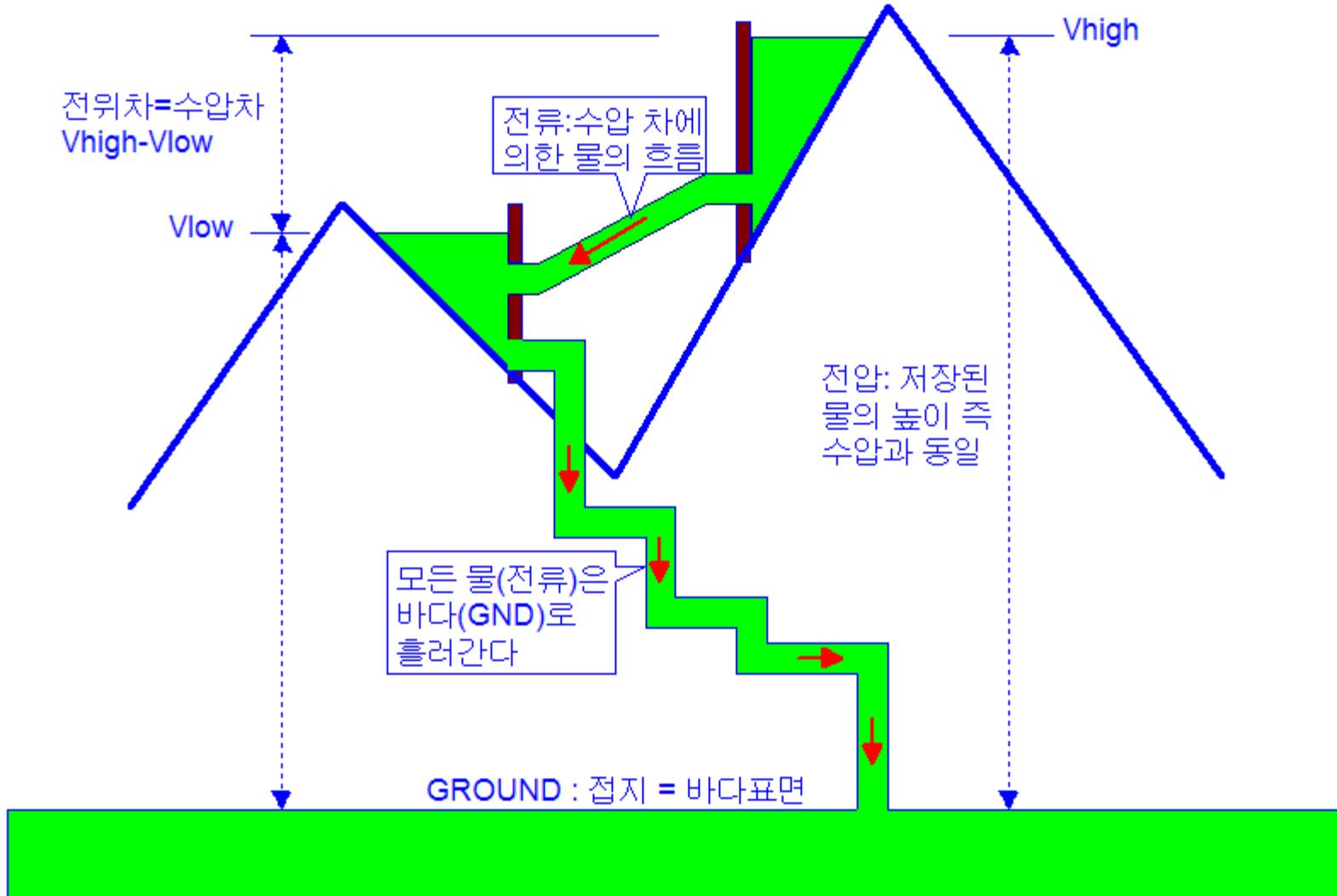


# 아날로그 회로의 기초이론 및 응용



## 2. 아날로그 회로의 기초이론 및 응용

### 1. Voltage, Current, Ground 정의



## 2. 아날로그 회로의 기초이론 및 응용

### 2. Ohm's Law

- 저항( $R$ ) 몸통에 전류( $I$ )가 흐르면 저항의 양단에는  $V$  란 전압이 걸린다.

단 이때 전압의 극성은 전류가 투입되는 쪽이 +, 전류가 나오는 쪽이 - 가 된다.

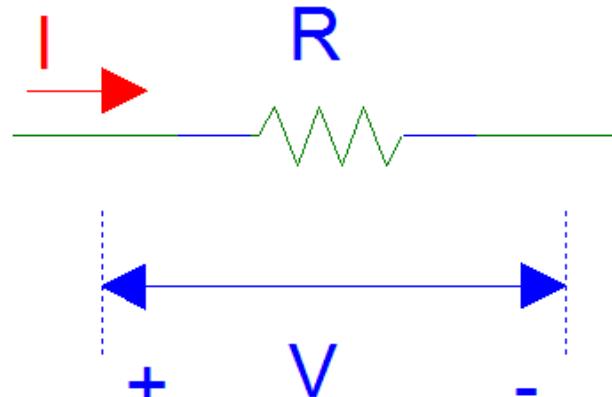
$$V = I * R$$

- 저항( $R$ ) 양단에 전압( $V$ )이 걸리면 저항 몸통으로는 전류( $I$ )가 흐른다.

$$I = V / R$$

- 임의 저항( $R$ ) 양단에 걸리는 전압이  $V$ 이고 그 저항의 몸통에 흐르는 전류가  $I$ 이면 저항 값은

$$R = V / I$$



$$\boxed{\begin{aligned}V &= I * R \\I &= V / R \\R &= V / I\end{aligned}}$$

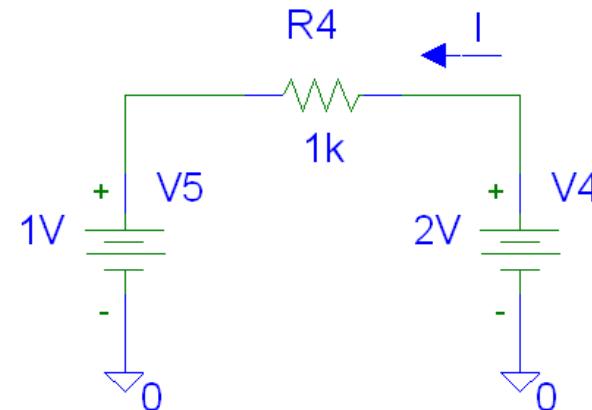
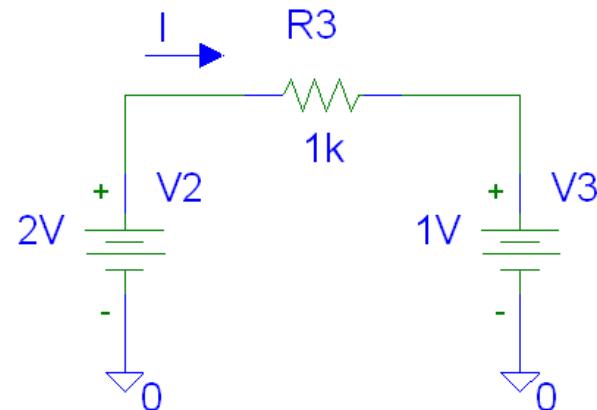
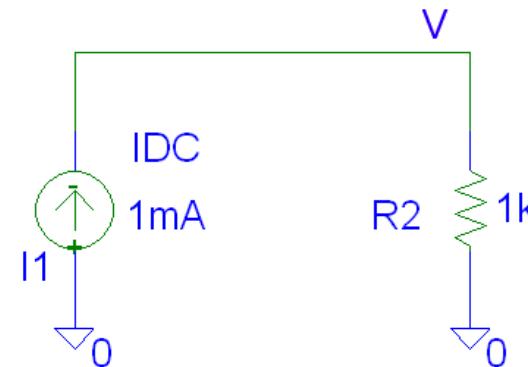
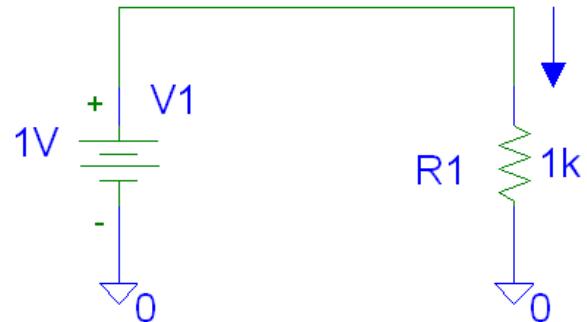
#### ❖ Point

전류는 높은 전위에서 낮은 전위로만 흐른다. 따라서 전류의 방향에 따라 저항 양단의 걸리는 전압의 극성도 달라진다. 즉 전류가 들어가는 쪽이 (+) 극성, 전류가 나오는 쪽이 (-) 극성이 된다.

# 1. 아날로그 회로의 기초이론 및 응용

## 2-1. Ohm's Law Example I

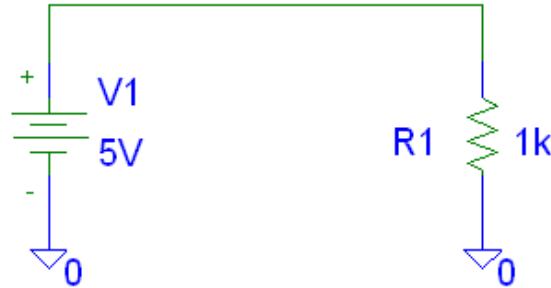
1. 아래 회로의  $I$  와  $V$  를 계산과 시뮬레이션에 의해 풀이하고 비교하라.



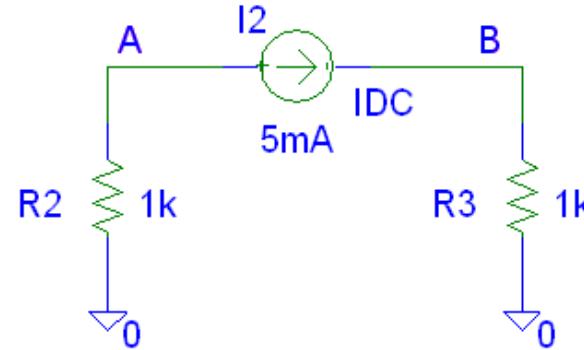
# 1. 아날로그 회로의 기초이론 및 응용

## 2-2. Ohm's Law Example II

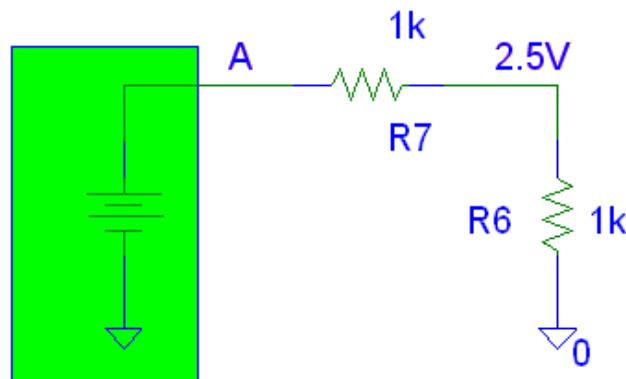
- 아래 회로를 계산과 시뮬레이션에 의해 풀이하고 비교하라.



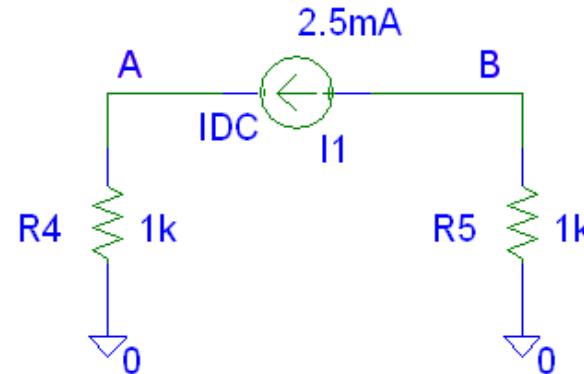
R1 Current?



A, B Point DC Voltage?



A Point DC Voltage?

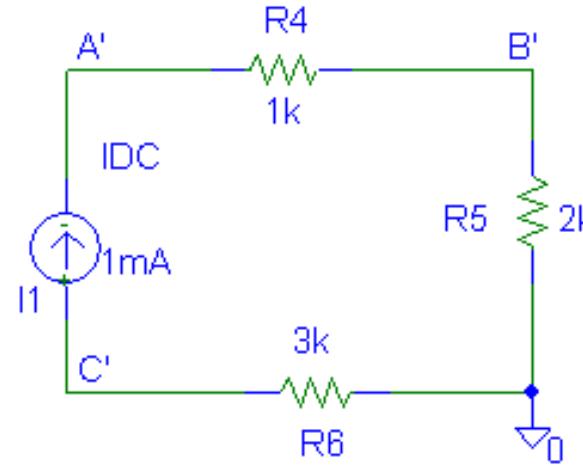
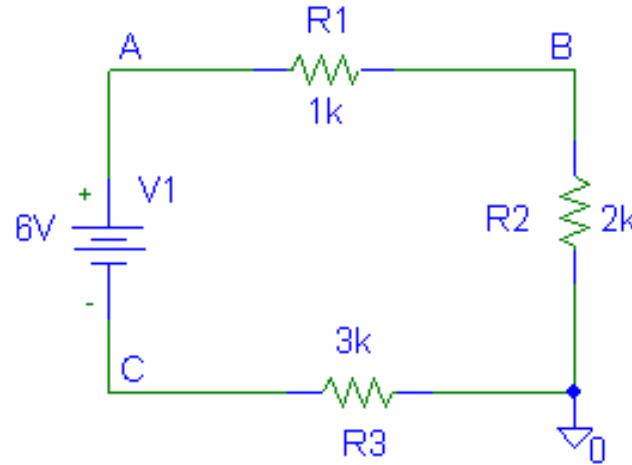


A, B Point DC Voltage?

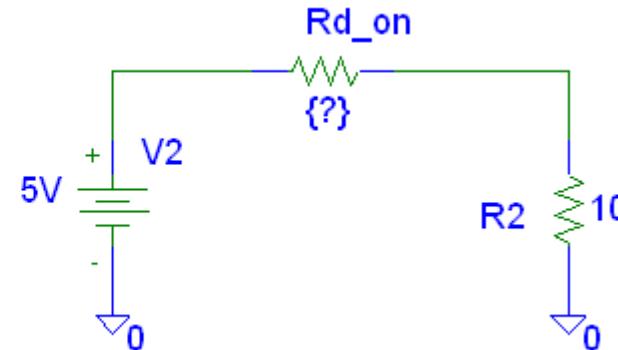
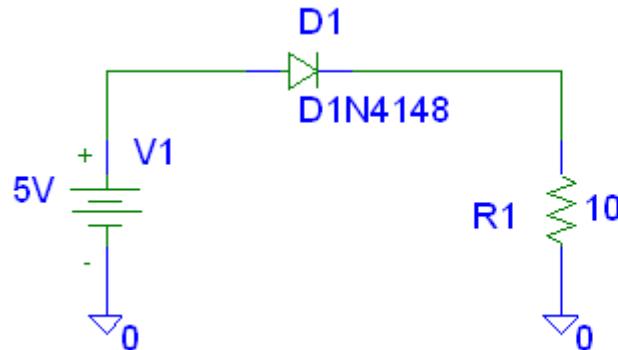
# 1. 아날로그 회로의 기초이론 및 응용

## 2-3. Ohm's Law Example III

- 아래 회로의 A,B,C, A',B',C' 지점의 전압을 계산과 시뮬레이션에 의해 풀이하고 비교하라.

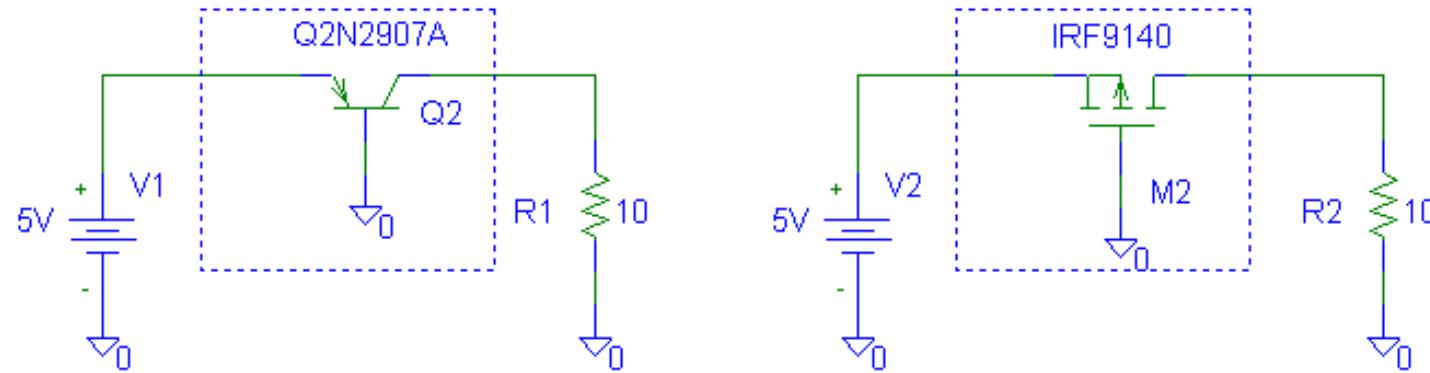


- 아래 회로의 다이오드 양단 전압과 통과 전류를 측정, 다이오드의 Turn\_on 저항( $R_{d\_on}$ )값을 계산하라.

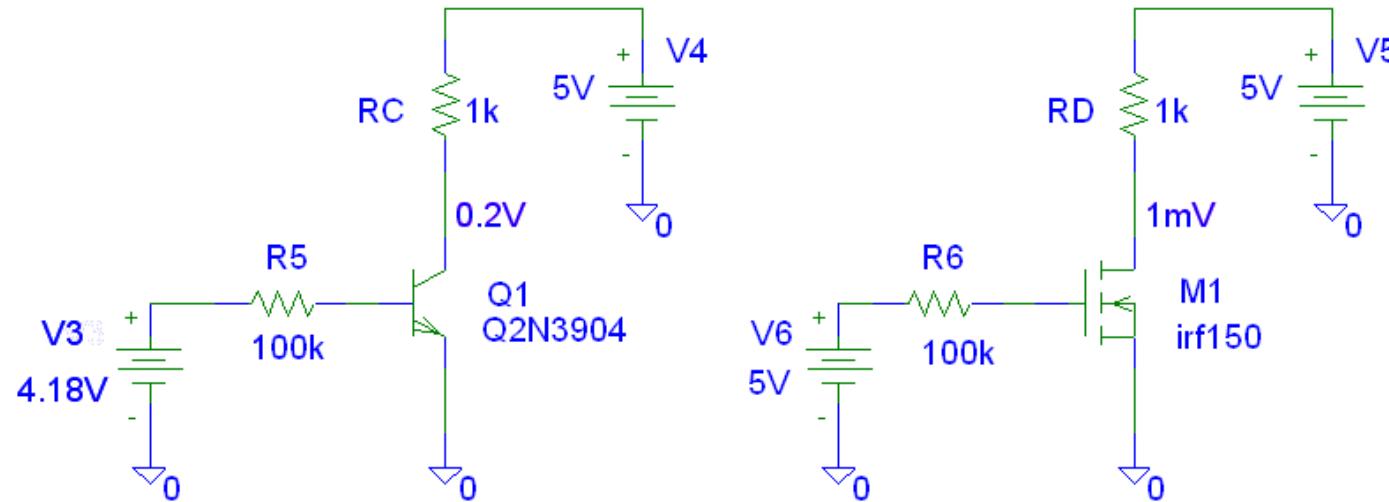


# 1. 아날로그 회로의 기초이론 및 응용

3. 아래 회로의 TR과 MFET전압과 통과 전류를 측정, 점선 블록내의 부품의 동일한 역할의 하나의 저항으로 변환하고 시뮬레이션하여 비교하고 각각의 저항값을 구하라.



4. RC와 RD에 흐르는 전류를 시뮬레이션과 계산에 의해 측정 비교하라.



# 1. 아날로그 회로의 기초이론 및 응용

5. 아래 블록내에 저항 1옴짜리 5개를 이용, 임의 배열구성하여 아래의 각 단자간 저항 값이 나오도록 계산과 시뮬레이션에 의해 풀이하라.

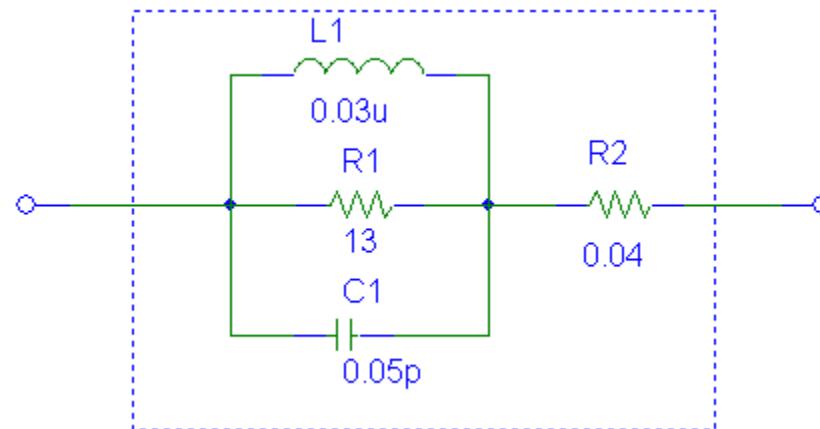
$$A - B: 1.5 \text{ 옴}$$

$$B - C: 3 \text{ 옴}$$

$$A - C: 2.5 \text{ 옴}$$



6. 아래 회로는 노이즈 대책용 비드의 내부 등가회로이다. 본 등가회로의 직류저항 값을 계산과 시뮬레이션에 의해 풀이하라.

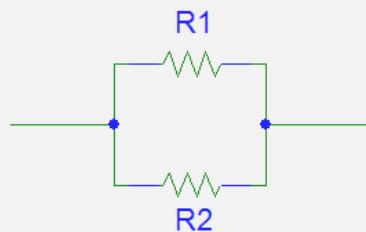


# 1. 아날로그 회로의 기초이론 및 응용

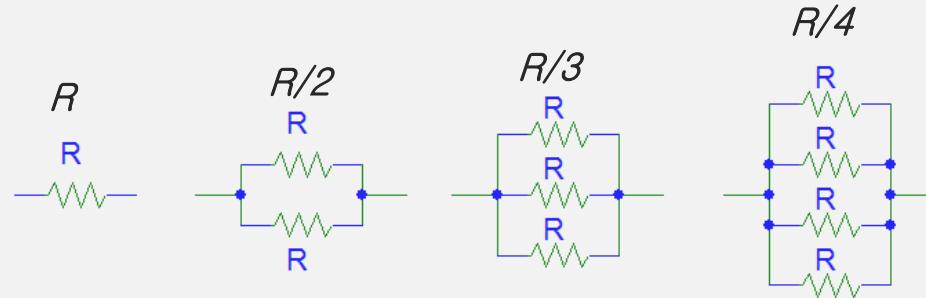
## 3. Resistor Series and Parallel



$$Re q = R1 + R2 + R3 + \dots$$



$$Re q = \frac{R1 \times R2}{R1 + R2}$$



### Point

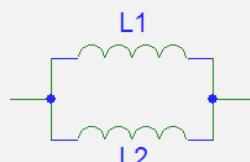
R과 L (inductor)은 동일하게  
직렬구조이면 증가하고 병렬  
이면 작아진다.

C (Capacitor)는 직렬이면 작  
아지고 병렬이면 커진다.

이와 관련한 관계식은 저항의  
직, 병렬 관계식과 동일하다.



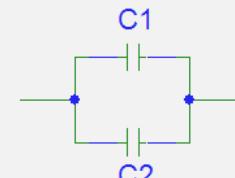
$$Leq = L1 + L2 + L3 + \dots$$



$$Leq = \frac{L1 \times L2}{L1 + L2}$$



$$Ceq = \frac{C1 \times C2}{C1 + C2}$$

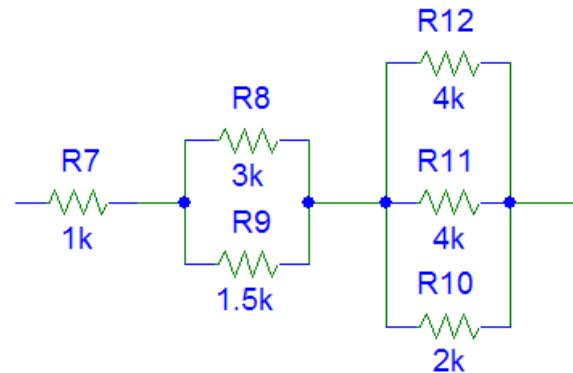
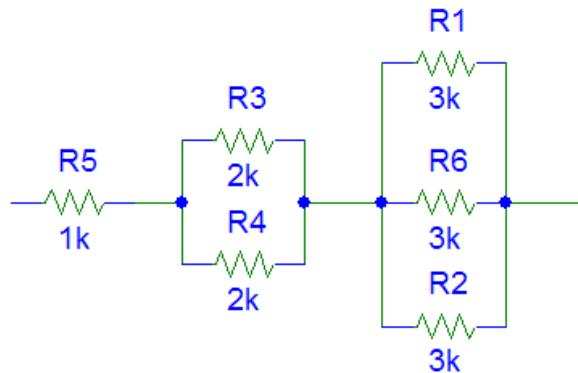


$$Ceq = C1 + C2 + \dots$$

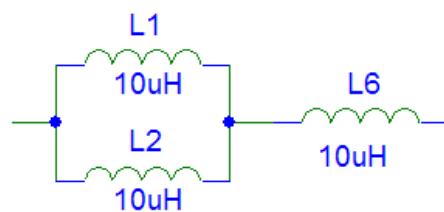
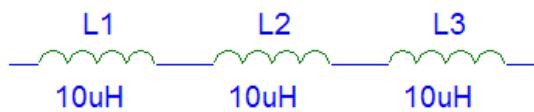
# 1. 아날로그 회로의 기초이론 및 응용

## 3-1. Resistor Series and Parallel Example

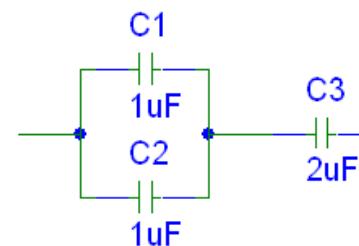
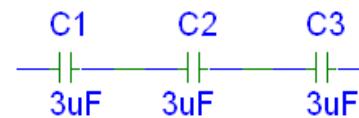
1. Resistor equivalent value?



2. Inductor equivalent value?

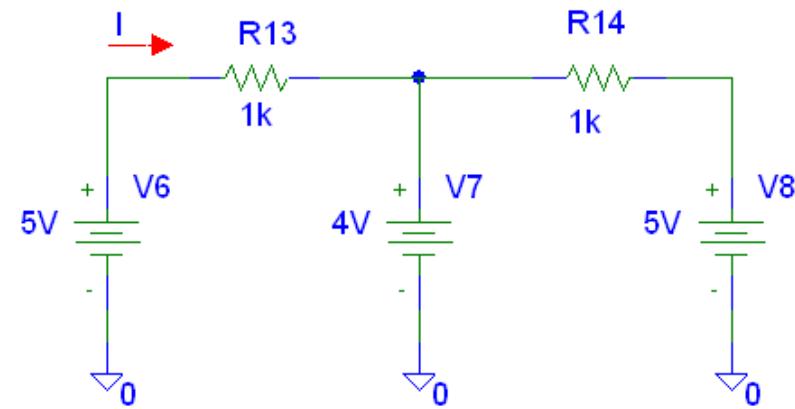
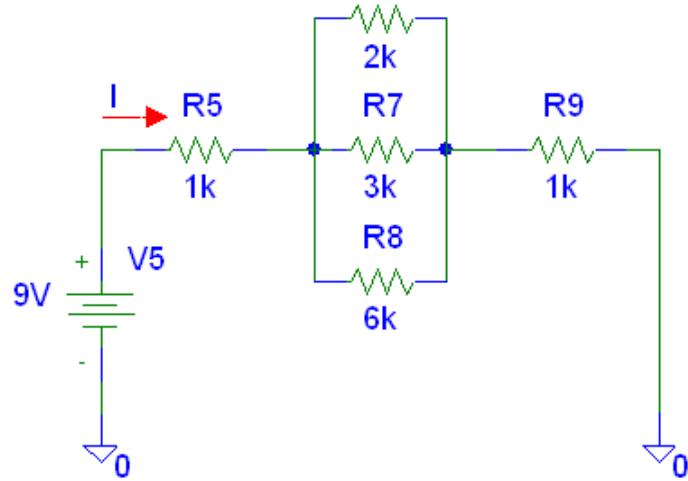
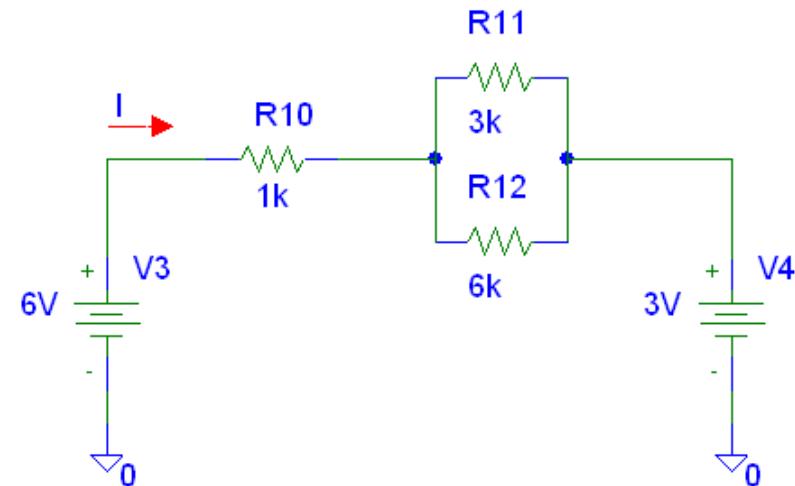
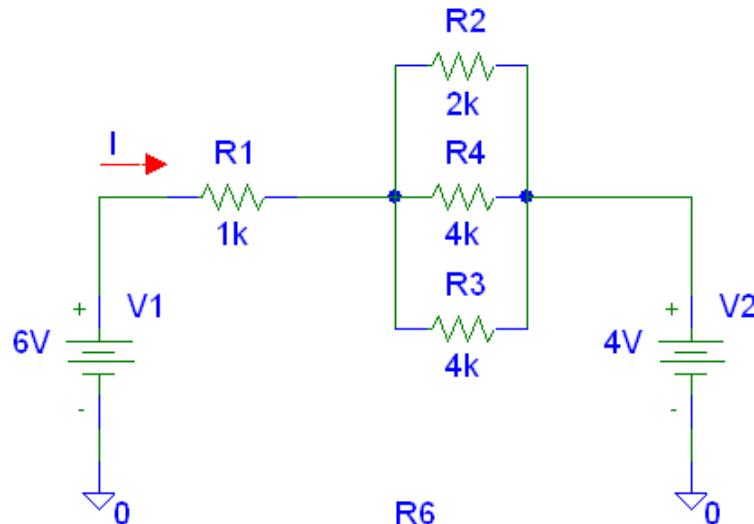


3. Capacitor equivalent value?



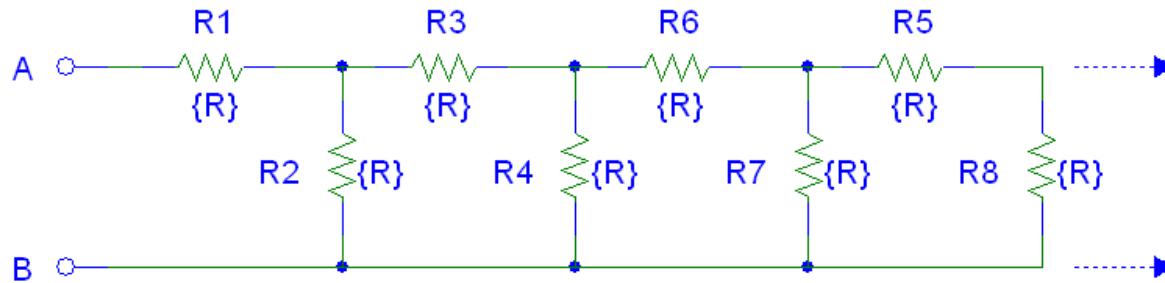
# 1. 아날로그 회로의 기초이론 및 응용

3-2. 아래 회로의 전류 값(I)을 계산하라 .



# 1. 아날로그 회로의 기초이론 및 응용

3-3. 아래 회로에서 계속 저항회로가 반복될 경우 A-B간 등가저항 값을 계산과 시뮬레이션으로 구하라 .



# 1. 아날로그 회로의 기초이론 및 응용

## 4. Voltage Source and Current Source

### 1. 전압 원

- 임의의 회로에 일정한 전압을 공급하는 소자
- 부하에 변동에 무관하게 일정전압 공급
- 0V 전압원의 등가 저항은  $0\ \Omega$

실제 건전지나 전원장치에는  
수  $m\Omega$  ~ 수십  $\Omega$ 의 내부저항을 가진다.

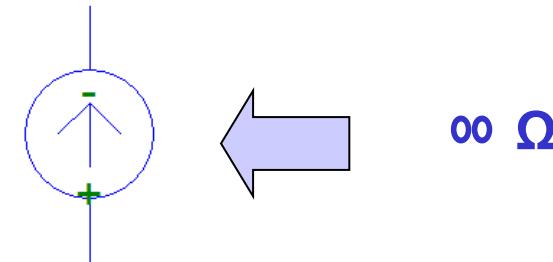
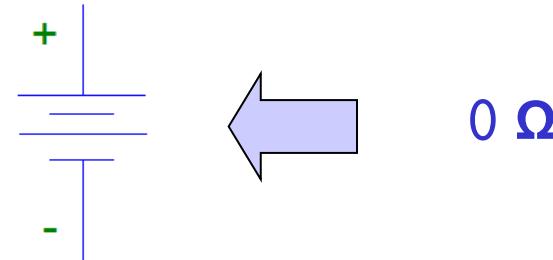
### 2. 전류 원

- 임의의 회로에 일정한 전류를 공급하는 소자
- 부하에 변동에 무관하게 일정전류 공급
- 0A 전류원의 등가 저항은  $\infty\ \Omega$
- 실제는 존재하지 않는 가상부품

#### ◎ Point

전압원(Voltage Source)은 단순 직류 전압원(VDC) 뿐만 아니라 전압 신호원(VSIN, VPULSE..)과 기타 종속 전압원도 등가저항이  $0\ \Omega$  이다.

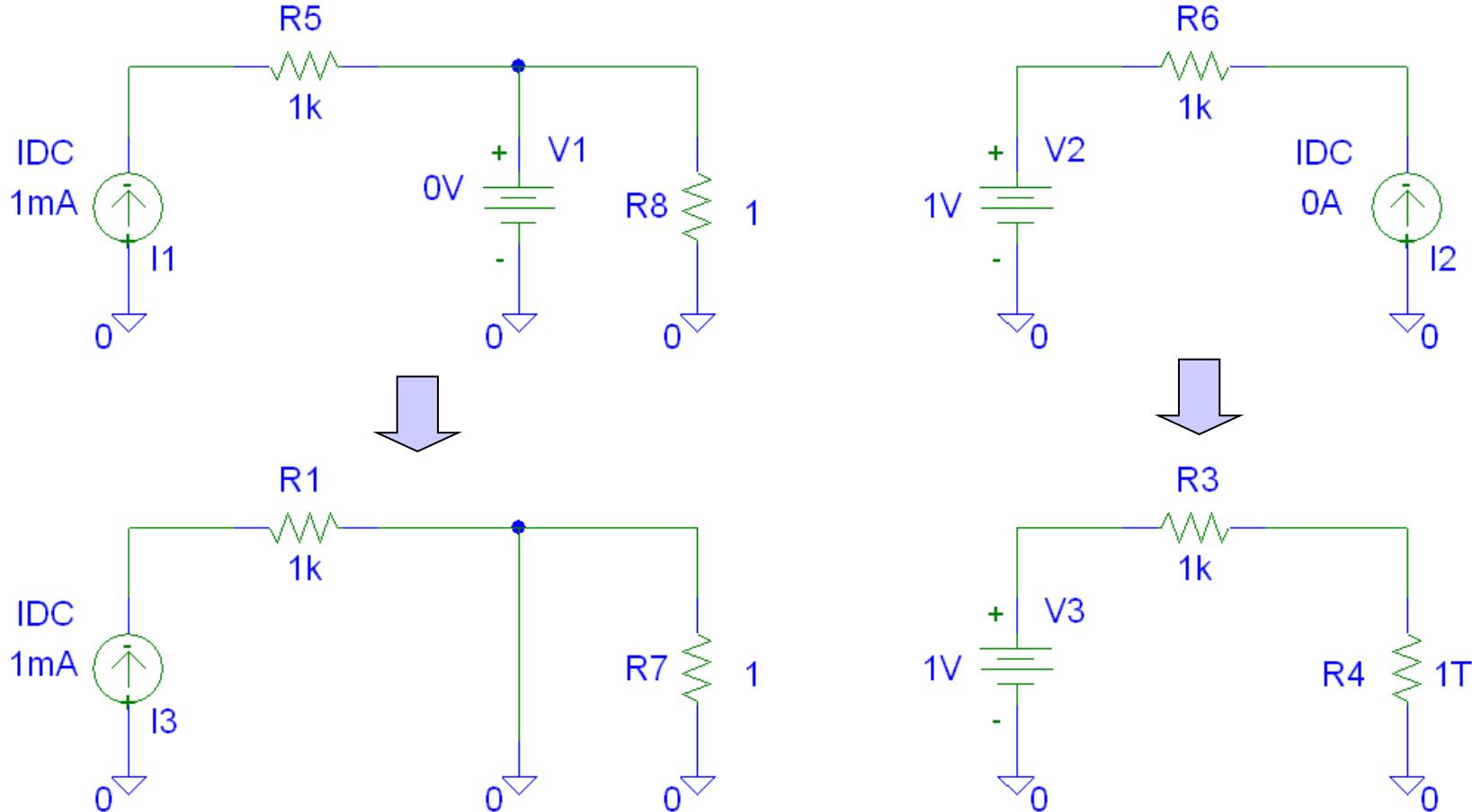
전류원(Current Source)의 경우도 단순 직류 전류원(IDC) 뿐만 아니라 전류신호원(ISIN, IPULSE..)과 종속 전류원도 등가저항이  $\infty\ \Omega$  이다.



# 1. 아날로그 회로의 기초이론 및 응용

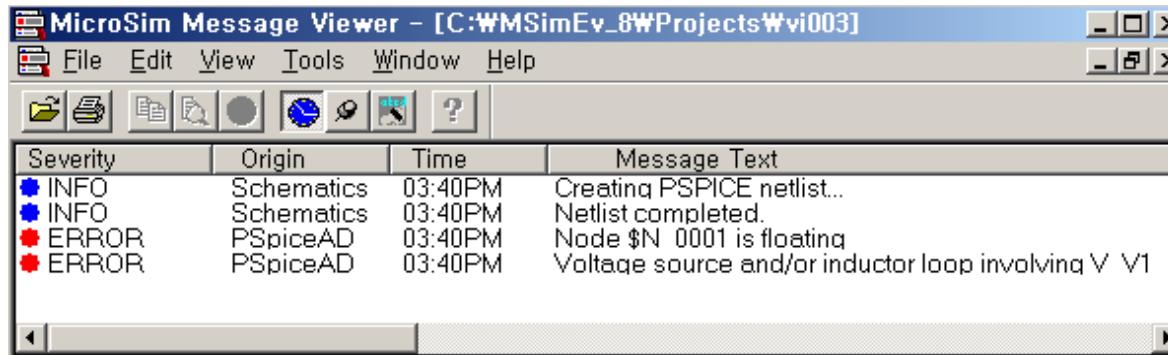
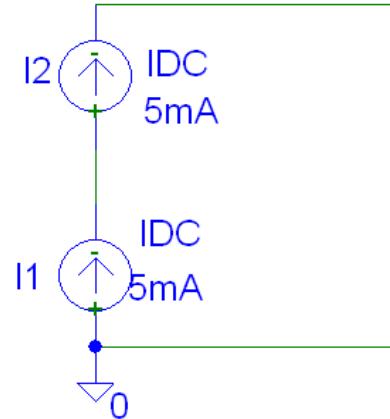
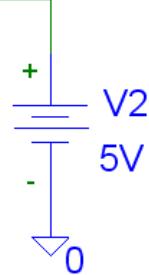
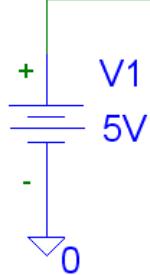
## 4-1. Voltage Source and Current Source equivalent example

1. R1, R2 양단의 전압의 전류 값을 계산 및 시뮬레이션을 통해 전압 원(V1) 내부 등가저항이  $0\Omega$ 이고 전류 원(I2)의 내부 등가저항이  $\infty\Omega$ 임을 증명하라.



# 1. 아날로그 회로의 기초이론 및 응용

4-2. 아래 2가지 회로에는 각각 다른 Error가 발생하는데 그 원인이 무엇인지를 밝혀라.



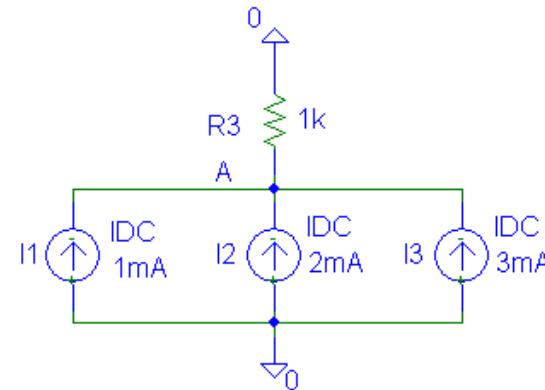
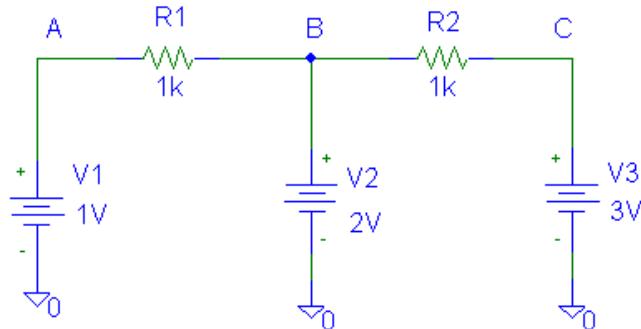
★ Point

Node \$N .. Floating : 회로 상의 해당 노드(Node)가 뜨(floating) 있다는 의미

Voltage source and/or inductor loop involving V\_V1: V1 전압원 주변(연계)회로가 Short되었다는 의미

# 1. 아날로그 회로의 기초이론 및 응용

4-3. 아래 3가지 회로의 A, B, C전압과 저항( $R_1$ ,  $R_2$ ,  $R_3$ )에 흐르는 전류의 크기와 방향을 계산하고 시뮬레이션 결과와 비교하라.

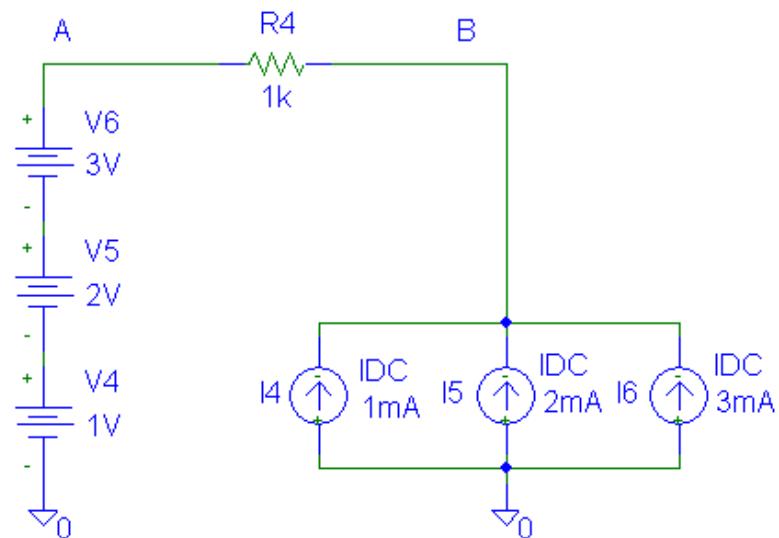


## Point

전압원과 전류원의 직, 병렬 구성 :

전압원은 내부 등가 저항이  $0\Omega$  임  
으로 직렬로만 구성 가능하고

전류원의 경우는 내부 등가저항이  
 $\infty\Omega$ 임으로 병렬로만 구성 가능하다.



# 1. 아날로그 회로의 기초이론 및 응용

## 5. Kirchhoff's law

### 1. Kirchhoff 제 1 법칙 (KCL)

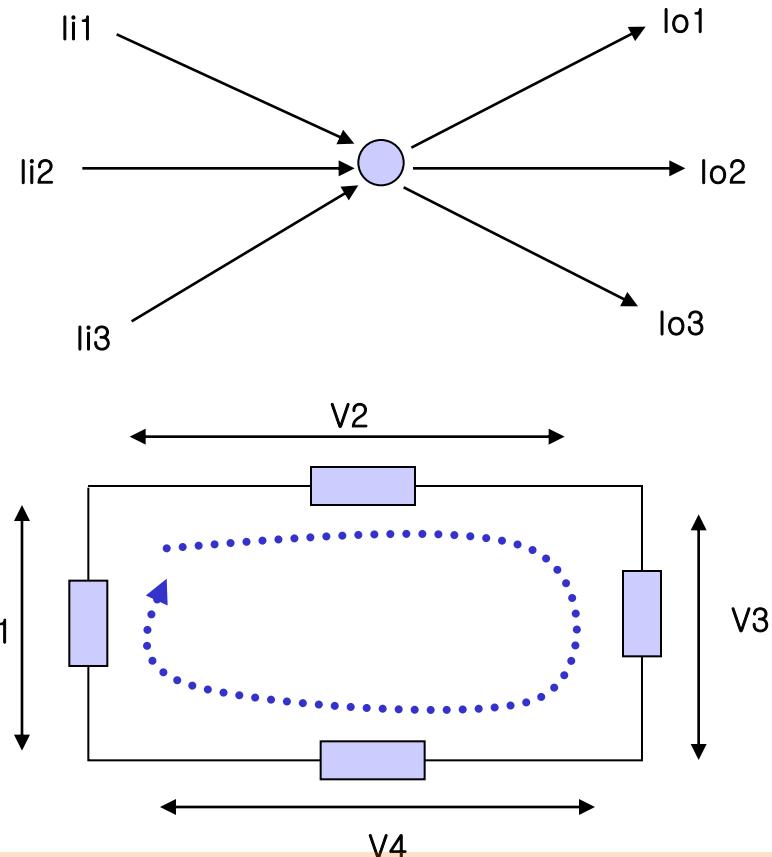
임의의 회로망에 있어 어떤 회로망의 접속 점(Node)에 유입되는 전류의 합은 유출 되는 전류의 합과 같다.

$$i_{i1} + i_{i2} + i_{i3} + \dots = o_{o1} + o_{o2} + o_{o3} + \dots$$

### 2. Kirchhoff 제 2 법칙 (KVL)

임의의 회로망의 폐회로에 있어 각 부품에 걸리는 전압을 일정방향으로 합쳐 나가면 그 총합은 '0' 이 된다.

$$V_1 + V_2 + V_3 + V_4 + \dots = 0$$

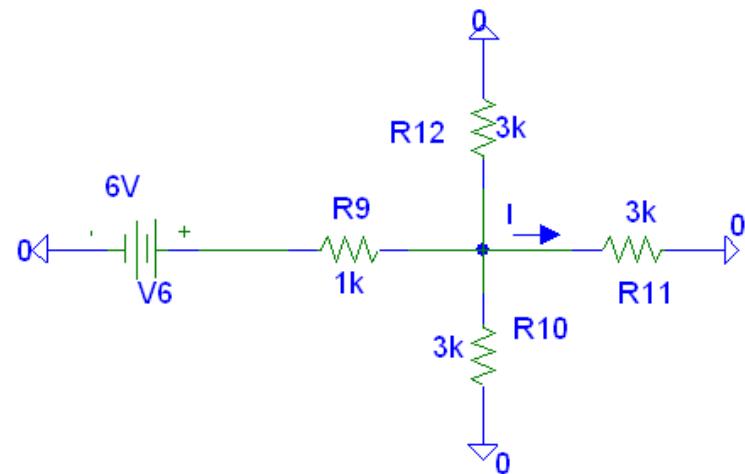
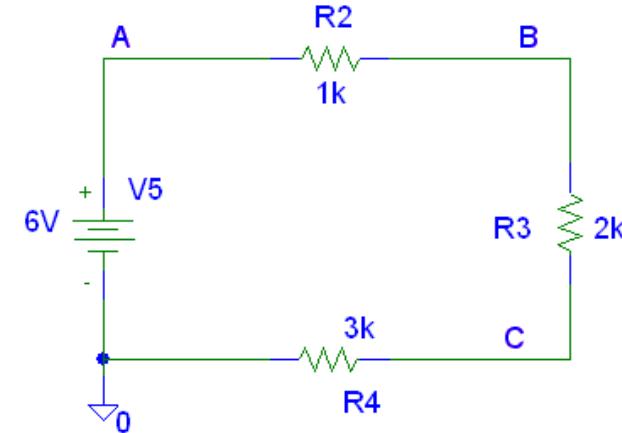
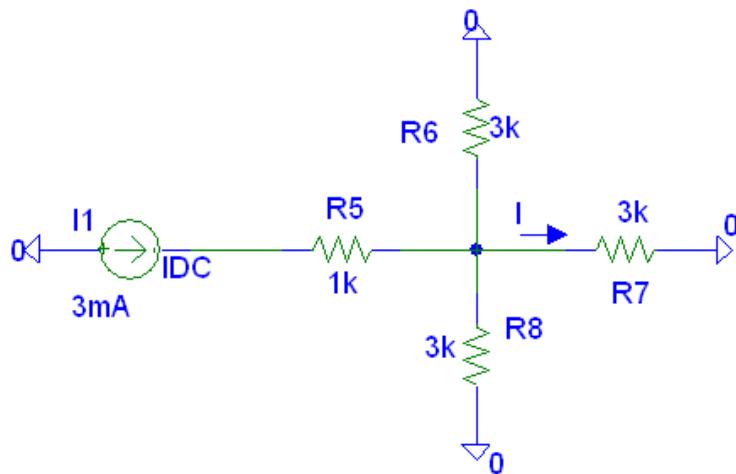
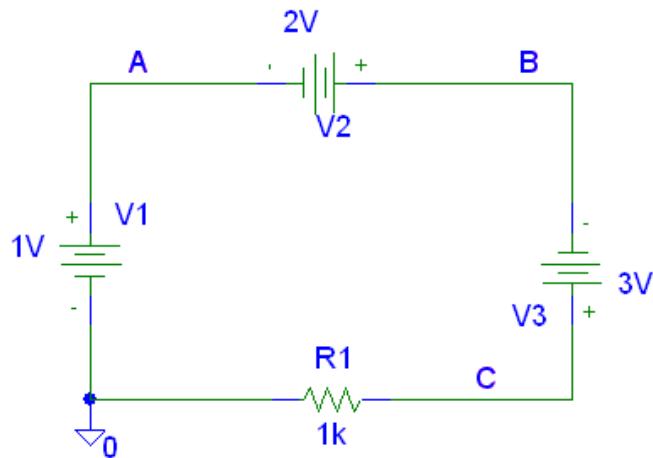


### ※ Point

Kirchhoff는 독일 출신 물리학자로서 옴의 법칙을 3차원으로 확대하여 '키르히호프 법칙'을 주장하였으며 이 법칙은 회로 해석이나 응용에 기본이 되고 있다.

# 1. 아날로그 회로의 기초이론 및 응용

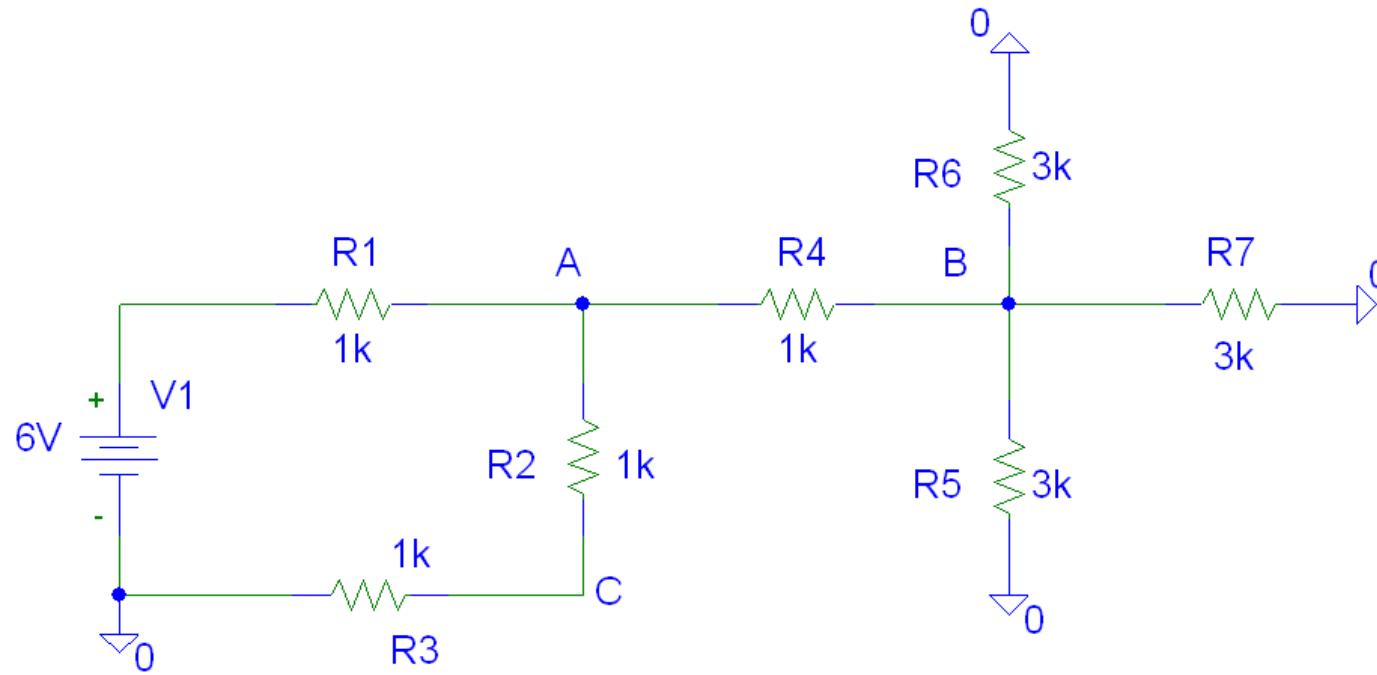
5-1. 아래 회로의 A, B, C 전압 값과 전류(I)를 계산하고 시뮬레이션 한 결과와 비교하라.



# 1. 아날로그 회로의 기초이론 및 응용

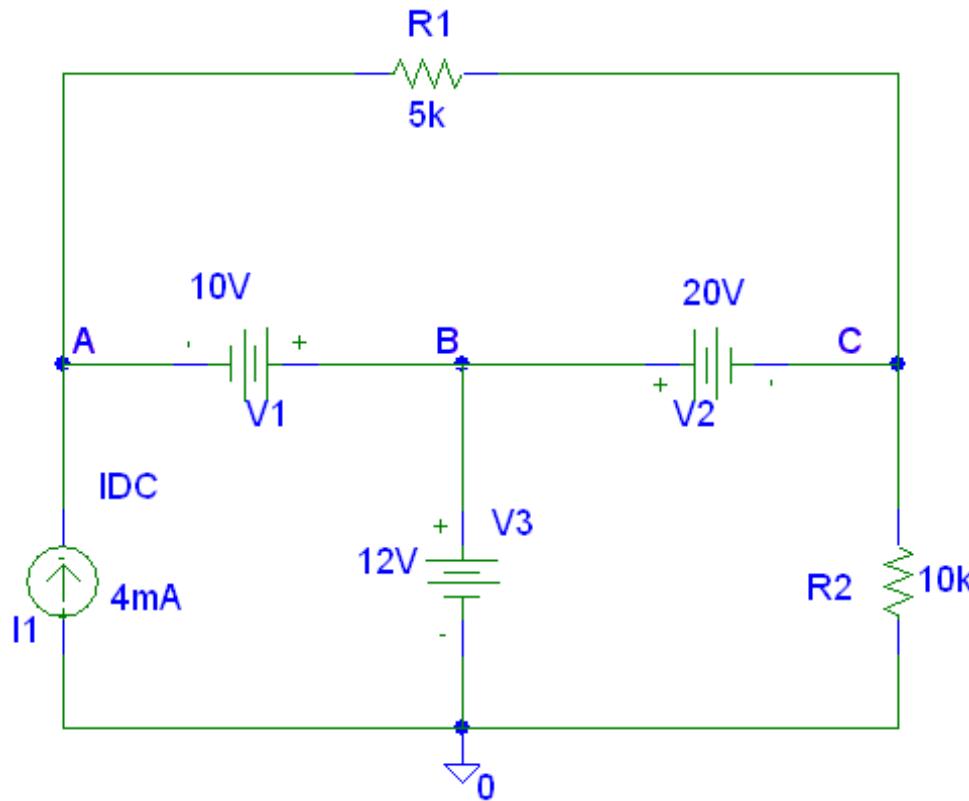
## 5-2. 아래회로를 계산과 시뮬레이션을 통해 비교하라.

1. V1과 병렬로 하나의 등가 저항으로 치환할 경우의 등가 저항 값은?
2. R7에 흐르는 전류 값은?
3. 아래 회로의 A, B, C 지점의 전압의 값은?
4. 전체회로의 소모전력 값은?



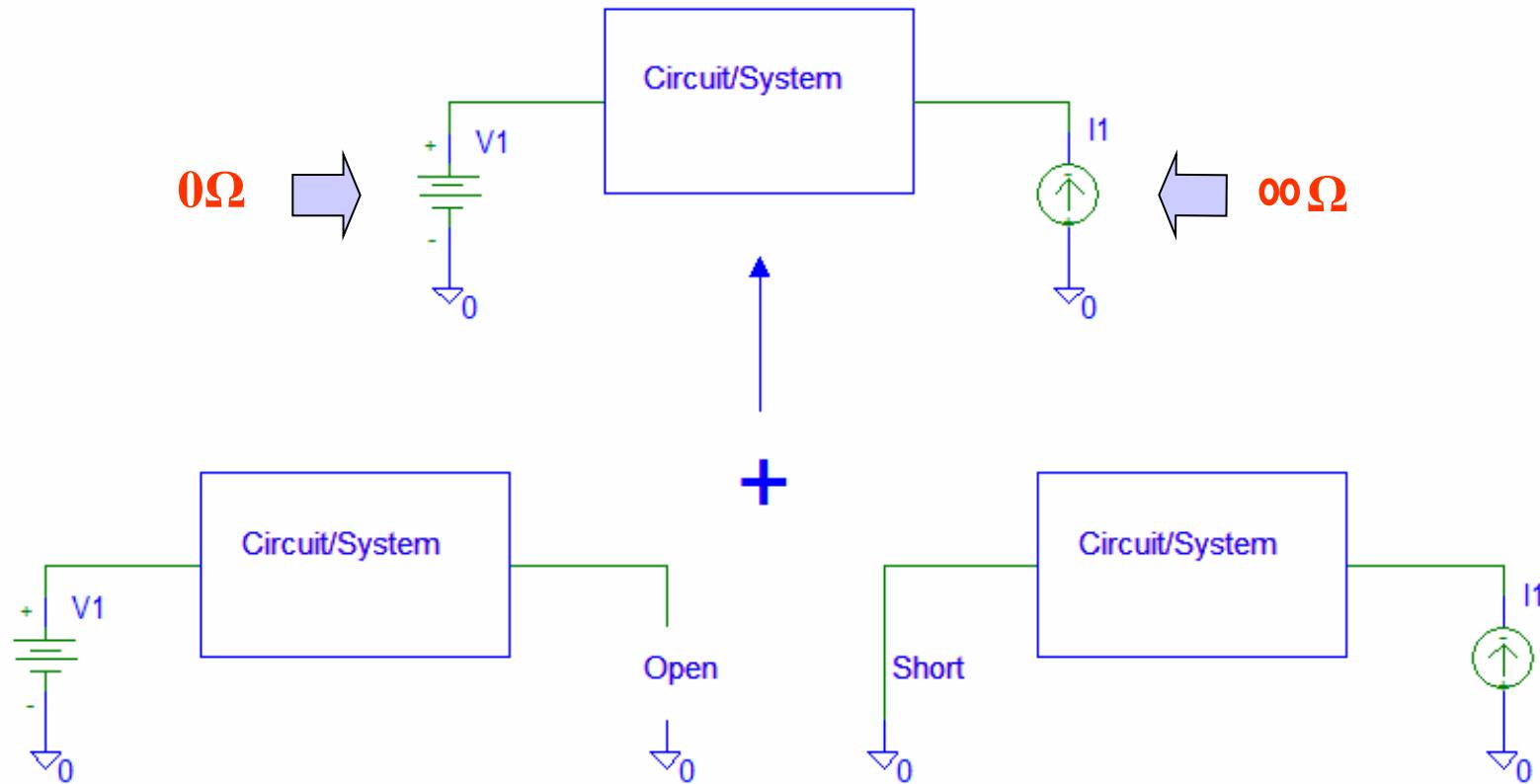
# 1. 아날로그 회로의 기초이론 및 응용

5-3. 아래 회로의 A, B, C 지점의 전압의 값을 계산하고 시뮬레이션 한 결과와 비교하라.



# 1. 아날로그 회로의 기초이론 및 응용

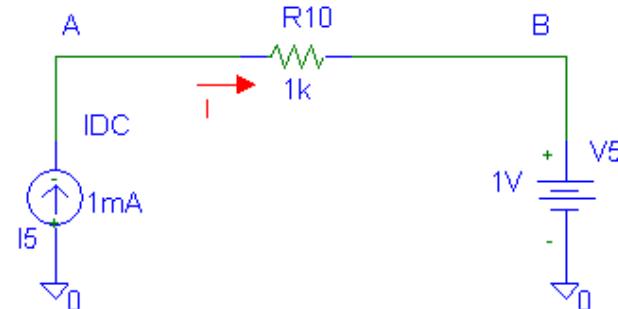
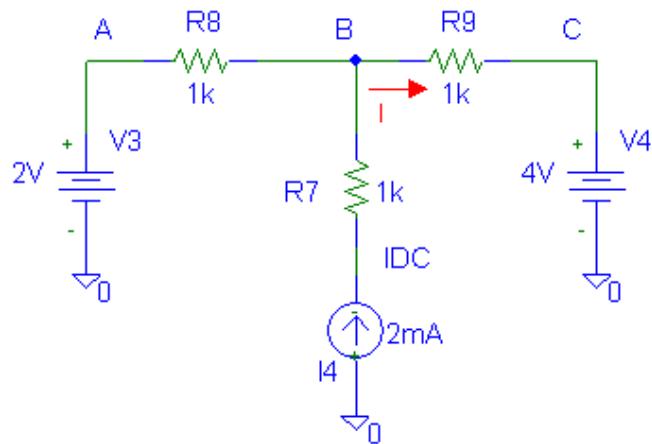
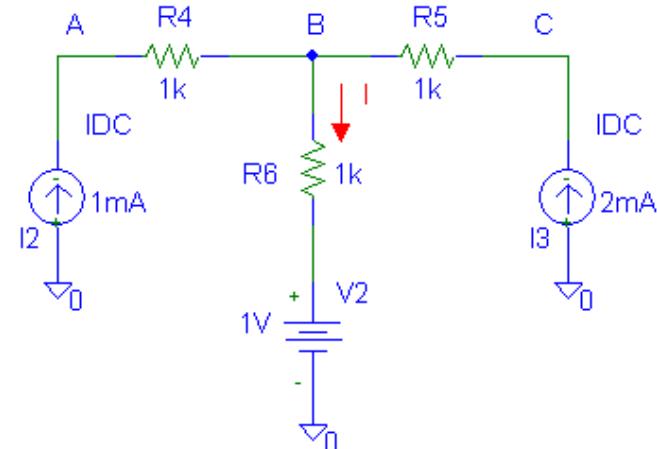
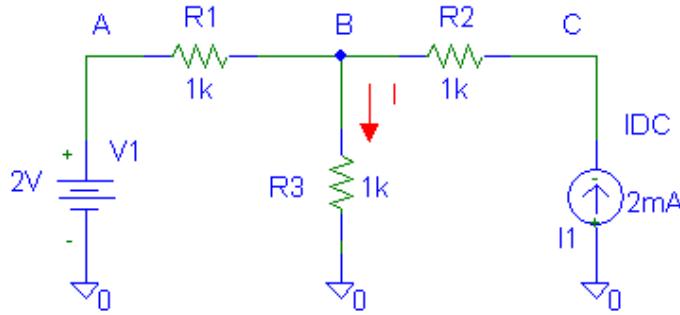
## 6. 중첩(Superposition)의 정리



특정지점의 전압 값 혹은 전류 값을 그 회로가 가지는 신호원(전압원, 전류원)의 각각에 대해 독립적으로 영향을 받으며 이때 고려대상의 신호원을 제외한 전압 원은 **Short**처리하며 전류 원은 **Open** 처리하여 계산하여 회로를 구성하는 모든 신호원에 대해 각각 상기의 방법으로 처리하여 나온 값을 모두 중첩시킨 즉 더한 값으로 특정지점의 전압 값 혹은 전류 값을 구한다.

# 1. 아날로그 회로의 기초이론 및 응용

6-1. 아래 회로의 A, B, C 전압 값과 전류(I)를 계산하고 시뮬레이션 한 결과와 비교하라.

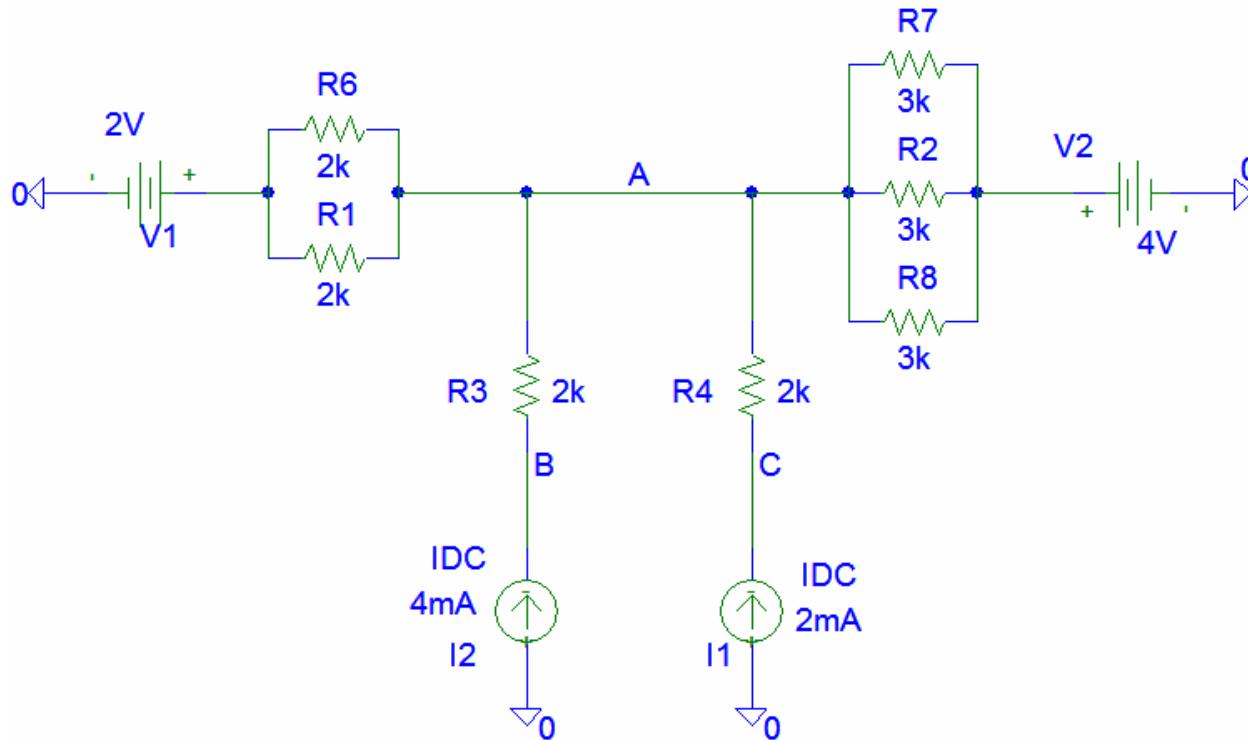


## Point

전압 원 이등 전류 원이든 Source가 2개 이상일 경우는 각 Source에 의해 초래된 결과 값을 모두 더해(중첩)야 최종 결과 값을 계산 할 수 있다.

# 1. 아날로그 회로의 기초이론 및 응용

6-2. 아래 회로의 A, B, C 전압 값을 계산하고 시뮬레이션 한 결과와 비교하라.

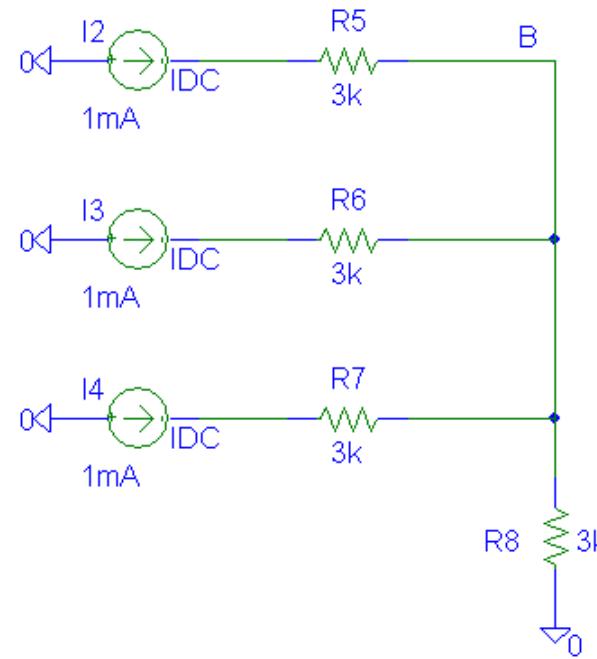
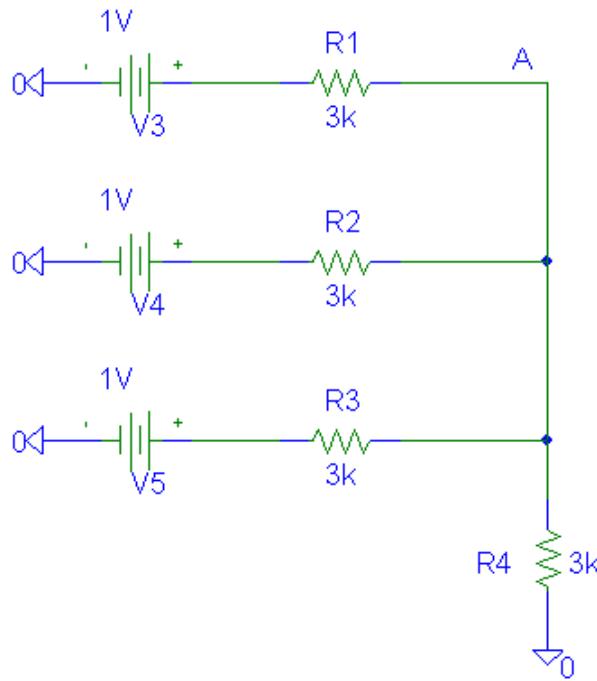


## Point

전압 원 2개, 전류 원 2개 임으로 4개의 등가회로가 나오며 V1 투입 시 I1, I2는 Open 처리  
V2는 Short 처리하여 A, B, C 값을 계산하며 나머지 경우도 동일방식으로 계산한다.

# 1. 아날로그 회로의 기초이론 및 응용

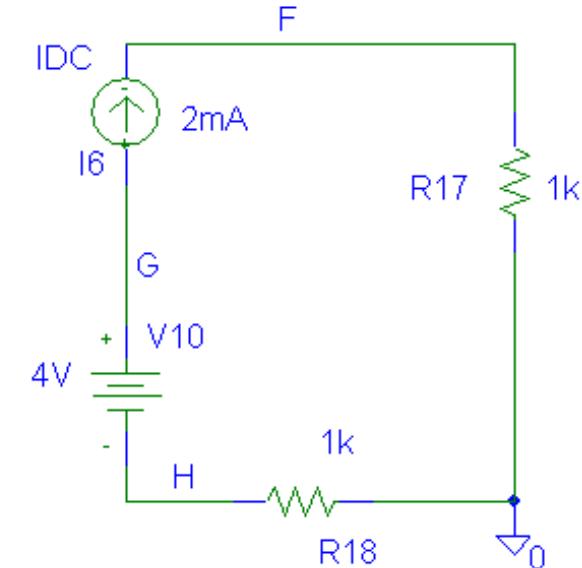
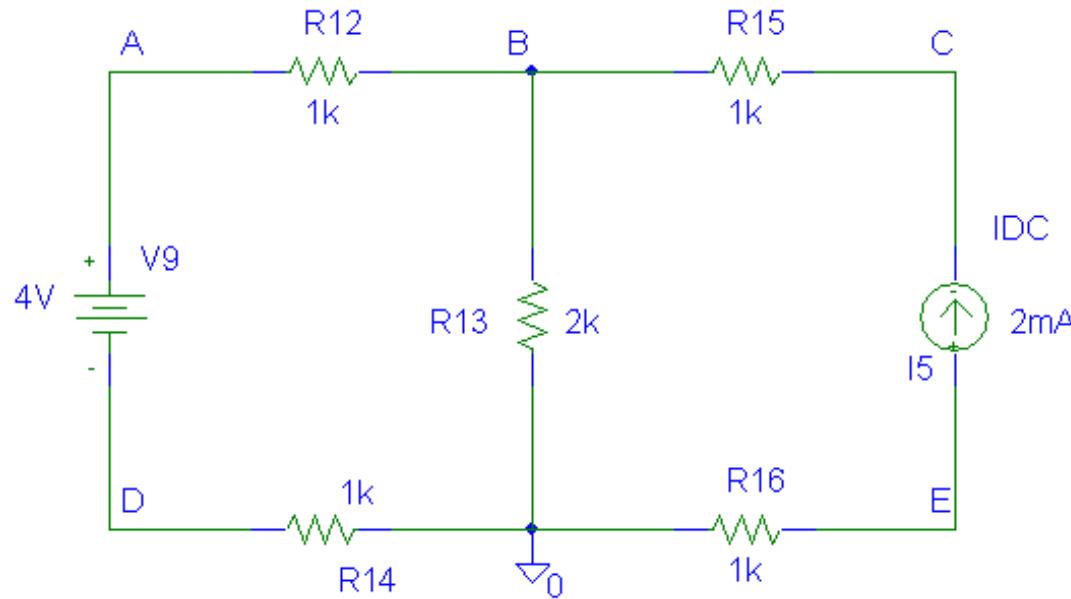
6-3. 아래 회로의 A, B 전압 값을 계산하고 시뮬레이션 한 결과와 비교하라.



Point  
전압 원은 Short 처리하며 전류 원은 Open 처리하여 계산 .

# 1. 아날로그 회로의 기초이론 및 응용

6-4. 아래 회로의 A~H 전압 값을 계산하고 시뮬레이션 한 결과와 비교하라.



전압 원은 Short 처리하며 전류 원은 Open 처리하여 계산 .

## 1. 아날로그 회로의 기초이론 및 응용

## 7. Global Variable(회로상 변수) 사용법

## 1. 변수(Variable) 표기

{변수} ← Global Variable

## 2. 변수(Variable)의 대상

모든 회로물의 값(Value)

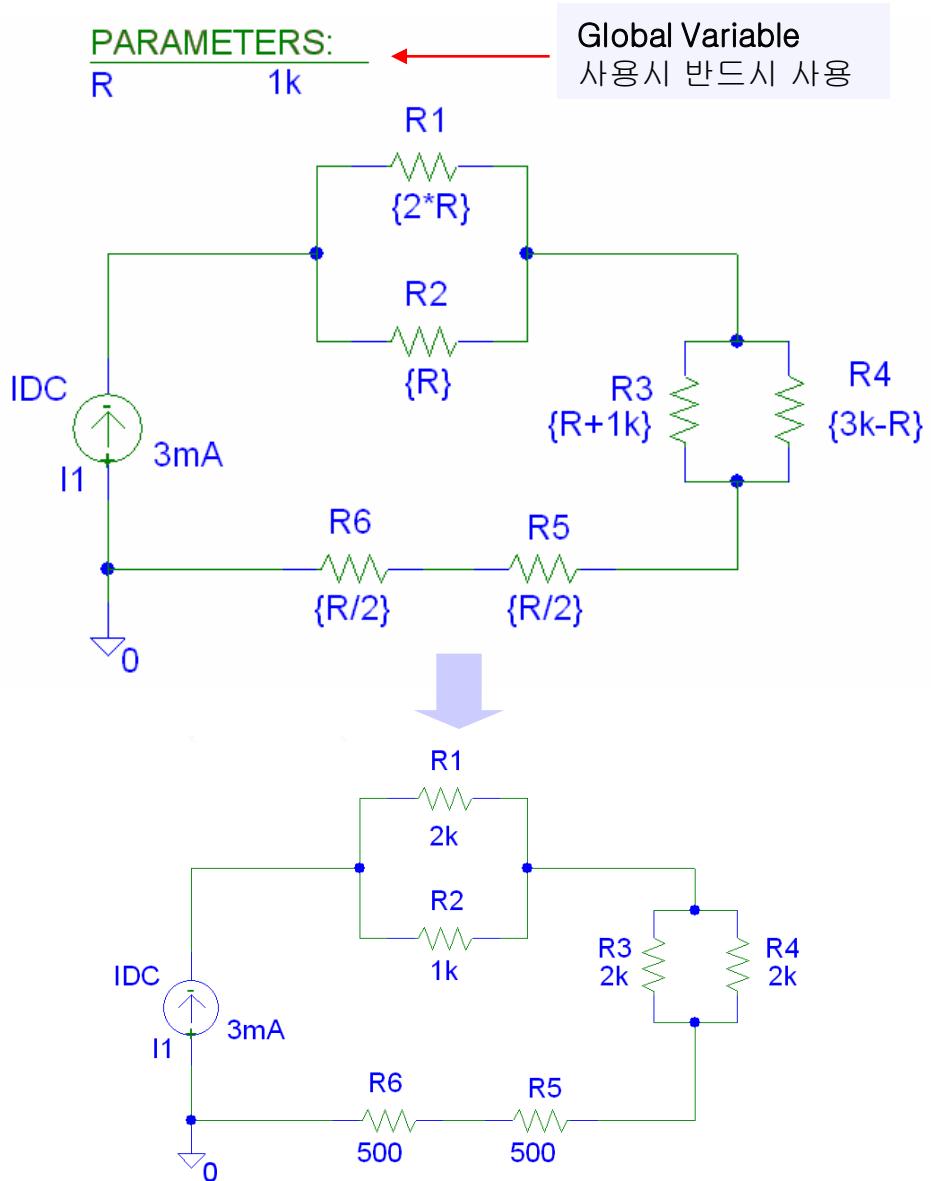
R, L, C의 값이나 VDC, IDC..등의  
속성 값들도 가능

### 3. PARAMETERS 의 사용

회로상에 변수가 있으면 그 변수 값이 얼마인지를 지정하는 지정자에 해당하는 ‘PARAM’이라는 부품을 사용해야 한다.

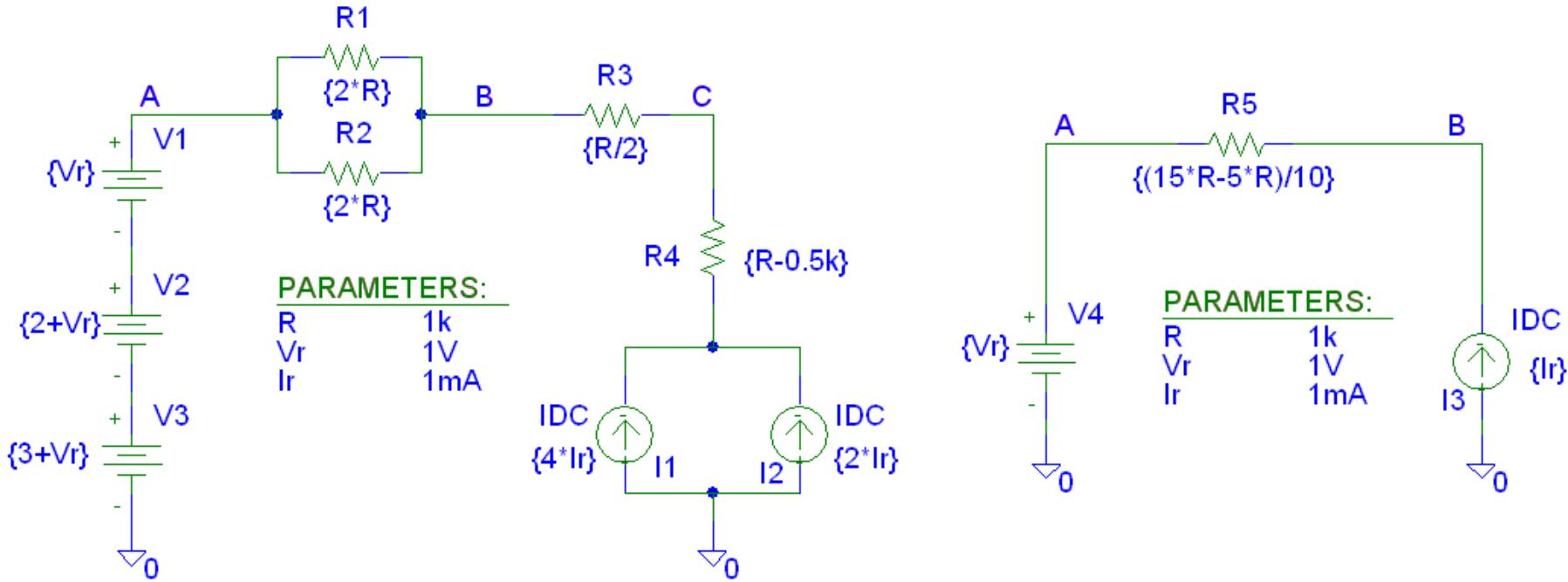
#### 4. 연산 식의 적용

변수간의 연산식은 반드시 { }내에  
관련식을 넣어야 한다.



# 1. 아날로그 회로의 기초이론 및 응용

7-1. 아래 회로의 A, B, C 전압 값을 계산하고 시뮬레이션 한 결과와 비교하라.



## 💡 Point

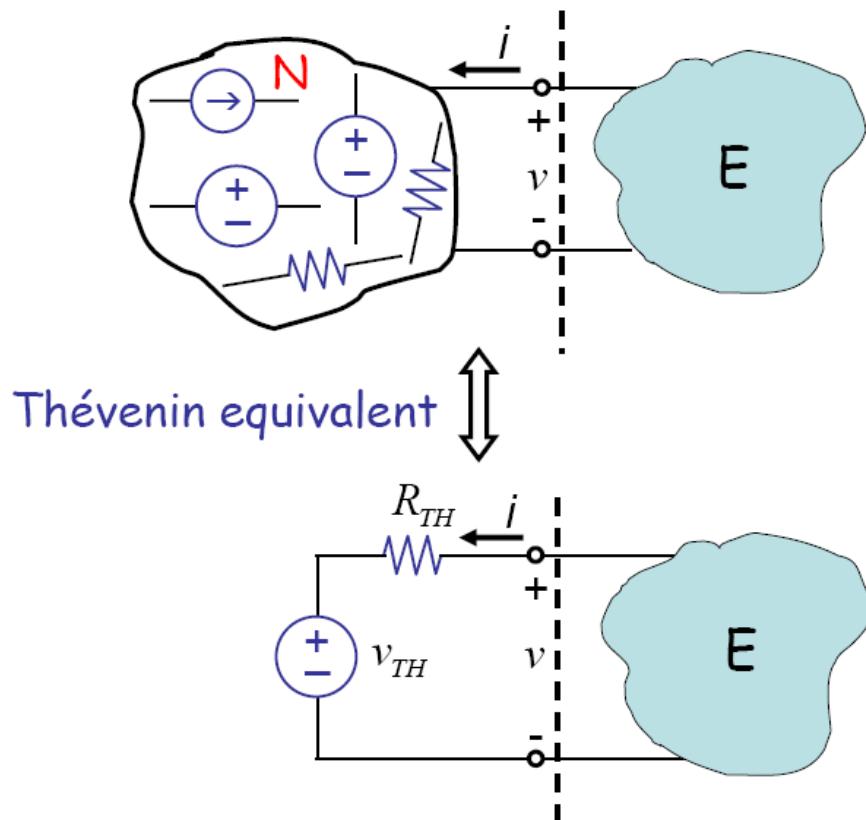
변수간의 연산식은 반드시 { }내에 관련식이나 연산자[ +, -, \*, /, ( ) ]을 넣어야 한다.

( )는 우선연산자로 계산의 우선순위를 규정하기 위해 사용

# 1. 아날로그 회로의 기초이론 및 응용

## 8. Thevenin & Norton 등가

### 1. Thevenin 등가



임의의 회로에서 회로 내 특정 두 단자를 기준으로 하나의 등가 전압원과 등가 저항으로 변환하는 단순화 기법

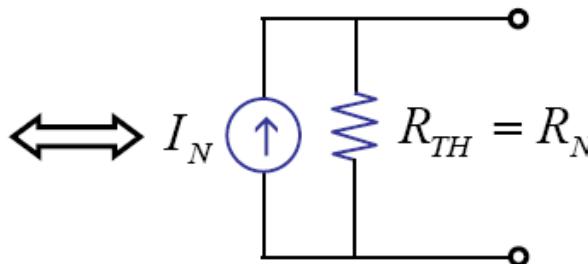
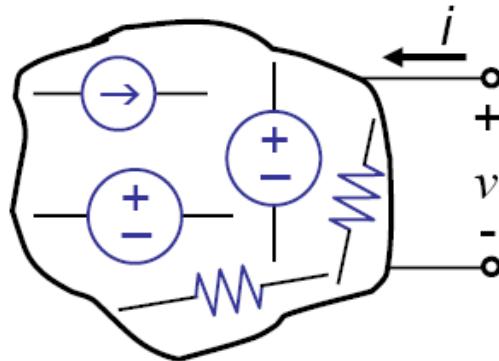
: 등가 전압원과 등가 저항은 직렬구조

$V_{TH}$  → 기준이 되는 두 단자사이의 전압 측정값(두 단자간은 Open)

$R_{TH}$  → 기준이 되는 두 단자를 기준으로 회로 쪽으로 바라본 등가 저항 값  
: 이때 모든 전압원과 전류원은 등가적으로 치환

# 1. 아날로그 회로의 기초이론 및 응용

## 2. Norton 등가



Norton  
equivalent

$$I_N = \frac{V_{TH}}{R_{TH}}$$

임의의 회로에서 회로 내 특정 두 단자를 기준으로 하나의 등가 전류 원과 등가 저항으로 변환하는 단순화 기법

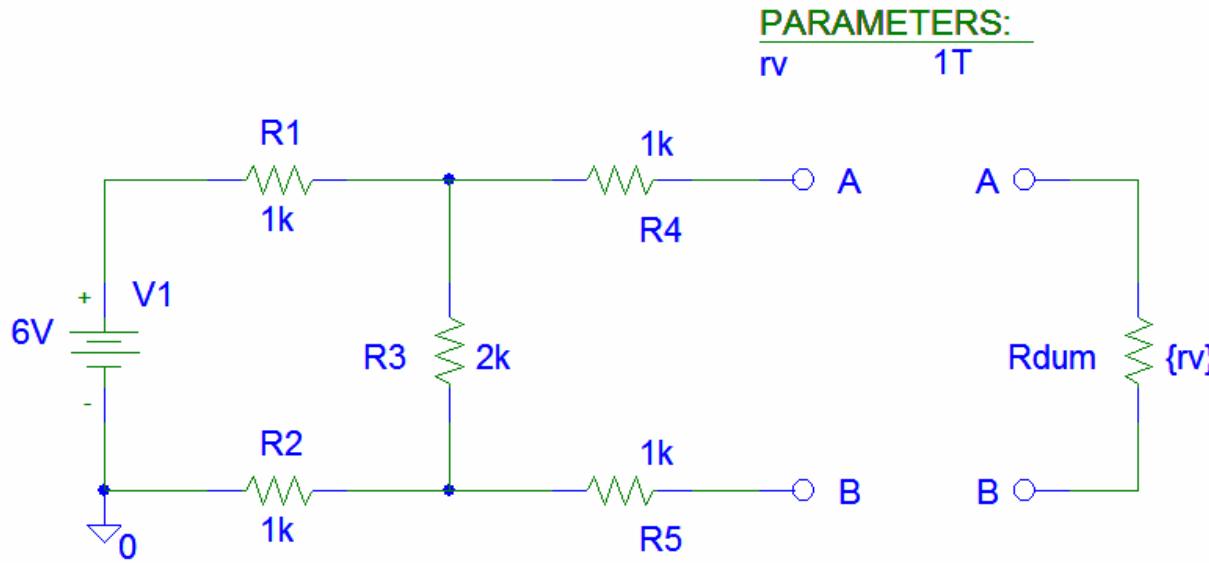
: 등가 전류원과 등가 저항은 병렬구조

$I_N$  → 기준이 되는 두 단자사이의 측정 전류 값(두 단자간 은 Short)

$R_{TH}$  → 기준이 되는 두 단자를 기준으로 회로 쪽으로 바라본 등가 저항 값  
: 이때 모든 전압원과 전류원은 등가적으로 치환

# 1. 아날로그 회로의 기초이론 및 응용

## 8-1. Thevenin/Norton 등가 회로 치환 예제



### ◆ Thevenin/Norton 등가 치환 수순

- ①  $R_{dum}$ 에 무한대 저항( $1T\Omega$ )을 연결한 후 전압측정( $V_{TH}$ : 테브닌 전압)
- ②  $R_{dum}$ 에 최소 저항( $1m\Omega$ )을 연결한 후 전류측정( $I_N$ : 노튼 전류)  
→  $V_{TH}/I_N$  하면  $R_{TH}$  도출, 혹은 회로내의 전압, 전류원을 등가 처리한 후 A\_B간  
을 바라본 등가 저항
- ③ 테브닌 등가 : 테브닌 전압( $V_{TH}$ )와 등가 저항( $R_{TH}$ )를 직렬구성  
노튼 등가 : 노튼 전류( $I_N$ )와 등가 저항( $R_{TH}$ )를 병렬구성

# 1. 아날로그 회로의 기초이론 및 응용

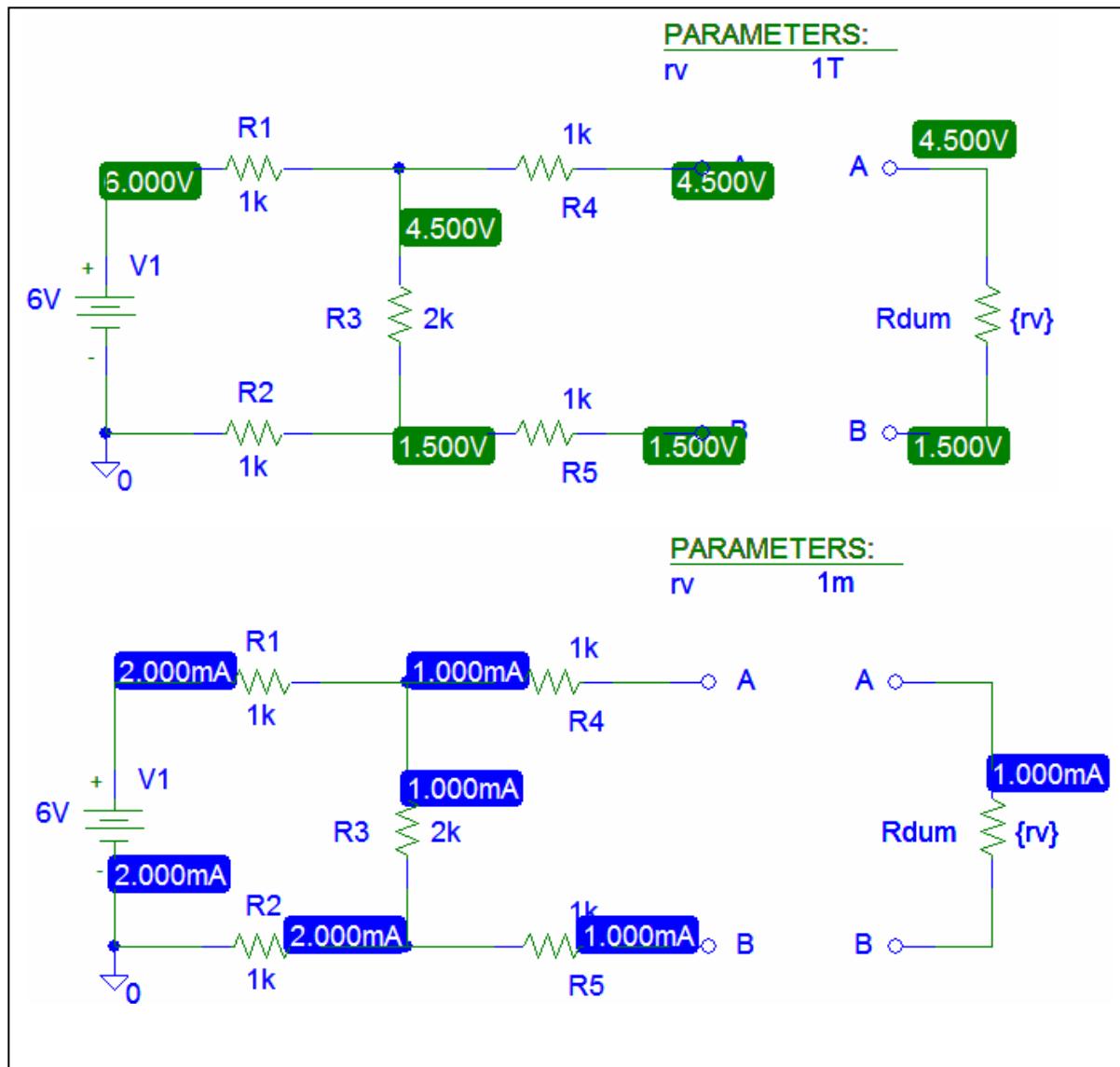
- ①  $R_{dum}$ 에 무한대 저항 ( $1\text{T}\Omega$ )을 연결한 후 전압측정( $V_{TH}$ )

$$V_{TH} = 4.5\text{V} - 1.5\text{V} \\ = 3\text{V}$$

- ②  $R_{dum}$ 에 최소 저항 ( $1\text{m}\Omega$ )을 연결한 후 전류측정( $I_N$ )

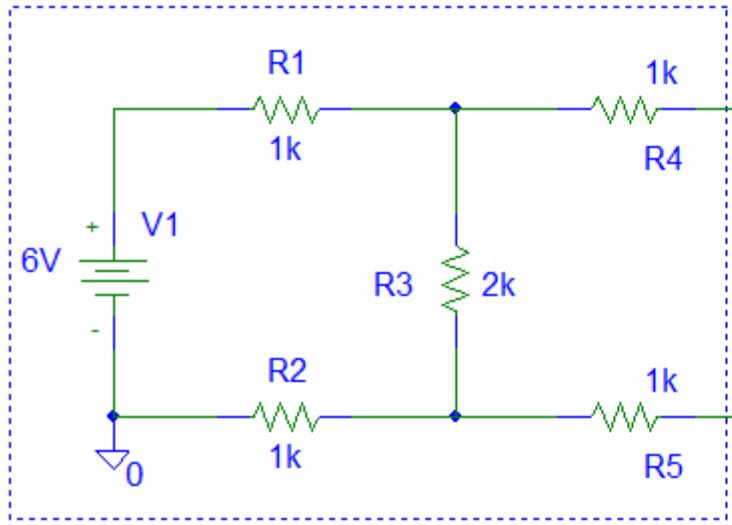
$$I_N = 1\text{mA}$$

$$V_{TH}/I_N = 3\text{k} \rightarrow R_{TH}$$

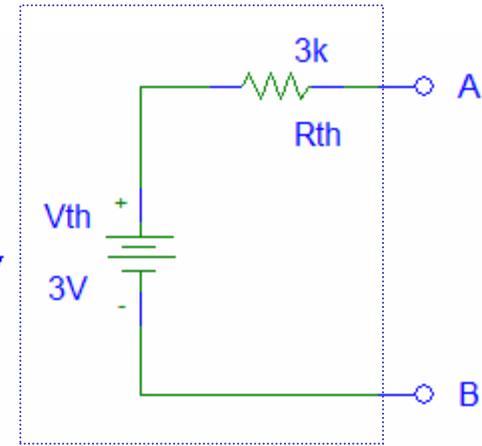


# 1. 아날로그 회로의 기초이론 및 응용

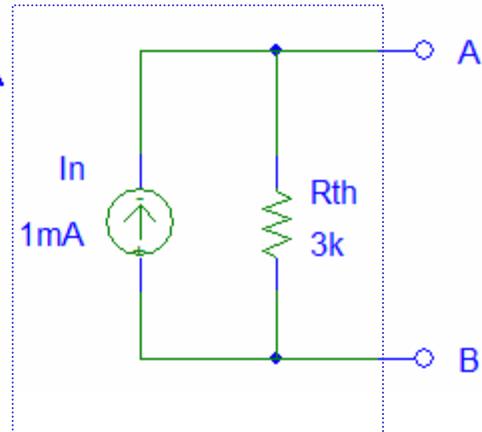
## ◆ 등가 치환 결과



Thevenin 등가



Norton 등가

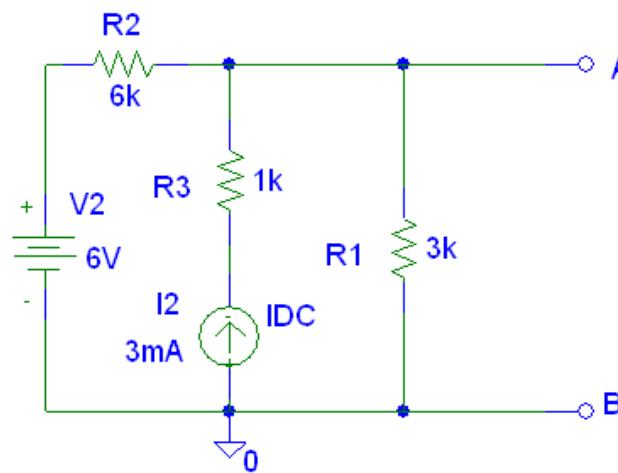
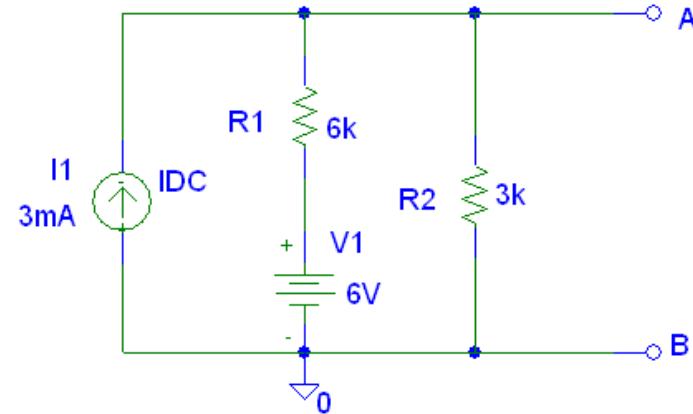
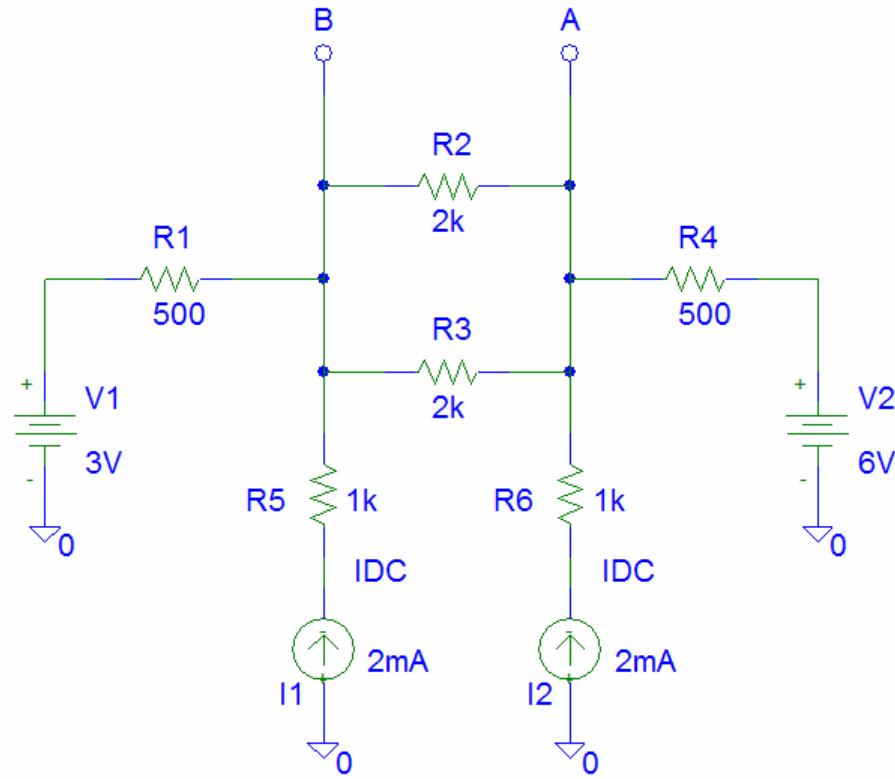


### ★ Point

Thevenin/Norton 등가 치환은 보이지 않는 블랙박스의 회로를  
추정하거나 내부회로가 보일 경우는 회로를 등가 단순화하는  
용도로 주로 사용된다.

# 1. 아날로그 회로의 기초이론 및 응용

8-2. A-B간 테보닌 등가회로와 A-B간 노튼 등가회로를 구하라?



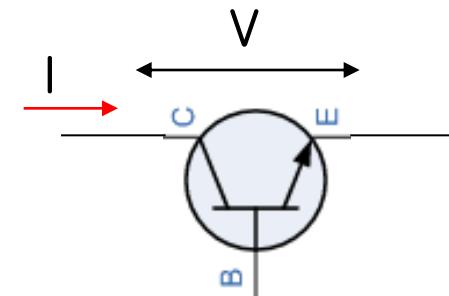
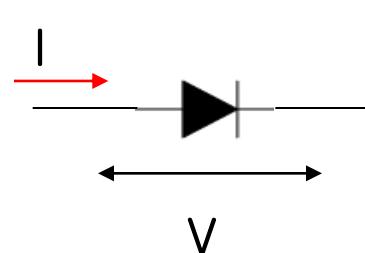
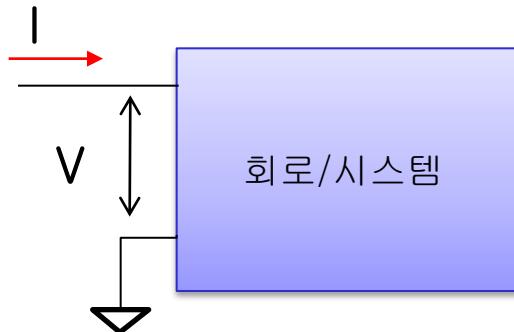
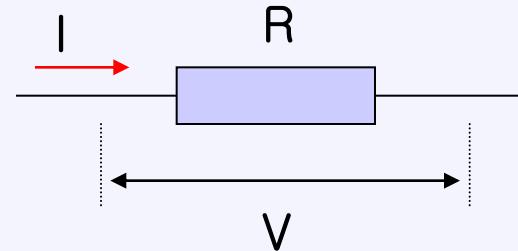
# 1. 아날로그 회로의 기초이론 및 응용

## 9. 직류회로에서의 전력

$$\text{직류 : } P = I * V$$

$$P = I^2 * R$$

$$P = V^2 / R$$

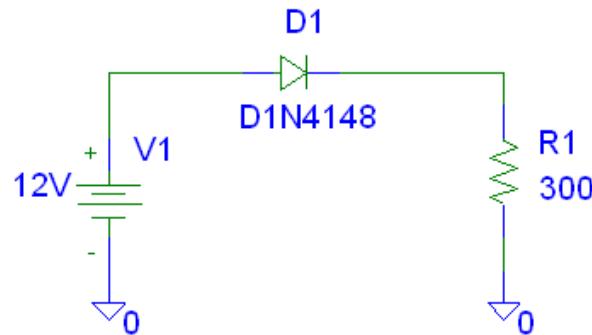


### Point

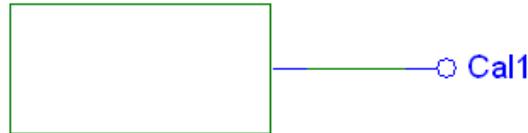
직류에서의 전력은 저항 회로 뿐만 아니라 회로/시스템, 다이오드, 트랜지스터 등에서도 동일방식으로 전력 값을 계산 할 수 있다. 저항 회로인 경우 전력 식 3가지가 모두 유효하나 회로/시스템, 다이오드, 트랜지스터 회로에서는  $P = I * V$  식을 적용하면 된다.

# 1. 아날로그 회로의 기초이론 및 응용

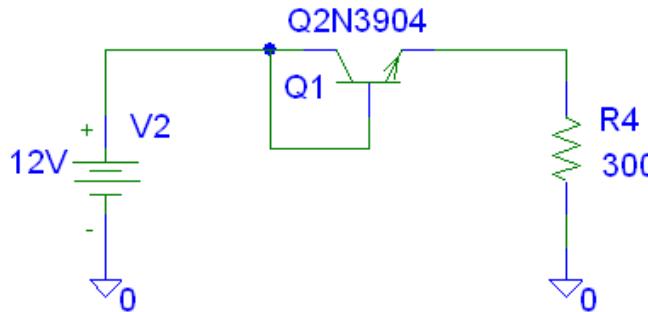
## 9-1. 직류회로 전력 계산



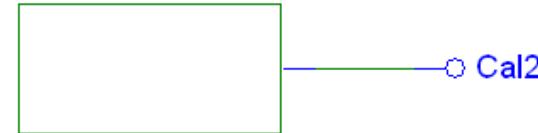
'ABM'



$$(12-11.19)*37.30mA$$



'ABM'



$$(12-11.23)*37.42mA$$

다이오드 D1 자체에서 소모되는 전력과 트랜지스터 Q1 자체에서 소모되는 전력 계산

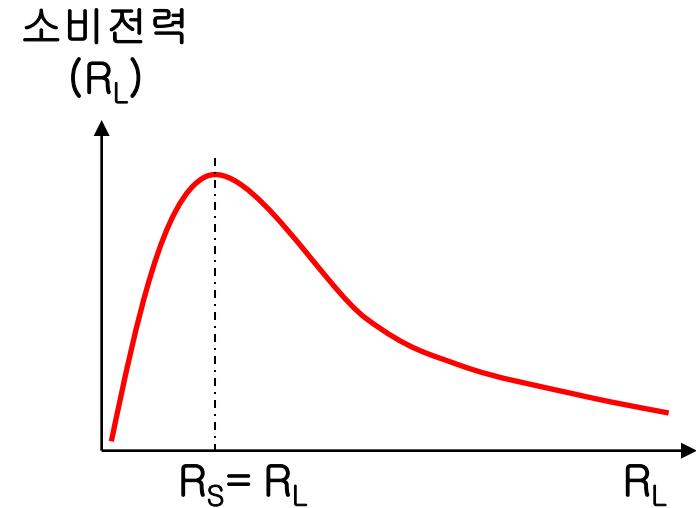
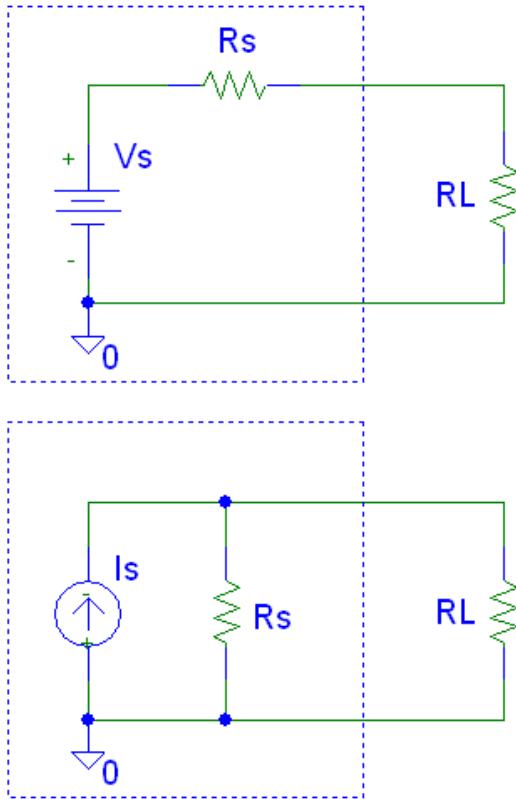
ABM의 Function함수를 불러 기본 해석인 Bias point detail로만 시뮬레이션후

다이오드 D1의 전압 Drop과 도통전류를 곱하면 되며 트랜지스터 Q1의 경우도 C-E간

전압 Drop과 도통전류를 곱하면 된다. 즉  $P = I * V$  식을 적용하면 된다.

# 1. 아날로그 회로의 기초이론 및 응용

## 10. 최대 전력 전달 조건

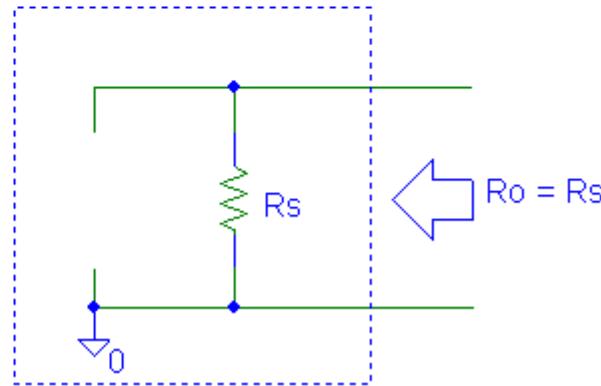
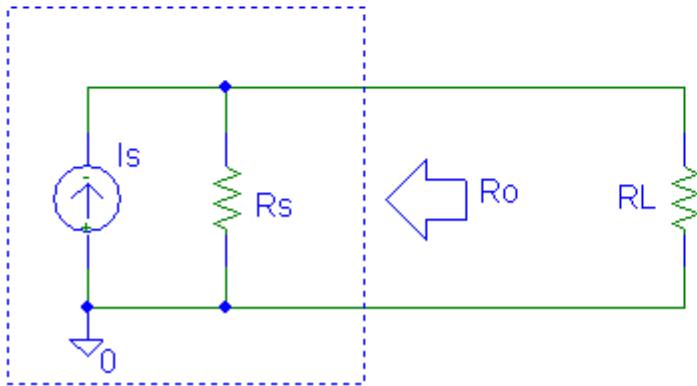
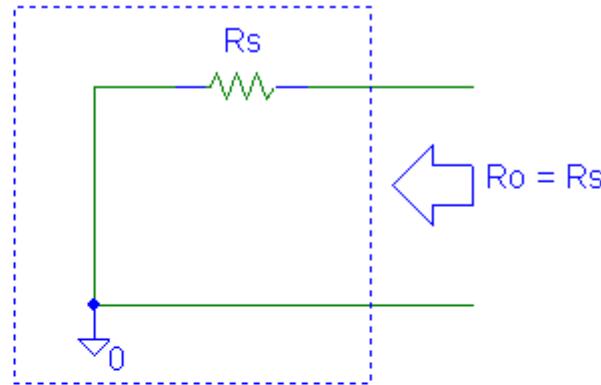
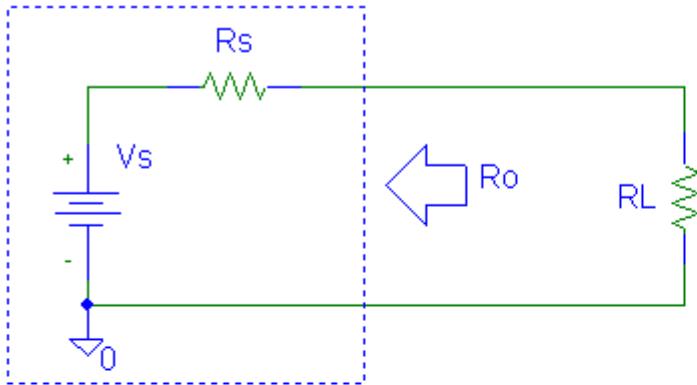


내부저항  $R_s$  를 가진 회로에 있어 부하저항( $R_L$ )에 최대의 전력을 전달 조건은 부하저항  $R_L$ 을  
내부저항  $R_s$ 와 같은 값을 갖게 하면 부하에 최대의 전력이 전달

$$\text{Max Power 조건 : } R_s = R_L$$

# 1. 아날로그 회로의 기초이론 및 응용

## 10-1. 최대 전력 전달 조건 구하는 방법

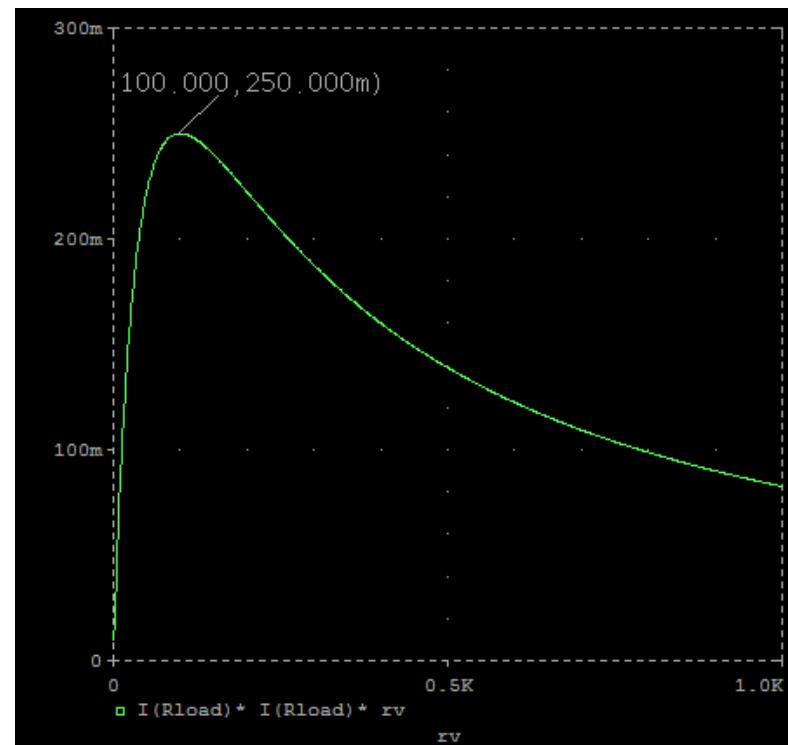
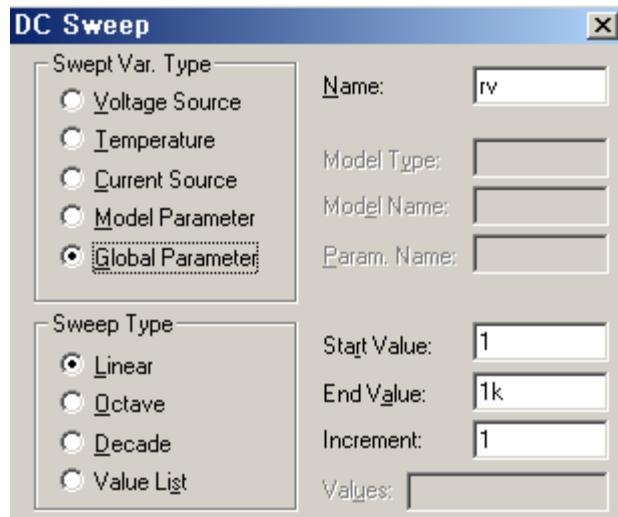
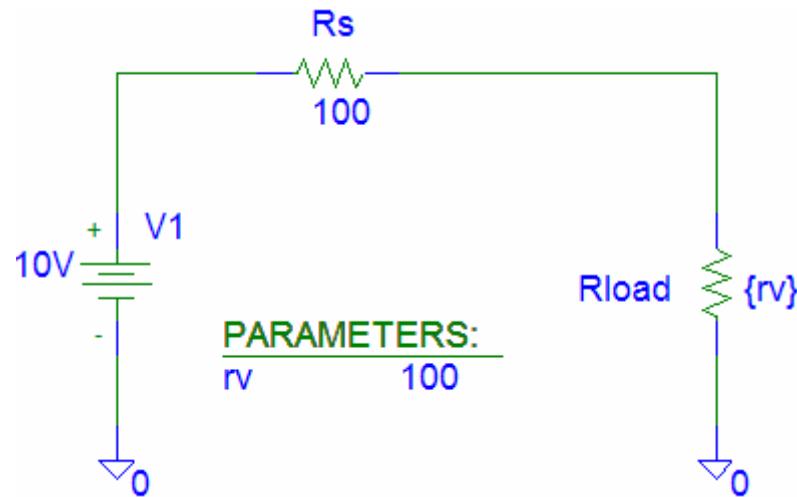


### Point

최대 전력 전달 조건을 구하는 방법은 부하저항( $RL$ )을 제외하고 시스템(점선 내)쪽으로 바라본 등가 저항 즉 시스템의 출력저항을 구하면 그 출력저항의 값이 바로 최대 전력전달 조건의 부하저항 값이 된다. 이러한 규칙이 나온 것은 앞서의 Thevenin/Norton 등가에 근거한다고 볼 수 있다.

# 1. 아날로그 회로의 기초이론 및 응용

## 10-2. 최대 전력 전달 조건 시뮬레이션

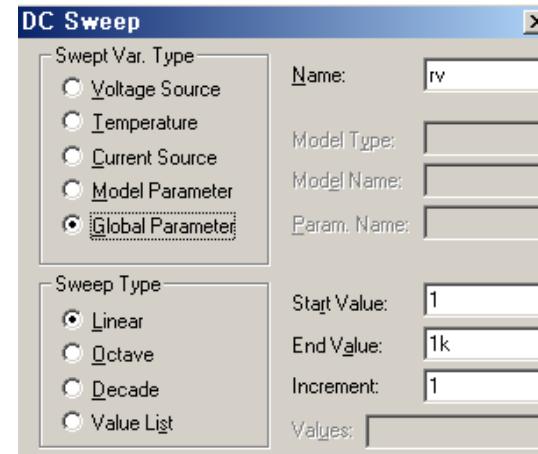
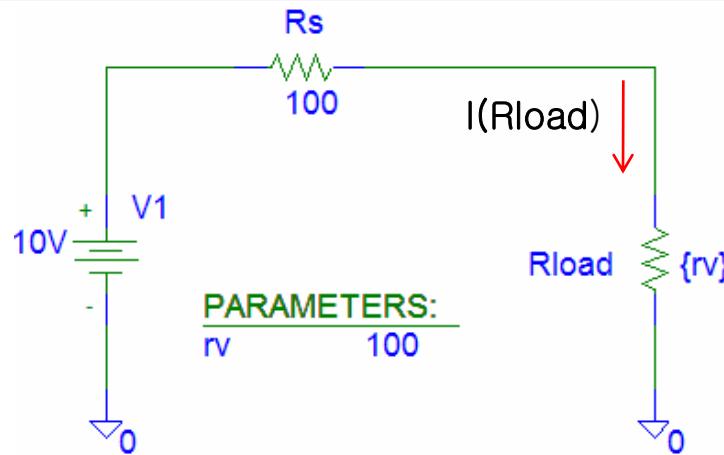


$Rload = Rs$  즉  $100\Omega$ 일 때 최대전력, 250mW가  $Rload$ 에서 소비된다.

: Power =  $I^2R$  적용

# 1. 아날로그 회로의 기초이론 및 응용

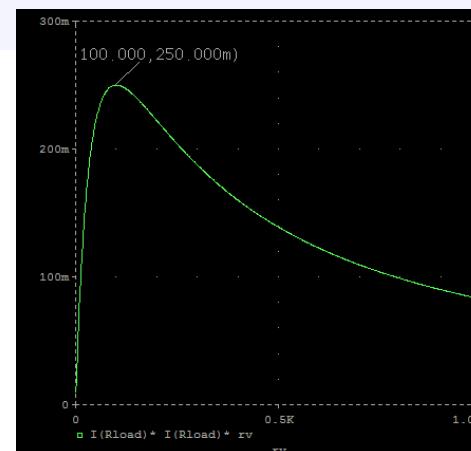
- X축으로 DC Sweep할 값이 저항 Rload의 rv 변수 임으로 Global변수로 {rv}로 회로도 상에 변경한 후 rv를 임의 값으로 지정하기 위해 “Param” 부품을 넣어 Name1=rv, Value1=100을 입력한다.



- DC Sweep 조건은 Sweep Var. Type에서 Global Parameter를 선택하고 Name=rv로 한다. 그리고 Sweep Type은 Linear를 선택하고 Start Value=1Ω, End Value=1kΩ 그리고 Increment =1을 입력하고 시뮬레이션을 실행(F11)한다

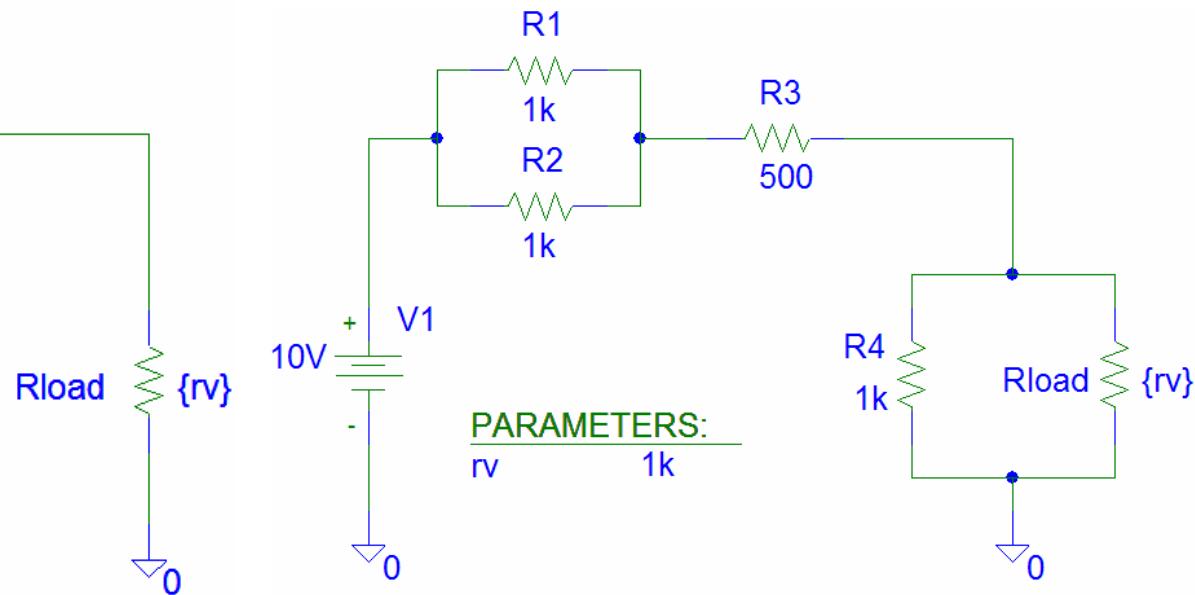
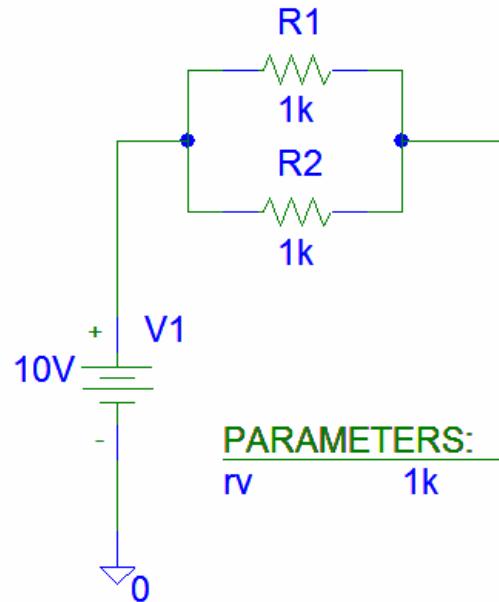
- 시뮬레이션을 실행(F11)하면 Probe화면이 열리며 여기서 Trace → Add 한 후 Simulation Output Var..에서는 과  $I(R_{load})$ 와 rv를 Functions or Macros 에서는 \* (곱셈)표시를 이용하여 아래 식으로 Trace를 기술하면 우측의 전력 소모 그래프가 출력된다.

$$I(R_{load}) * I(R_{load}) * rv$$



# 1. 아날로그 회로의 기초이론 및 응용

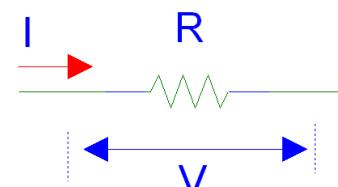
10-3. 아래 회로에서  $R_{load}$ 에 소비전력이 최대가 되기 위한  $R_{load}$  값과 이때의 최대전력 값은?



※ Point

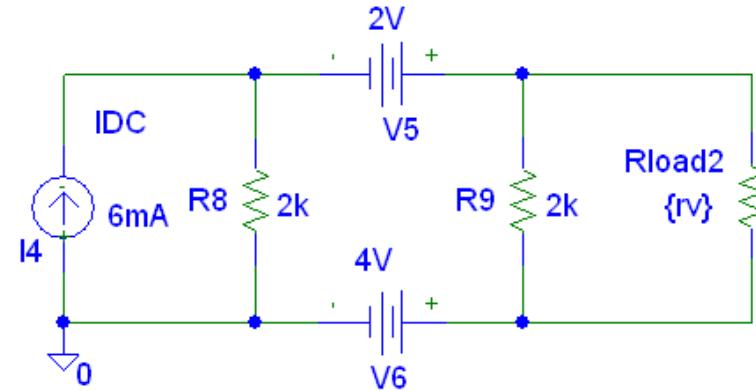
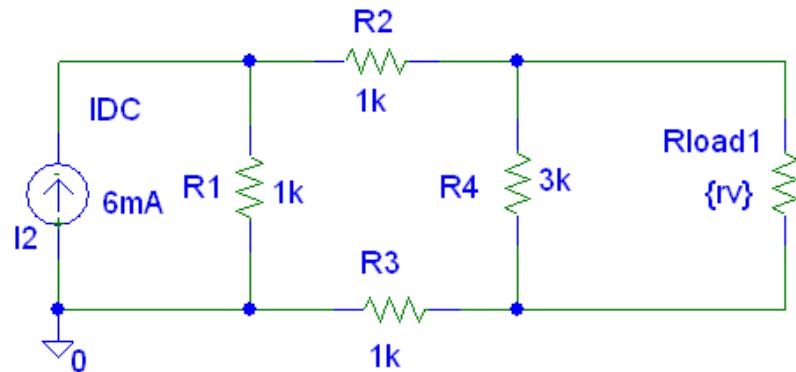
Power Consumption :

$$P = I * V \quad P = I^2 * R \quad P = V^2 / R$$



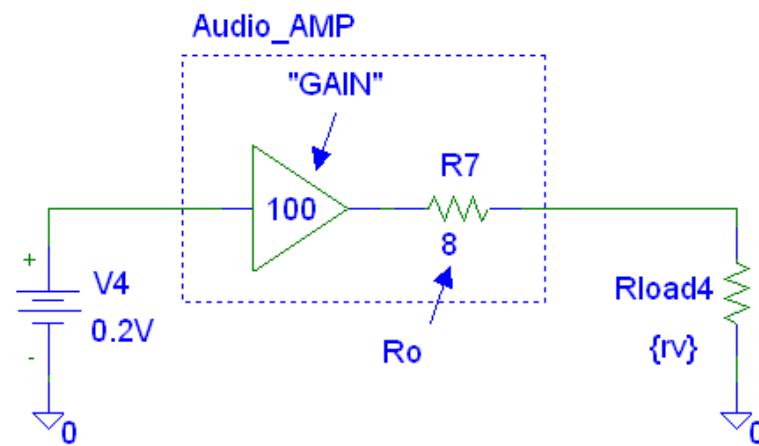
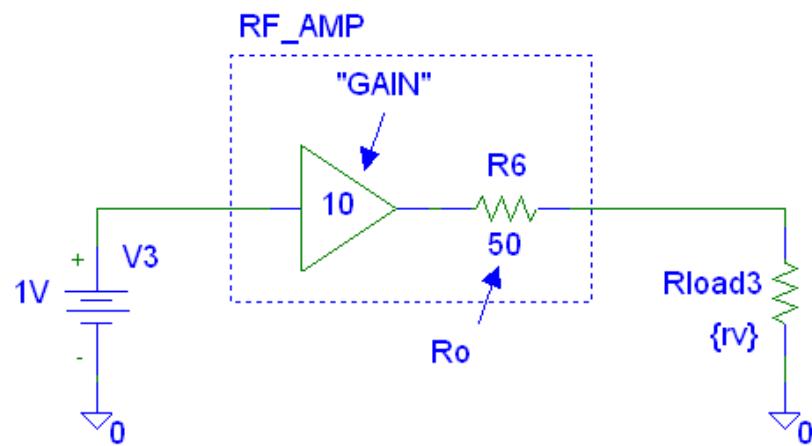
# 1. 아날로그 회로의 기초이론 및 응용

10-4. 아래 회로에서  $R_{load}$ 에 소비전력이 최대가 되기 위한  $R_{load}$  값과 이때의 최대전력 값은?



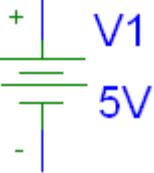
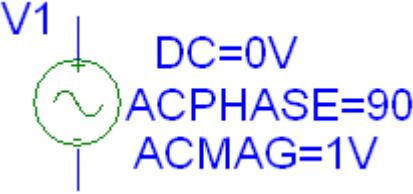
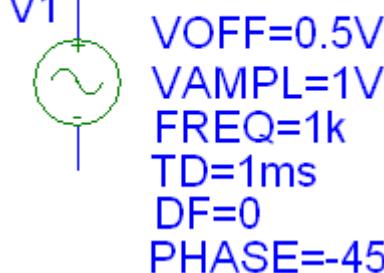
PARAMETERS:

$r_v$       1k

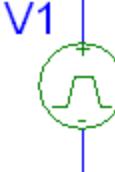
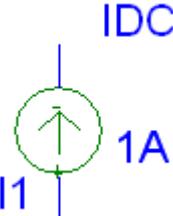


# 1. 아날로그 회로의 기초이론 및 응용

## 11. PSpice의 각종 신호원

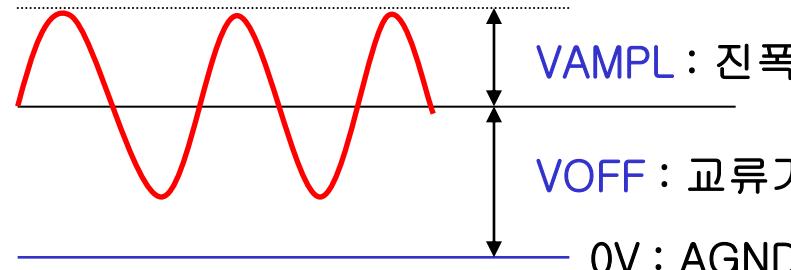
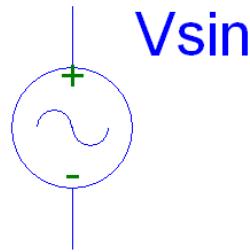
심볼 명	부품모양	속성	의미	용도
VDC		VDC=5V	직류 전압 값	직류전압 전원용 DC Sweep용
VAC		DC=0 ACPHASE=90 ACMAG=1V	교류에 타고있는 직류 값 교류 위상 교류 진폭	주파수해석용 (AC Sweep용)
VSIN		DC=0 AC=1	교류에 타고있는 직류 값 교류 RMS Value	주파수해석용 (AC Sweep용)
		VOFF=0.5V VAMPL=1V FREQ=1k TD=1ms DF=0 PHASE=-45	교류에 타고있는 직류 값 교류 진폭 주파수 댐핑 Factor 위상	과도해석용 (Transient 해석용)

# 1. 아날로그 회로의 기초이론 및 응용

VPULSE	 <b>DC=0</b> <b>AC=1</b> <b>V1=0</b> <b>V2=5</b> <b>TD=1ms</b> <b>TR=0.25ms</b> <b>TF=0.5m</b> <b>PW=2ms</b> <b>PER=4ms</b>	DC=0	교류에 타고있는 직류 값	주파수해석용 (AC Sweep용)
		V1=0 V2=5 TD=1ms TR=0.25ms TF=0.5m PW=2ms PER=4ms	최초 Stage값 두 번째 Stage값 신호 지연시간 신호 상승시간 신호 하강시간 펄스 폭 주기(Period = T)	과도해석용 (Transient 해석용)
IDC	 <b>IDC</b> <b>I1</b>	IDC=1A	직류전류 값	직류전류 전원용 DC Sweep용
IAC	VAC 심볼과 동일	VAC와 정의동일	VAC와 정의동일	VAC와 동일 용도
ISIN	VSIN 심볼과 동일	VSIN과 정의동일	VSIN과 정의동일	VSIN과 동일 용도
IPULSE	VPULSE 심볼과 동일	VPULSE과 동일	VPULSE과 정의 동일	VPULSE동일용도
Digclock	 <b>DSTM1</b> <b>CLK</b>	ONTIME=.5us OFFTIME=.5uS STARTVAL=0 OPPVAL=1	온 기간 오프 시간 출발 값 반대 값	디지털 논리신호 입력용(0V, 5V)

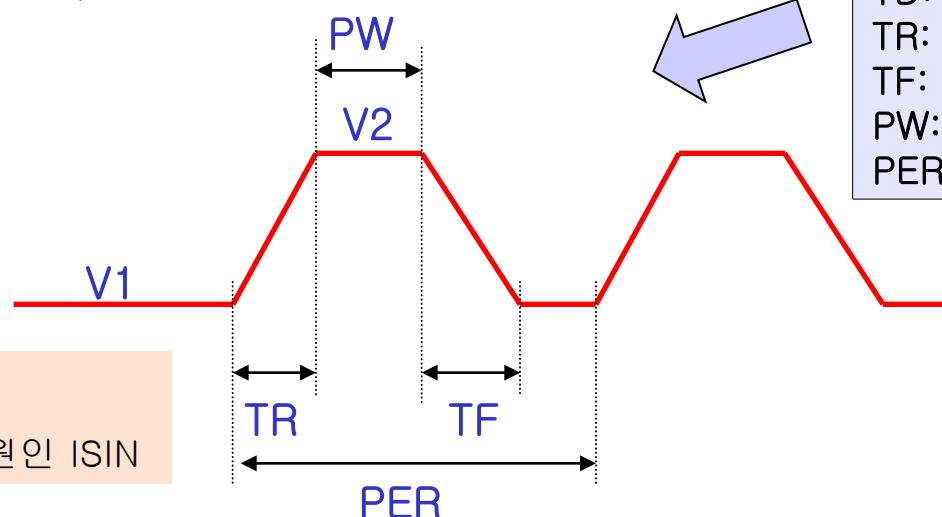
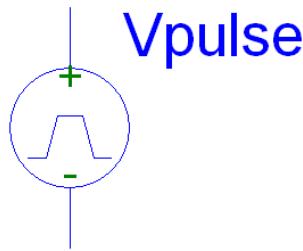
# 1. 아날로그 회로의 기초이론 및 응용

## VSIN (Sin wave 전압원)



FREQ : 주파수

## VPULSE (Pulse wave 전압원)

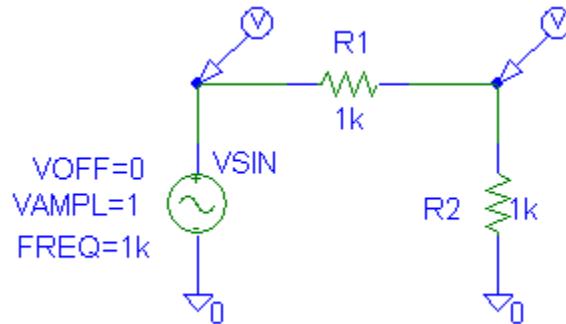


Point

VSIN과 유사한 전류 신호원인 ISIN

# 1. 아날로그 회로의 기초이론 및 응용

## ◆ Transient Analysis



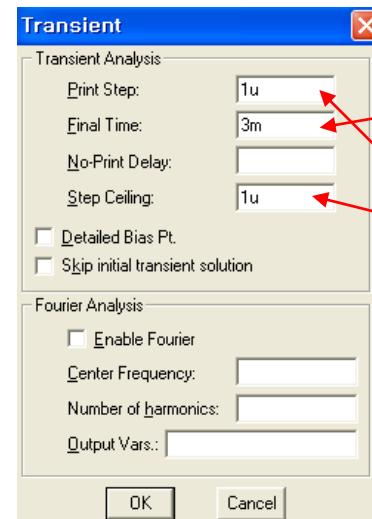
- Time domain Analysis (시간 영역 해석)
- Same to Oscilloscope Function

### Point

X축이 시간영역일 경우의 해석으로 오실로스코우프와 동일한 결과를 나타낸다.

Print Step과 Step Ceiling값은 같은 의미로 봐도 되며 시뮬레이션 해상도를 결정하는 요소이다. 일반적으로 입력신호 주기의 1/1000로 취하는 것이 적당하다.

### Analysis Setup

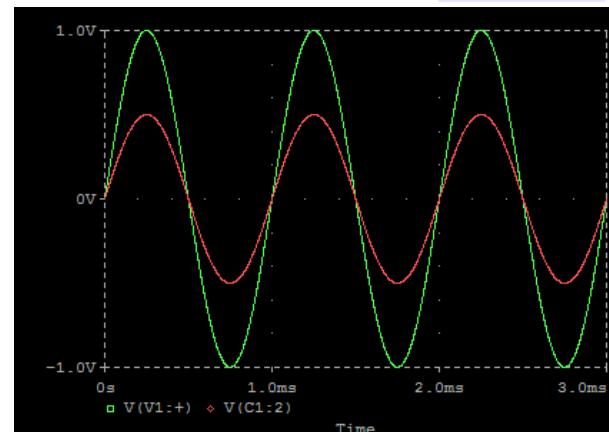


종료 시간

입력신호 주파수  
에 따른 한 주기의  
1/1000로 취하여  
항상 동일 값을 입  
력해야 한다.

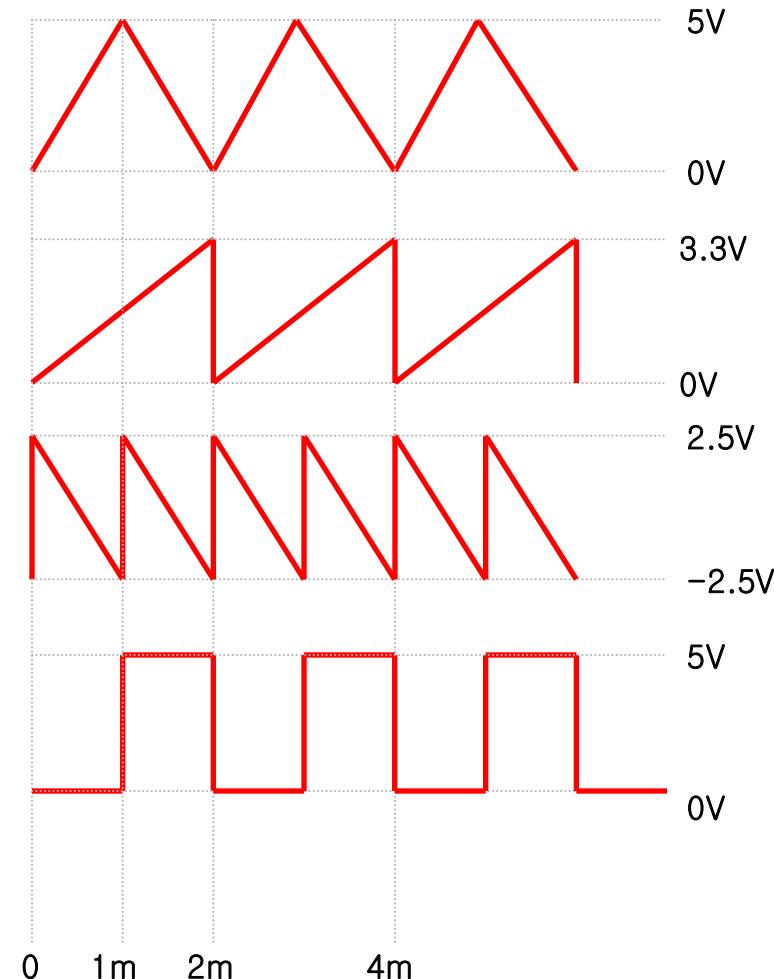
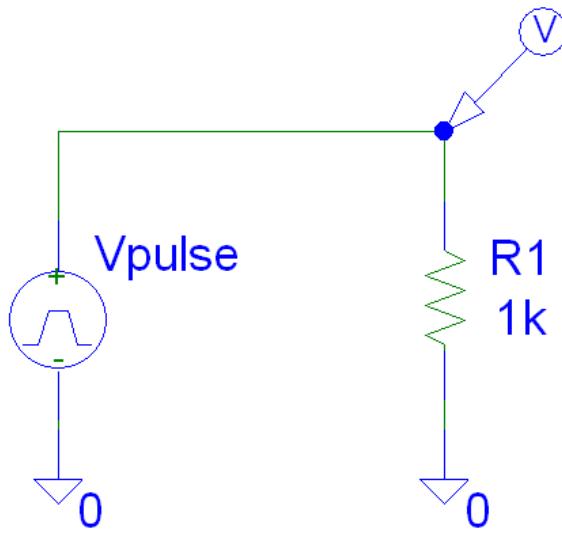
F11

Probe



# 1. 아날로그 회로의 기초이론 및 응용

11-1. 아래 회로를 기본으로 VPULSE를 이용 아래의 파형을 만들어라.

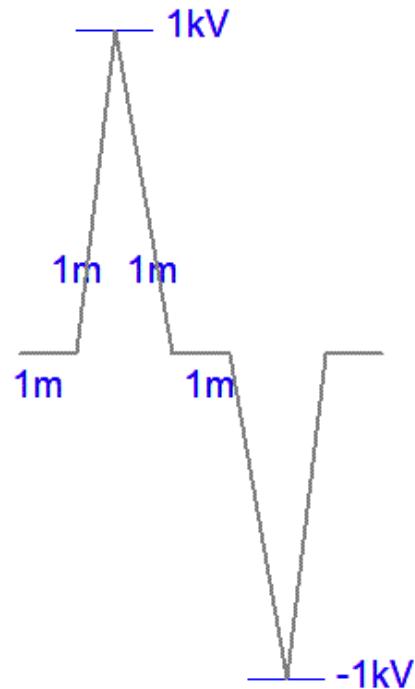
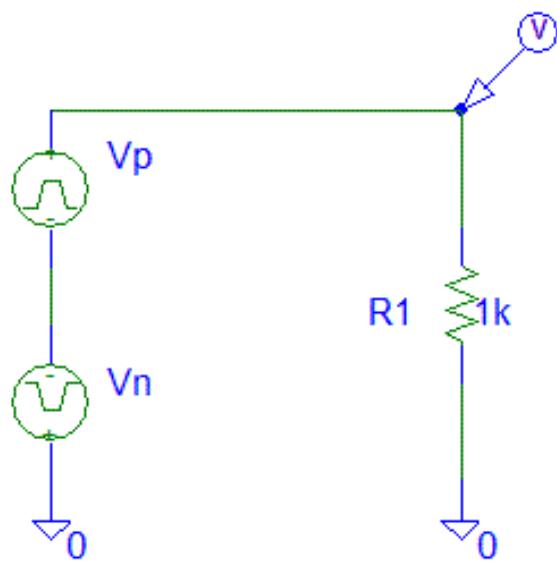


## Point

VPULSE의 PW의 최소 값은 0을 사용할  
수 없으며 1p~1n등의 작은 값을 사용

# 1. 아날로그 회로의 기초이론 및 응용

11-2. VPULSE를 이용  $\pm 1\text{kV}$  정전기 파형을 만들어라.

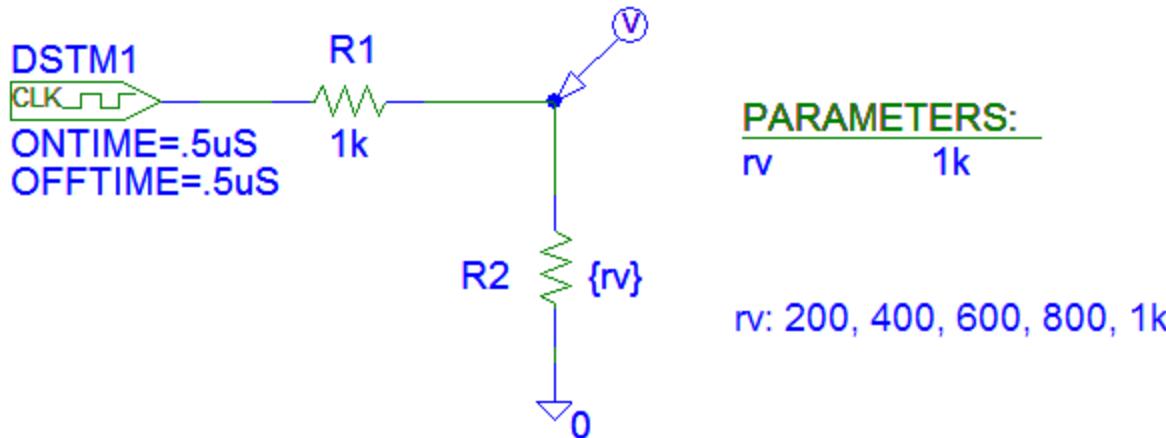


## Point

Vpulse 1개 만으로 구성이 불가하여 2 개의 Vpulse 신호원을 서로 반대로 직렬 연결하면 가능. 정전기 회로 시뮬레이션 시 적용하기 위한 신호원으로 주기(PER) 값을 길게 주면 1 사이클의 정전기 파형의 구성이 가능하다.

# 1. 아날로그 회로의 기초이론 및 응용

## ◆ Parametric Option Analysis



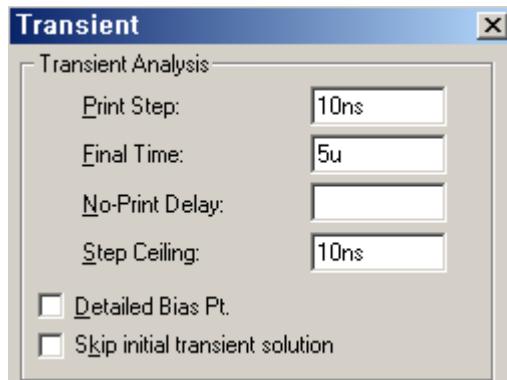
Digclock을 입력으로 하여 R2의 저항 값을 200 Ω, 400 Ω, 600 Ω, 800 Ω, 1kΩ 가변하면서 시간 축에서의 출력파형을 관찰하는 시뮬레이션으로 Pspice의 주 해석 3 가지(AC\_Sweep, DC\_Sweep, Transient)와 연동하여 회로 내 특정 소자의 값(Value)을 일정 범위 내에서 가변하기 위한 시뮬레이션 조건 Setup으로 Pspice의 Analysis Setup의 메뉴에서 Parametric..를 선택하여 소자의 값(Value)을 변동범위나 변동 값을 입력하면 된다.

이러한 Option해석 Setting은 설계자가 부품의 값을 바꾸면서 원하는 최적의 결과를 찾는 작업과 유사성을 가진다. Parametric... Option setting화면 구성은 DC\_Sweep와 완전히 동일하나 그 용도는 완전히 다르다. 즉 DC\_Sweep은 X축의 가변 부품의 값(Value)의 Sweep 범위를 정의하는 것이고 Parametric..은 그 자체가 해석이 아니고 단지 주 해석과 연동해서 특정 소자의 값의 변동 범위를 규정하는 것이다.

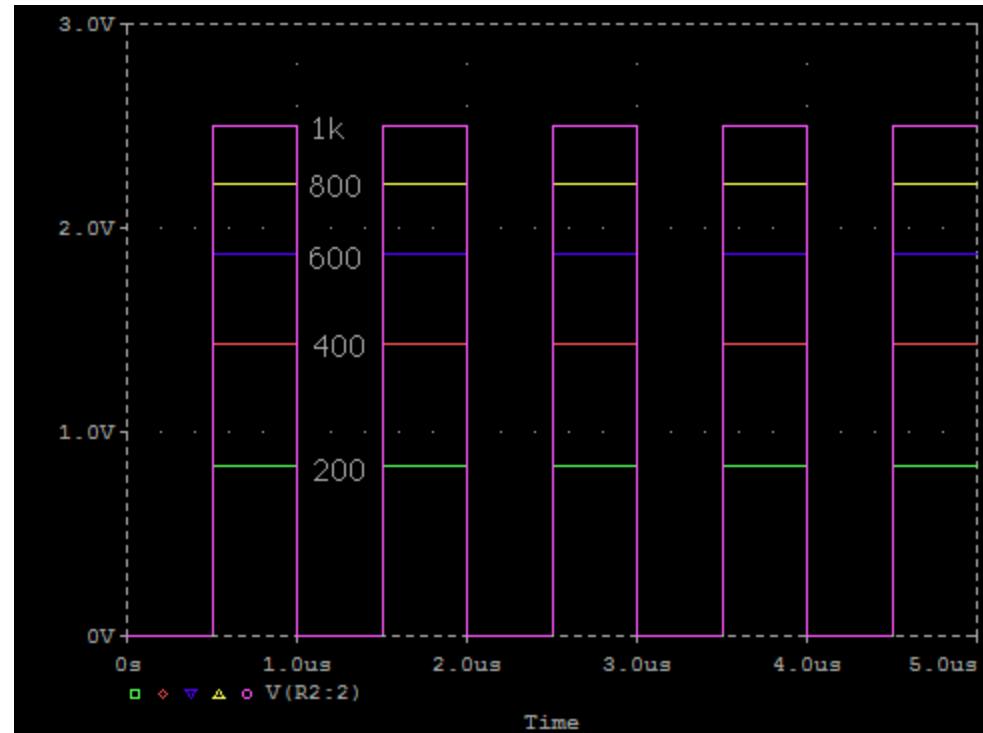
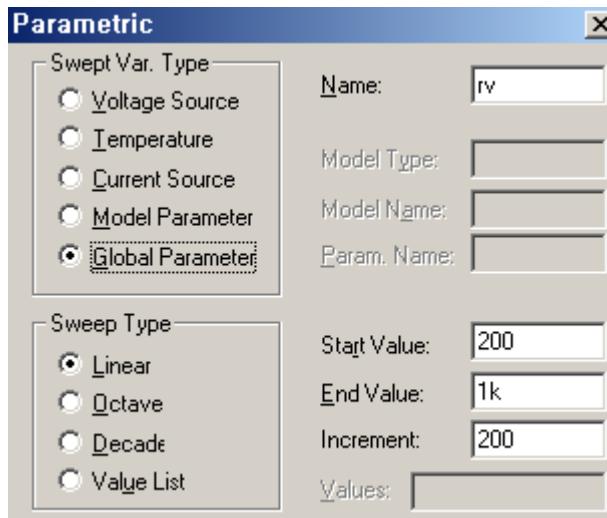
# 1. 아날로그 회로의 기초이론 및 응용

## 해석 조건과 결과 (Parametric Option Analysis)

### ☞ 주 해석(Transient)



### ☞ Option 해석(Parametric..)

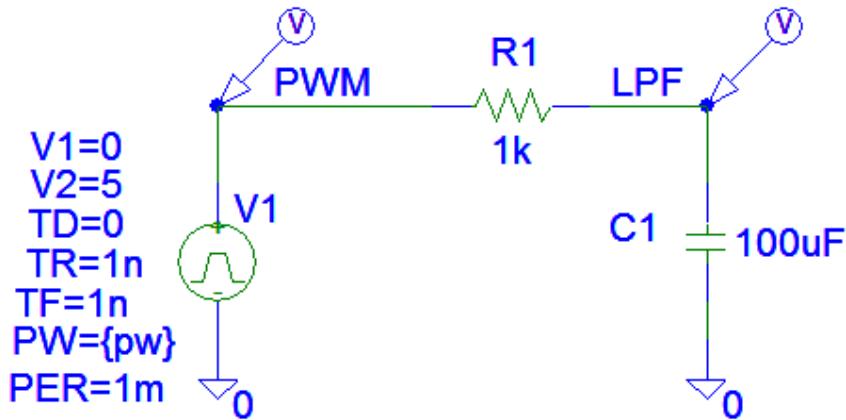


### 💡 Point

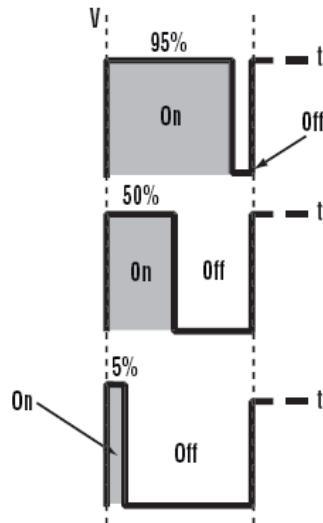
주 해석은 시간해석이며 Option 해석(Parametric..)  
조건에 rv 값을 200~1k까지 200옴 단위로 증가 시켜  
5가지의 경우의 시간해석(주 해석)의 결과가 동시에 출력

# 1. 아날로그 회로의 기초이론 및 응용

## 11-3. VPULSE를 이용 PWM(Pulse Width Modulation)파형을 만들어라.

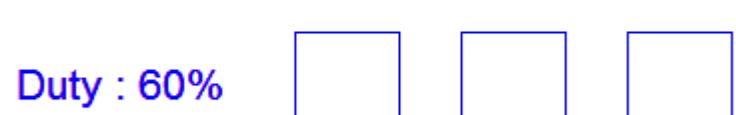
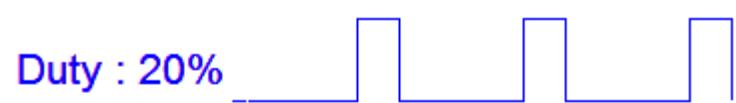


**PARAMETERS:**  
pw 0.1m



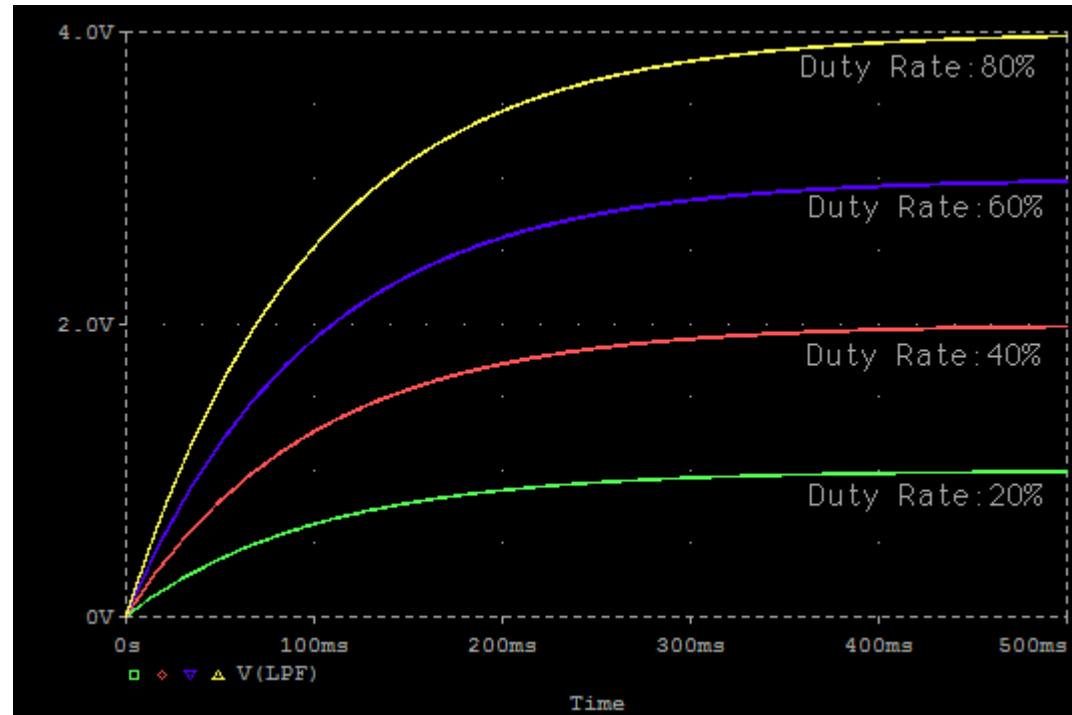
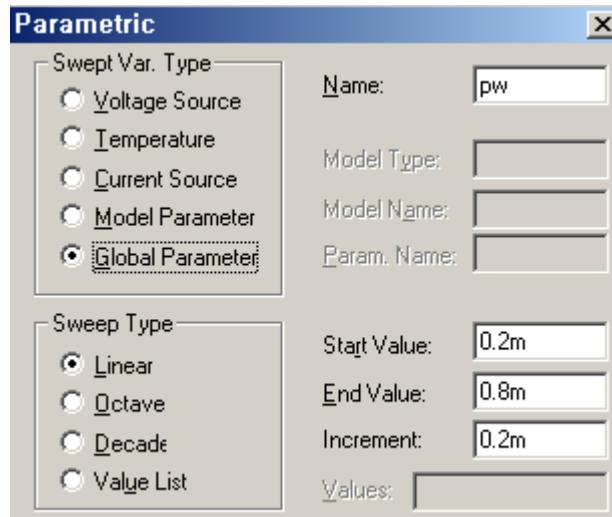
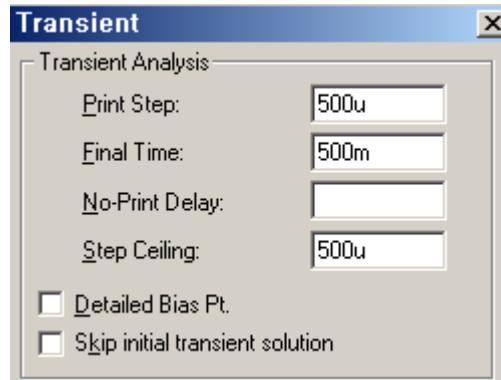
### Point

Duty Rate = 펄스 폭/ 주기 = PW/PER 로서  
본 해석은 pw를 Global변수로 정의한 후  
Pw값을 0.2m, 0.4m, 0.6m, 0.8m로  
Parametric option을 정의하고 시간해석을  
하면 된다. 이렇게 PWM을 만든후 후단에 R-C  
LPF를 구성하면 직류화된 값을 얻을 수 있다.



# 1. 아날로그 회로의 기초이론 및 응용

## 시뮬레이션 조건 및 해석 결과



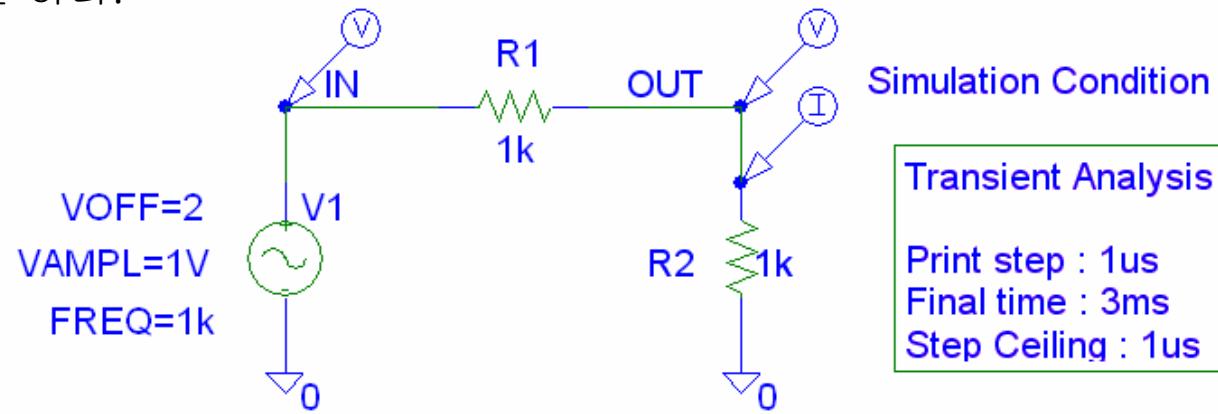
### 💡 Point

Duty rate가 20%일 경우 1V, 40% 경우 2V, 60% 경우 3V 80% 경우 4V의 직류 값이 출력되는 것을 관찰할 수 있다. 즉 PWM은 이러한 선형적인 직류 값을 얻기 위해서도 사용된다.

# 1. 아날로그 회로의 기초이론 및 응용

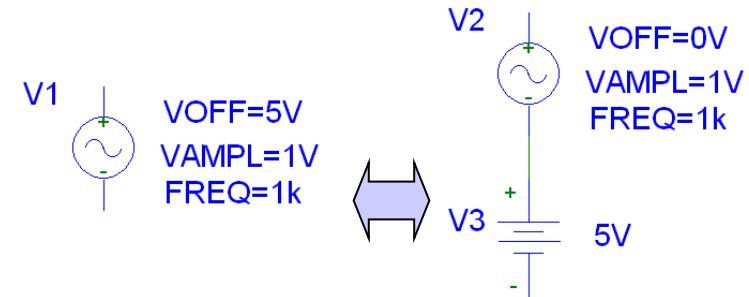
## 11-4. VSIN 응용문제 I

1. 아래 회로에서 OUT 지점의 신호 파형 출력 값을 계산하고 시뮬레이션을 통해 확인하라.
2. R2에 흐르는 교류전류 진폭 값과 직류전류 값을 계산하고 시뮬레이션을 통해 확인 하라.



### Point

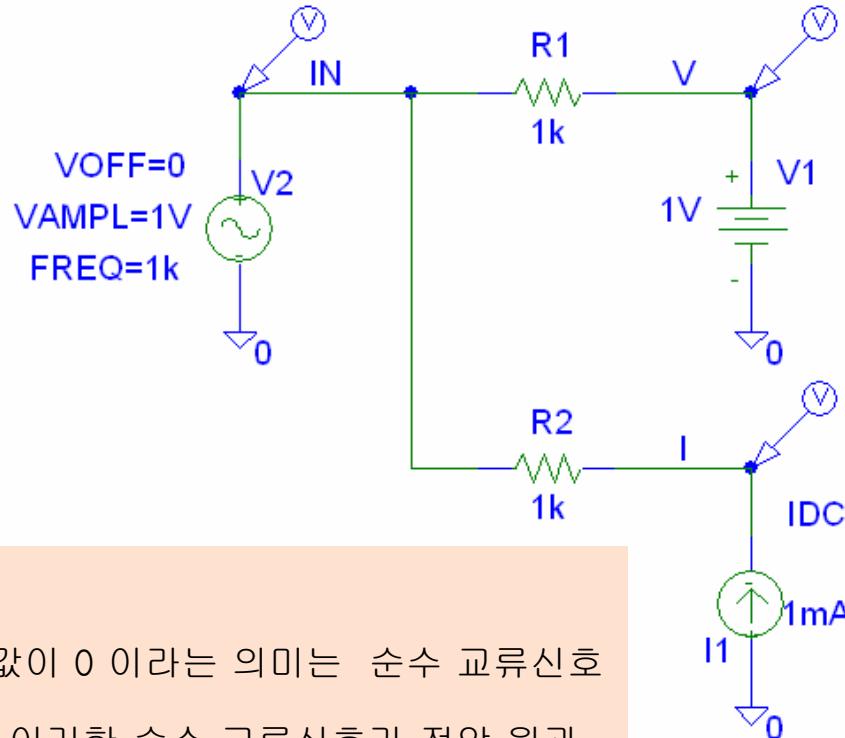
VSIN의 VOFF값은 순수 교류(진폭:VAMPL)신호에  
직류전압(VDC)가 직렬로 구성된 것과 동일의미.  
전류Probe는 반드시 Wire와 Pin의 접속지점에서만  
놓을 수 있으며 전류가 Pin으로 들어가는 지점에  
위치해야 한다.



# 1. 아날로그 회로의 기초이론 및 응용

## 11-5. VSIN 응용문제 II

아래 회로에서 V 와 I 지점의 신호 파형 및 직류 값을 계산을 하고 시뮬레이션을 통해 확인하라.



[Simulation Condition]

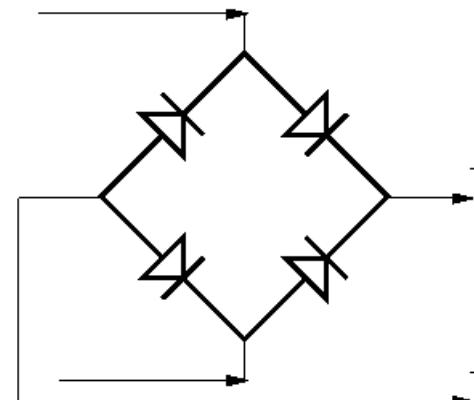
Transient Analysis

Print step : 1us  
Final time : 3ms  
Step ceiling : 1us

### Point

VSIN의 VOFF값이 0 이라는 의미는 순수 교류신호 임을 의미하며 이러한 순수 교류신호가 전압 원과 전류 원을 부하(Load)로 했을 경우의 현상을 관찰하기 위한 예제.

# 교류/직류 회로 해석



### 3. 교류/직류 회로 해석

#### 1. 직류와 교류 회로에서의 전력

$$\text{직류} : P = I * V$$

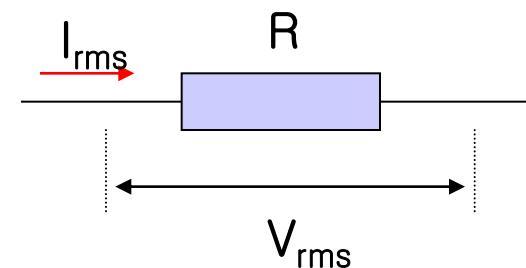
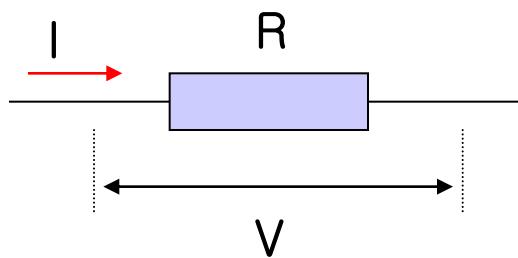
$$P = I^2 * R$$

$$P = V^2 / R$$

$$\text{교류} : P = I_{\text{rms}} * V_{\text{rms}}$$

$$P = I_{\text{rms}}^2 * R$$

$$P = V_{\text{rms}}^2 / R$$



#### 💡 Point

교류에서의 전력 식은 직류에서의 전력 식과 동일하나 전압( $V$ )과 전류( $I$ ) 값을 실효치(rms)로 환산하여 계산해야 한다는 점이 다르다.

### 3. 교류/직류 회로 해석

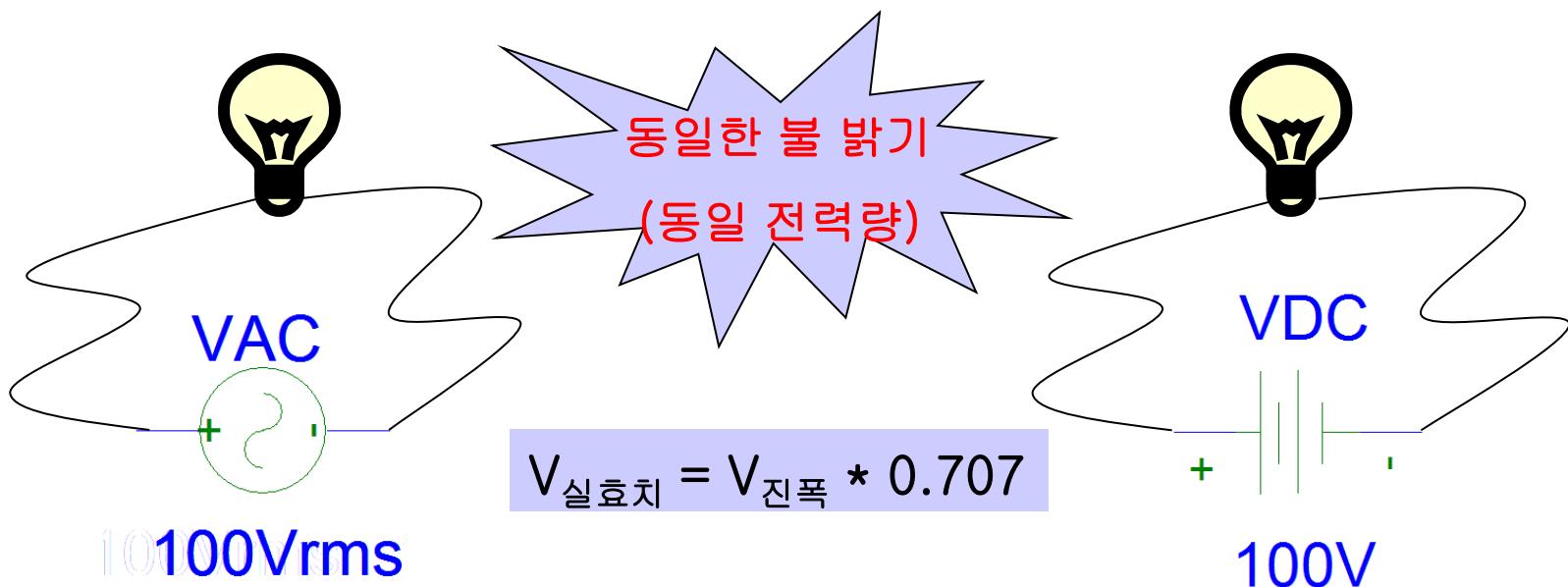
#### 2. 교류신호에서의 실효치 와 평균치

##### 실효치란 :

교류의 경우 시간에 따라 순시 값이 교변함으로 인해 실질적인 유효치(직류적 관점)를 찾아내기 위해서는 수학적인 환산이 필요하며, 실효치(Root Mean Square)로 환산해야 전력계산이 가능하다.

또한 교류에서의 실효 치란 그 실효 값과 같은 직류전압이 동일부하에 일하는 일의 양과 같은 값이라고 할 수 있다.

즉 교류 실효치가 100[V]이면 직류 100[V]가 동일부하에 전하는 전력량과 같다 뜻



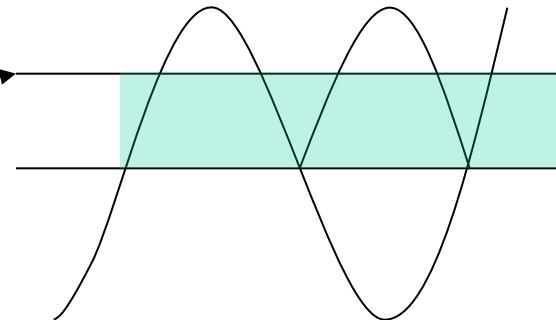
### 3. 교류/직류 회로 해석

#### 평균치란 :

교류신호에서의 평균치란 반주기 내에서의 순시치를 수학적 평균값을 구한 것.  
즉 교류신호의 Negative영역을 Positive영역으로 변환한 후 마치 산을 깍아  
평탄하게 작업하여 평균화 된 값을 의미함.

$$V_{\text{평균치}} = V_{\text{진폭}} * 0.635$$

진폭의 63.5%

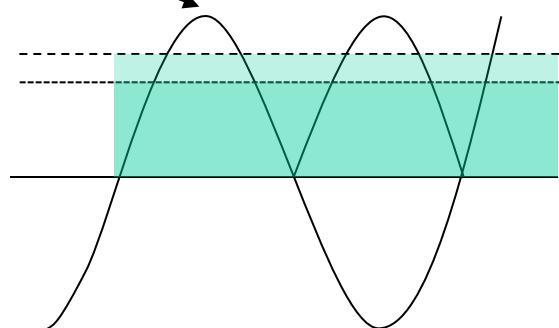


#### [실효치와 평균치 비교]

진폭

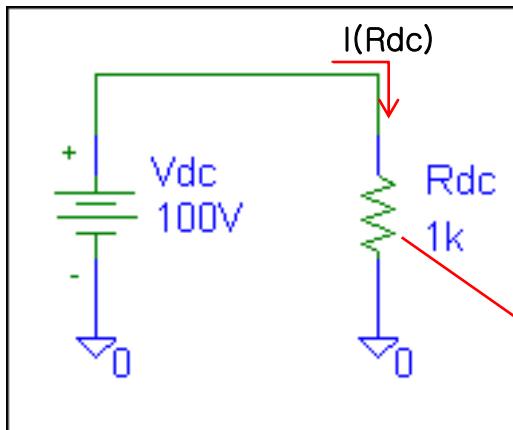
교류 실효치  
(진폭의 70.7%)

교류의 평균치  
(진폭의 63.5%)



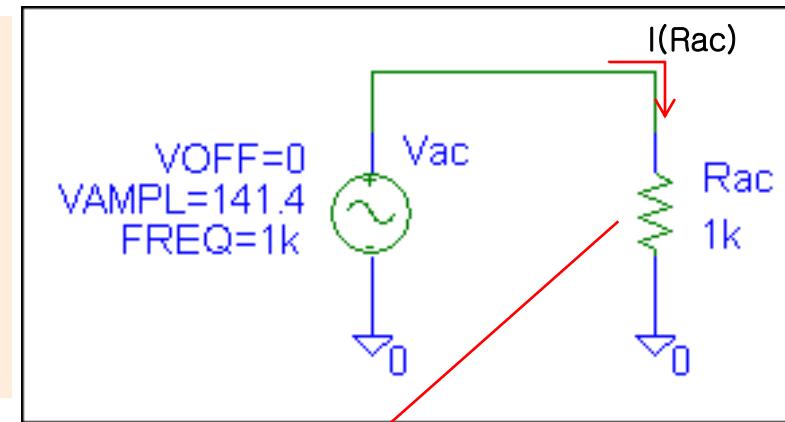
## 2. 교류/직류 회로 해석

### 2-1. 직류와 교류의 동일부하 전력 분석



교류 141.4V 와 직류 100V가 부하 1k 저항에  
일한 양이 같다.

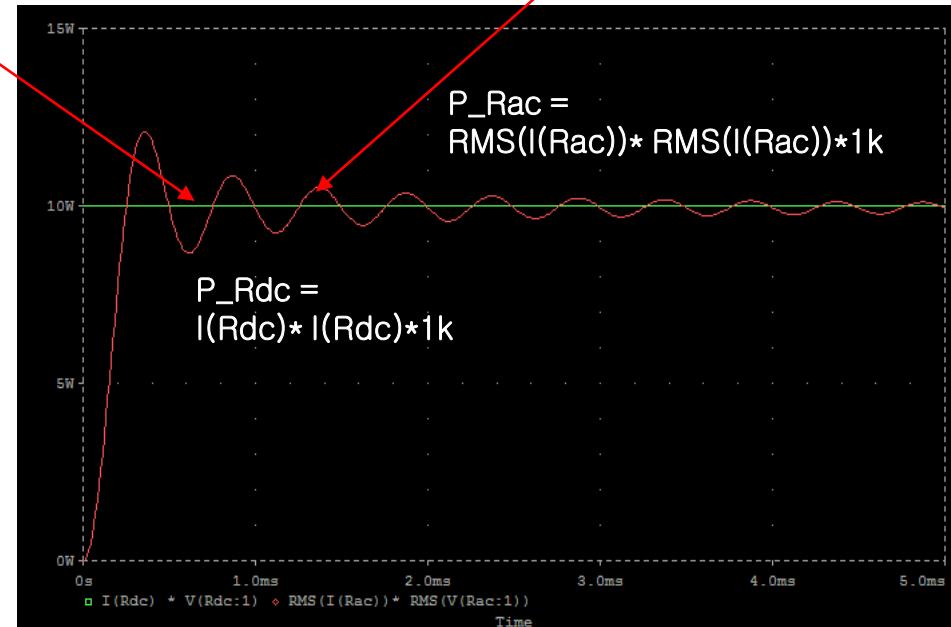
이와 같이 교류의 직류화  
에 있어 일의 양을 기준  
으로 변환한 것이 교류의  
실효치 값이다.



#### Point

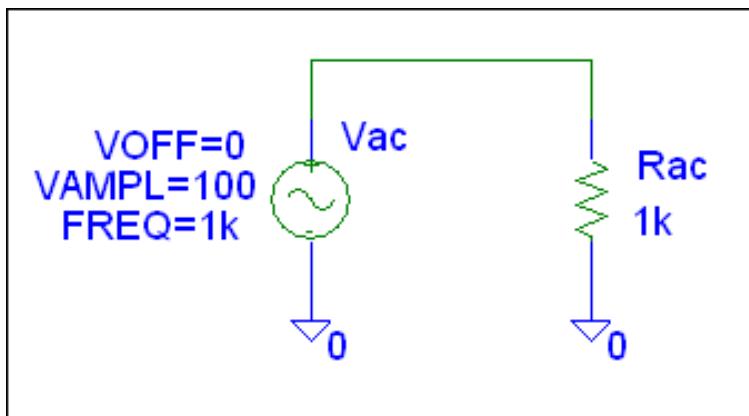
교류이든 직류이든 전력은 시간에 따른  
변화하는 값이 아니라 시간에 따른 변화가 없는  
일정한 형태의 값을 가진다.

교류에서의 전력파형을 보려면 시뮬레이션  
후 Trace -> Add에 가서 우측의 Function  
함수 창에서 RMS()를 먼저 선택한 후 RMS()  
의 ()안에 변환할 대상 즉 I(Rac)를 집어 넣어  
나머지 연산식도 Trace Expression 칸에  
기재하면 된다..



### 3. 교류/직류 회로 해석

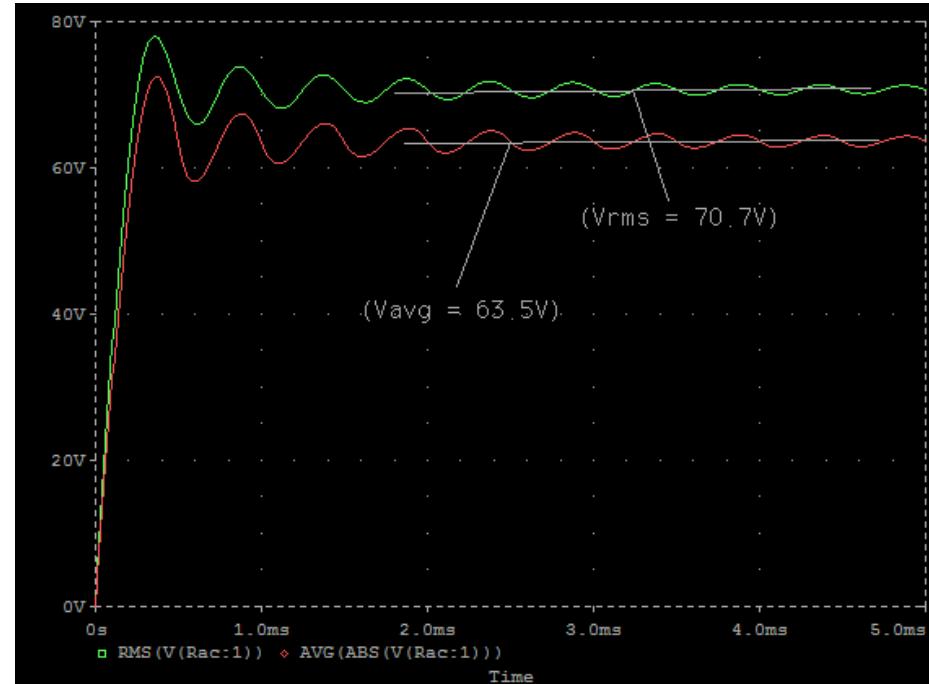
#### 2-2. 교류 실효치 와 평균치의 실험비교



교류 진폭 100V에 대한

$$\begin{aligned}\text{실효치} &= 100\text{V} \times 0.707 \\ &= 70.7\text{V}\end{aligned}$$

$$\begin{aligned}\text{평균치} &= 100\text{V} \times 0.635 \\ &= 63.5\text{V}\end{aligned}$$



#### Point

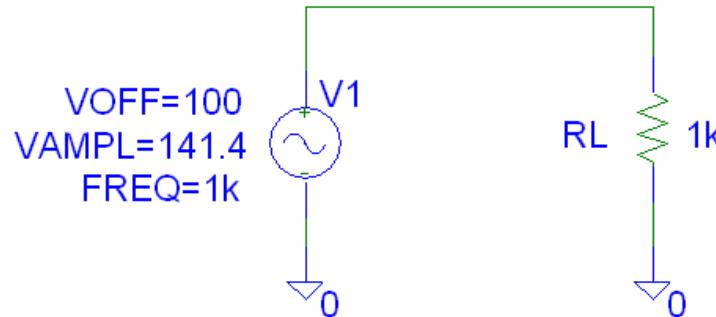
교류의 실효치 = 진폭의 70.7%  $\rightarrow V_{rms} = V_{ampl} \times 0.707$

교류의 평균치 = 진폭의 63.5%  $\rightarrow V_{avg} = V_{ampl} \times 0.635$

평균치(AVG) 함수 사용시 절대치(ABS)함수를 먼저 사용 후 연산해야 한다. (-)부를 (+)로 변환할 필요가 있기 때문.

### 3. 교류/직류 회로 해석

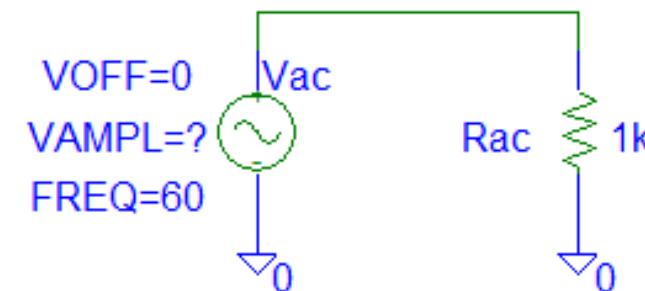
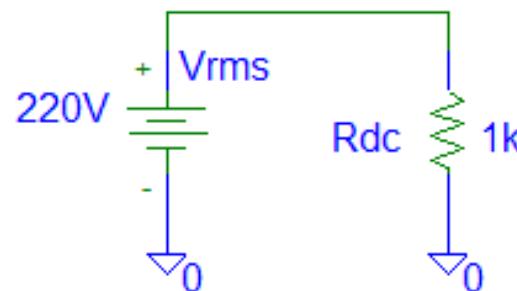
2-3. RL에 소비전력을 시뮬레이션과 계산에 의해 구하라?



#### Point

직류의 실효치(rms) 값은 직류 값 그대로 된다. 즉  $V_{OFF}$ 의 값 100V를 실효치(rms)로 변환하면 100V 그대로 된다.

2-4. 220Vrms 조건에 맞도록  $V_{ac}$ 의 진폭을 구한 후  $R_{dc}$ 와  $R_{ac}$  저항에 소비전력을 시뮬레이션과 계산에 의해 구하라?



### 3. 교류/직류 회로 해석

#### 2-5. 주파수에 따른 교류 전압 원의 소비전력 비교

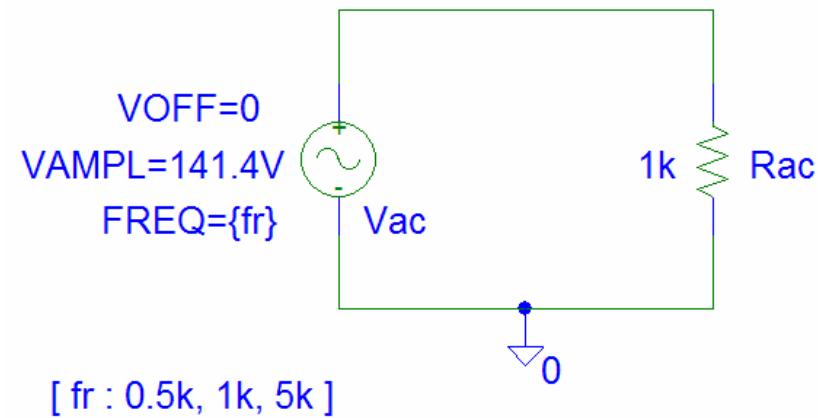
- 교류 신호원의 주파수가 0.5k, 1k, 5k 경우 Rac에 소비전력을 각각 구하라?
- 각 주파수에 대한 Rac에 소비전력의 차이는 어떠한가?
- 본 회로는 직류 몇 V의 전압 원과 동일한 효과(소비전력)을 가지는가?

##### Point

소자의 값을 가변하면서 해석을 할 경우는 Analysis Setup을 선택 Parametric로 가서 가변 대상 소자의 값이 {변수}의 형태이면 Sweep Variable type에서 Global Parameter을 선택하고 ‘Name = 변수’로 하고 아래쪽에 Sweep type과 시작, 끝 값, 증감 분 혹은 Discreet 한 값의 경우는 Value list란에 각각의 값을 쉼표로 구분하여 입력하면 주 해석에 연동하여 Parametric에서 규정된 변화 값에 대한 해석을 동시에 처리하여 결과를 한꺼번에 보여 준다.

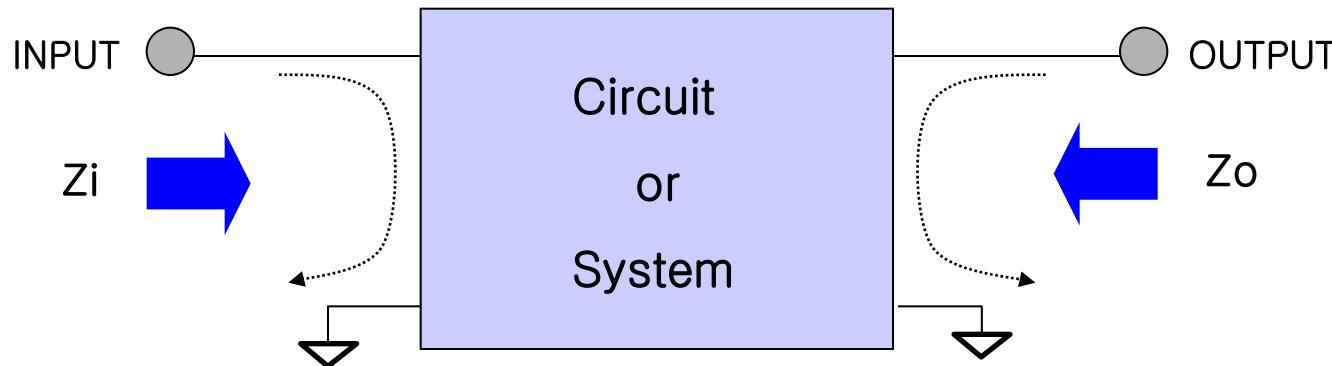
##### PARAMETERS:

fr      1k



### 3. 교류/직류 회로 해석

#### 3. 전압 전달함수(Av) 구하는 방법



$$\text{전압 증폭도 : } Av = Z_o / Z_i$$

- ☞  $Z_i$  : 입력 측에서 바라본 임피던스 (출력 Port open)
- ☞  $Z_o$  : 출력 측에서 바라본 임피던스(입력 Port Open)

#### 💡 Point

전압 전달함수(Av)는 일반 수동회로, 트랜지스터 증폭회로 그리고 OPAMP 연산증폭기에도 공통적으로 적용되는 관계식으로 각종 저항방식 분압회로, 필터해석, 증폭기의 증폭도 해석 등에도 유용하게 사용할 수 있다.

### 3. 교류/직류 회로 해석

#### ◆ 임피던스의 정의

구분	임피던스	저주파	고주파
저항	$R$	일정	일정
코일	$sL=j\omega L$	저항 작아짐	저항 커짐
콘덴서	$1/sC=1/j\omega C$	저항 커짐	저항 작아짐

※  $s : s$  파라매터,  $s=j\omega$ ,  $\omega=2\pi f$ : 각 주파수

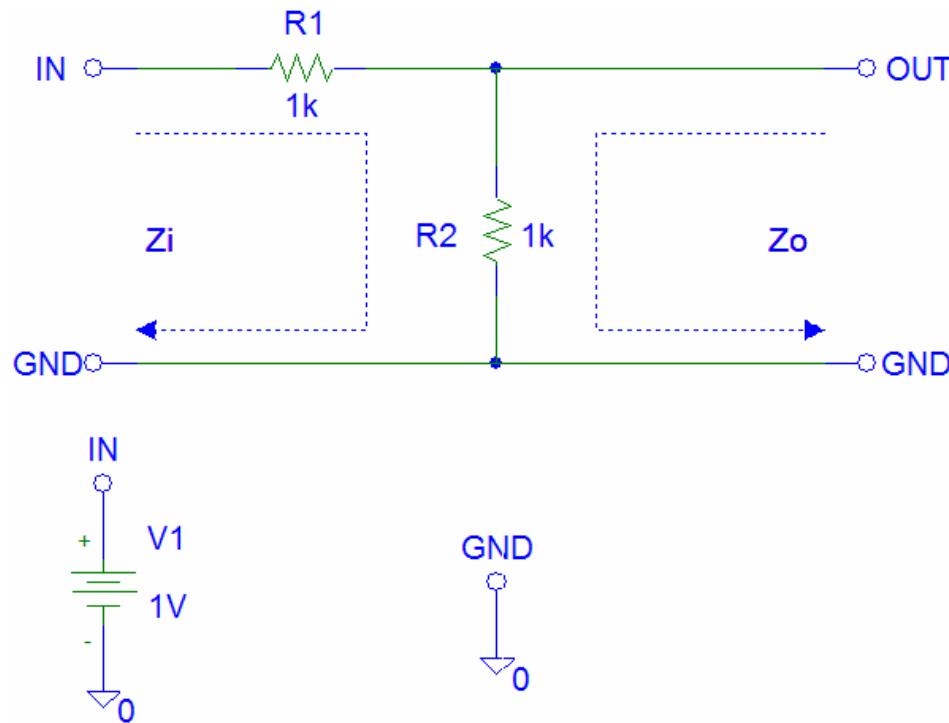
저항의 경우 주파수에 따른 저항 값이 일정하나 코일이나 콘덴서의 경우는 주파수에 따라 저항 값이 가변 되는 일종의 주파수 의존 가변저항이라고 볼 수 있다.

#### ★ Point

순수 저항소자에 있어서의 저항 값은 저항이라고 하지만 포괄적인 의미의 저항을 임피던스 라고 하며 정식의 의미는 콘덴서, 코일, 저항을 포함하여 교류에 대한 회로를 개별 뿐만 아니라 임의의 시스템의 특정 2-Port를 기준한 교류적 저항을 임피던스 라고 한다.

### 3. 교류/직류 회로 해석

#### 3-1. 전압 전달함수(Av) 해석 : 직류 이득 (저항 회로)



$Z_i$  : 입력 측에서 바라본 임피던스 ( $R_1 + R_2 = 2k$ )  $\rightarrow$  OUT Port Open

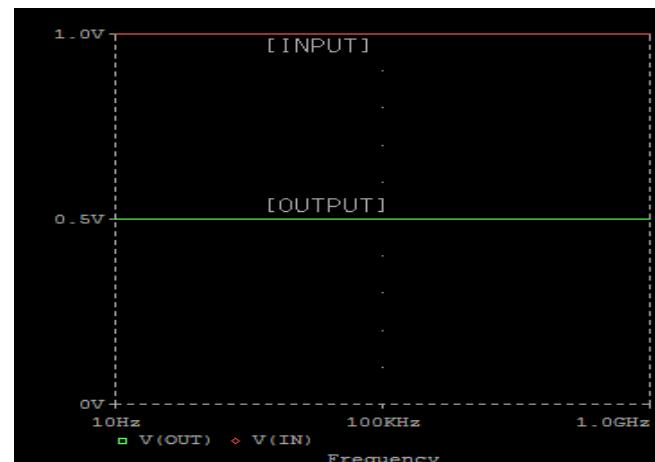
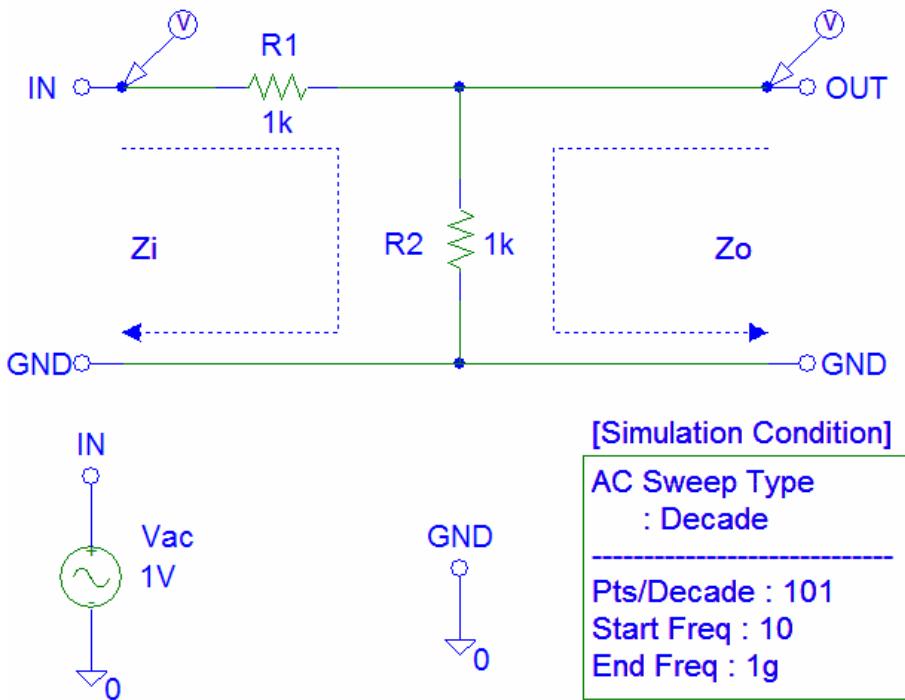
$Z_o$  : 출력 측에서 바라본 임피던스 ( $R_2 = 1k$ )  $\rightarrow$  IN Port Open

$$Av = Z_o / Z_i = R_2 / (R_1 + R_2) = 0.5 \rightarrow \frac{1}{2} \text{ 회로}$$

따라서 입력 1V를 넣으면 출력에는 0.5V가 나온다.

### 3. 교류/직류 회로 해석

#### 3-2. 전압 전달함수(Av) 해석 : 교류 이득 (저항 회로)



#### Point

순수 저항회로에서는 직류와 교류에 대한 저항치의 변화가 없음으로 이득이 동일

$Z_i$  : 입력 측에서 바라본 임피던스 ( $R_1 + R_2 = 2\text{k}$ )  $\rightarrow$  OUT 측 Open

$Z_o$  : 출력 측에서 바라본 임피던스 ( $R_2 = 1\text{k}$ )  $\rightarrow$  IN 측 Open

$$Av = Z_o / Z_i = R_2 / (R_1 + R_2) = 0.5 \rightarrow \frac{1}{2} \text{ 회로}$$

“VAC” 입력으로 하여 10Hz~1GHz 범위 내 교류입력이 1인 값을 입력  $\rightarrow$  출력 관찰

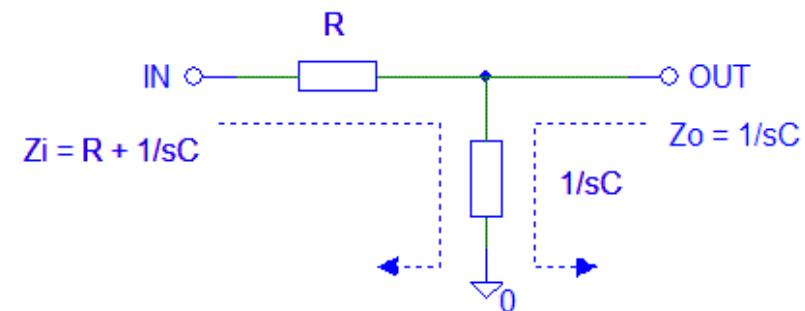
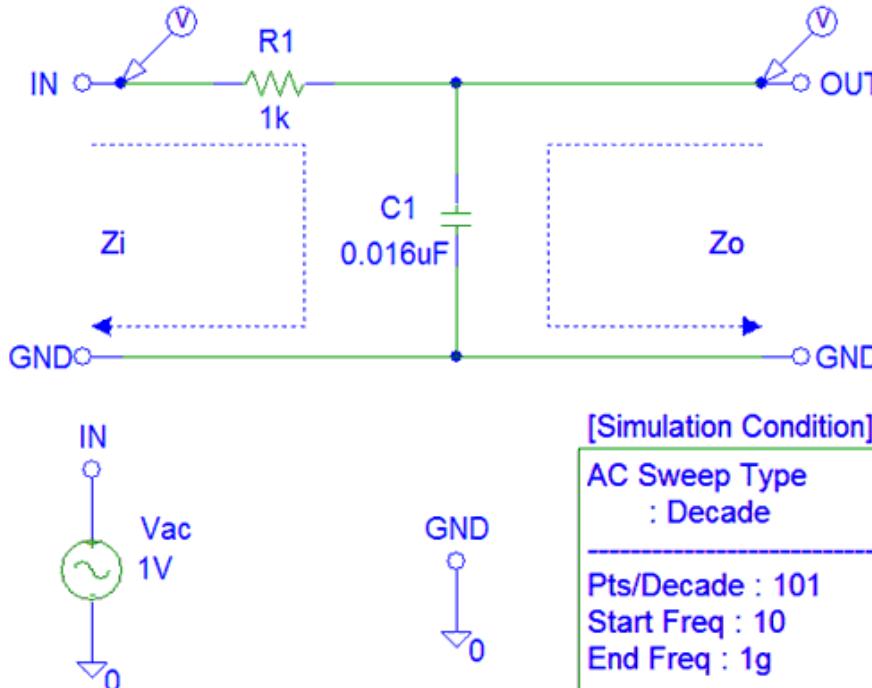
### 3. 교류/직류 회로 해석

#### 3-3. 전압 전달함수(Av) 해석 : 교류이득(R, C회로)

1. 아래 회로에서 입력신호가 10kHz 때의 출력전압은 ?
2. 무슨 회로라고 볼 수 있는가?
3. 아래 회로의 전달함수를 수식으로 전개하여보라.(s-parameter 이용)
4. Laplace 함수를 불러 주파수 해석 후 회로의 해석결과와 비교하라.

LAPLACE 함수

$$\frac{1}{1+s}$$



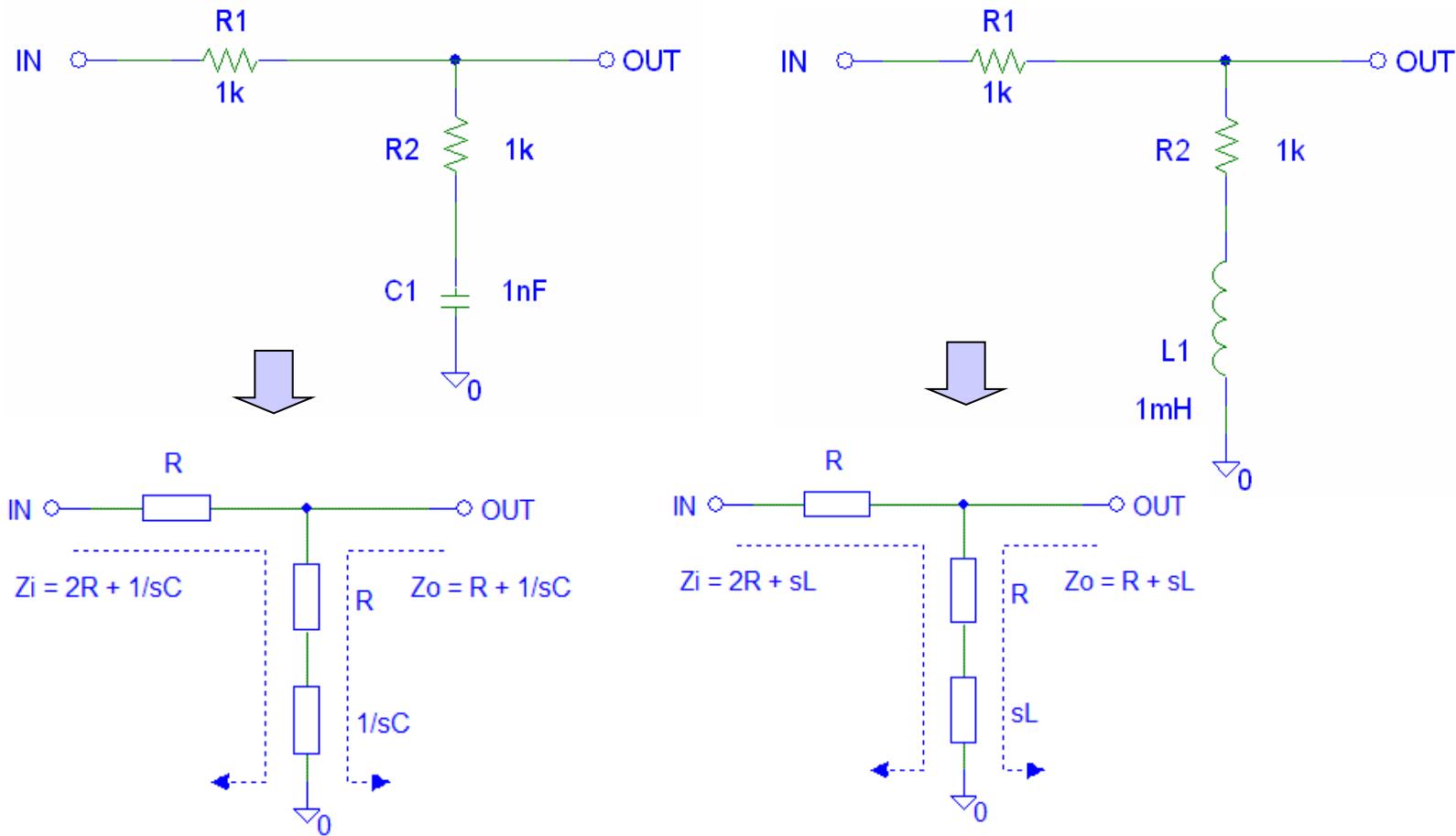
$$A_v = \frac{Z_o}{Z_i} = \frac{1/sC}{R + 1/sC}$$

$$= \frac{1}{sCR + 1}$$

### 3. 교류/직류 회로 해석

#### 3-4. 전압 전달함수(Av) 해석 : 교류이득(R, L 회로)

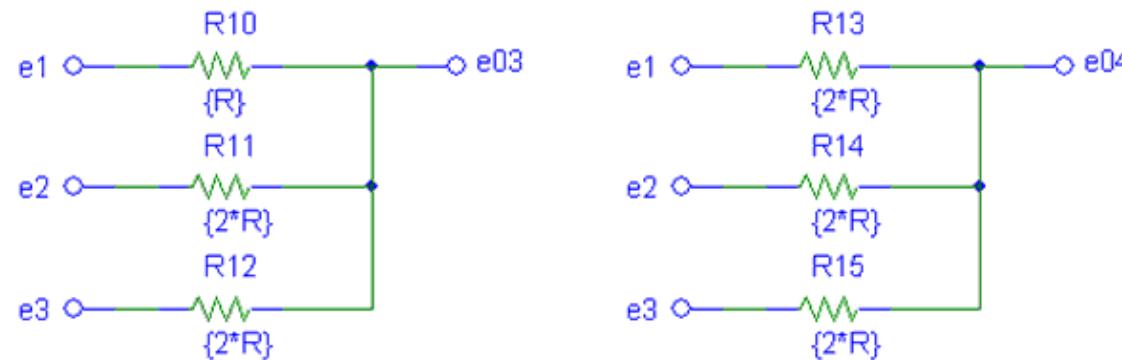
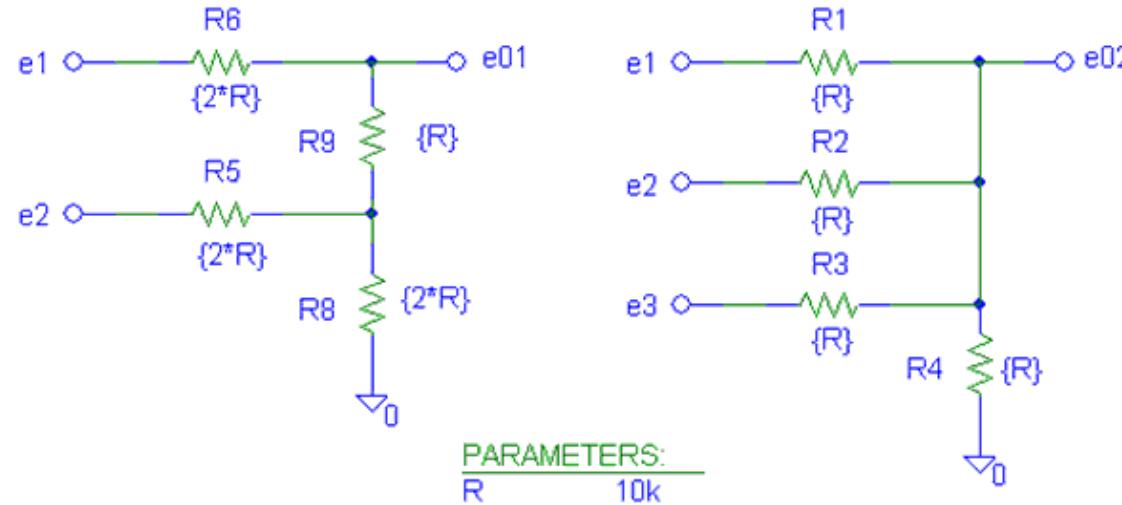
1. 아래회로의 전압이득 특성을 주파수해석으로 파악하라? 어떠한 형태의 필터인가?
2. 입력신호의 주파수가 0 인 경우와 무한대인 경우의 입력과 출력 값을 예측해보라.
3. Laplace 함수를 불러 주파수 해석 후 회로의 해석 결과와 비교하라.



### 3. 교류/직류 회로 해석

#### 3-5. 전압 전달함수(Av) 해석 예제 1

아래회로의 입, 출력 관계식을 구하라.(단 e1~e3 모든 입력은 전압 원)



### 3. 교류/직류 회로 해석

#### 4. R, L, C 단위 소자특성

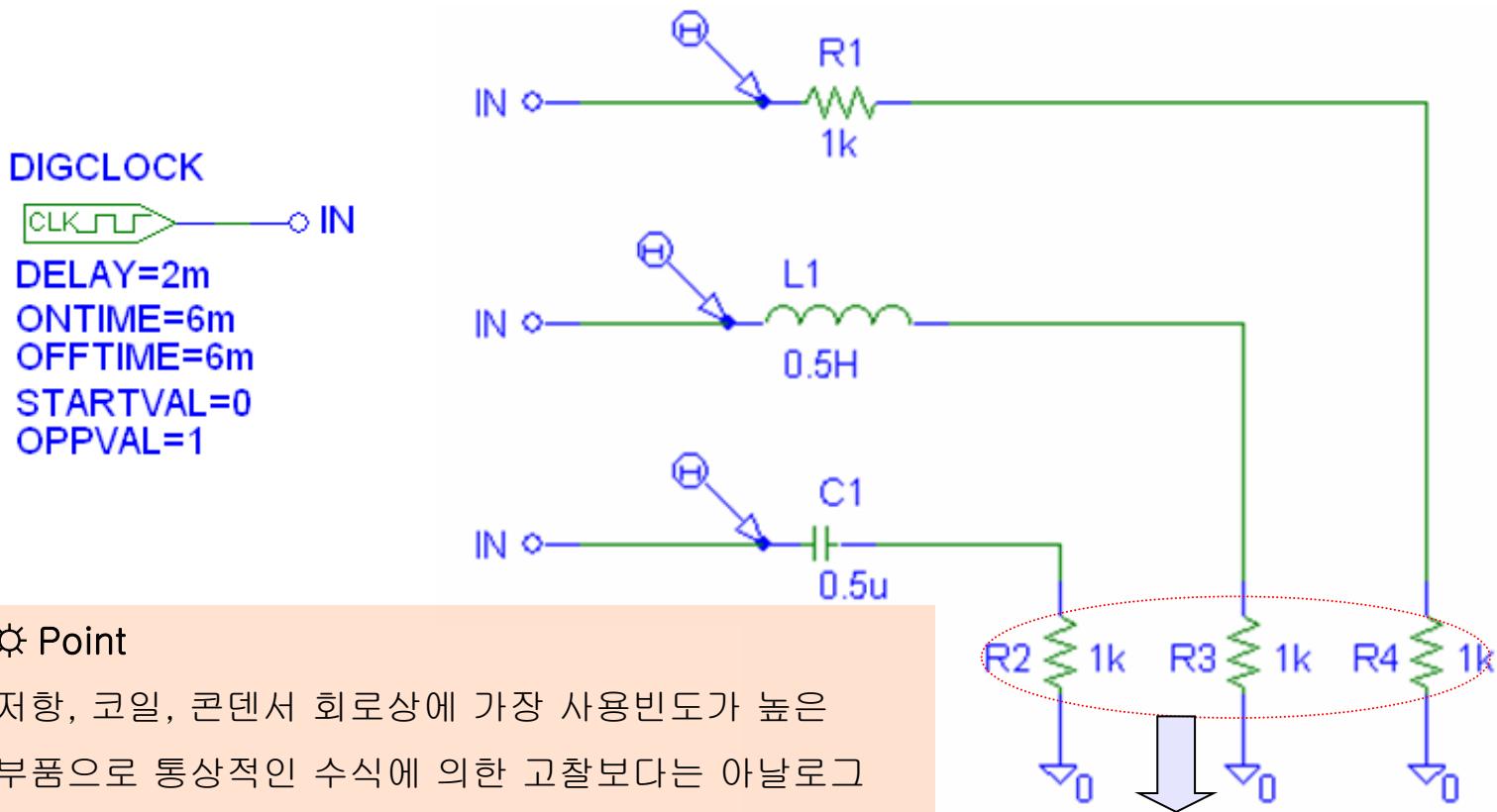
INDEX	R	L	C
Symbol			
Impedance	$R$	$sL = j\omega L$	$1/sC = 1/j\omega C$
직류특성	통과 (전류제한)	통과 (전류지연)	차단 (천이영역 통과)
교류특성	저주파 통과 고주파 통과	저주파 통과 고주파 차단	저주파 차단 고주파 통과
직, 병렬 등가	직렬 : 증가 병렬 : 감소	직렬 : 증가 병렬 : 감소	직렬 : 감소 병렬 : 증가

##### Point

저항은 주파수에 무관하게 일정 저항 값을 가지며 코일과 콘덴서는 주파수에 따라 저항이 변하는 소자라고 볼 수 있다. 즉 코일과 콘덴서는 주파수 가변 저항이라고 볼 수 있다.

### 3. 교류/직류 회로 해석

#### 4-1. R, L, C 단위 소자 특성 : 펄스 응답특성



##### Point

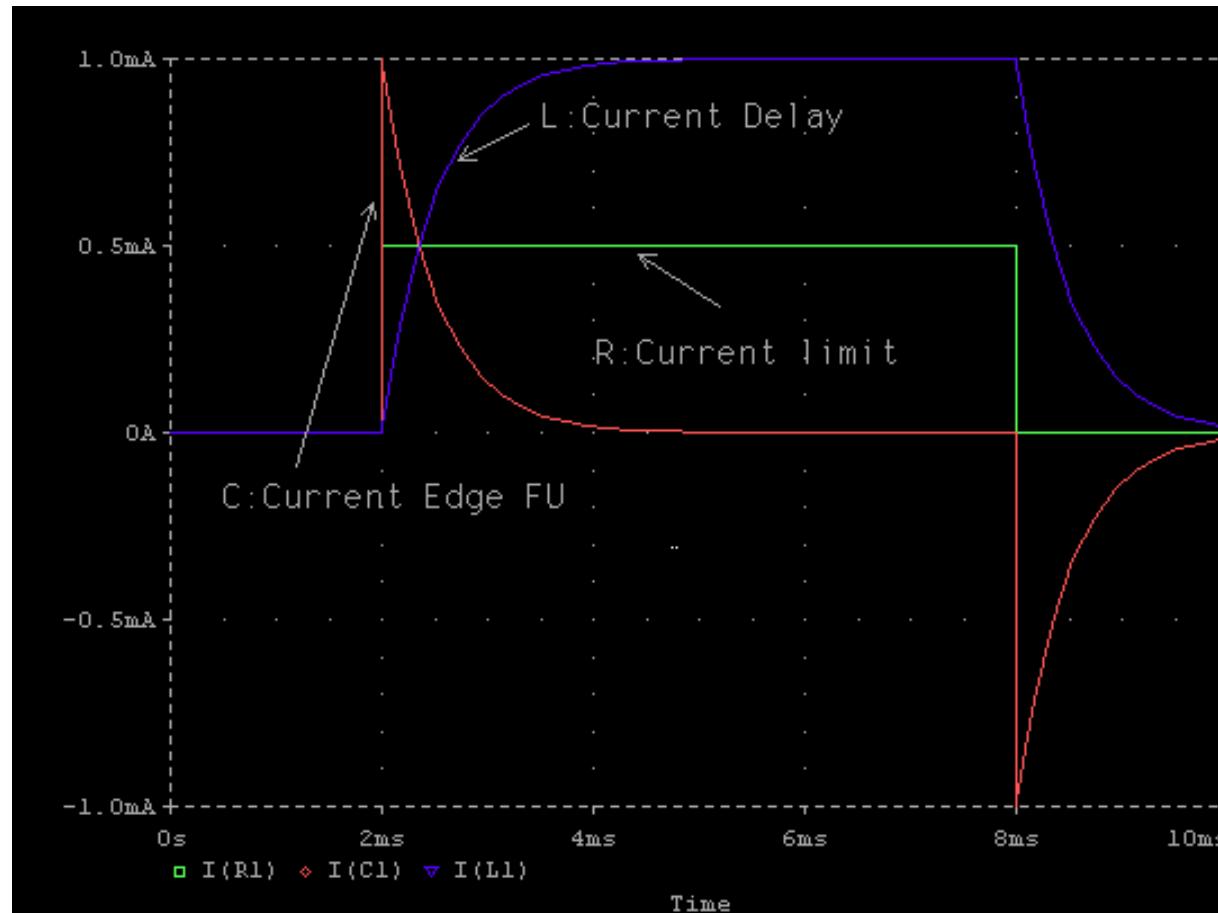
저항, 코일, 콘덴서 회로상에 가장 사용빈도가 높은 부품으로 통상적인 수식에 의한 고찰보다는 아날로그 회로에서는 이러한 수동소자의 개별적 동작의 이해를 통한 직관적인 해석이 중요하다.

본 해석은 R, L, C의 이러한 개별적 동작 특성을 이해하기 위한 것이다. 전류Probe는 전류방향을 고려, Wire to Pin 경계지점에서만 측정 가능하다.

동일 부하조건

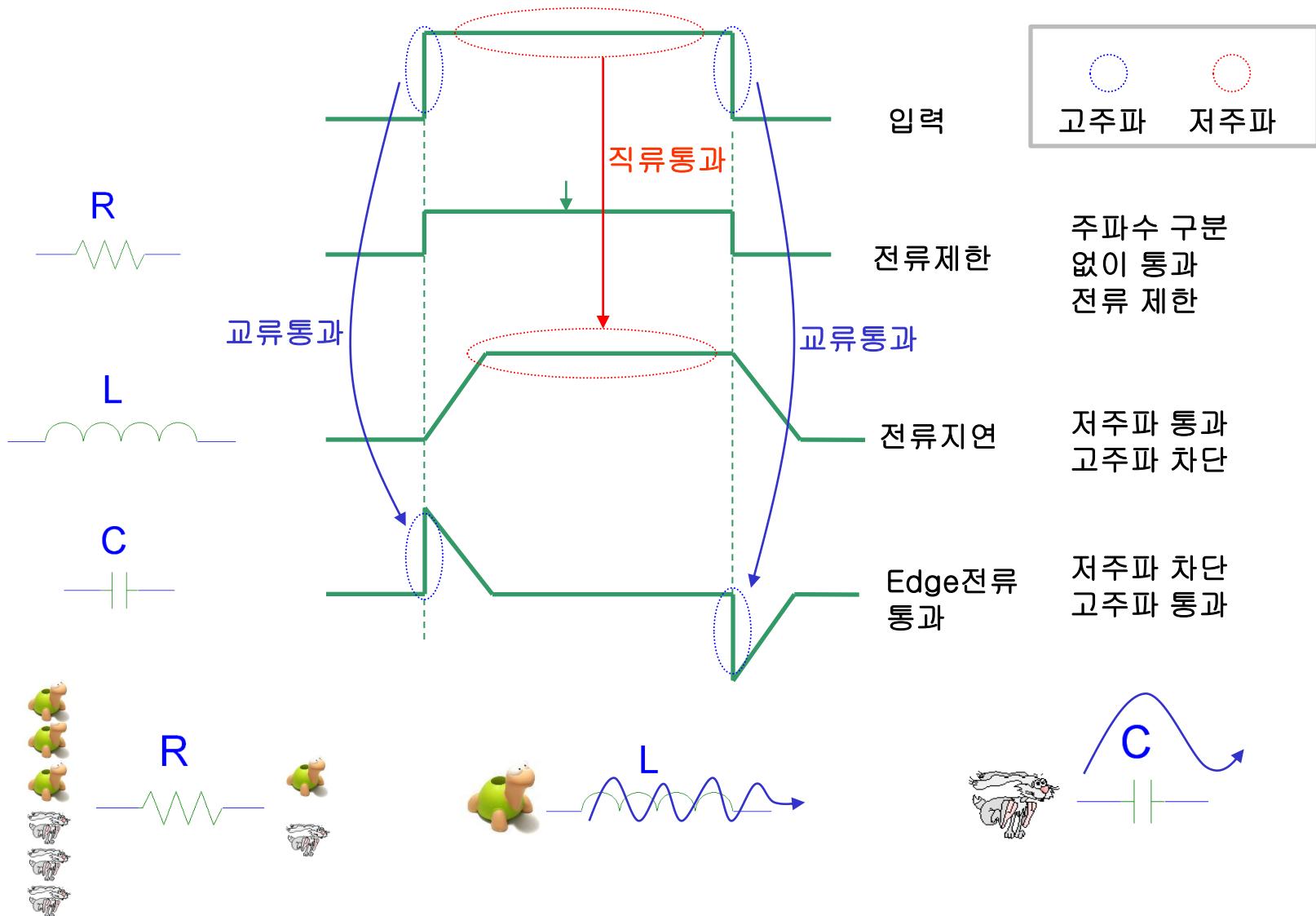
### 3. 교류/직류 회로 해석

#### ◆ 시뮬레이션 결과



### 3. 교류/직류 회로 해석

#### ◆ 펄스응답 : 통과 전류의 고찰



### 3. 교류/직류 회로 해석

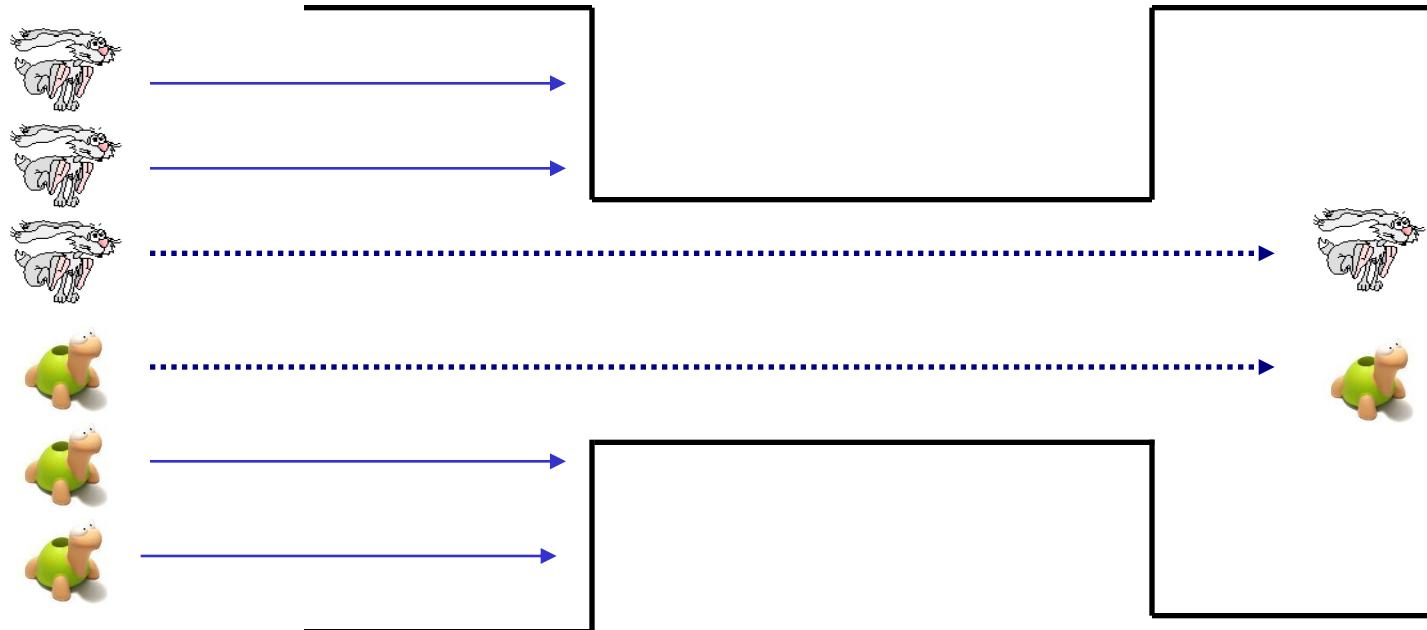
#### ◆ R 동작특성

저주파, 고주파 구분 없이 통과 절대량을 줄인다.



고주파

저주파



#### ❖ Point

저항은 주파수에 무관하게 일정 저항 값을 가진다. 즉 고주파에 해당하는 토끼와 저주파에 해당하는 거북이의 통과 마리 수가 한 마리로 동일하다.

### 3. 교류/직류 회로 해석

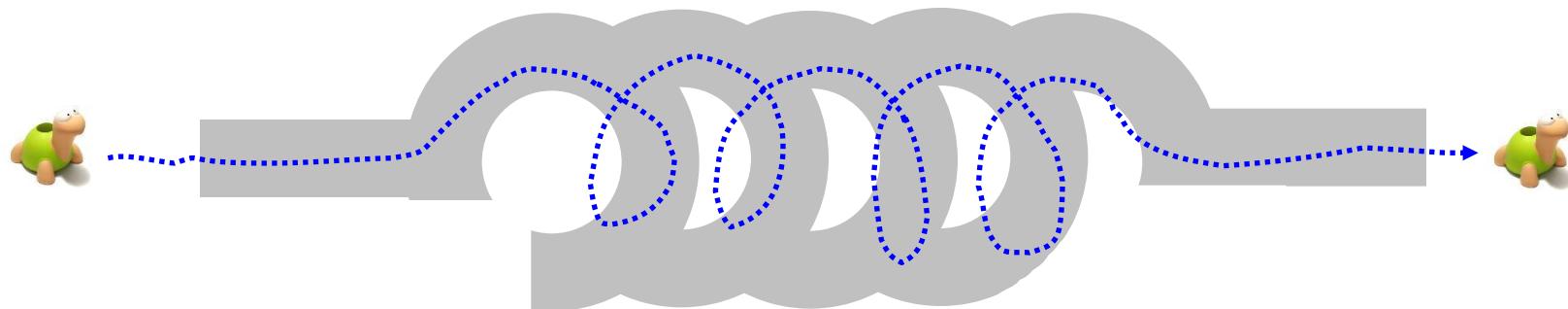
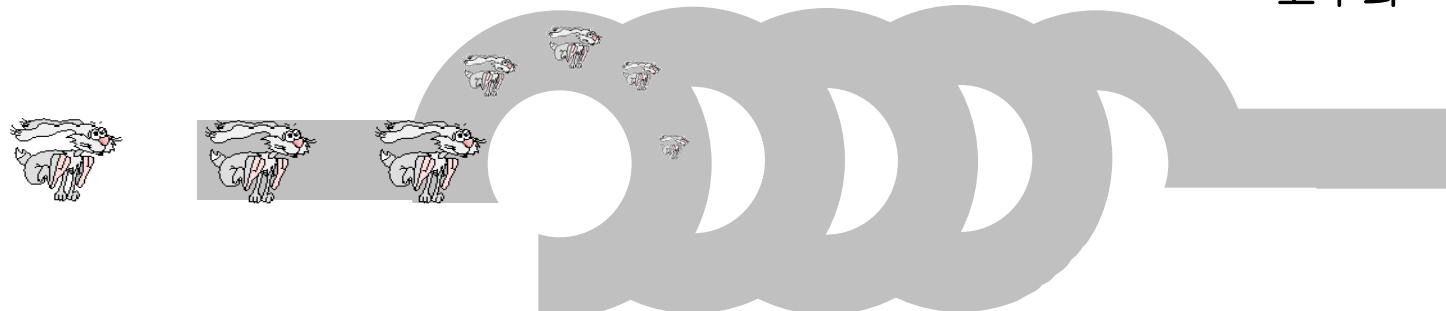
#### ◆ L 동작특성

저주파 통과, 고주파 차단



고주파

저주파



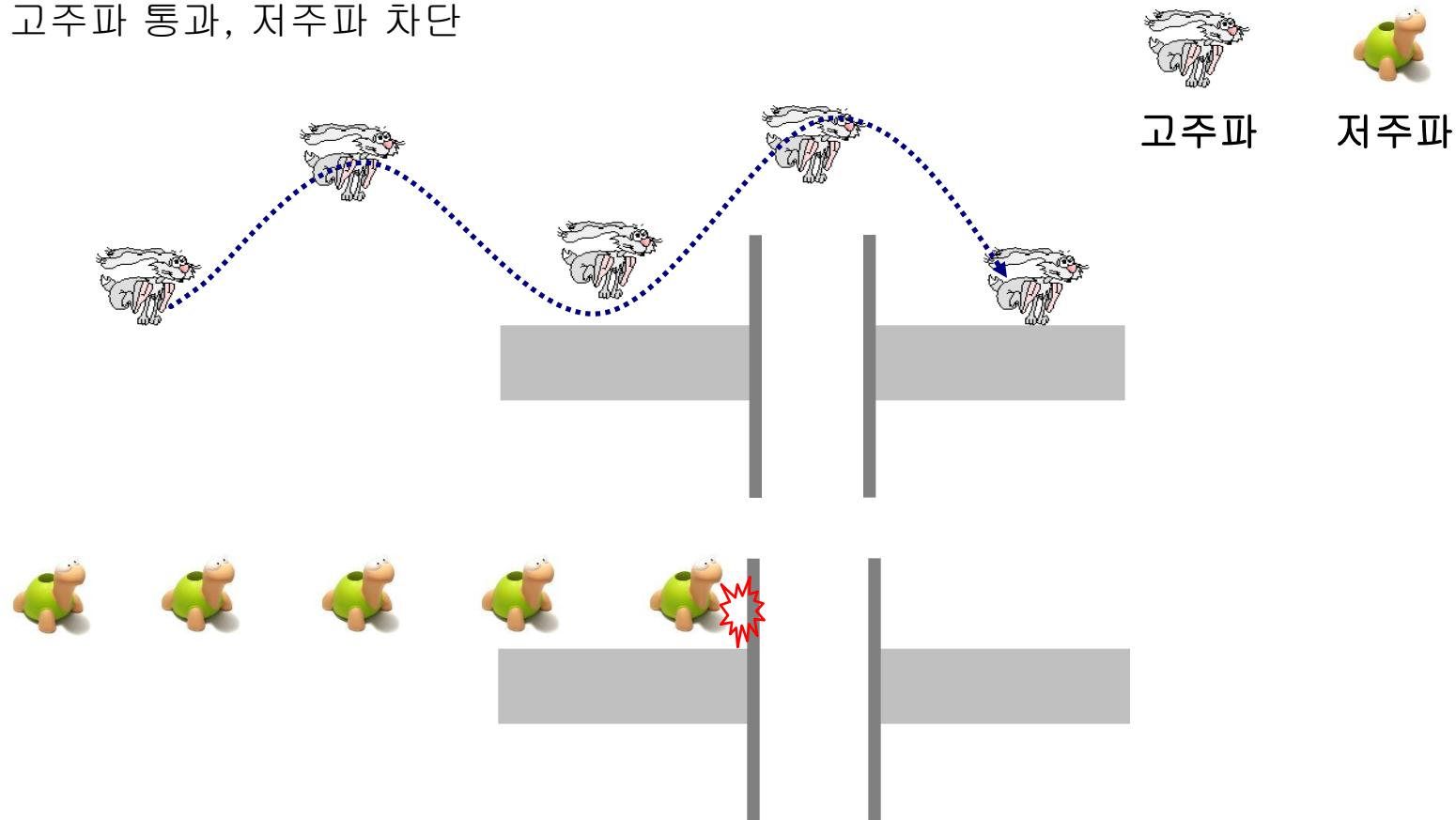
#### Point

코일은 실제 구리 선을 원통형으로 감아서 제작되며 따라서 토끼(고주파)의 경우는 깡충 깡충 뛸박질하며 이동함으로 코일을 만나면 갑자기 길이 급회전을 함으로 통과가 어렵게 된다. 반면에 거북이(저주파)는 걸음 자체가 느리니까 코일을 만나더라도 별다른 장애 없이 통과한다.

### 3. 교류/직류 회로 해석

#### ◆ C 동작특성

고주파 통과, 저주파 차단

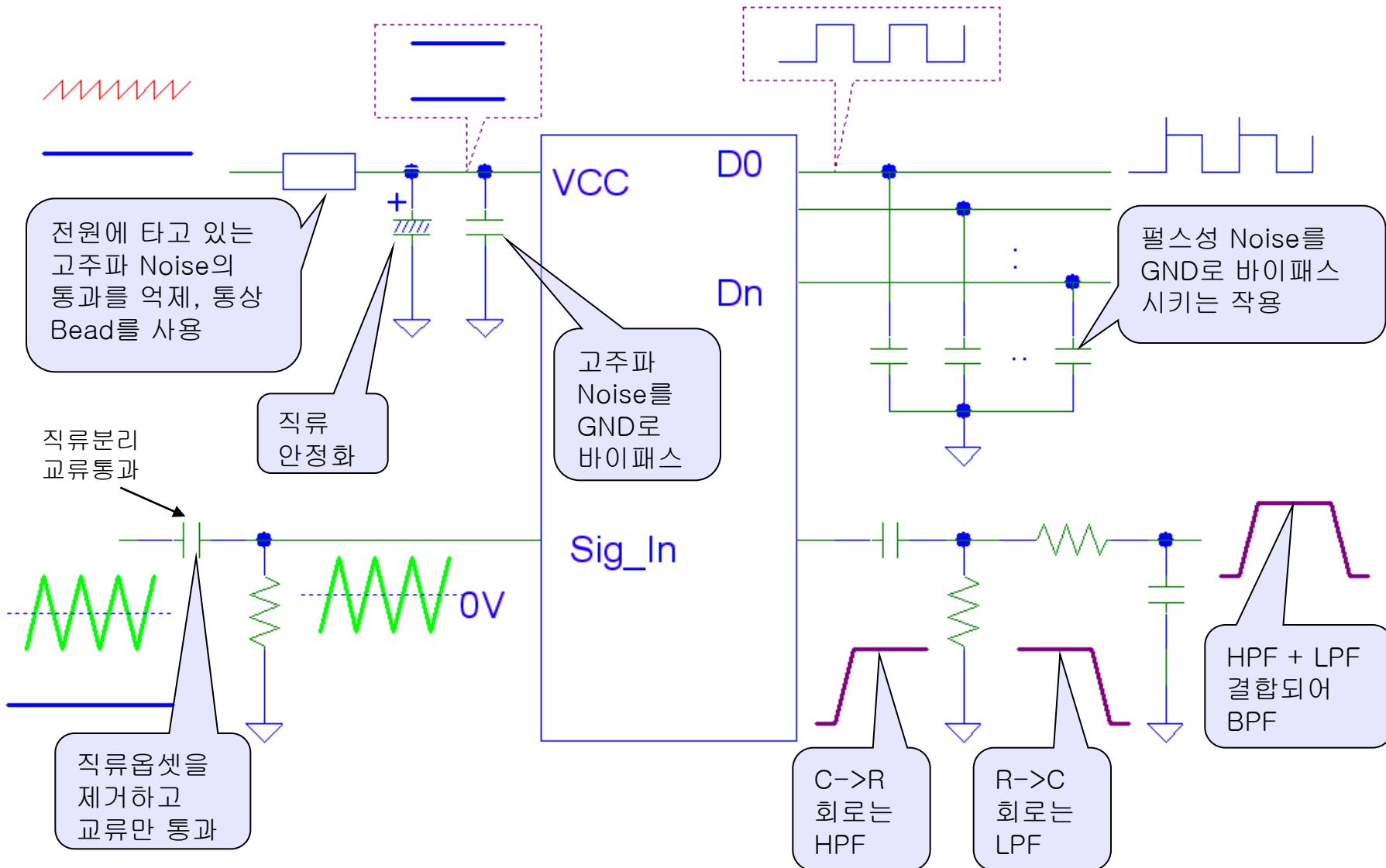


#### ★ Point

콘덴서는 철판을 두 개 서로 맞대어 제작되며 토끼(고주파)의 경우는 콘덴서를 만나면 꺽충뛰어 통과하게 되며 반면에 거북이(저주파)는 토끼처럼 Jump를 할 수 없음으로 통과를 하지 못하게 된다.

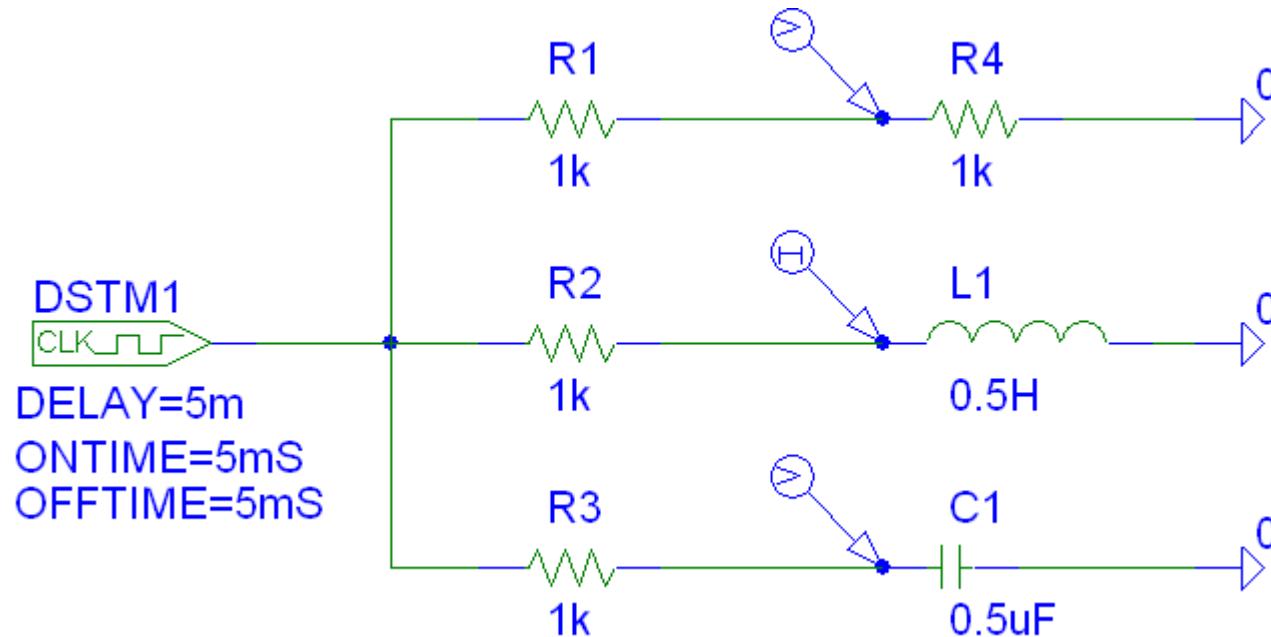
### 3. 교류/직류 회로 해석

#### ◆ L, C의 실 적용사례



### 3. 교류/직류 회로 해석

#### ◆ 펄스응답 : L, C의 충전작용 고찰

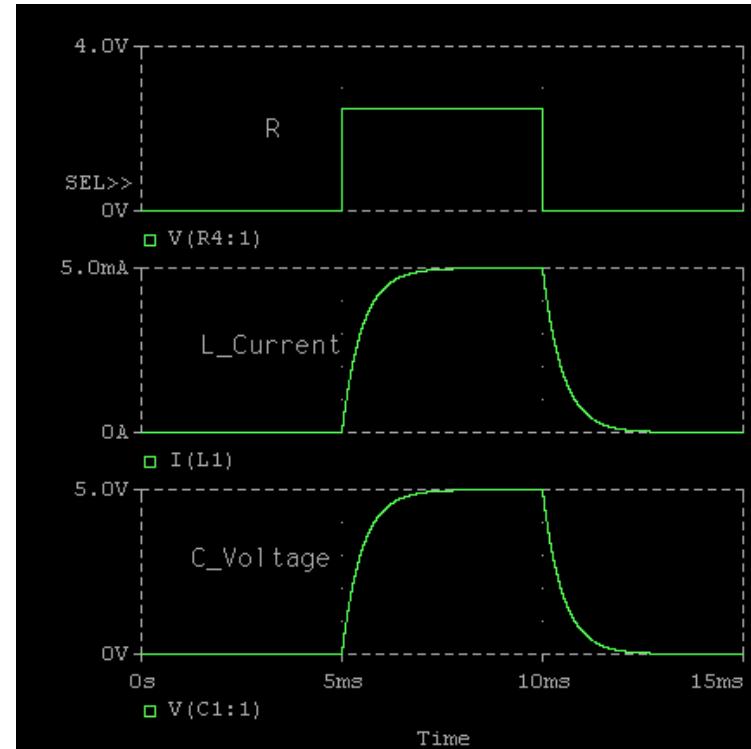
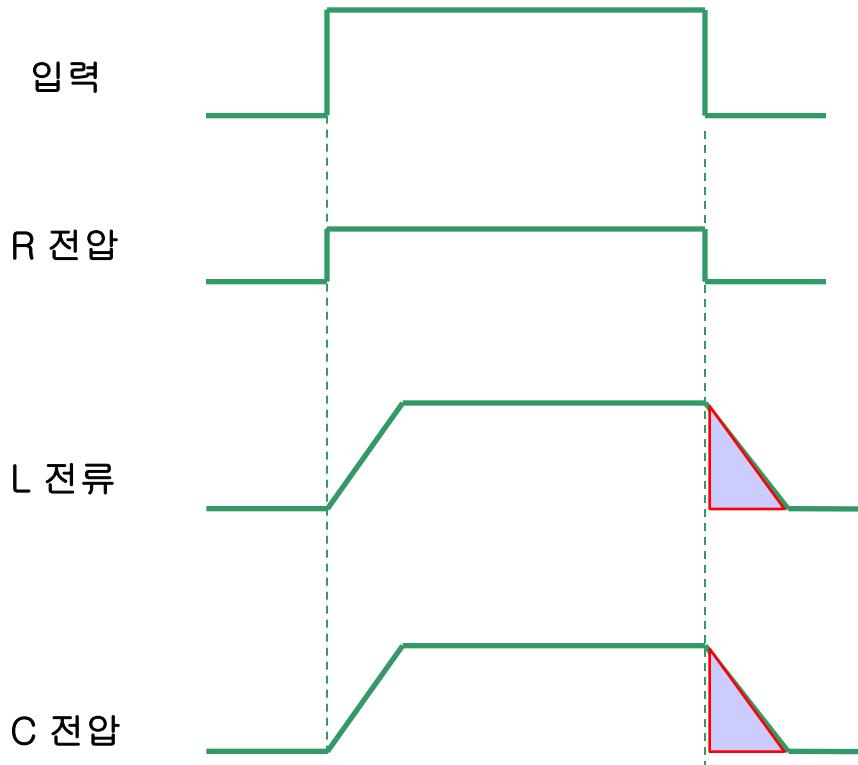


#### Point

저항은 전압이나 전류에 대한 충전효과가 없으며 코일(L)의 경우 전류 충전의 작용이 있으며 콘덴서(C)의 경우 전압 충전의 작용이 있다. 콘덴서(C)의 전압충전 작용을 이용한 것이 바로 정류/평활 회로에서의 평활 작용과 동일하다. 그리고 IC의 전원 핀에 가깝게 구성된  $\mu\text{F}$  단위의 큰 용량의 콘덴서에 의한 직류 안정화의 작용과 동일하다.

### 3. 교류/직류 회로 해석

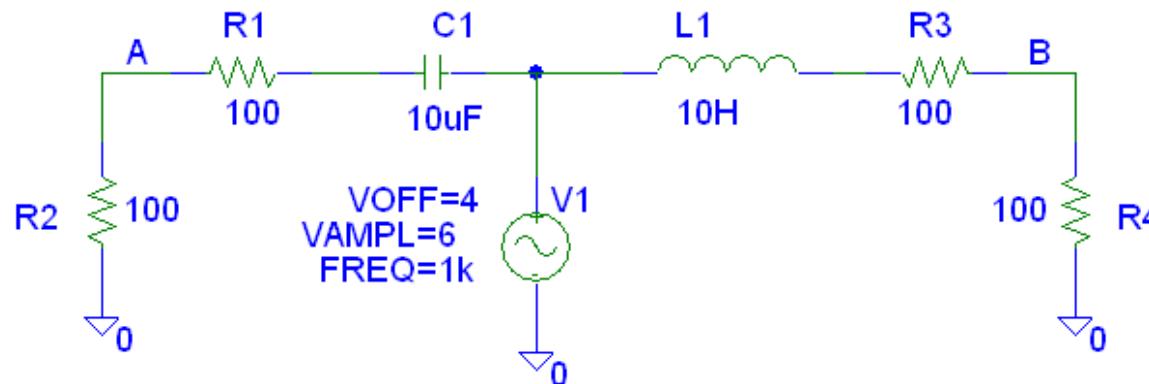
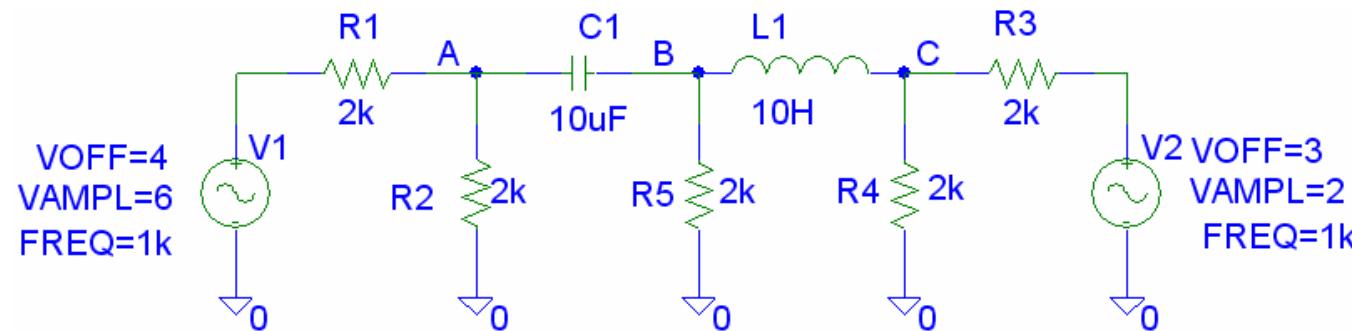
#### ◆ 펄스응답 : L, C의 충전작용 출력



코일(L)의 경우 입력이 없어져도 잔류전류 가 남아 서서히 방전하는 것을 볼 수 있고  
콘덴서(C)의 경우 입력이 없어져도 잔류전압 가 남아 서서히 방전하는 것을 볼 수 있다.  
이때 저항의 경우는 별도의 전압이나 전류의 충전 작용이 없음을 알 수 있다.

### 3. 교류/직류 회로 해석

4-2. 아래 A, B, C 지점의 VOFF와 VAMPL값을 구하라?(DC, AC등가회로 작성 후 계산)

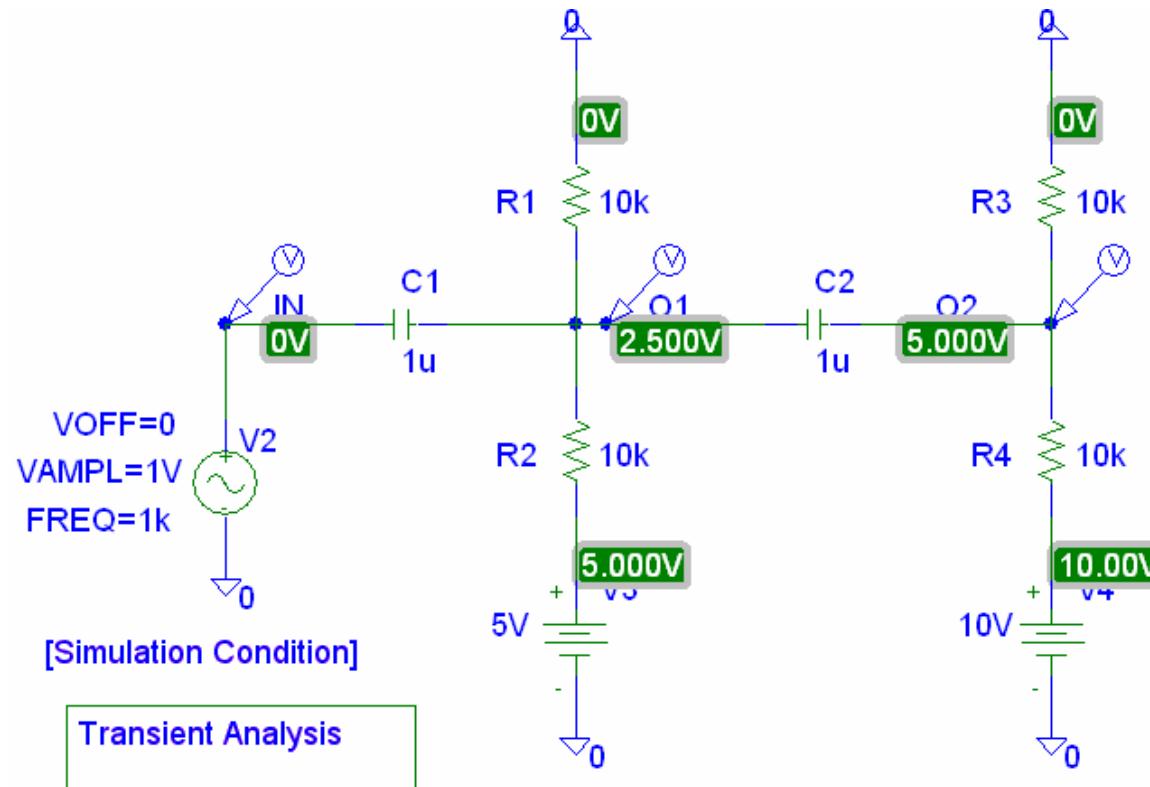


#### 💡 Point

콘덴서는 교류통과 직류차단. 코일은 교류차단 직류통과의 특성을 실험하기 위한 회로로서 위 회로를 해석하려면 직류 등가회로와 교류 등가회로를 각각 그려서 해석해야 한다.

### 3. 교류/직류 회로 해석

#### 4-3. Coupling C 동작 특성 실험 (Coupling C의 역할 : DC분리 AC통과)

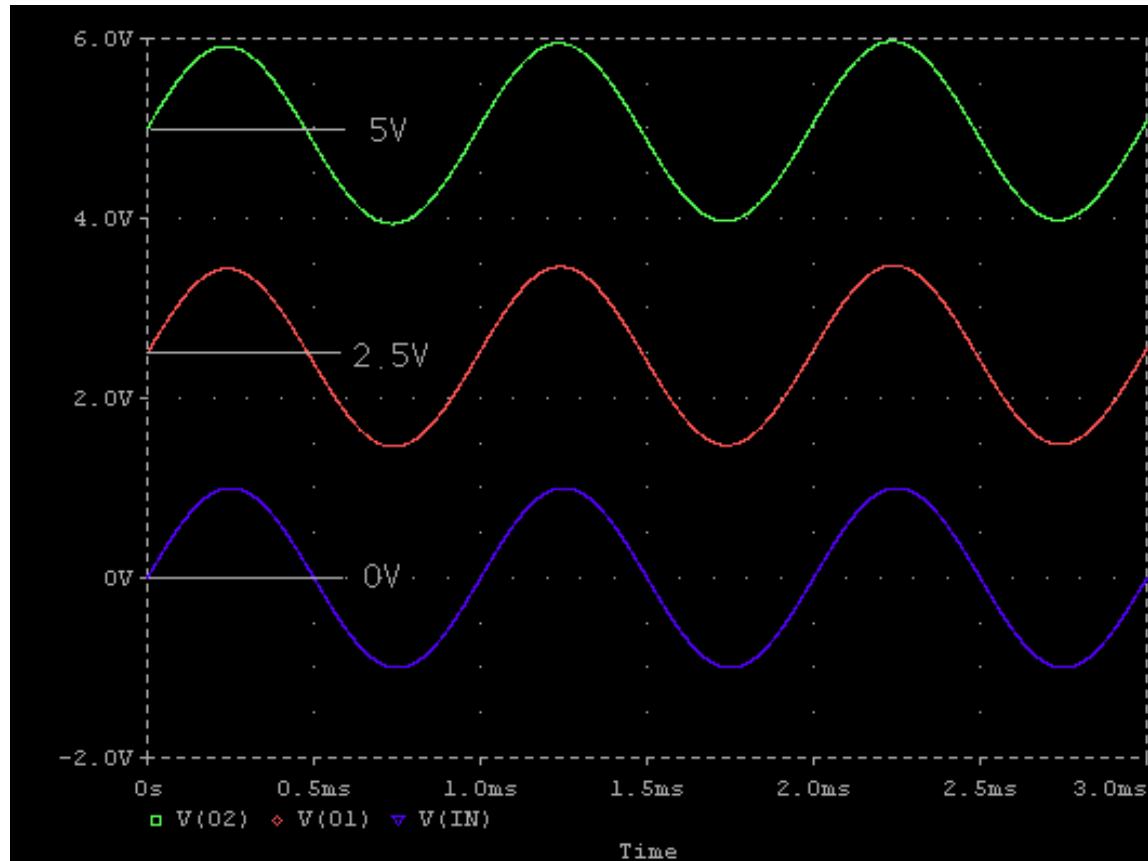


#### Point

콘덴서는 교류통과 직류 차단특성을 가짐으로 신호 원의 교류성분(1KHz 신호)만 C1을 통과하여 다음 단 5V의  $\frac{1}{2}$  전압 (2.5V)의 직류를 타게 된다. 그리고 C2를 통과한 교류성분 신호는 다음 단 10V의  $\frac{1}{2}$  전압 (5V)의 직류를 타게 된다.

이러한 용도의 콘덴서를 커플링 콘덴서라 하며 정확히 정의하면 AC-Coupling, DC-Decoupling의 역할을 하게 된다. 커플링 콘덴서는 단지 직류를 분리하고 교류(신호)만 통과 시키는 용도이기 때문에 대체로 1uF이상의 큰 용량을 적용한다.

### 3. 교류/직류 회로 해석

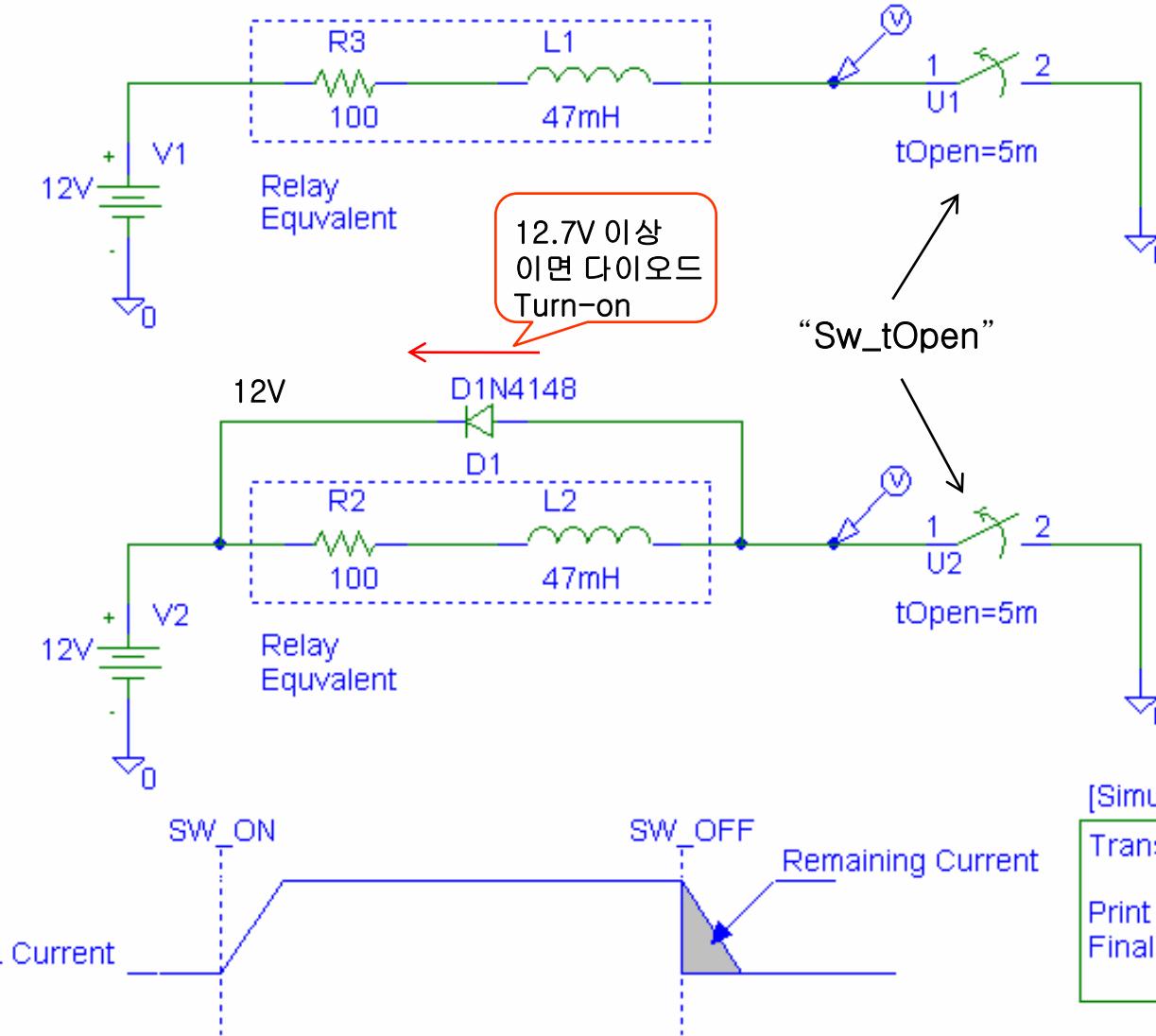


#### 💡 Point

C1, C2 : C 양단을 직류 전위 값은 그대로 유지되면서 교류성분(신호)만 통과, 이러한 C 를 AC-Coupling / DC-Decoupling 역할 즉 신호통과 직류 분리의 작동을 하며 통상 1uF~ 이상의 값으로 설계한다.

### 3. 교류/직류 회로 해석

#### 4-4. Relay/Motor/Buzz L 등가소자 회로의 Snubber(완충) 회로



#### Point

L1 코일에는 스위치 U1이 off되어도 잔여전류가 있어 스위치 1핀에 유기된다. 이때 스위치의 등가저항이 무한대임으로 큰 펄스 전압이 발생한다.

이러한 펄스전압을 스위칭 소자를 파괴할 우려가 있음으로 다이오드를 이용하여 전원 쪽으로 펄스 전압을 보내는 경로를 만들어 해결한다. 이러한 다이오드 회로를 Snubber회로라 한다.

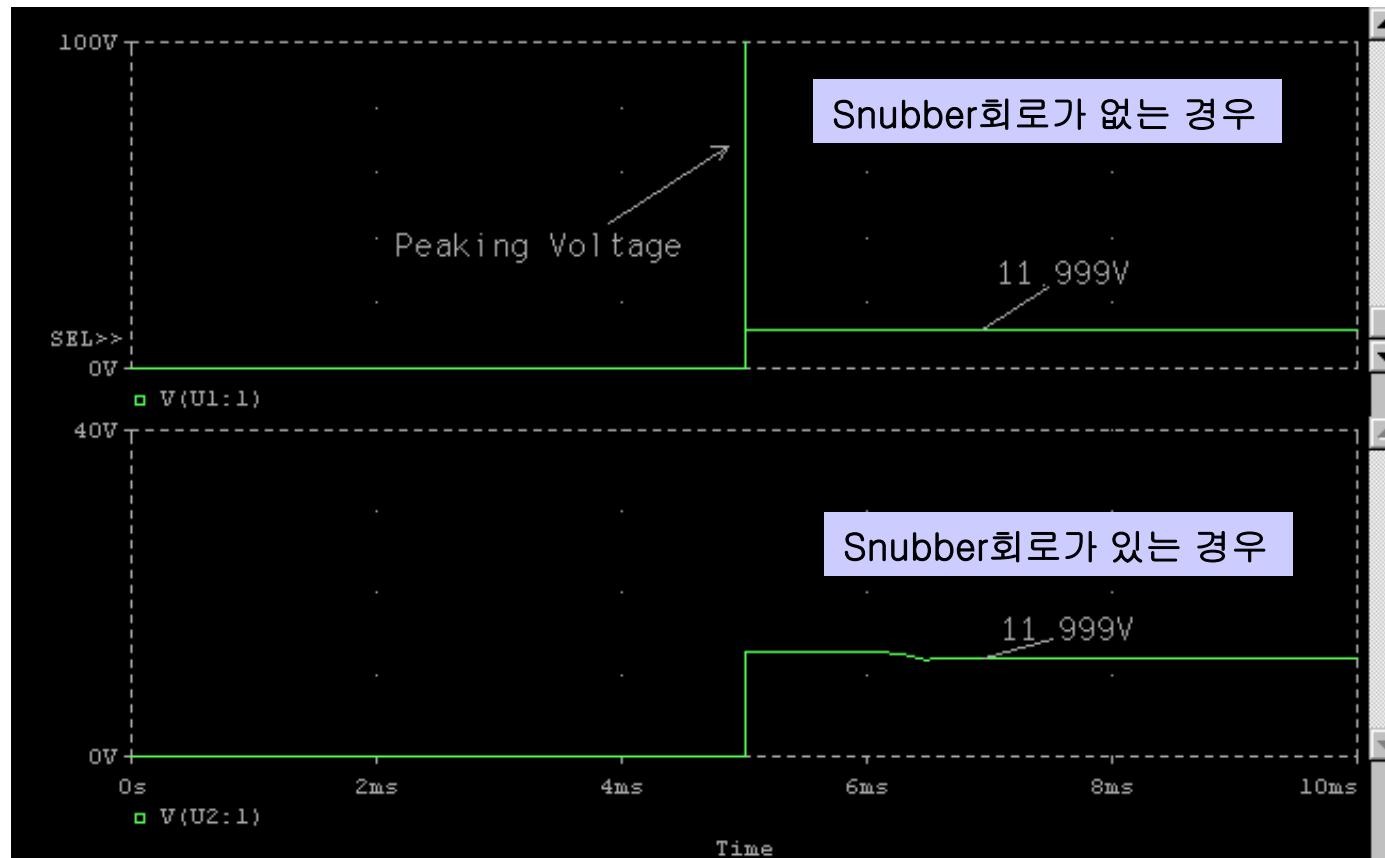
#### [Simulation Condition]

Transient Analysis

Print step : 20n  
Final time : 10ms

### 3. 교류/직류 회로 해석

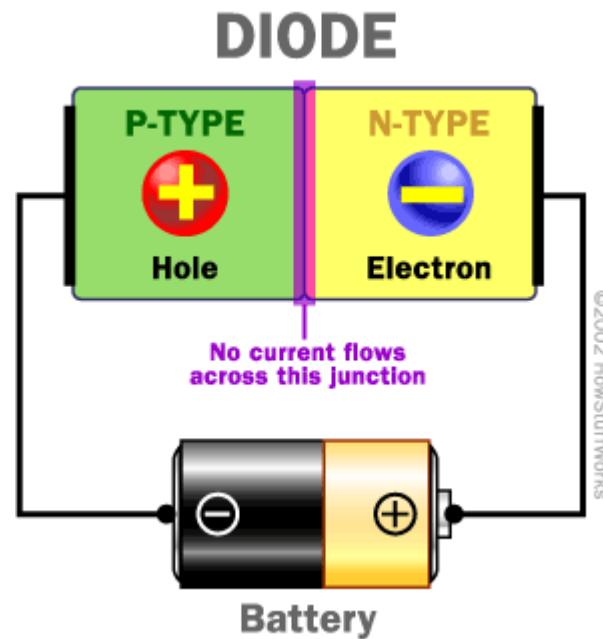
#### ◆ 시뮬레이션 결과



#### ❖ Point

Snubber용 다이오드의 케소우드에 12V가 걸려 있음으로 에노우드에 약 12.7V정도 이상의 전압파형이 걸리면 Turn-On되어 12V 전원에 흡수되어 펄스성의 고 전압이 걸리지 않게 된다

# 다이오드 기본과 응용

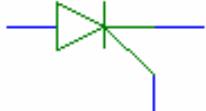
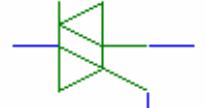


## 4. 다이오드 기본과 응용

### 1. 종류와 특성

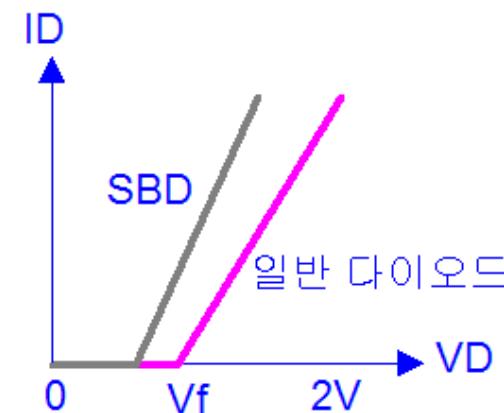
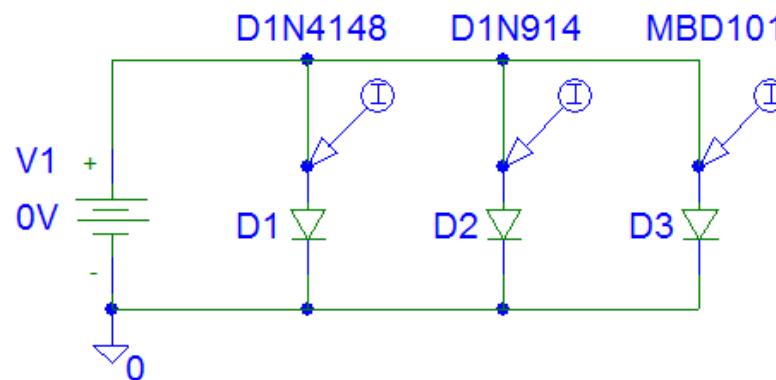
INDEX	Symbol	주요사양	용도	비고
소신호 Diode	 <b>D1N4148</b>	$V_F = 0.7V$ $V_R = 75V$ $I_{FMAX} = 200mA$	-신호 스위칭 -클리핑 -클램핑 -정전기 대책	
정류용 Diode	 <b>D1N4002</b>	$V_F = 0.93V$ $V_R = 100V$ $I_{FMAX} = 1A$	-교류신호 정류용 -전압 체배기	
쇼트키 Diode	 <b>MBD101</b>	$V_F = 0.5V$ 이하 $V_R = 7V$ $I_{FMAX} = 100mA$	-순방향 전압이 낮아야 하는 Application -신호 스위칭	
제너 Diode	 <b>D1N750</b>	$V_Z = 4.7V$ $I_Z = 20mA$	-정전압 출력 -신호 리미팅(클리핑)	

## 4. 다이오드 기본과 응용

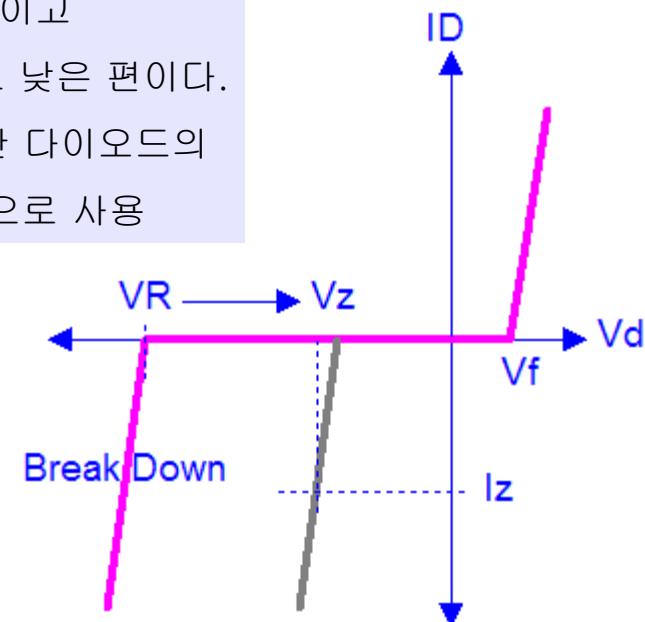
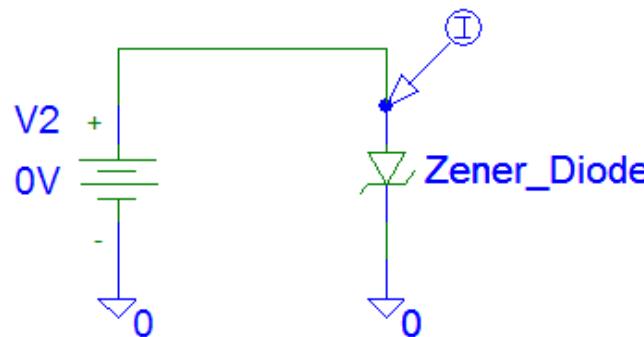
INDEX	Symbol	주요사양	용도	비고
바렉터 Diode	 <b>MV2201</b>	$V_{R\max} = 25V$ $C_T = 6.8pF$ ( $V_R = 4V$ )	- RF 회로 - VCO/PLL.. - 튜너회로	
SCR	 <b>2N1595</b>	$V_{RSM} = 50V$ $I_{TRMS} = 1.6A$ $V_{GT} = 0.7V$	- 교류신호 대 전력 스위칭(On/Off)	
TRIAC	 <b>2N5444</b>	$V_{DROM} = 200V$ $I_{TRMS} = 40A$ $V_{GT} = 1.35V$	- 교류신호 대 전력 스위칭(On/Off)	
LED	 <b>LED</b>	$V_{ON} = 1.5V \sim 2.5V$ $I_{ON} = 5mA \sim$	- 각종 제어회로 상태 표시용 - 휴대기기용 Backlight	

## 4. 다이오드 기본과 응용

### 2. Diode V-I 특성 그래프

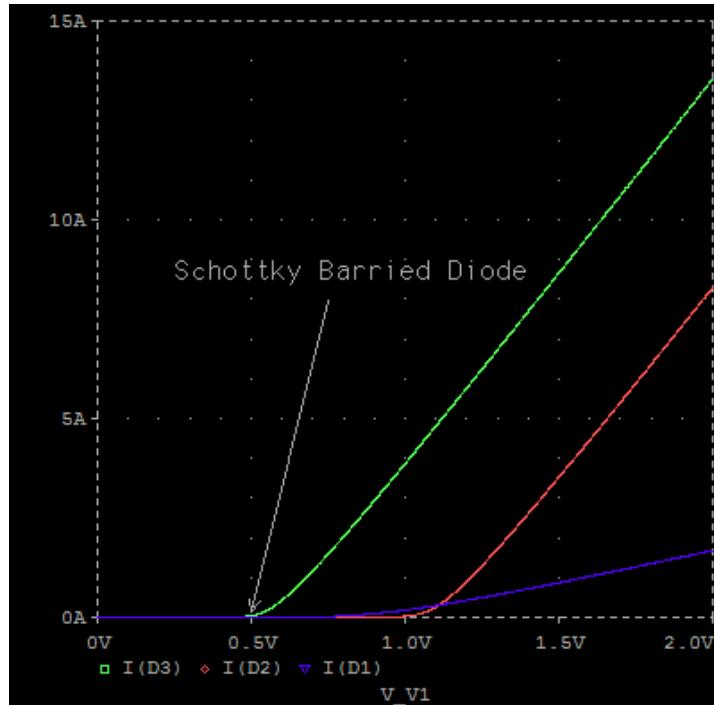


일반 Diode는 순방향 Turn-on 전압( $V_f$ )가 0.6~0.7V 내외이고  
SBD(Schottky Barried Diode)의 경우는  $V_f$ 가 0.5V 이하로 낮은 편이다.  
제너 다이오드는 역방향 바이어스를 이용하는 소자로 일반 다이오드의  
Break Down현상을 적극적으로 활용한 것으로 정 전압용으로 사용

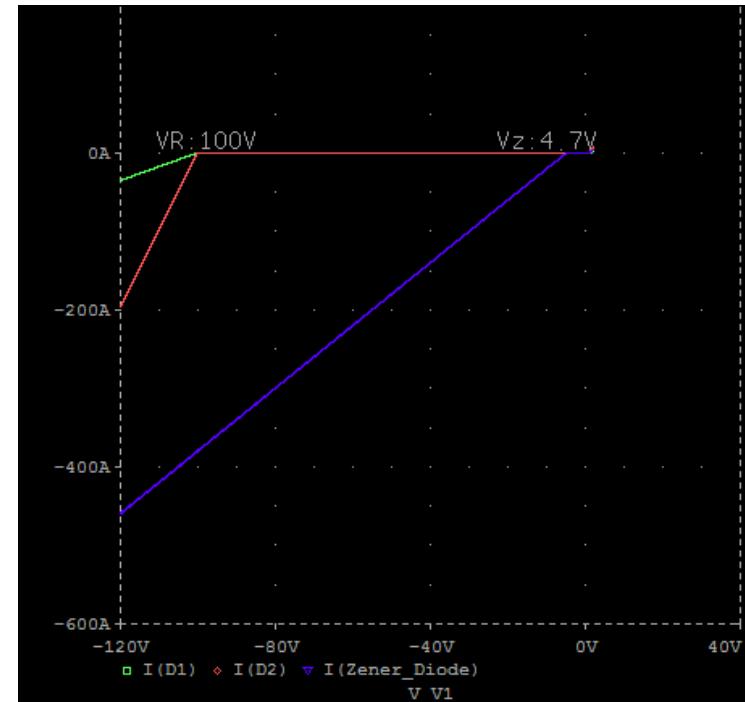
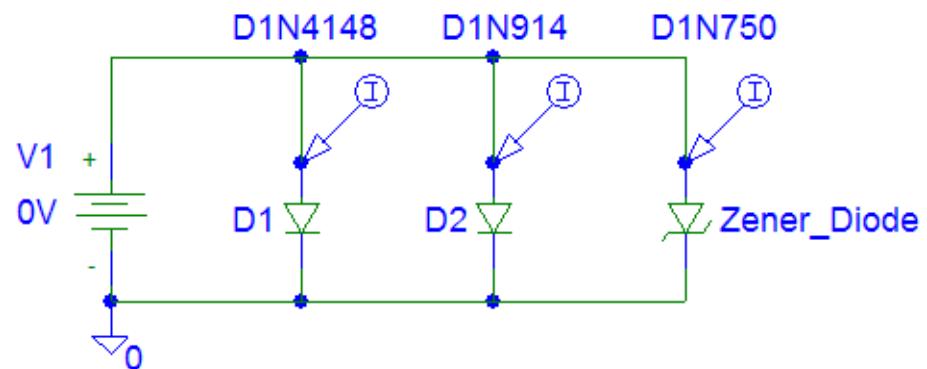


## 4. 다이오드 기본과 응용

[순방향 바이어스 시뮬레이션]



[역방향 바이어스 시뮬레이션]



제너 다이오드는 일반 다이오드의 Break Down 전압(VR)을 낮게 설정하여 역방향 바이어스 시 일정 전압을 허딩하는 원리를 이용한 소자로 3.3V~200V내외의 다양한 제너전압(Vz)를 가지며 제너전류(Iz)는 적정 Vz전압을 위한 역 전류 값

## 4. 다이오드 기본과 응용

### ◆ Diode Spice model(1N4148)

```
.model D1N4148-X D(  
Is=2.682n  
N=1.836  
Rs=.5664  
Ikf=44.17m  
Xti=3  
Eg=1.11  
Cjo=4p  
M=.3333  
Vj=.5  
Fc=.5  
Isr=1.565n  
Nr=2  
Bv=100  
Ibv=100u  
Tt=11.54n)
```

Parameter	Symbol	SPICE name	Units	Default
Saturation current	$I_0$ or $I_S$	IS	A	$10^{-14}$
Emission coefficient	n or N	N	-	1
Series resistance	$R_S$	RS	$\Omega$	0
Built-in voltage	$V_{bi}$ or $\phi_j$	VJ	V	1
Junction Capacitance	$C_{j0}$	CJ0	F	0
Grading coefficient	m	M	-	0.5
Transit time	$\tau_t$	TT	s	0
Breakdown voltage	$V_{BD}$	BV	V	$\infty$
Reverse current at breakdown	$I_{BD}$	IBV	A	$10^{-10}$

#### ※ Point

수동소자가 아닌 반도체류(Diode, TR, FET..)는 각각 고유의 Spice model을 가지며 이 파라매터들이 실제 시뮬레이션이 사용된다.

.model 모델명 D( ← 다이오드(D) + (  
Is=2.682n  
N=1.836 ← 한 줄에 1 파라매터  
Rs=.5664  
⋮  
Tt=11.54n) ← 끝부분 ) 닫음

## 4. 다이오드 기본과 응용

### ◆ Diode 주요 규격

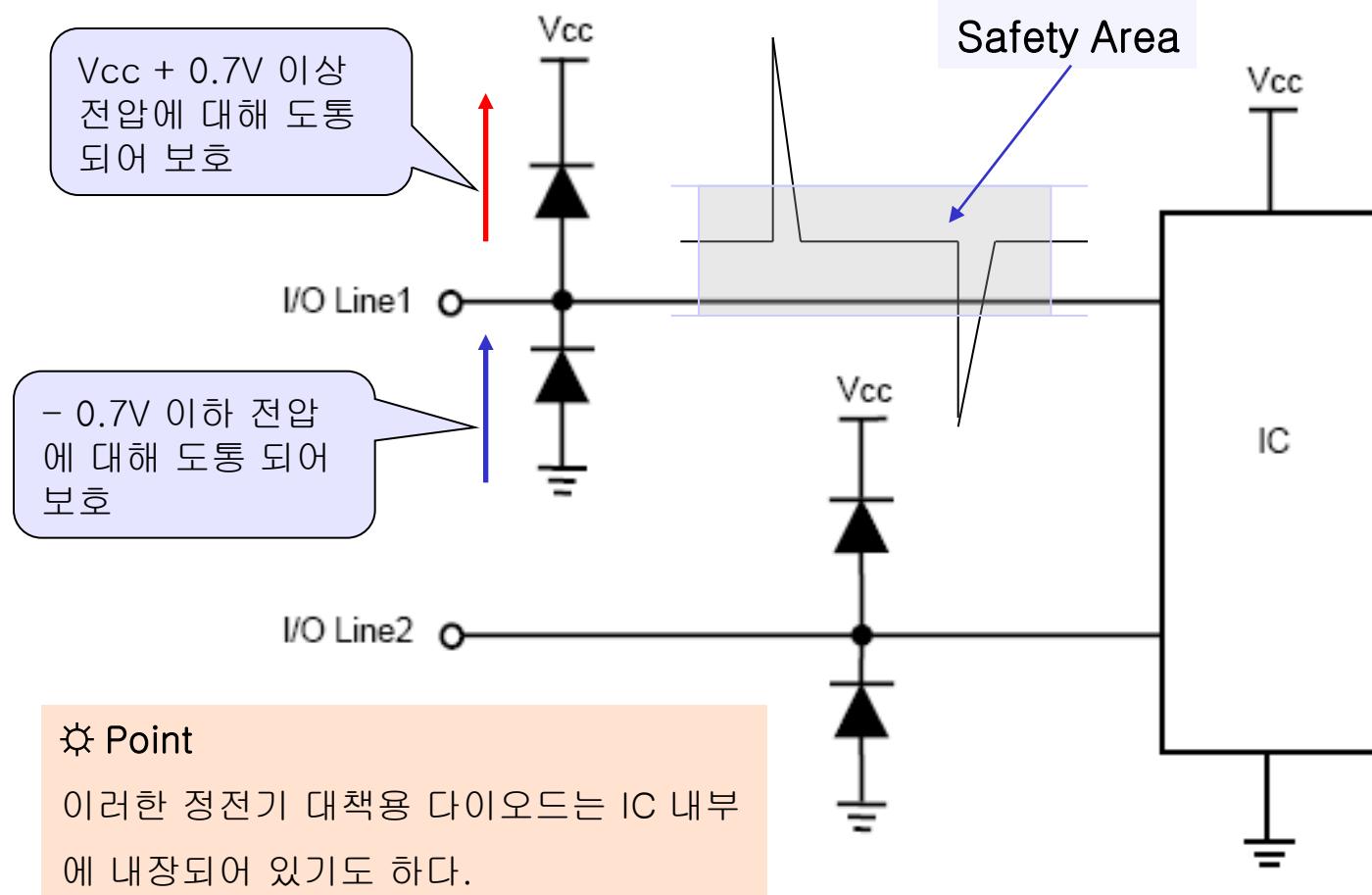
- VR(역방향 전압, 역방향 내 전압) : 역방향으로 걸 수 있는 최대 전압
- VF(순방향 전압) : 순방향으로 Turn-on됐을 경우의 다이오드에 걸리는 전압
- IF(순방향 전류) : 순방향으로 흘릴 수 있는 최대전류
- IFM(첨두 순방향 전류) : 반복적으로 흘릴 수 있는 순방향 최대전류
- IFSM(Isurge : 서지 전류) : 순방향으로 순간적으로 흘릴 수 있는 최대전류.
- P(허용 전력) : 순방향으로 흐르고 있는 전류와 순방향 전압의 곱.
- trr(역회복시간) : 스위칭의 속도를 나타낸 것으로 다이오드가 순방향으로부터 역방향으로 전압이 변할 때에 어느 정도 지연되어 전류가 오프 되었는지를 나타낸다. 스위칭 용도로는 trr이 작을수록 양호하다.
- C(정전용량) : 일반적으로 다이오드를 역방향 바이어스 시의 단자간 정전용량

#### ☼ Point

역방향전압(VR)과 순방향 전류(IF) 또한 허용전력(P)의 3 가지 중 어느 하나라도 이것을 초과하면 다이오드는 파손됨으로. 일반적으로 이들 3가지 주요 규격(VR,IF, P)은 적정 마진을 두고 선정하는 것이 중요하다.

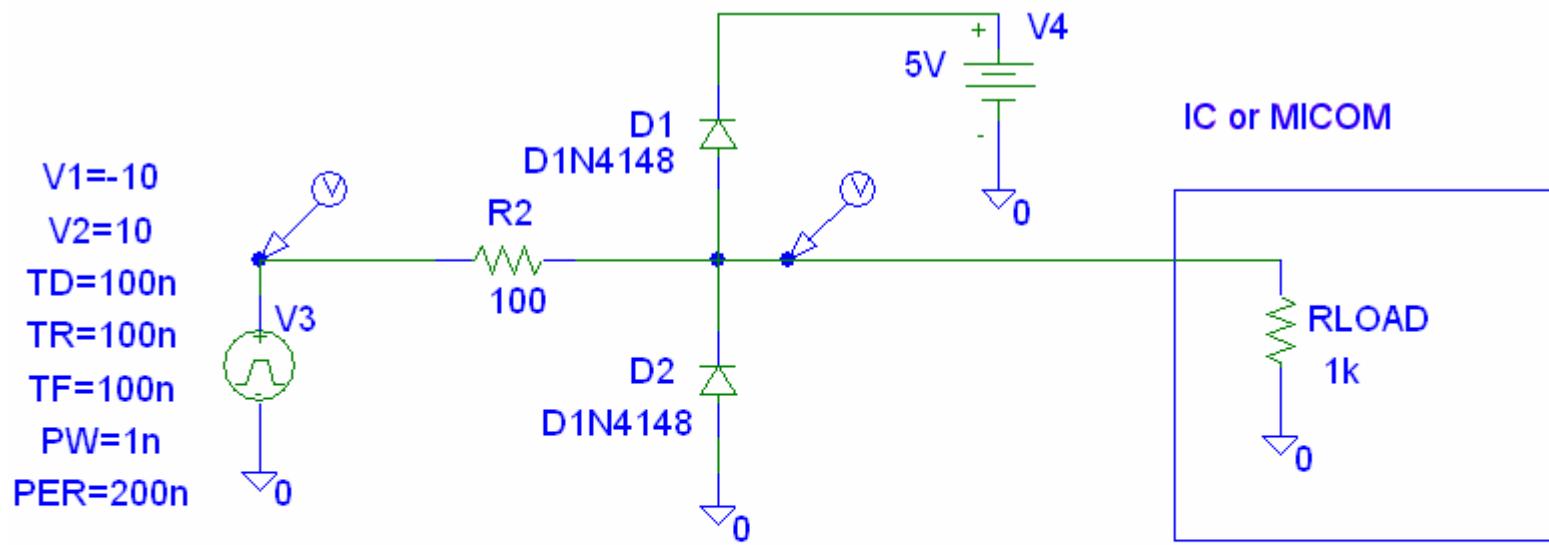
## 4. 다이오드 기본과 응용

### 3. Diode를 이용한 정전기 대책



## 4. 다이오드 기본과 응용

### 3-1. Diode를 이용한 정전기 대책 실험

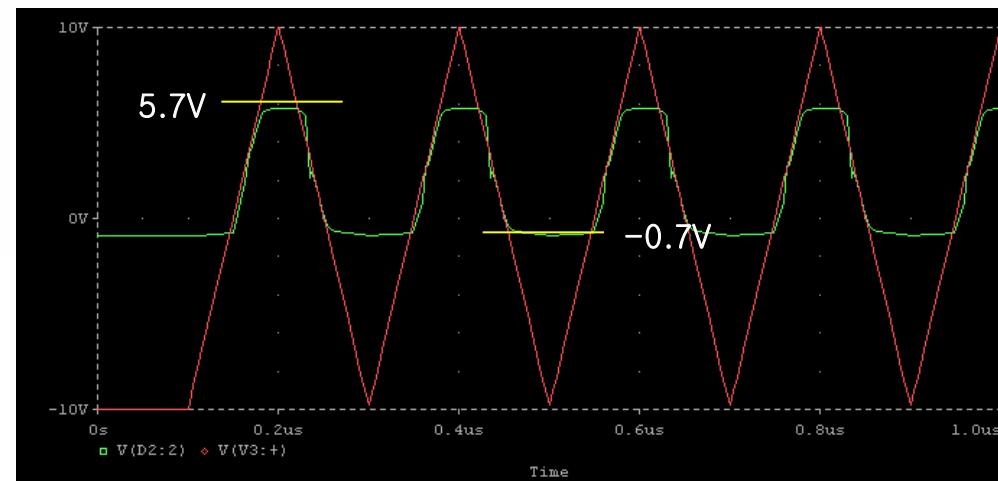


[Simulation Condition]

Transient Analysis

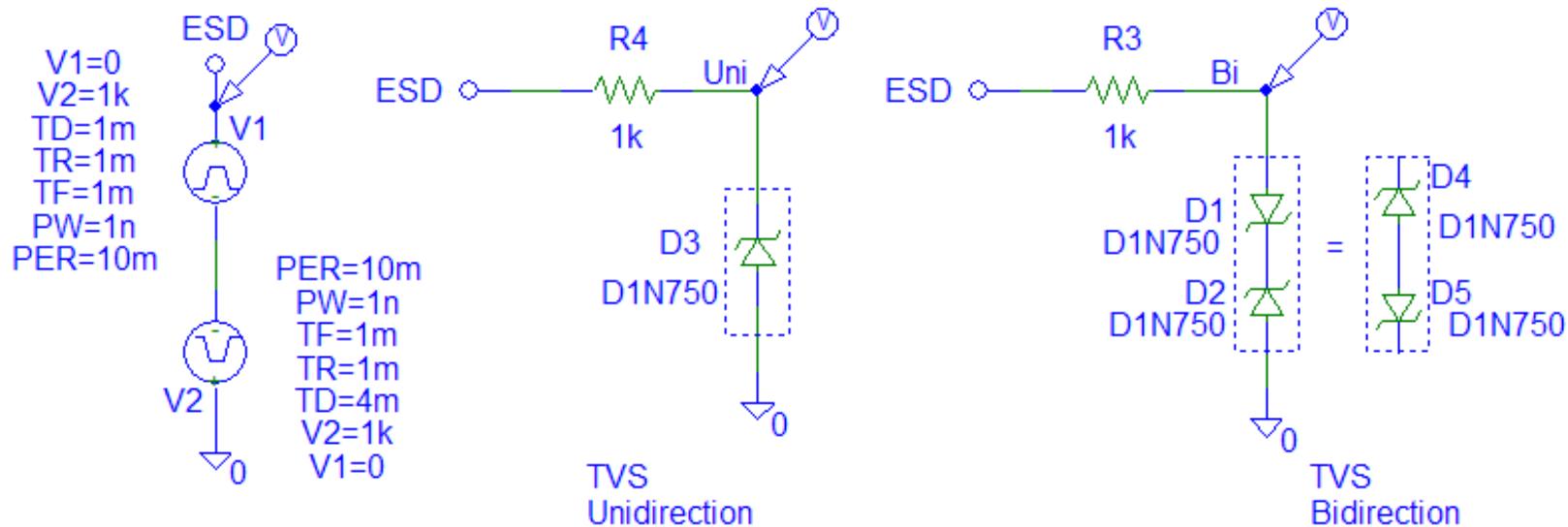
Print step : 20n

Final time : 1000n

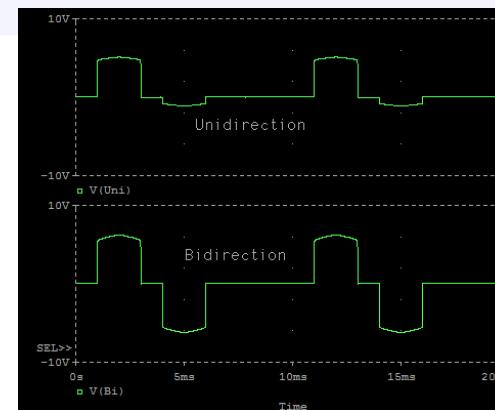
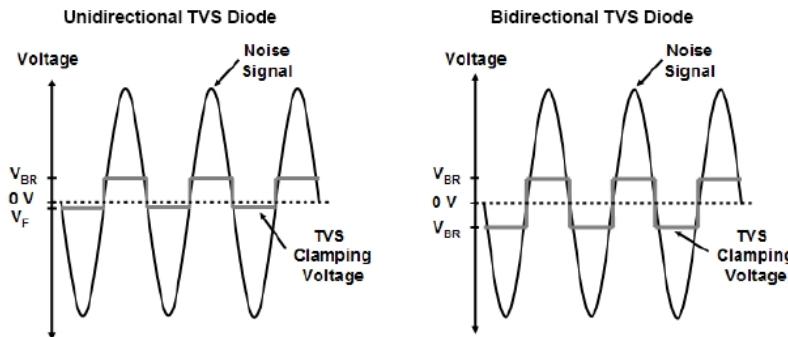


## 4. 다이오드 기본과 응용

### 3-2. TVS Diode를 이용한 정전기 대책



TVS(Transient Voltage Suppression) Diode는 이상 고 전압으로 부터 회로를 보호하기 위해 적용하는 소자로 제너 다이오드의 등가회로의 형태를 가지며 Unidirection 과 Bidirection 두 가지 형태가 있다.



[TVS Symbol]

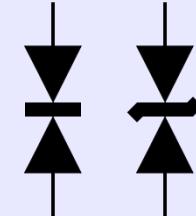


## 4. 다이오드 기본과 응용

### ◆ TVS Diode 주요 규격

- VBR (Minimum breakdown voltage) : TVS가 낮은 impedance path로 되는 지점
- It (Test current) : Breakdown voltage 지점의 전류
- VRWM (Reverse stand-off voltage) : 역으로 인가할 수 있는 최대 직류전압
- IR (Maximum reverse leakage current) : 최대 누설전류는 Working voltage에서 측정되는 최대 전류.
- Ipp (Maximum peak pulse current) : 소자에 대한 최대 허용 surge current
- VC (Maximum clamping voltage) : Ipp가 흐르는 최대 역 전압

TVS 다이오드는 일반적의 여러 개가 Array 형태로 구성되며 2핀을 GND로 사용하면 Unidirection 형태가 되고 1-5, 3-4간을 이용하면 Bidirectional 형태가 된다.

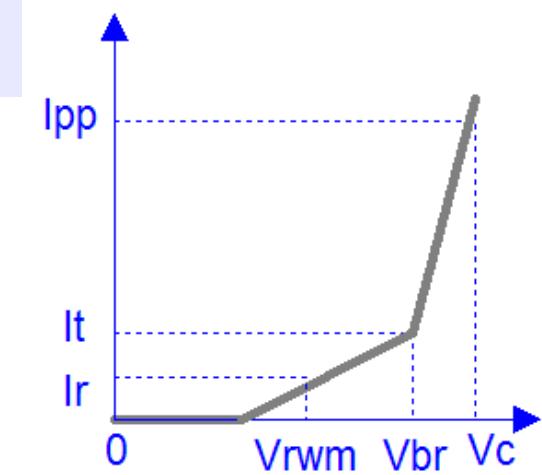
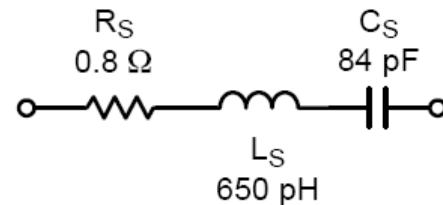


TVS Symbol

#### Point

TVS의 교류등가 모델은 R, L, C  
의 직렬등가로 구성된다..

#### Frequency Response Model



## 4. 다이오드 기본과 응용

### ◆ TVS Diode 와 Varistor(Variable + Resistor)

TVS Diode와 Varistor는 동일한 역할을 하는 ESD 대책 부품이다. 그러나 구조적인 차이점으로 인해 Varistor가 다이오드에 비해 우수한 특성을 나타낸다. 즉, 다이오드는 하나의 p-n junction layer로 구성되어 있는 반면 바리스터는 수백 만개의 작은 p-n junction이 직-병렬로 연결되어 있는 구조이다. 따라서 다이오드는 최대 수천 회의 ESD에 견딜 수 있는 반면 Chip Varistor는 수만 회의 ESD에 견딜 수 있다. 또한 ESD에 반응하는 Turn on Time 역시 바리스터는 0.2~0.7nSec.인 반면 다이오드는 0.7nSec. 이상이다. Turn On Time이 중요한 이유는 ESD Wave가 0.7~1.0nSec. (Rising Time) 정도에 최대 에너지 값에 이르게 되므로 이전에 부품이 작동하는지의 여부가 효율적인 대책이 되느냐를 결정하기 때문.

특성	Varistor	TVS
ESD반복 특성	수만회이상	수천 회
Clamping Voltage	높음	낮음
Speed of response	0.2 ~ 0.7ns	0.7 ~ 5.0ns
Leakage Current	낮음	높음
Capacitance	높음	낮음
가격	낮음	높음

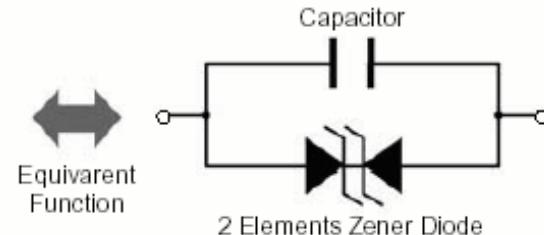
## 4. 다이오드 기본과 응용

### 3-3. Varistor를 이용한 정전기 대책

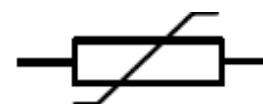
#### Point

Varistor의 등가 모델을 나타내며 사용전압이 정격전압을 넘지 않아야 하며 자체 누설 전류가 있음으로 높은 배리스터 전압 규격을 적용하면 누설전류를 줄일 수 있다. 또한 정전용량이 존재함으로 고주파 회로에선 유의 필요.

EPCOS	TDK	Littlefuse	AVX	AMOTECH	SUNLORD
<b>Multilayer Chip Varistor for General Use</b>					
SIOV-CT/N0402	AVR-M1005	V-MLA0402	VC0402	AVL-02	SDV1005A
SIOV-CT/N0603	AVR-M1608	V-MLA0603	VC0603	AVL-03	SDV1608A
SIOV-CT/N0805	AVR-M2012	V-MLA0805	VC0805	AVL-05	SDV2012A
SIOV-CT/N1206		V-MLA1206	VC1206	AVL-06	SDV3216A
<b>Multilayer Chip Varistor for ESD</b>					
	AVR-M1005	V18MLE0402	VC04LC	AVLC-02	SDV1005E
	AVR-M1608	V18MLE0603	VC06LC	AVLC-03	SDV1608E
	AVR-M2012	V18MLE0805	VC08LC		SDV2012E
		V18MLE1206	VC12LC		SDV3216E
<b>Multilayer Chip Varistor for High Speed</b>					
	AVRL101	V0402MHS	VC04AG		SDV1005H
		V0603MHS	VC06AG		SDV1608H

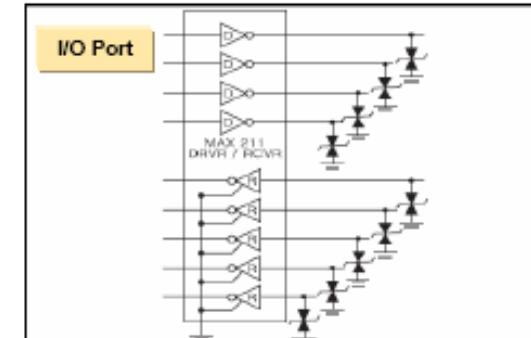
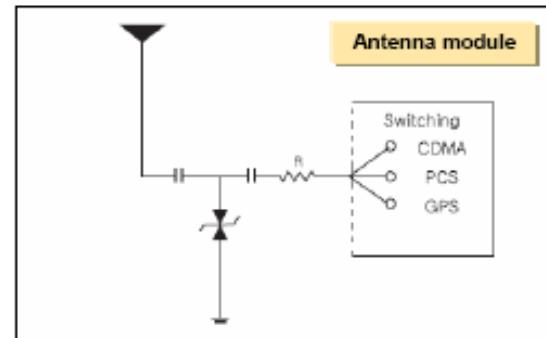
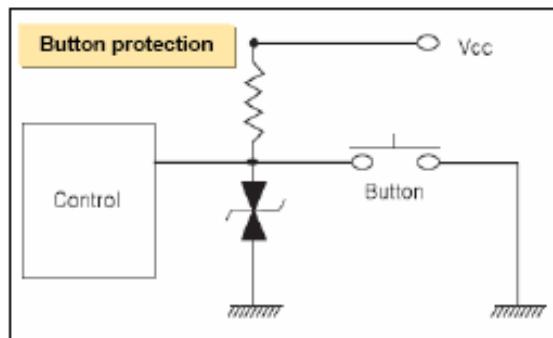
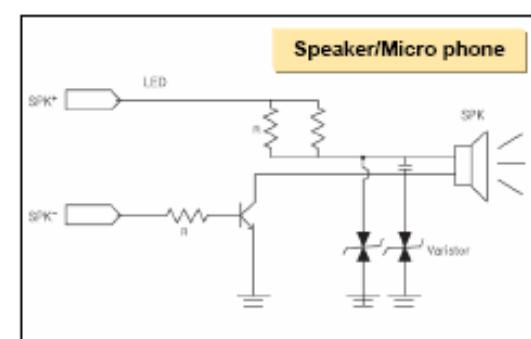
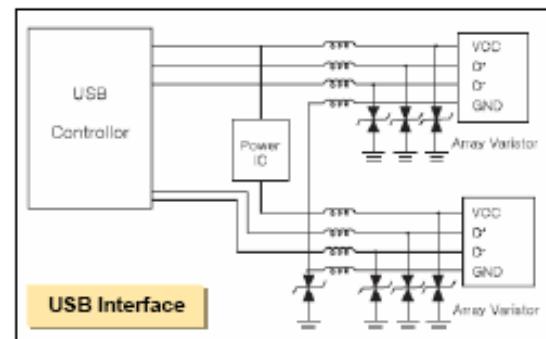
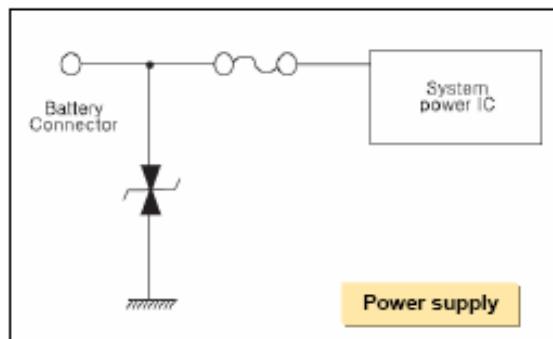
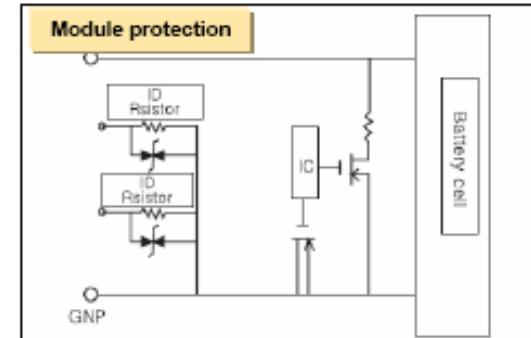
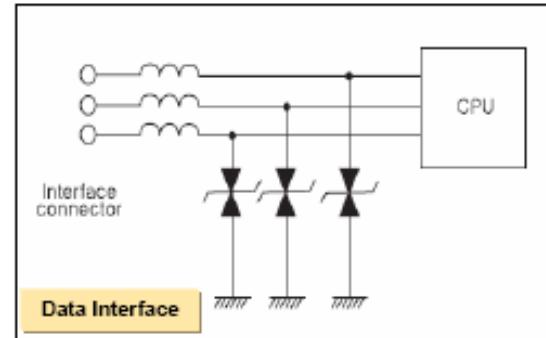
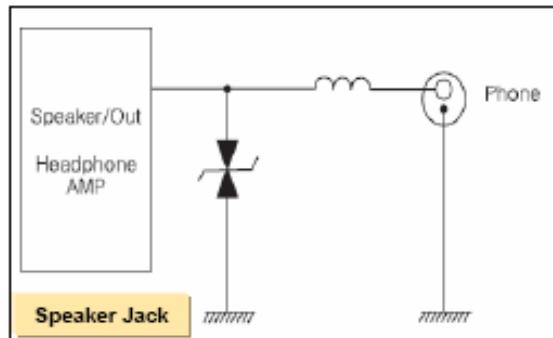


Varistor Symbol



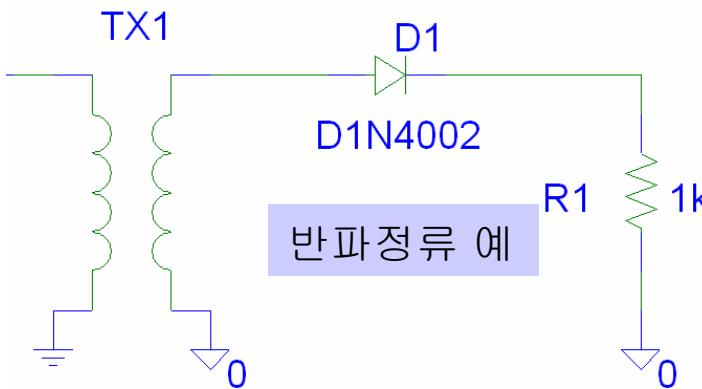
## 4. 다이오드 기본과 응용

### 3-4. ESD대책 소자를 이용한 정전기 대책



## 4. 다이오드 기본과 응용

### 4. Diode를 이용한 정류회로



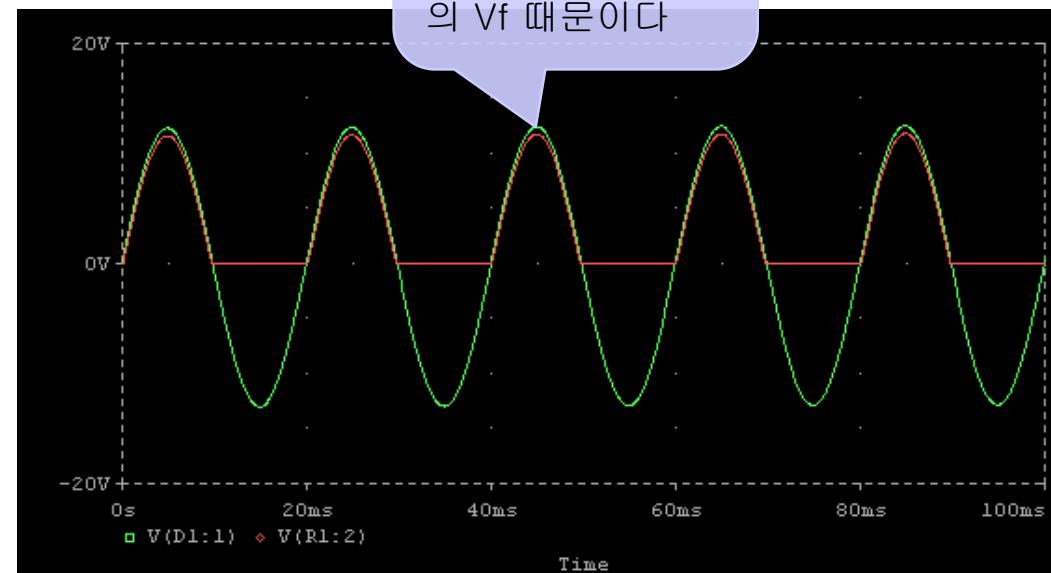
Diode를 이용한 정류회로 종류

- 반파정류
- 전파정류
- Bridge 정류

#### ✿ Point

Diode 정류회로는 순방향  
바이어스 시 On, 역방향 바이  
어스 시 Off되는 특성을 이용  
하여 이러한 맥류파형은 뒷 단  
에 수백 uF 이상의 평활 용 콘  
덴서와 결합하여 맥류가 직류  
로 변환되게 된다.

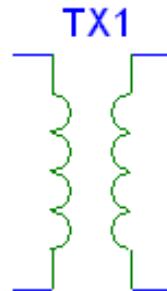
전압 Drop이 생기  
는 것은 다이오드  
의  $V_f$  때문이다



## 4. 다이오드 기본과 응용

### ◆ TRANS 종류 및 사용방법

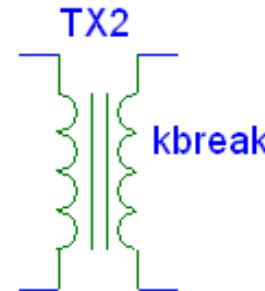
XFRM\_LINEAR



COUPLING=0.9  
L1\_VALUE=100mH  
L2\_VALUE=1mH

$$V1:V2 = \sqrt{L1} : \sqrt{L2}$$

XFRM\_NONLINEAR



COUPLING=0.9  
L1\_TURNS=1000  
L2\_TURNS=100

$$V1:V2 = N1:N2$$

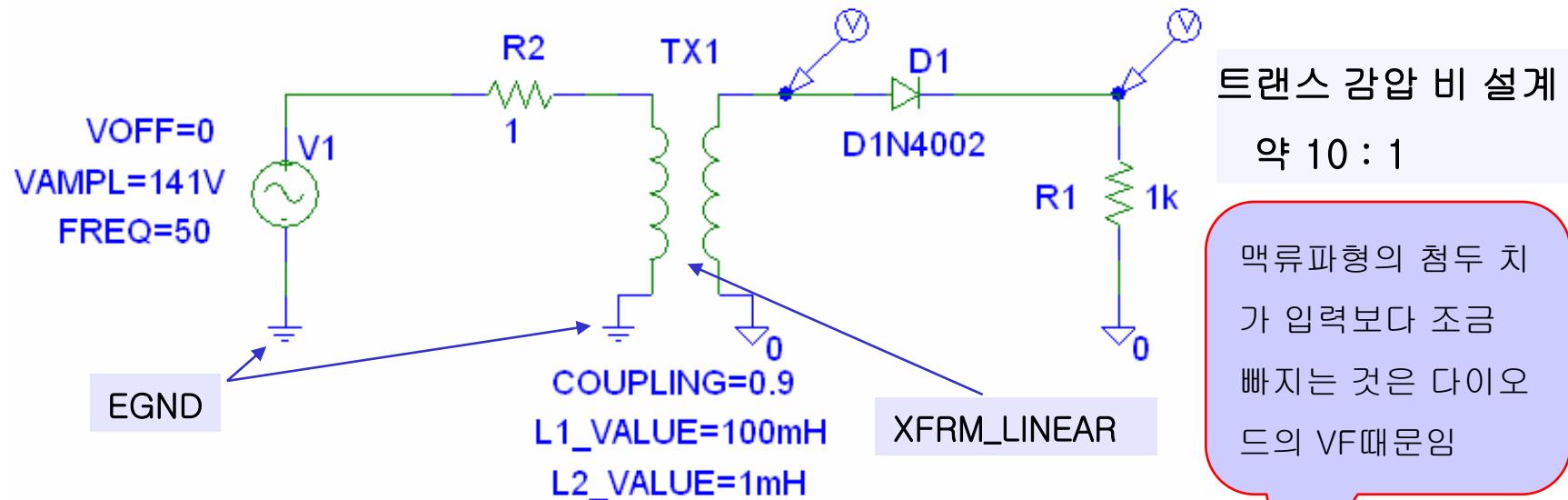
연결계수

#### ✿ Point

TRANSFORMER는 전자기유도작용을 이용하여 교류전압을 변환하는 소자로서 PSpice에서는 ‘XFRM\_LINEAR’와 ‘XFRM\_NONLINEAR’가 있으며 ‘XFRM\_LINEAR’는 1차 측과 2차 측의 인덕턴스 값 비율로, ‘XFRM\_NONLINEAR’는 1차 측과 2차 측의 권선 비로 전압 비가 결정된다. 연결계수는 1차 측에서 2차 측으로 에너지 전달되는 비율을 나타내는 것으로 0~1 범위의 값을 가진다. 연결계수가 0.90이면 1차 측에서 2차 측의 에너지 전달 효율이 90%임을 나타낸다.

## 4. 다이오드 기본과 응용

### 4-1. Diode를 이용한 정류회로 실험



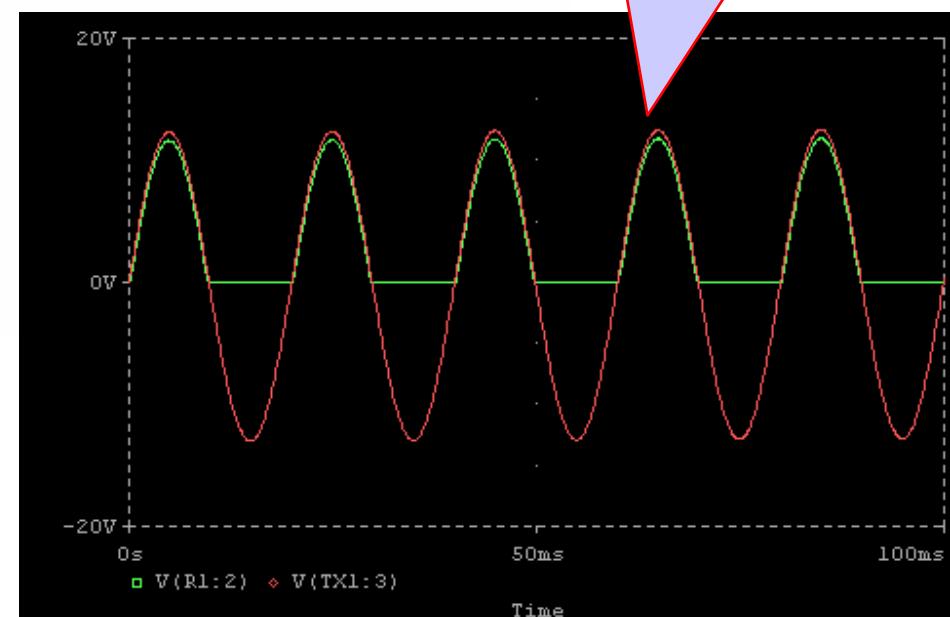
[Simulation Condition]

Transient Analysis

Print step : 0.1ms  
Final time : 100ms  
Step ceiling : 0.1ms

트랜스 권선 비 관계식

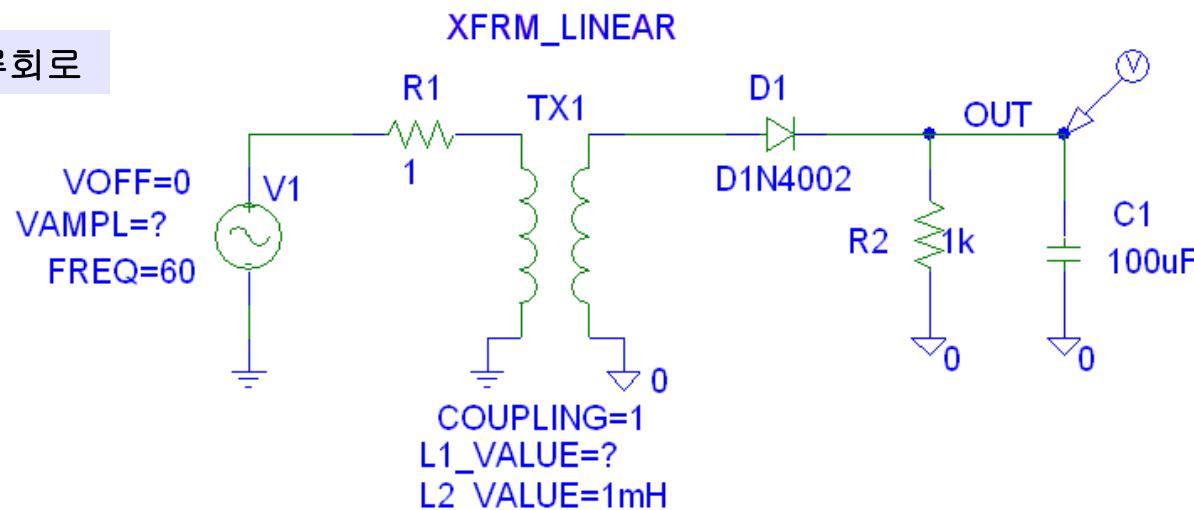
$$V1:V2 = N1:N2 = \sqrt{L1} : \sqrt{L2}$$



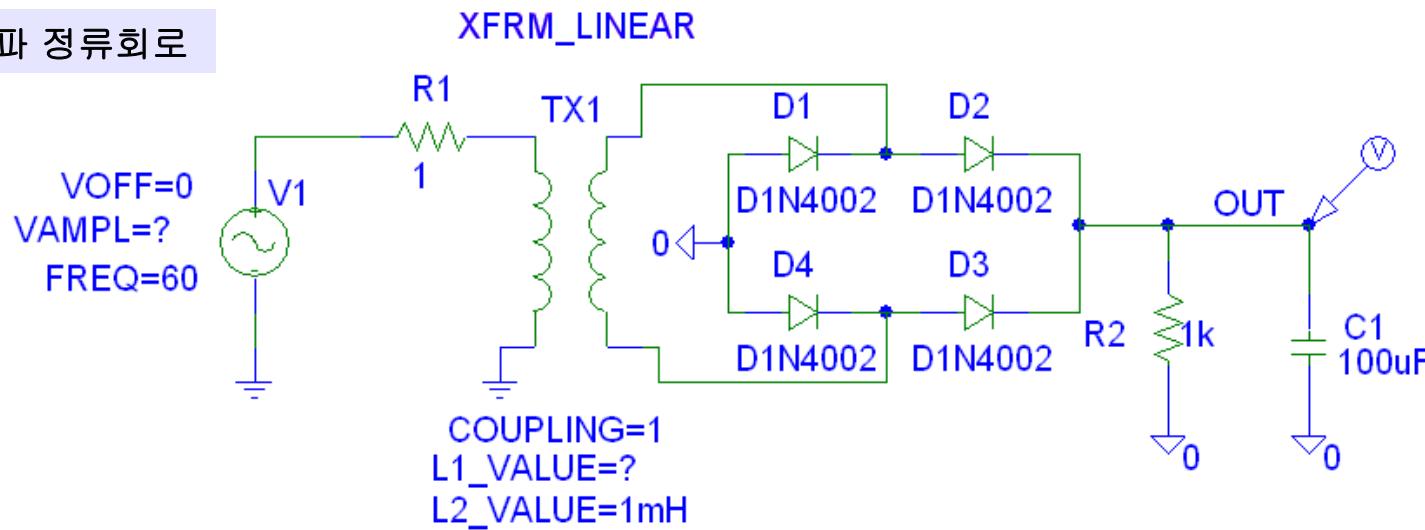
## 4. 다이오드 기본과 응용

4-2. 아래회로에서 교류입력을 220Vrms로 하여 OUT에 12V가 되도록 설계 하시요.

반파 정류회로

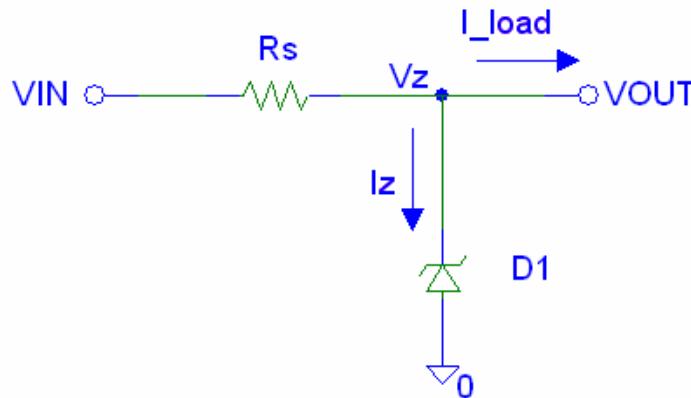


전파 정류회로



## 4. 다이오드 기본과 응용

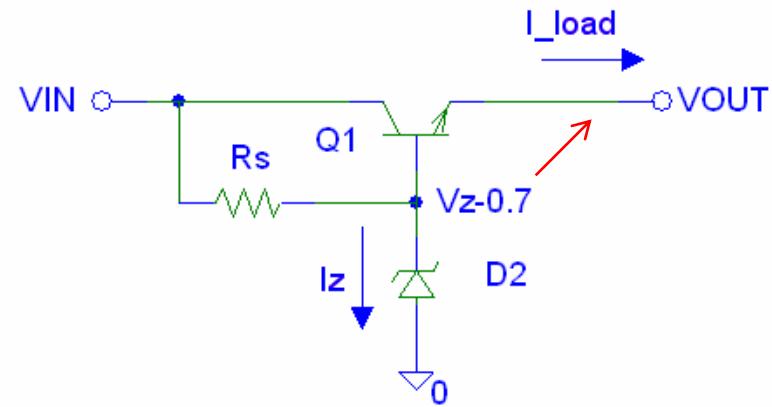
### 5. Zener Diode를 이용한 정 전압 회로



$$R_s = \frac{V_{IN} - V_z}{I_{load} + I_z}$$

표준 정 전압 회로

- 직렬저항  $R_s$ 에 의한 전력 손실이 큼



$$R_s = \frac{V_{IN} - V_z}{I_z}$$

트랜지스터 결합형 정 전압 회로

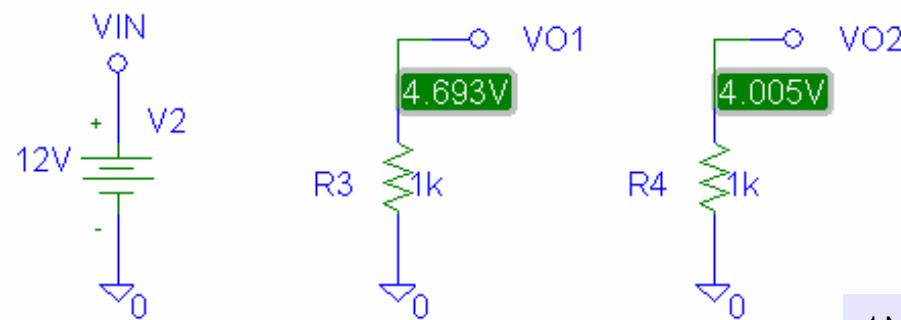
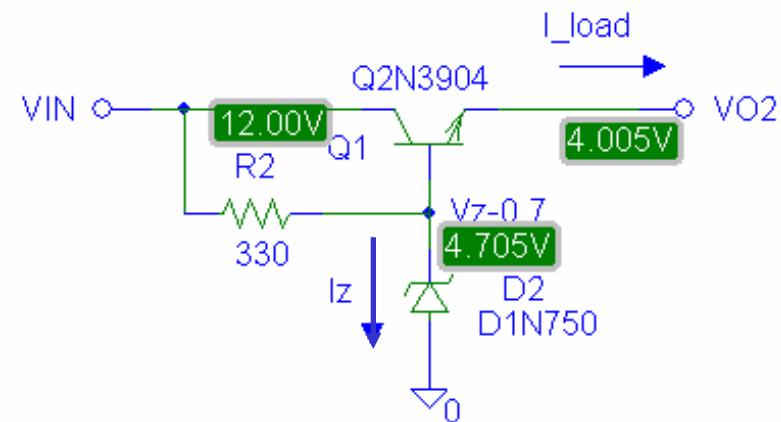
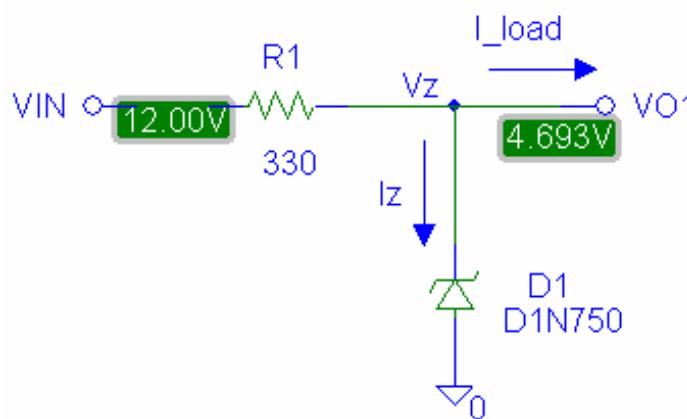
- 부하전류( $I_{load}$ )를 크게 설계 가능
- 단 제너 선택시 출력전압( $V_{OUT}$ ) 보다 0.6V~0.7V 높은 제너 선택 필요.

#### 💡 Point

정 전압을 구현하기 위한 회로로는 제너 다이오드를 이용하는 고전적 방식 외에 최근엔 시리즈 레귤레이터(78XX Series), LDO(Low-Drop-Out) 시리즈 레귤레이터를 주로 사용

## 4. 다이오드 기본과 응용

### 5-1. Zener Diode를 이용한 정 전압 회로 실험



1N750 이 4.7V 제너 다이오드 임으로  
출력(VO1)이 약 4.7V가 걸리게 된다.  
제너전류(I<sub>Z</sub>)는 V<sub>Z</sub>전압이 정확히 형성  
되도록 훌려야 하는 기준 전류이다.

[Simulation Condition]

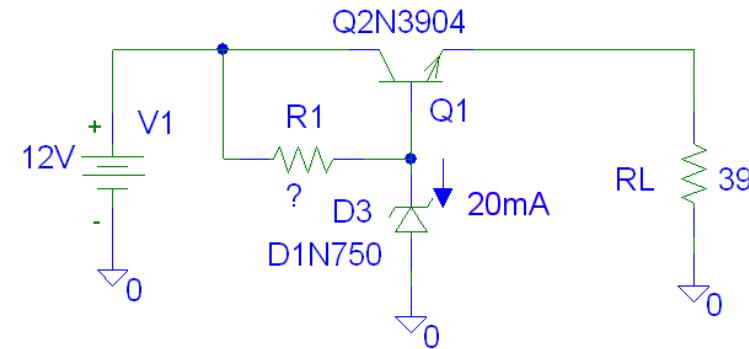
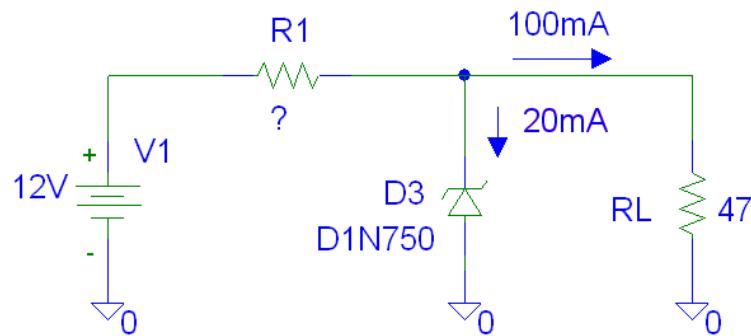
Default

Bias Point Detail

1N750 이 4.7V 제너 다이오드 임으로  
TR의 베이스에 4.7V가 걸리며 TR의  
베이스와 에미터간 약 0.7V의 전위 차  
가 발생함으로 최종 출력전압(VO2)은  
약 4V가 된다

## 4. 다이오드 기본과 응용

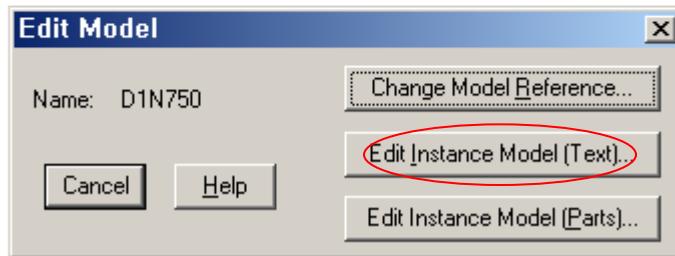
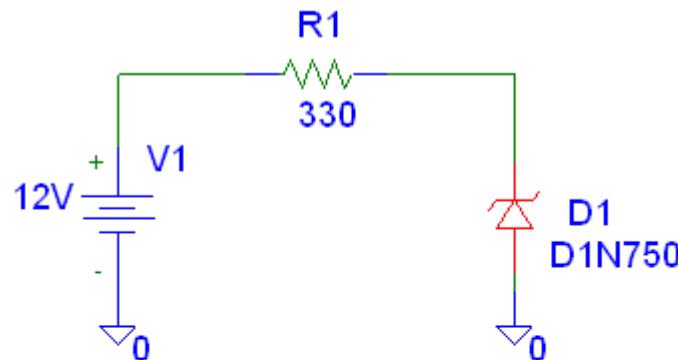
5-2. 아래 조건을 만족 하도록  $R_1$ 값을 결정하고  $R_1$ 의 소비전력을 계산하라.



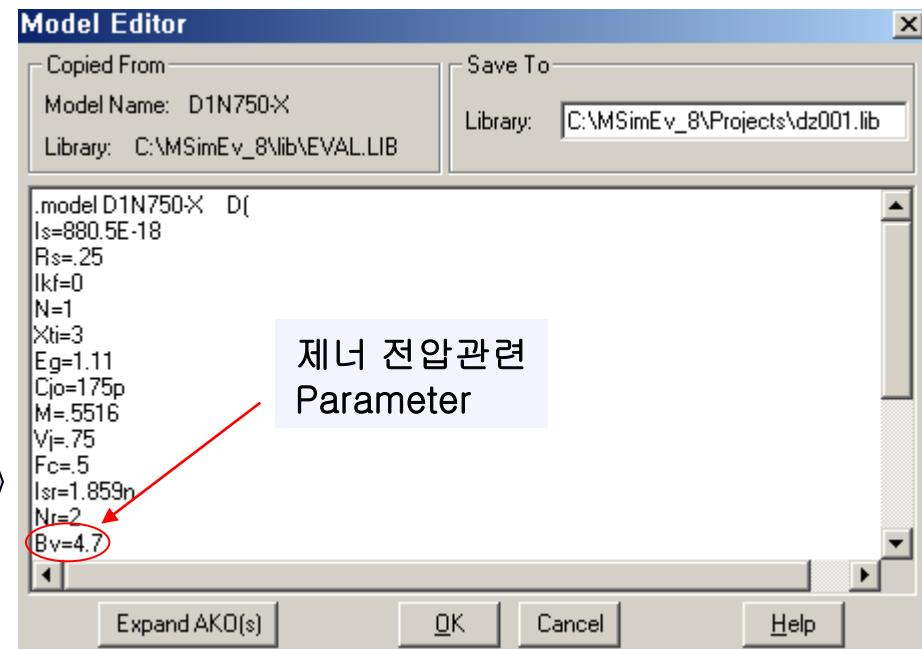
## 4. 다이오드 기본과 응용

### 6. PSpice에서의 반도체 모델(Model) Parameter 변경하기

#### 6-1. 반도체 모델(Model) 일부 Parameter 변경하기



① PSpice회로상태에서 해당 반도체 선택 → Edit → Model 하여 ‘Edit\_Instance Model’ 선택하면 아래의 창이 열린다.

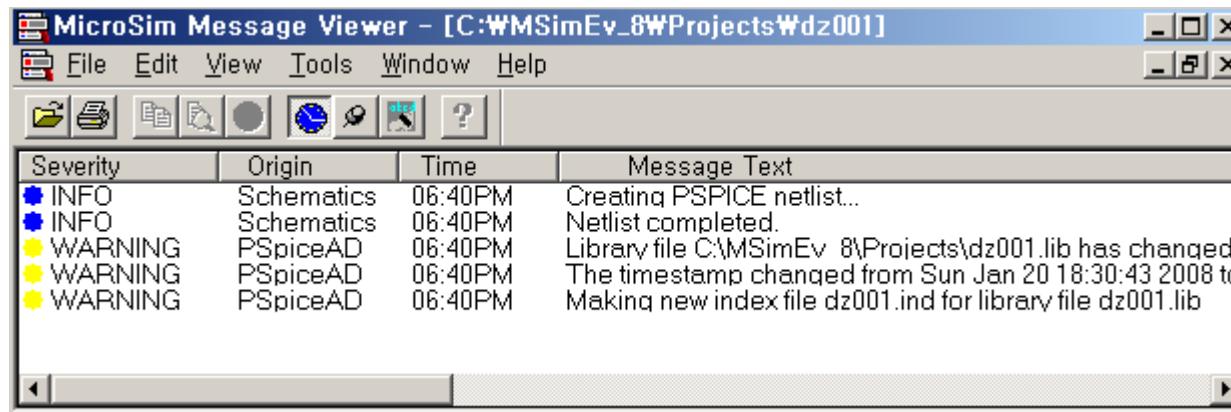


② Model Editor에서  $Bv=4.7$ 을  $Bv=5$ 로 변경한다. → 그리고 Model Editor의 OK를 누르면 4.7V 제너 다이오드가 5V 제너 다이오드로 임시 변경된 것이다.

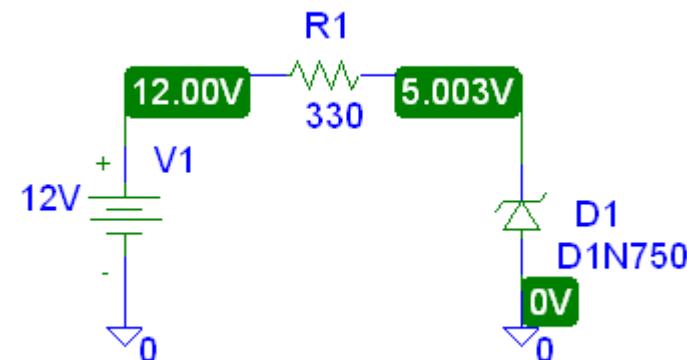
③ 다시 PSpice회로상태에서 F11(시뮬레이션 실행) 키를 누르면 시뮬레이션이 진행된다.

## 4. 다이오드 기본과 응용

④ 시뮬레이션 실행이 완료되면 아래의 경고(Warning)가 뜬다. 이러한 경고가 발생되는 이유는 부품의 모델(Model)정보를 바꿔었음으로 그에 대한 경고일 뿐 시뮬레이션상에 에러가 아님으로 정상적인 시뮬레이션 실행결과가 나온다.

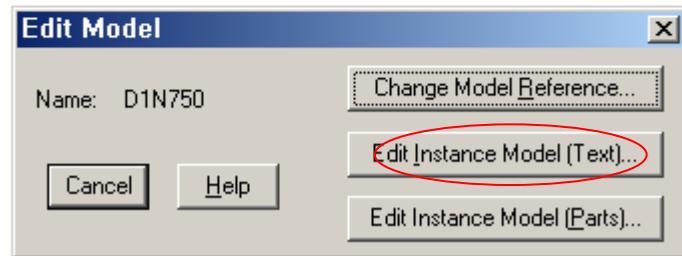
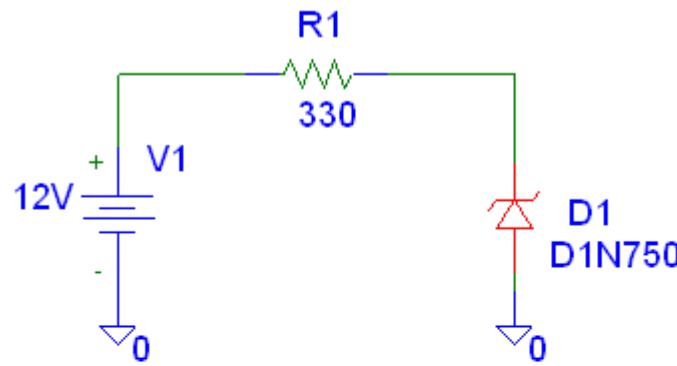


⑤ 시뮬레이션 완료 후 회로의 직류 바이어스 값을 보여주는 V를 마우스로 클릭하면 우측에 서와 같이 출력 DC전압이 5V로 출력되는 것을 확인할 수 있다.

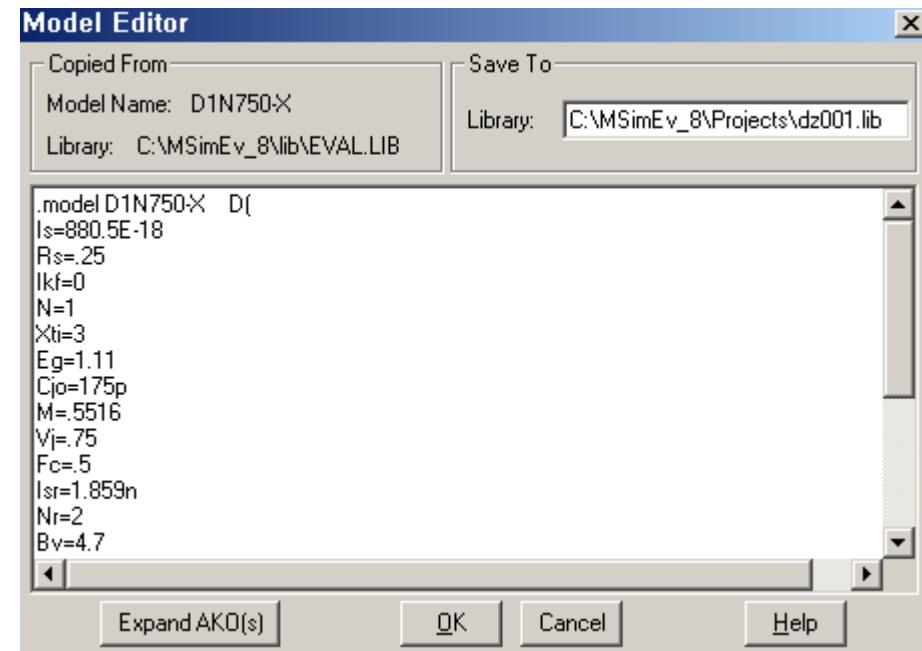


## 4. 다이오드 기본과 응용

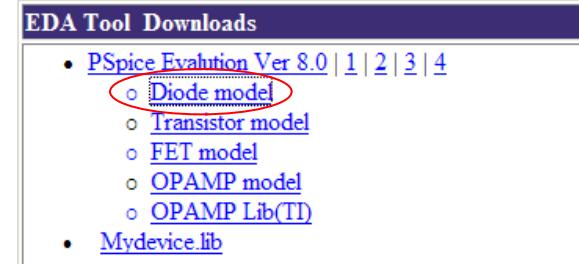
### 6-2. 반도체 모델(Model) 전체 Parameter 변경하기 : D, TR, OPAMP 모두 동일 적용



① PSpice회로상태에서 해당 반도체 선택 → Edit → Model 선택하면 아래의 창이 열린다.



- ② www.analoglab.com에 가서 Diode model을 선택하면 Diode Model이 있는 페이지가 열리며 여기서 Zener Diode 가 리스트된 곳에 가서 1N750을 찾아 1N750의 Spice Model정보를 전부 Copy (Ctrl-C) 한다

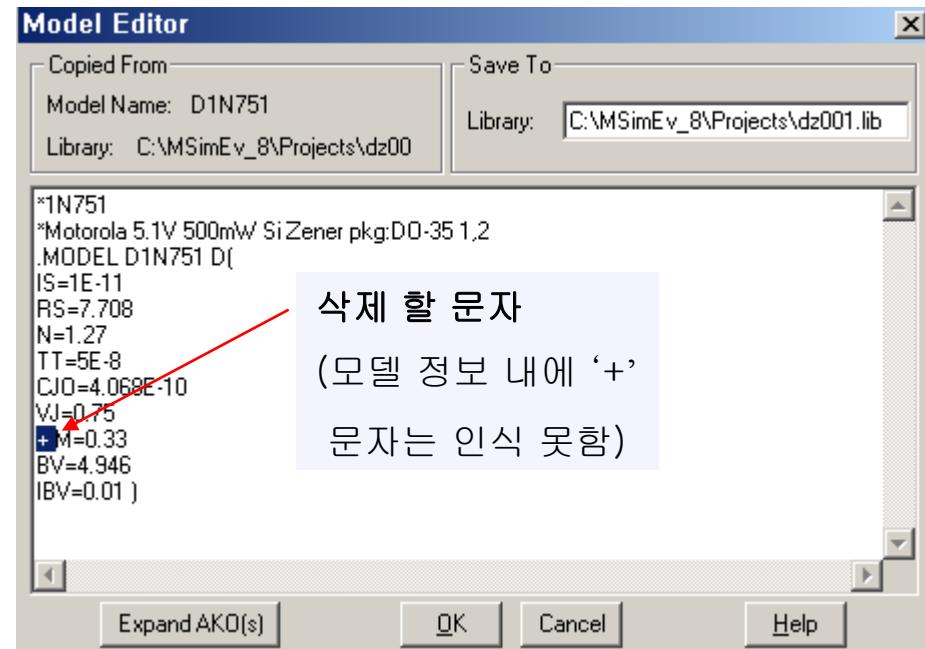
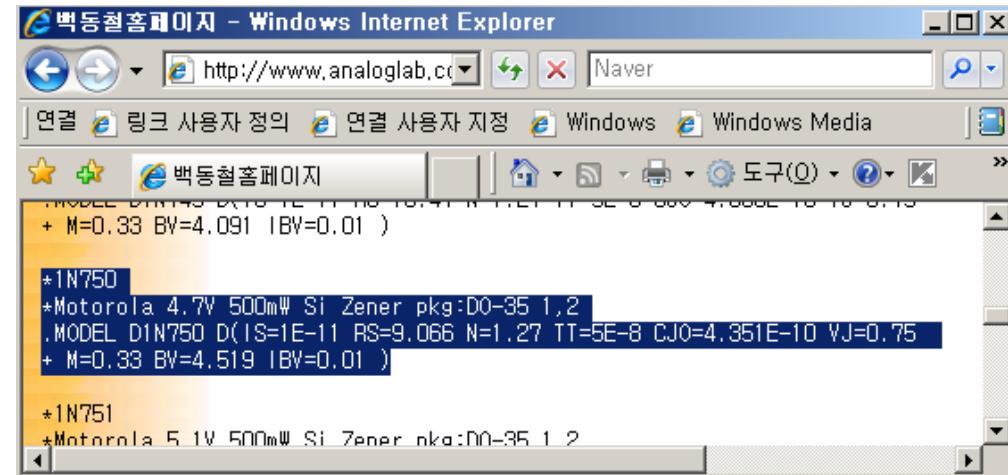


## 4. 다이오드 기본과 응용

③ Copy한 Model 정보를 PSpice의 Model Editor에 기존 Model을 지우고 붙여 쓴다.  
그리고 OK한 후 다시 한번 Edit → Model 하여 ‘Edit\_Instance Model’을 선택한 후 Model Editor의 신규 모델 정보 내용 중 ‘+’문자를 지운다.

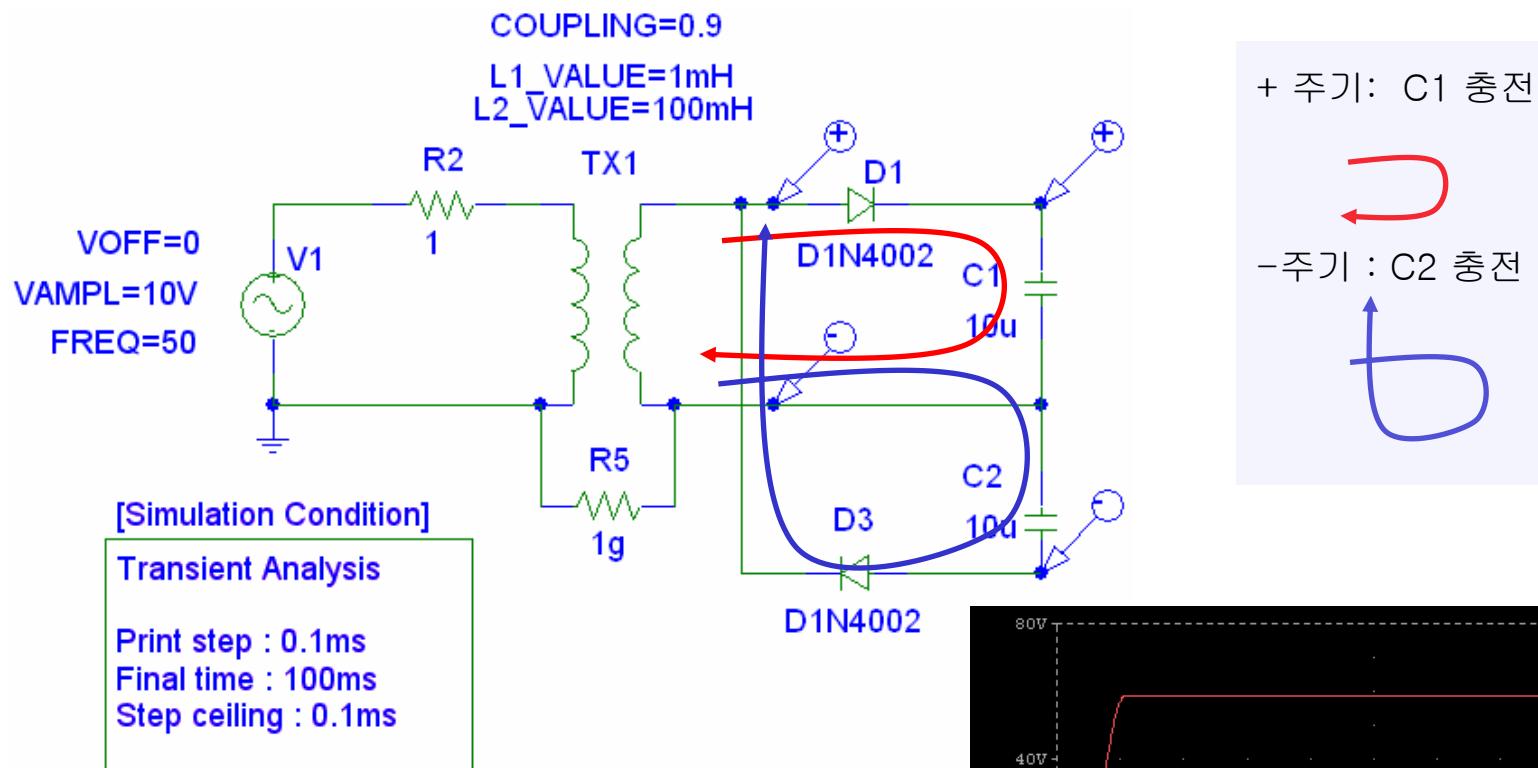
④ Model Editor를 닫은 후 PSpice회로 상태에서 F11(시뮬레이션 실행) 키를 누르면 시뮬레이션이 진행된다..

Point  
반도체의 모델정보는  
.MODEL D1N751 D(  
IS=1E-11 ← 한 줄에 한 파라매터  
...  
IBV=0.01 ) ← Model 끝



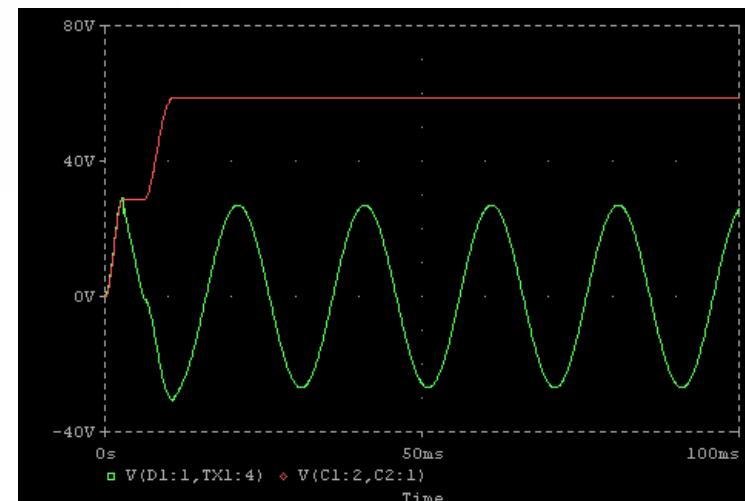
## 4. 다이오드 기본과 응용

### 7. Diode를 이용한 배압 회로



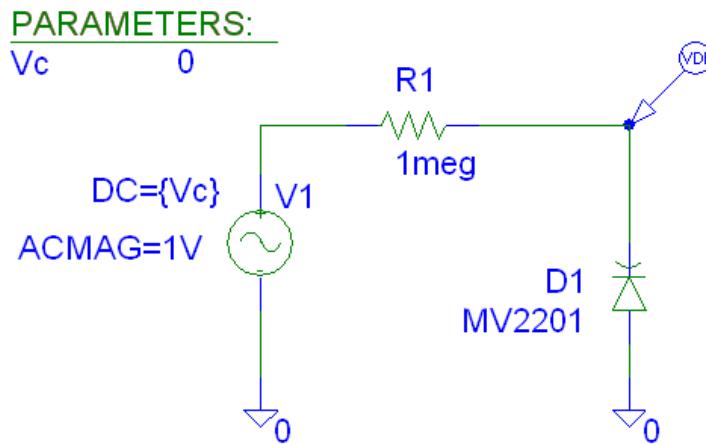
#### 💡 Point

다이오드와 충전용 콘덴서의 충전 Path가 몇 개인가에 따라 승압 배수가 결정된다.



## 4. 다이오드 기본과 응용

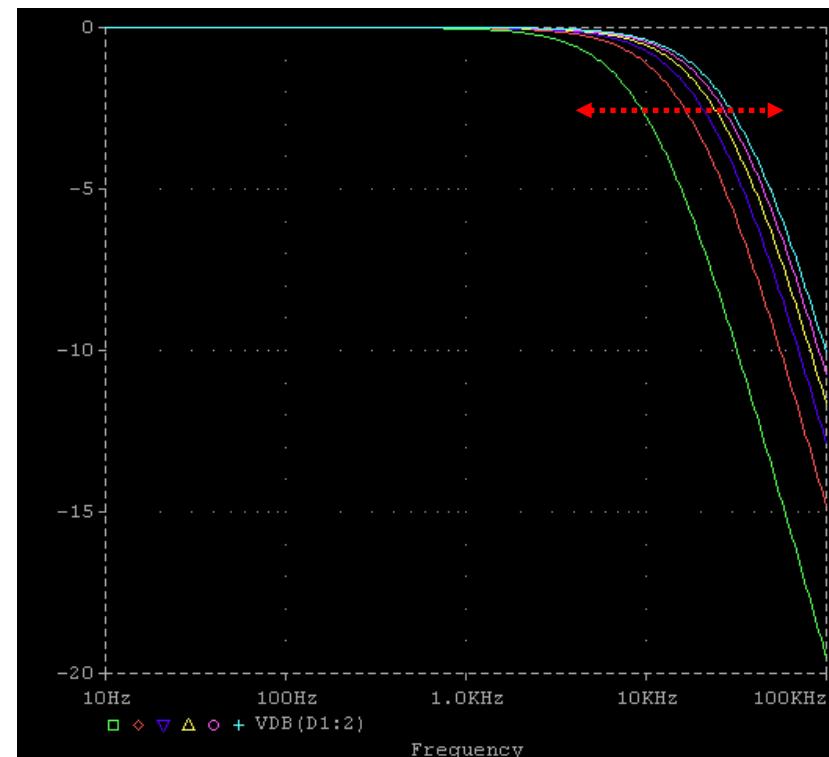
### 8. Varactor Diode Filter 회로



#### Point

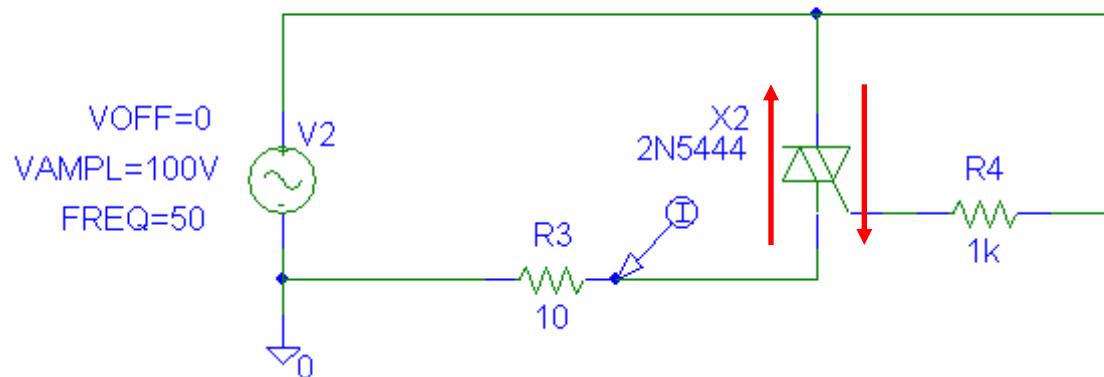
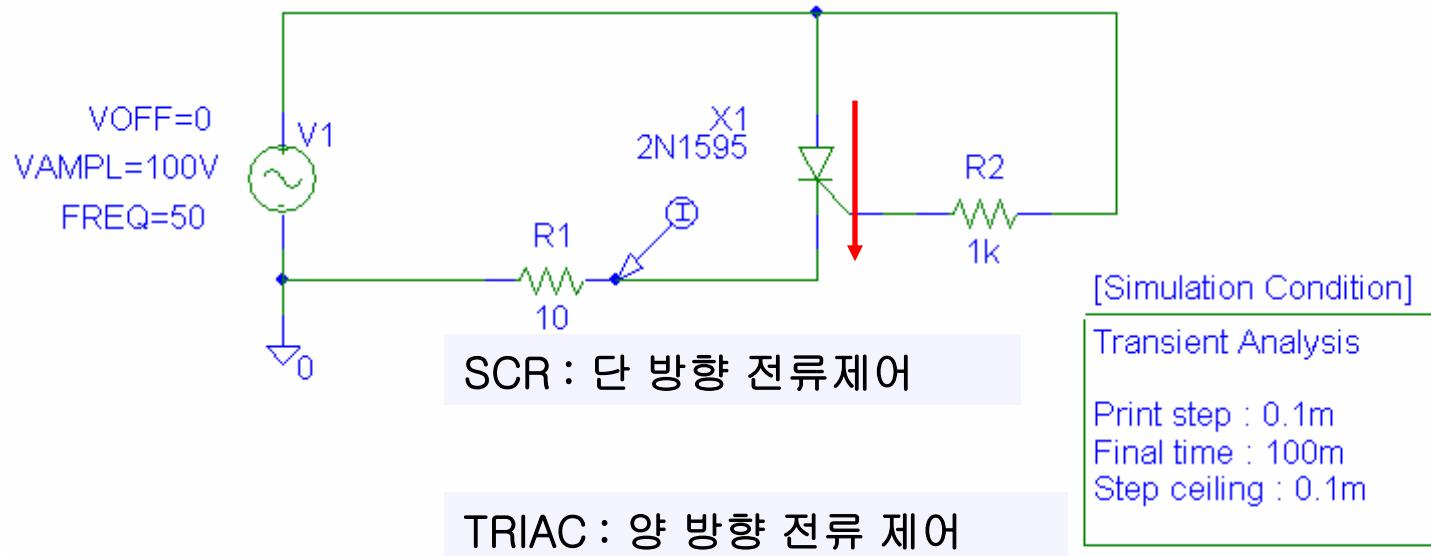
모든 PN접합 반도체는 바이어스 상태에 따라 내부에 형성되는 용량이 존재하는데 이를 기생용량이라 하며 바렉터 다이오드는 이러한 특성을 적극적으로 이용한 소자

바렉터 Diode에 역방향 인가 직류 전압에 따라 C값이 변동됨을 관찰  
역 전압이 증가하면 C값은 적어진다.



## 4. 다이오드 기본과 응용

### 9. SCR 과 TRIAC 기본 회로



#### Point

이러한 대 전력 교류를 On/Off  
제어하는 소자로는 릴레이가  
많이 사용된다.



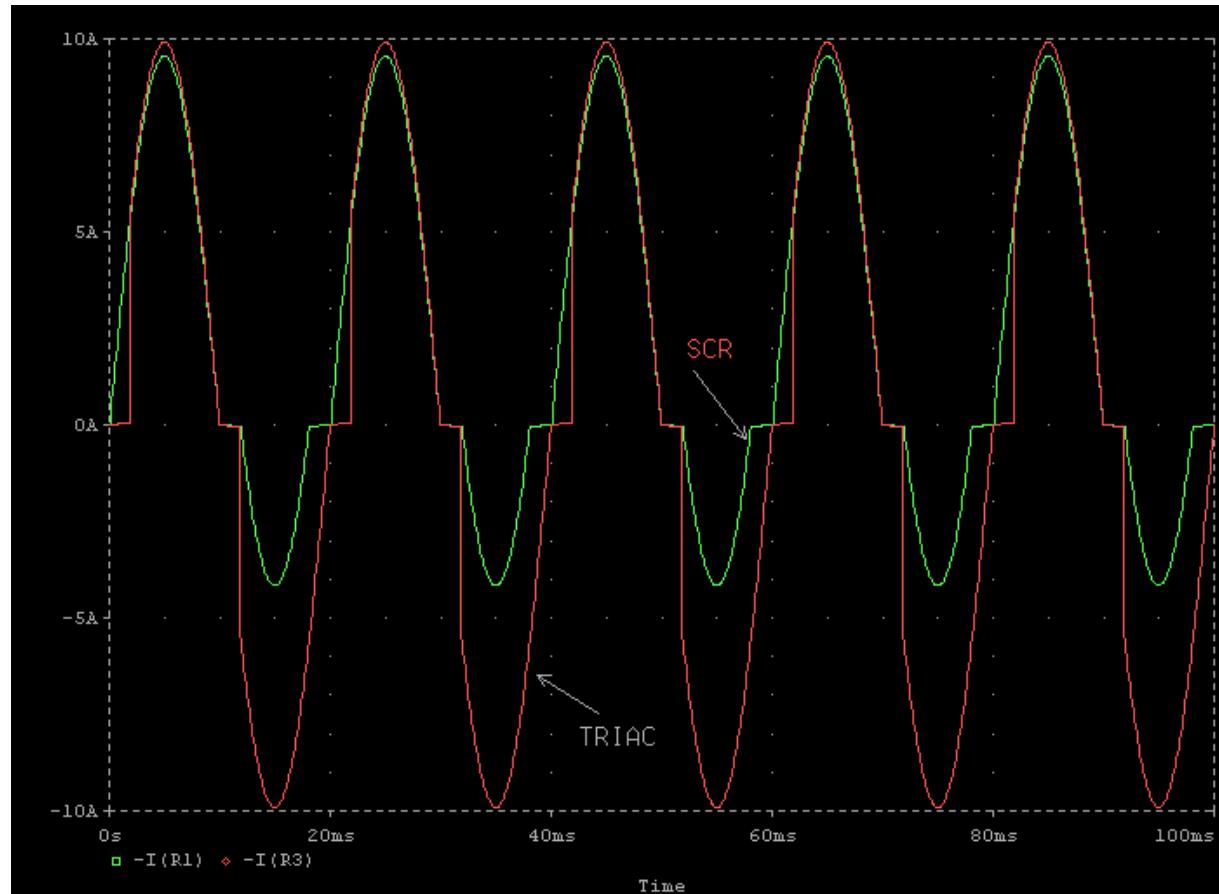
## 4. 다이오드 기본과 응용

### ◆ 시뮬레이션 결과

#### Point

TRIAC의 경우는 교류 전류가 부하 쪽으로 양방향으로 흐르며 SCR의 경우는 교류전류가 한쪽 방향으로만 흐르는 특징을 가지고 있다.

최근엔 이러한 교류전력 을 제어하기 위해 반도체류 보다는 릴레이를 주로 사용하는 경향이 있다.



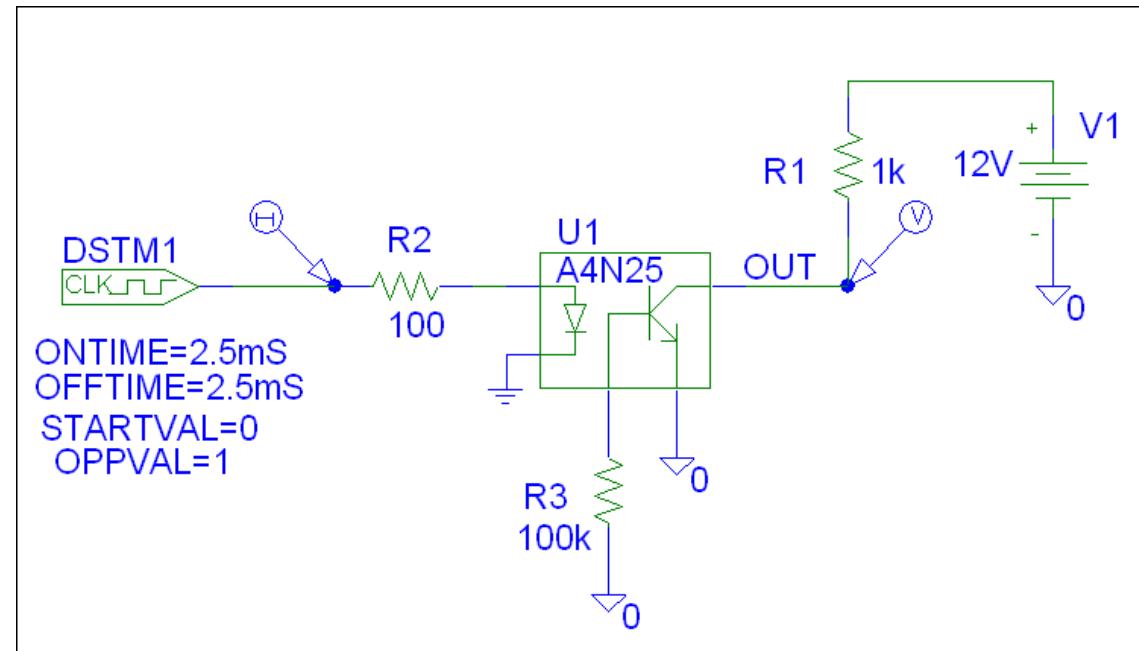
## 4. 다이오드 기본과 응용

### 10. Photo Coupler 기본 회로

Ground 분리(Hot ↔ Cold)  
하고 신호성분만 전달하기  
위한 용도로 사용하는 것이  
Photo-Coupler이며 디지털  
로직 신호 뿐만 아니라 아나  
로그 신호의 전달도 가능 하다.

디지털 로직신호를 Ground  
가 분리된 상태에서 신호  
만 다음 단으로 넘기는 회로  
이다.

Photo-Coupler의 1차 측에  
서 내부의 LED를 On/Off  
시켜 2차 단의 Photo-TR로  
광 신호를 전달하는 원리  
이다.

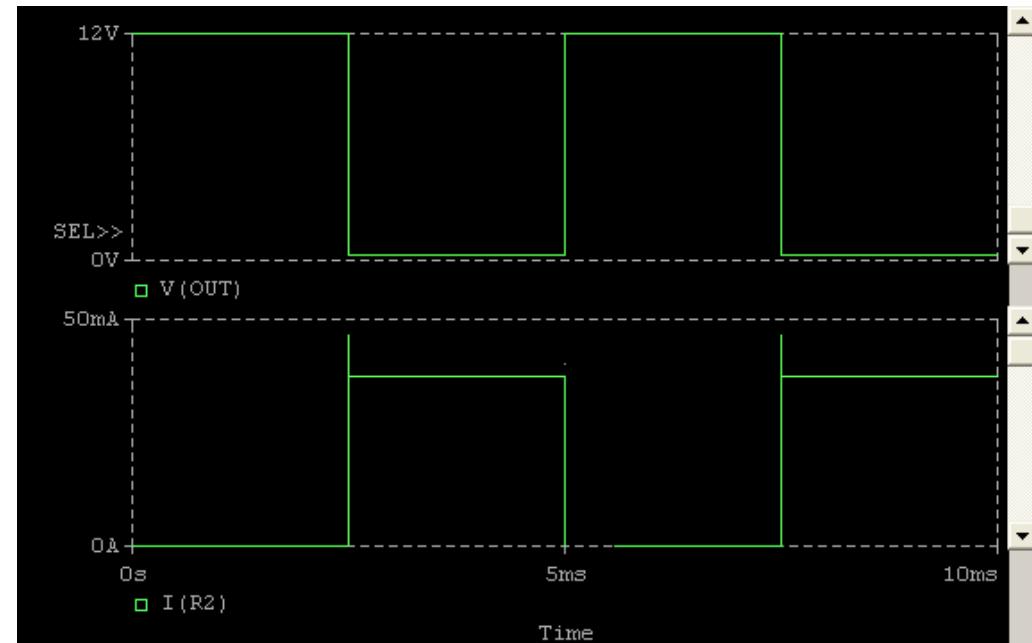
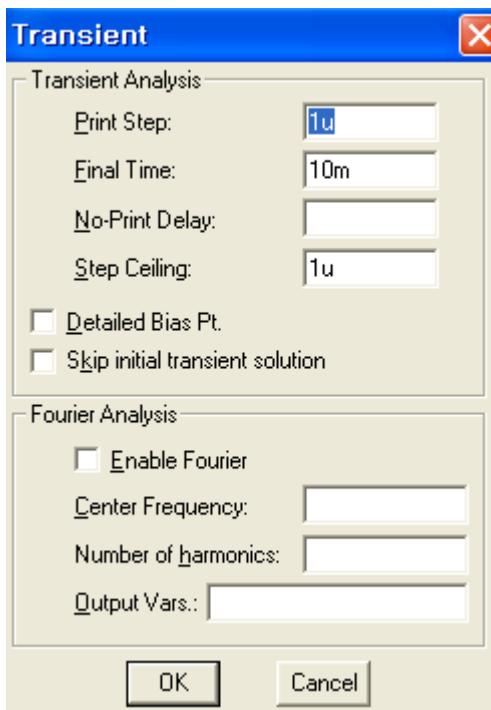


#### Point

Photo-Coupler는 SMPS(스위칭 모드 파워 서플라이)나 자동화 장비 및 각종 전장 제어 쪽에 시스템간 Ground 의 분리를 위해 많이 사용된다.

## 4. 다이오드 기본과 응용

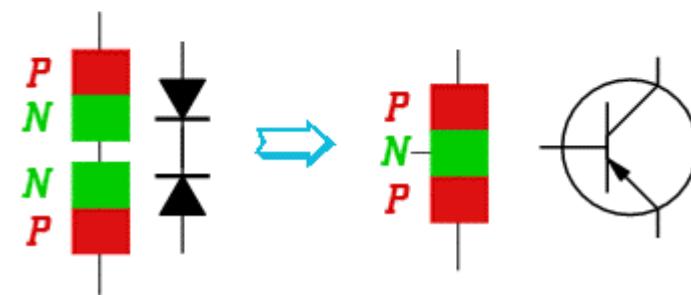
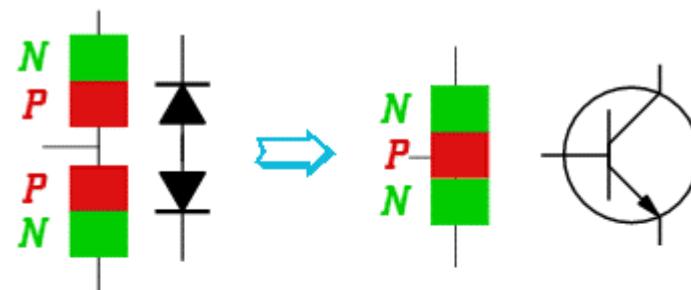
### ◆ 시뮬레이션 조건 및 결과



#### ◎ Point

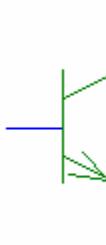
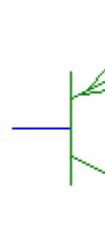
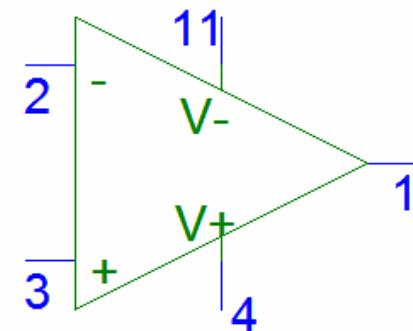
Photo-Coupler의 1차 측에 ‘H’가 걸려 전류가 투입되면 2차 측의 Photo TR01이 On되어 출력이 ‘L’이 된다.

# TRANSISTOR 증폭회로 기초와 응용



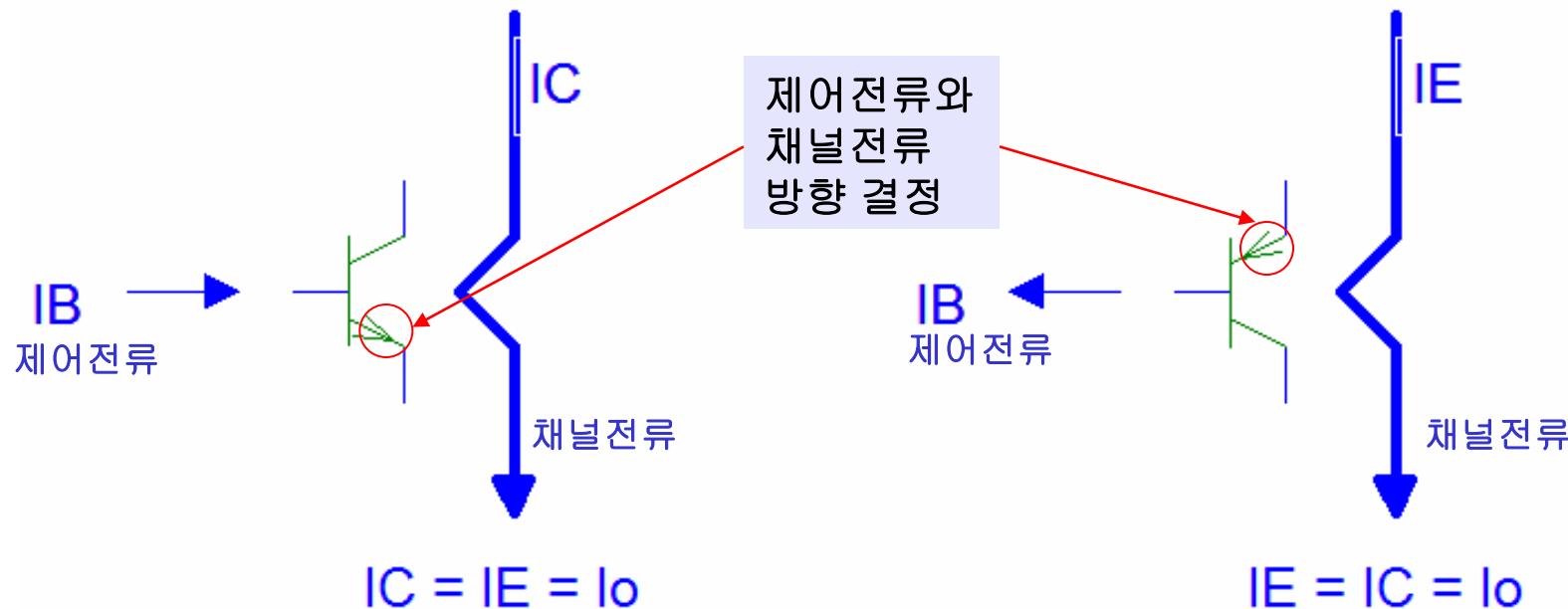
## 5. TRANSISTOR 증폭회로 기초와 응용

### 1. 증폭 회로 소자의 종류와 특성

INDEX	Transistor	OPAMP
Symbol	 	
소자특성	<ul style="list-style-type: none"> <li>-3단자 소자</li> <li>-IB와 IC/IE관계 이용</li> </ul>	<ul style="list-style-type: none"> <li>-5단자 소자</li> <li>-인입저항과 피드백저항 관계</li> </ul>
증폭기 특성	<ul style="list-style-type: none"> <li>-Biasing/증폭도 설계 난이</li> <li>-Single Bias(일반적)</li> <li>-Single Input/Output</li> <li>-단위 이득 설계</li> </ul>	<ul style="list-style-type: none"> <li>-Biasing/증폭도 설계 용이</li> <li>-Single/Double Bias</li> <li>-Multi Input Design 가능</li> <li>-다중 연산자 설계 가능</li> </ul>
주파수특성	<ul style="list-style-type: none"> <li>-광 대역 설계 가능</li> </ul>	<ul style="list-style-type: none"> <li>-소자에 따라 상이</li> </ul>

## 5. TRANSISTOR 증폭회로 기초와 응용

### 2. Transistor 회로의 전류( $I_C/I_B$ ) 특성 : 전류 전달함수



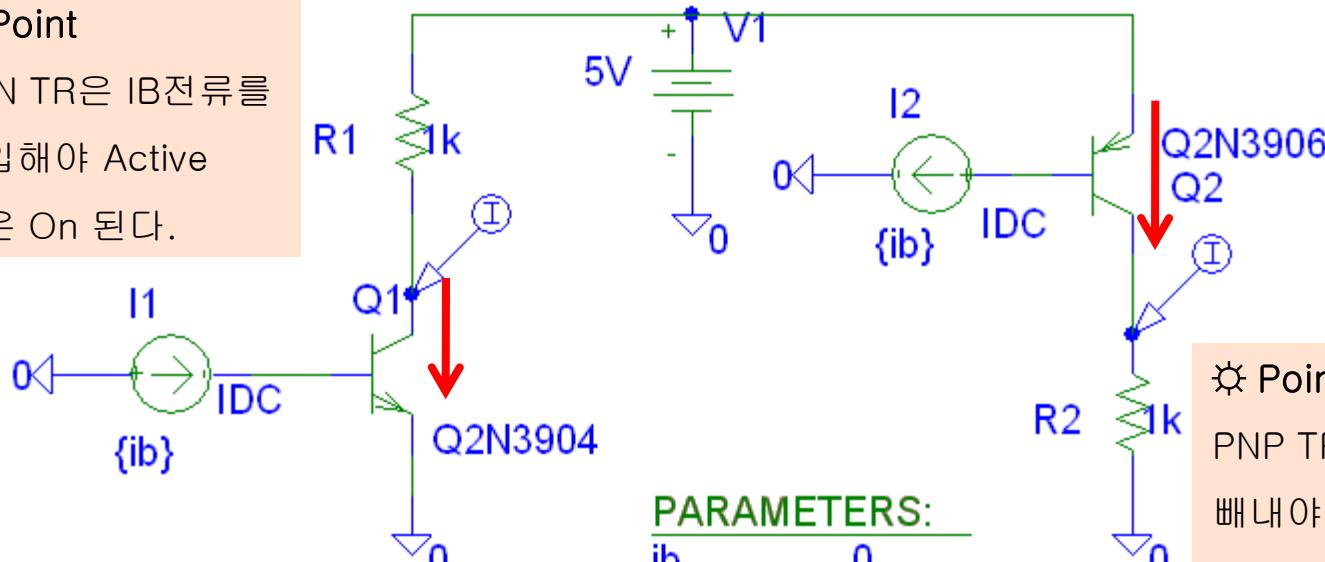
INDEX	NPN	PNP
$IB \rightarrow$	$Io$ : 증가	OFF
$IB \leftarrow$	OFF	$Io$ : 증가
$IB=0$	OFF	OFF

## 5. TRANSISTOR 증폭회로 기초와 응용

### 3. Transistor의 3가지 영역에 대해 고찰

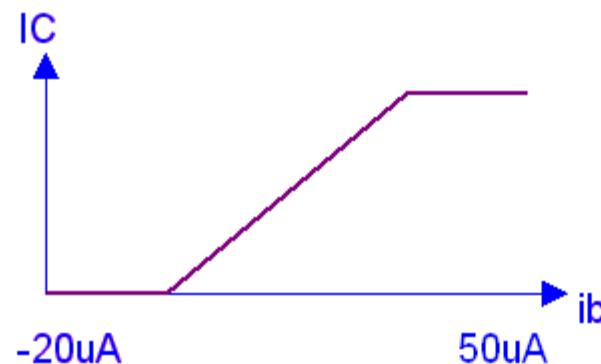
Point

NPN TR은 IB전류를  
투입해야 Active  
혹은 On 된다.



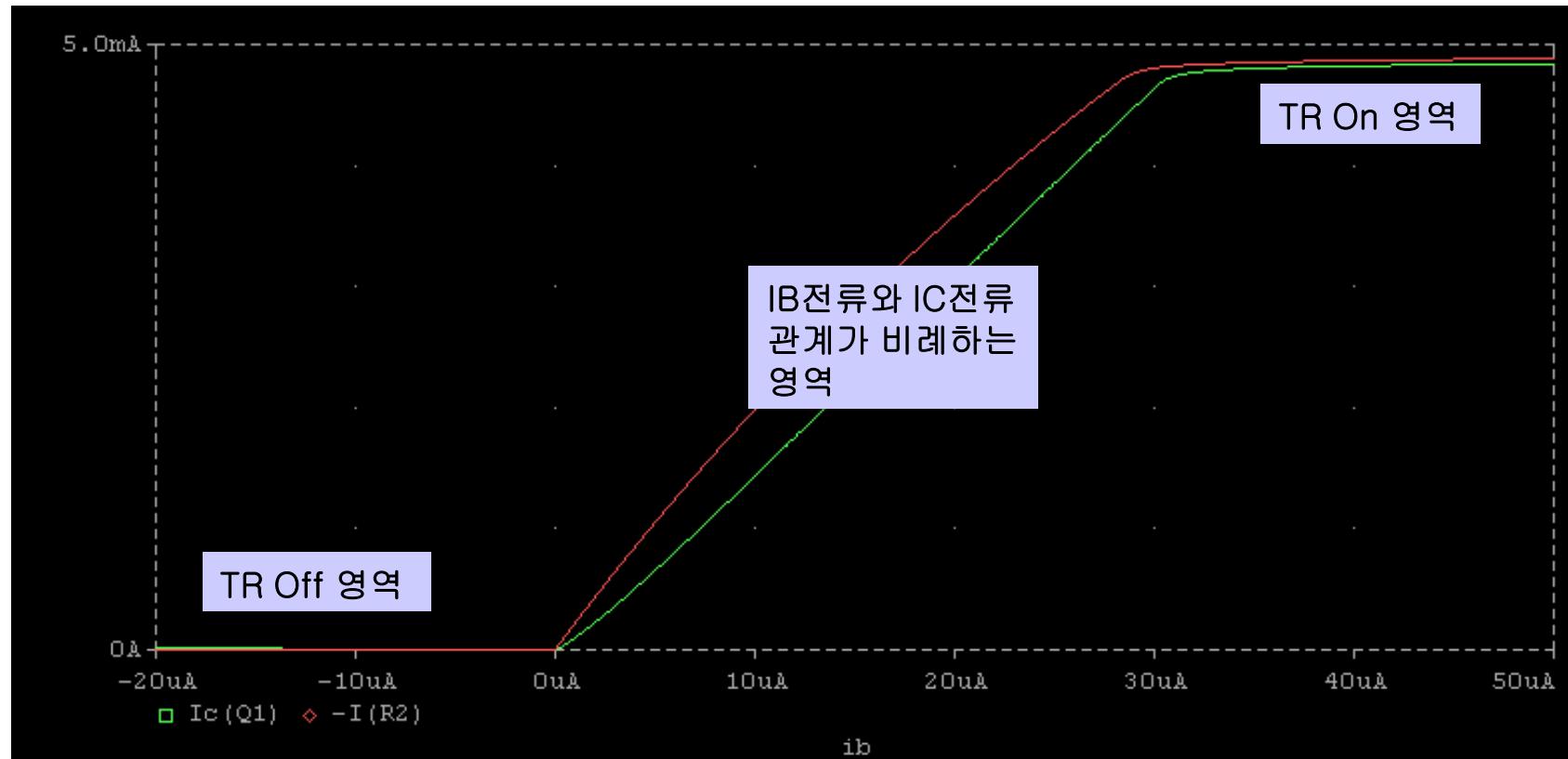
Point

PNP TR은 IB전류를  
빼내야 Active 혹은  
On 된다.



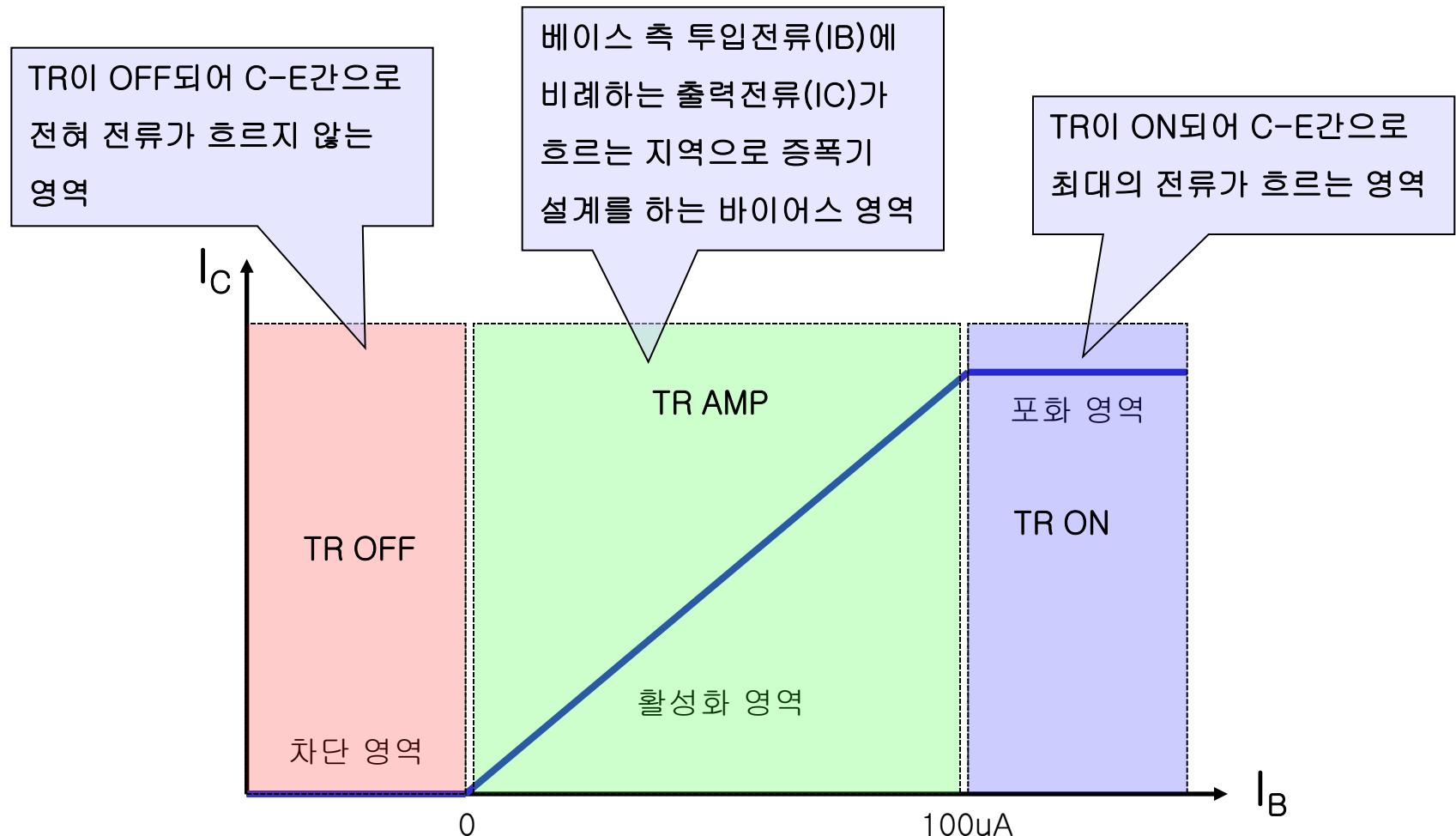
## 5. TRANSISTOR 증폭회로 기초와 응용

### ◆ Simulation 결과 & 고찰



## 5. TRANSISTOR 증폭회로 기초와 응용

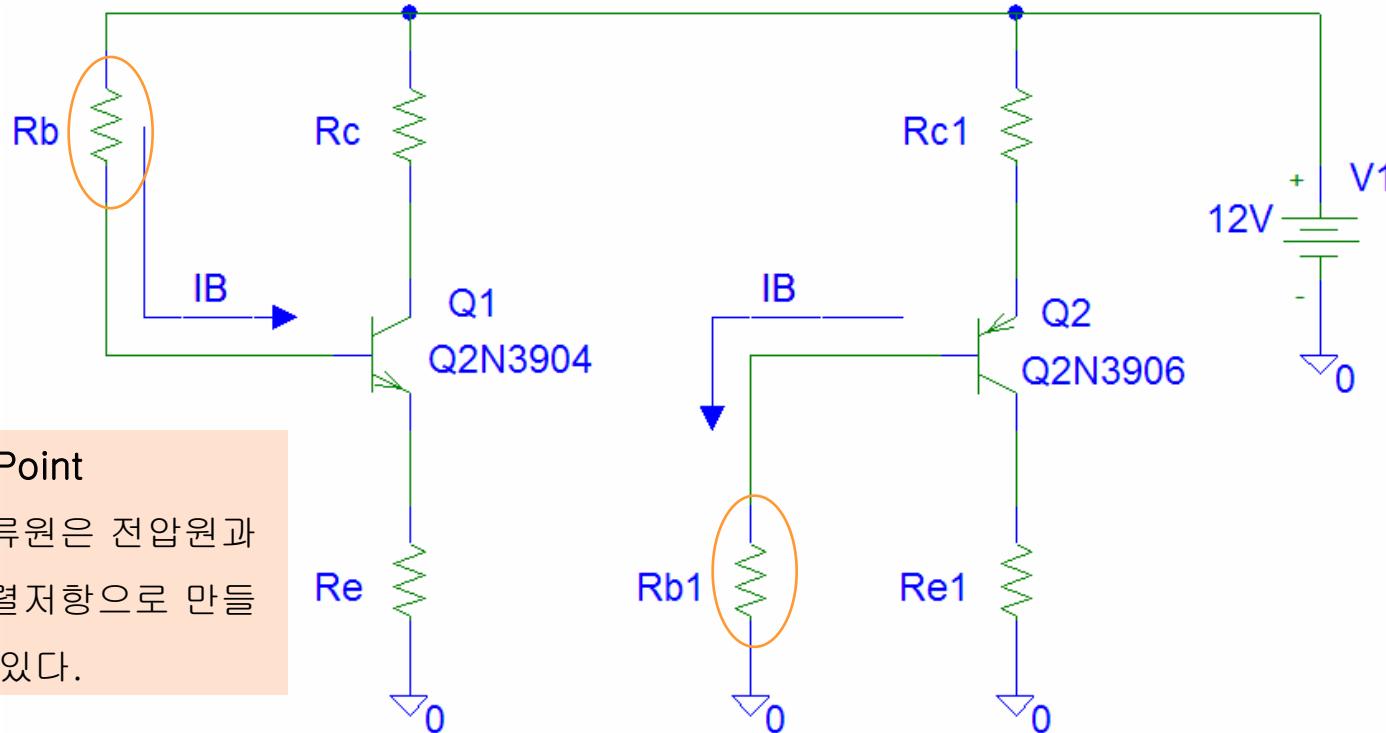
### 3-1. 전달함수 특성 그래프 고찰



## 5. TRANSISTOR 증폭회로 기초와 응용

### 4. Transistor 회로의 Active Bias : 고정 Bias

앞서의 베이스 측 전류원을 대신하여 직류전원으로부터 저항( $R_b, R_{b1}$ )을 매개로  $I_B$  형성



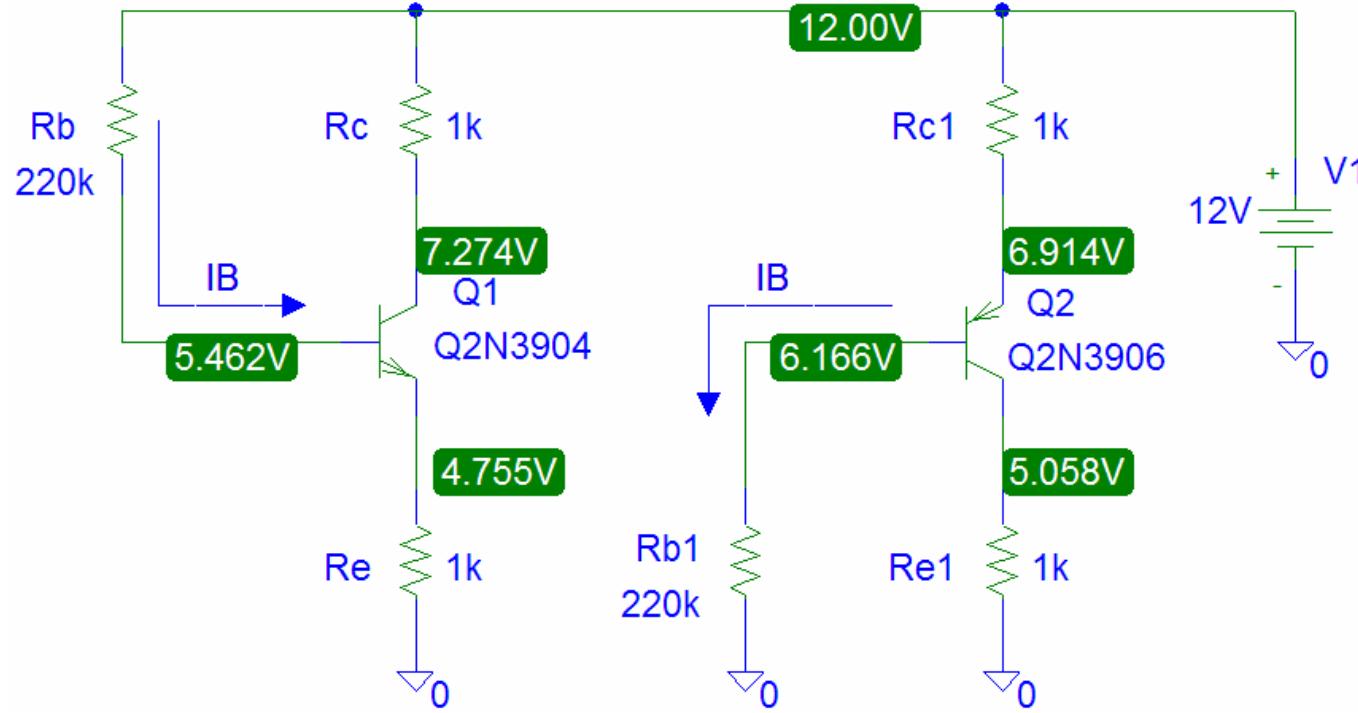
❖ Point

전류원은 전압원과  
직렬저항으로 만들  
수 있다.

베이스 측에 연결된 하나의 저항으로 바이어스 하는 방식을 고정 바이어스방식이라 하며  
통상의 Base전류가  $\mu\text{A}$ 내외임으로 대개 수백  $\text{k}\Omega$  대의 저항을 이용한다.

## 5. TRANSISTOR 증폭회로 기초와 응용

### 4-1. Transistor 회로의 Active Bias (고정 Bias) 설계



NPN TR의 Active조건 : VC>VB>VE

PNP TR의 Active조건 : VE>VB>VC

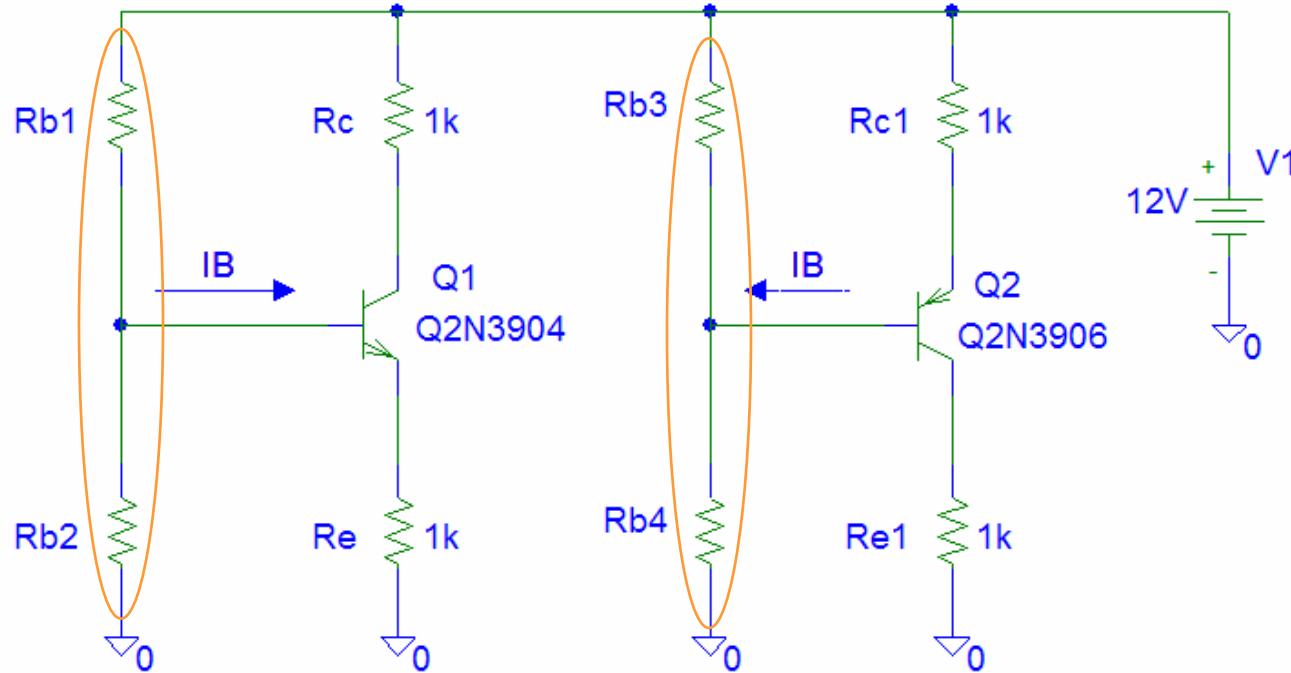
Point

TR에서의 Active조건은 Cutoff와 Sat(포화)영역의 중간단계로 출력전류의 흐르는 방향으로 직류전위가 차례로 잡혀야 Active 조건을 만족한다.

## 5. TRANSISTOR 증폭회로 기초와 응용

### 5. Transistor 회로의 Active Biasing : 전압 분할 바이어스

트랜지스터의 베이스 측에 직류전위로부터 2개의 저항을 이용한 전압 분할방식의 바이어스 방식으로 결국은 IB를 베이스 측에 인가하기 위한 용도이다.

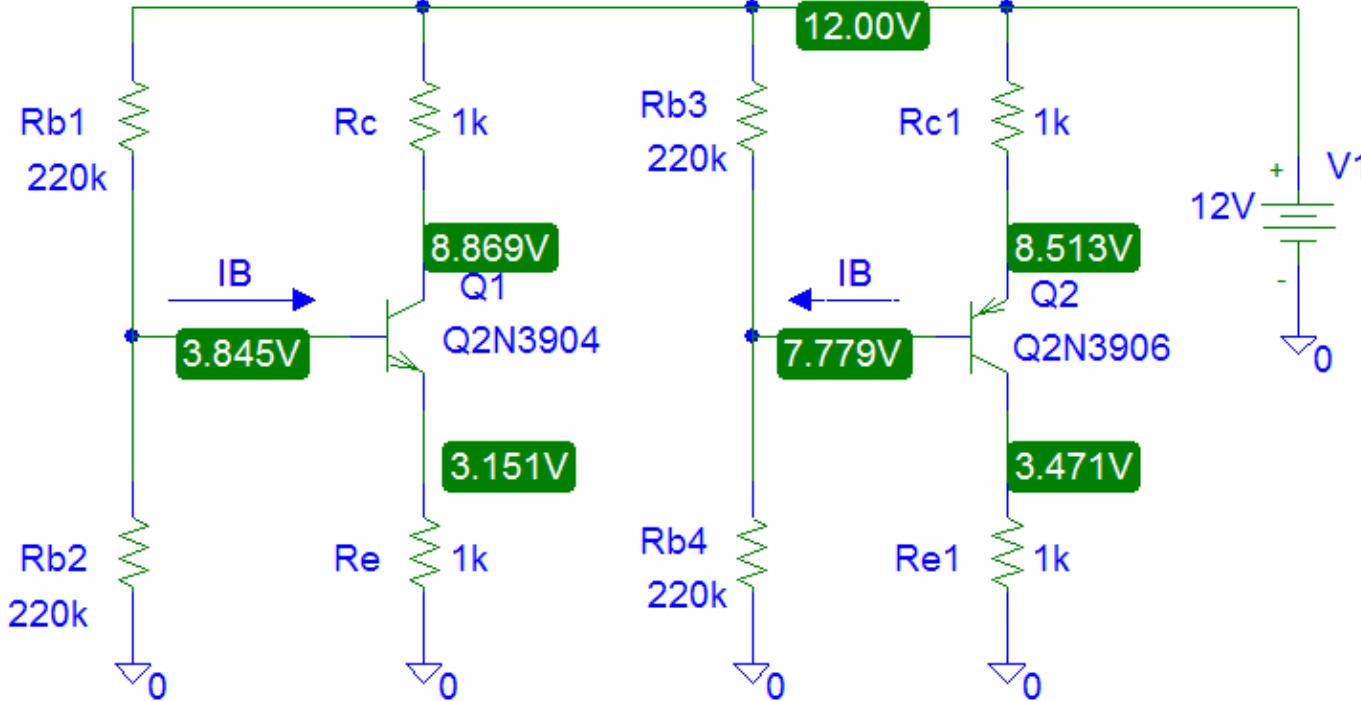


#### ✿ Point

베이스에 IB를 형성하기 위한 전압 분압 용 저항의 값은 가능한 100k이상의 큰 값이 주파수특성 측면과 전류 소모적 측면에서 유리하다.

## 5. TRANSISTOR 증폭회로 기초와 응용

### 5-1. Transistor 회로의 Active Bias (전압 분할 바이어스) 설계



NPN TR의 Active조건 :  $VC > VB > VE$

PNP TR의 Active조건 :  $VE > VB > VC$

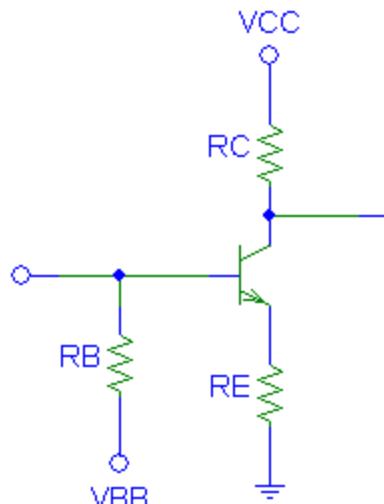
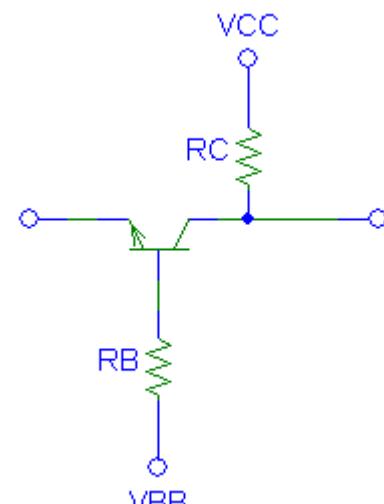
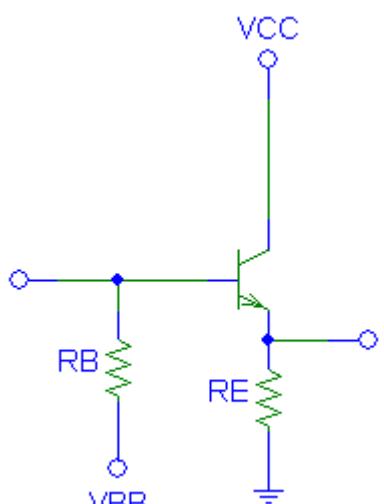
#### Point

NPN TR은 출력전류가 C → E

PNP TR은 출력전류가 E → C

## 5. TRANSISTOR 증폭회로 기초와 응용

### 6. 트랜지스터 회로의 3가지 접지방식

구분	Common Emitter	Common Base	Common Collector
접지방식			
$A_v$	$-RC / (r_e + R_E)$	$RC / (r_e + R_B/h_{FE})$	$\sim 1$
$A_i$	$h_{FE}$	$\sim 1$	$h_{FE}$
$R_i$	$r_e + (h_{FE} \cdot R_E)$	$r_e + R_E/h_{FE}$	$r_e + (h_{FE} \cdot R_E)$
$R_o$	$RC$	$RC$	$R_E$
용도	전압 이득조정 용이	주파수 특성이 양호	전압이득=1, 전류이득이 커서 버퍼로 사용

## 5. TRANSISTOR 증폭회로 기초와 응용

### 7. Transistor 증폭 회로의 교류 등가 모델

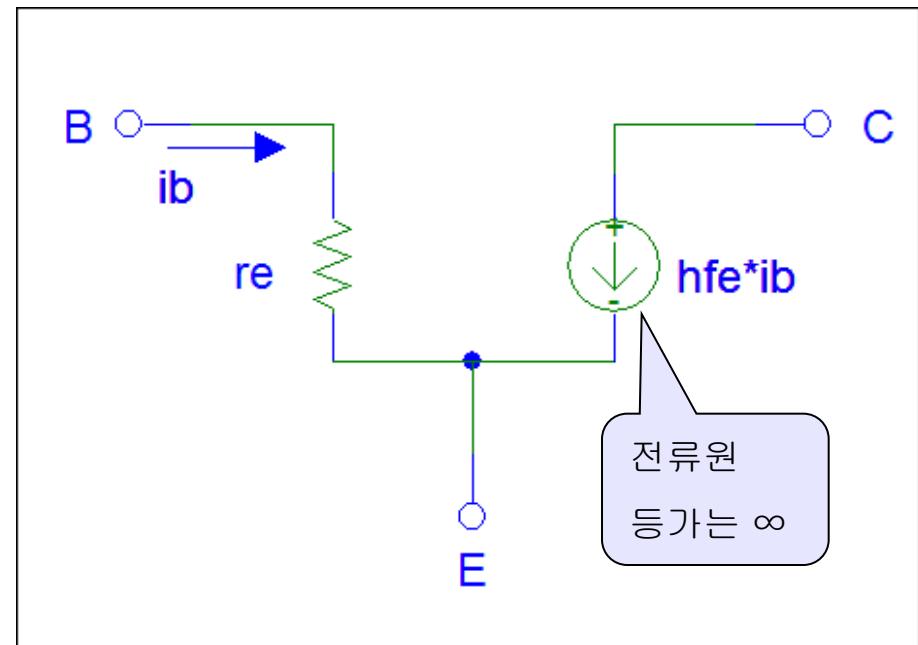
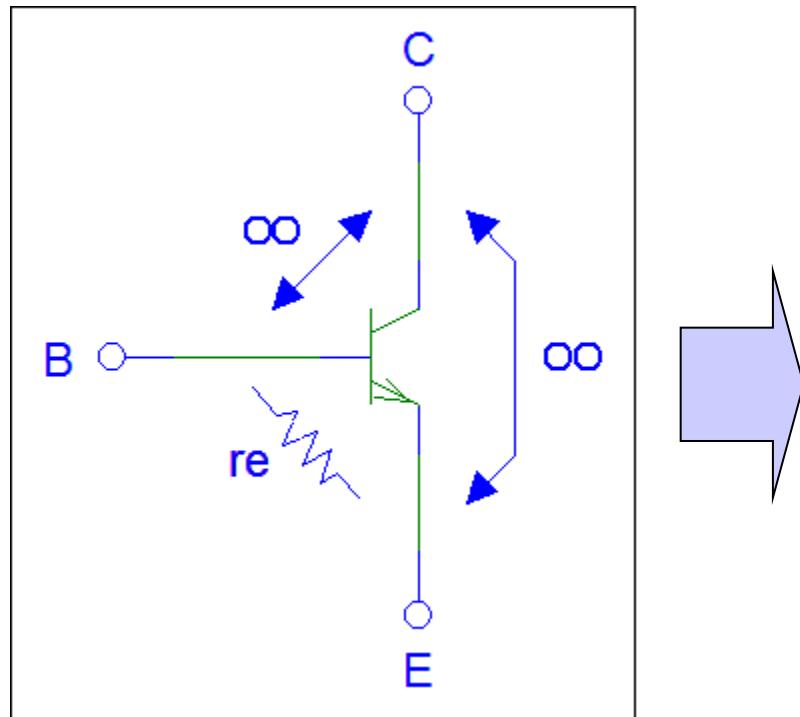
$$r_e = V_t / I_o \text{ (에미터를 기준해 베이스 측으로 바라본 저항)}$$

-  $V_t$ (Thermal Voltage: 열 전압) = 26mV ← 반도체 상수

-  $I_o$  : Active Biasing 상태에서의 출력전류( $I_C=I_E=I_o$ )

Point

실제  $r_e$ 값은 수옴~수십옴 정도  
임으로 실무적으로는 무시함



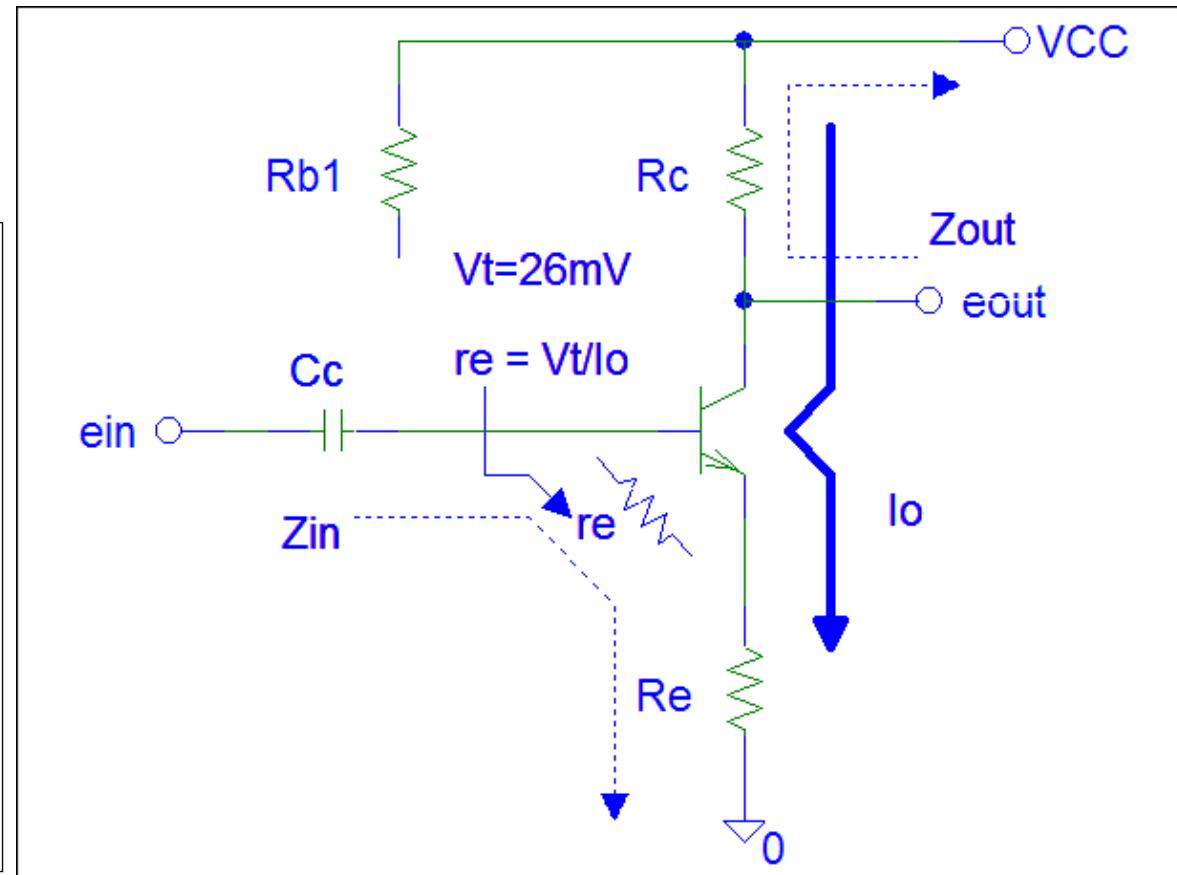
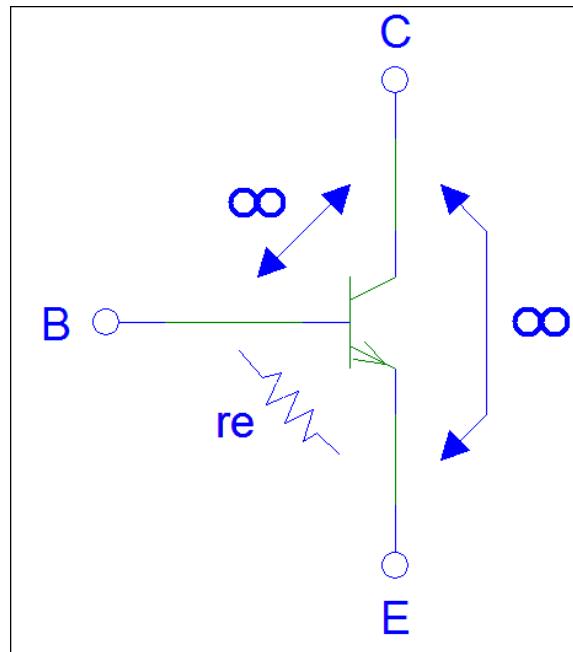
## 5. TRANSISTOR 증폭회로 기초와 응용

## 8. Transistor 증폭 회로의 해석 : Common Emitter

교류전압증폭도 :  $A_v = e_{out} / e_{in} = Z_{out} / Z_{in} = -R_C / (r_e + R_E)$

$re$  가 일반적으로 수  $\Omega$  정도  
임으로 무시하고

$$Av \doteq -Rc / Re$$



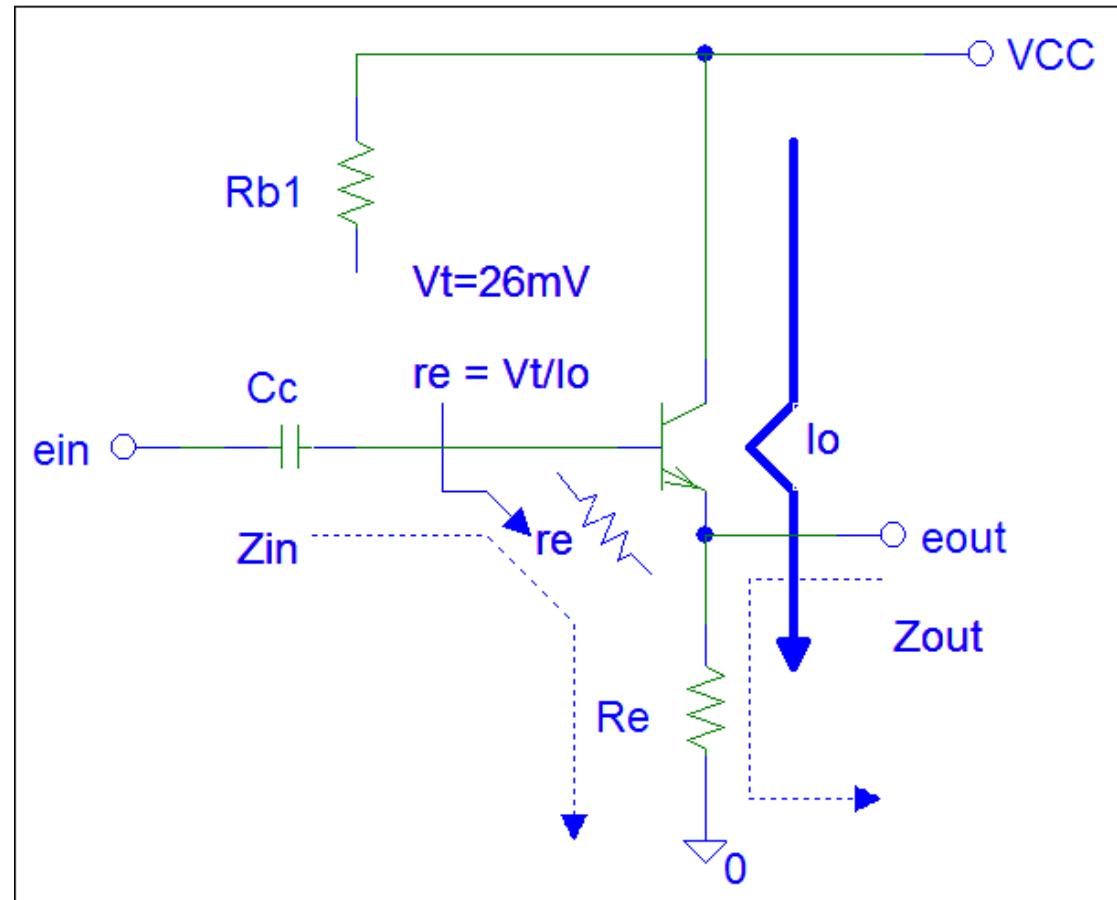
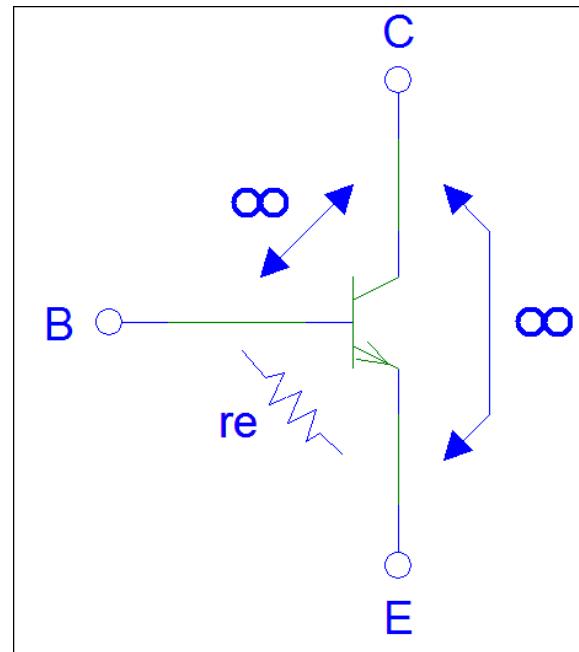
## 5. TRANSISTOR 증폭회로 기초와 응용

### 9. Transistor 증폭 회로의 해석 : Common Collector

교류전압증폭도 :  $A_v = e_{out} / e_{in} = Z_{out} / Z_{in} = R_E / (r_e + R_E)$

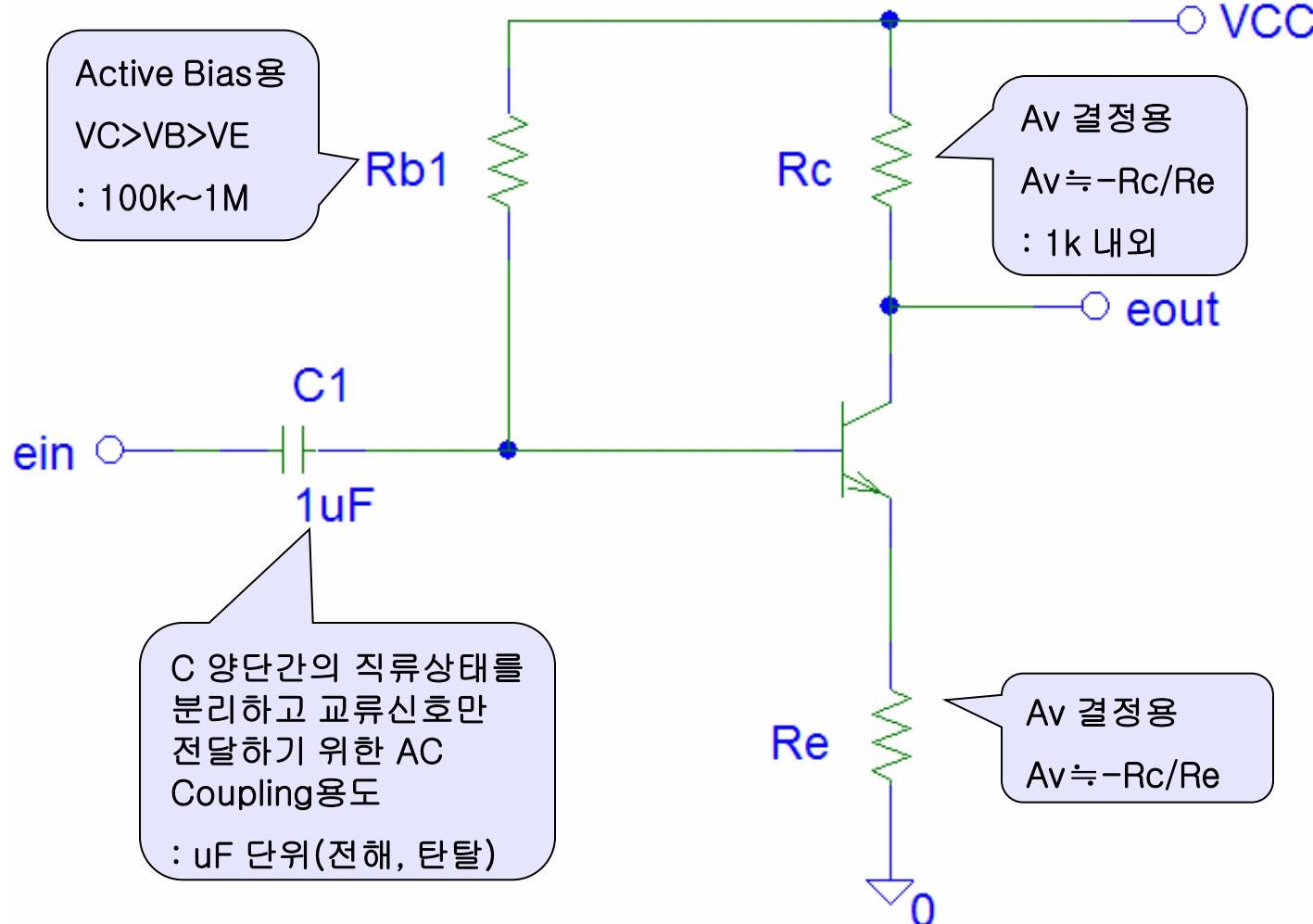
$r_e$  가 일반적으로 수  $\Omega$  정도  
임으로 무시하고

$$A_v \approx 1$$



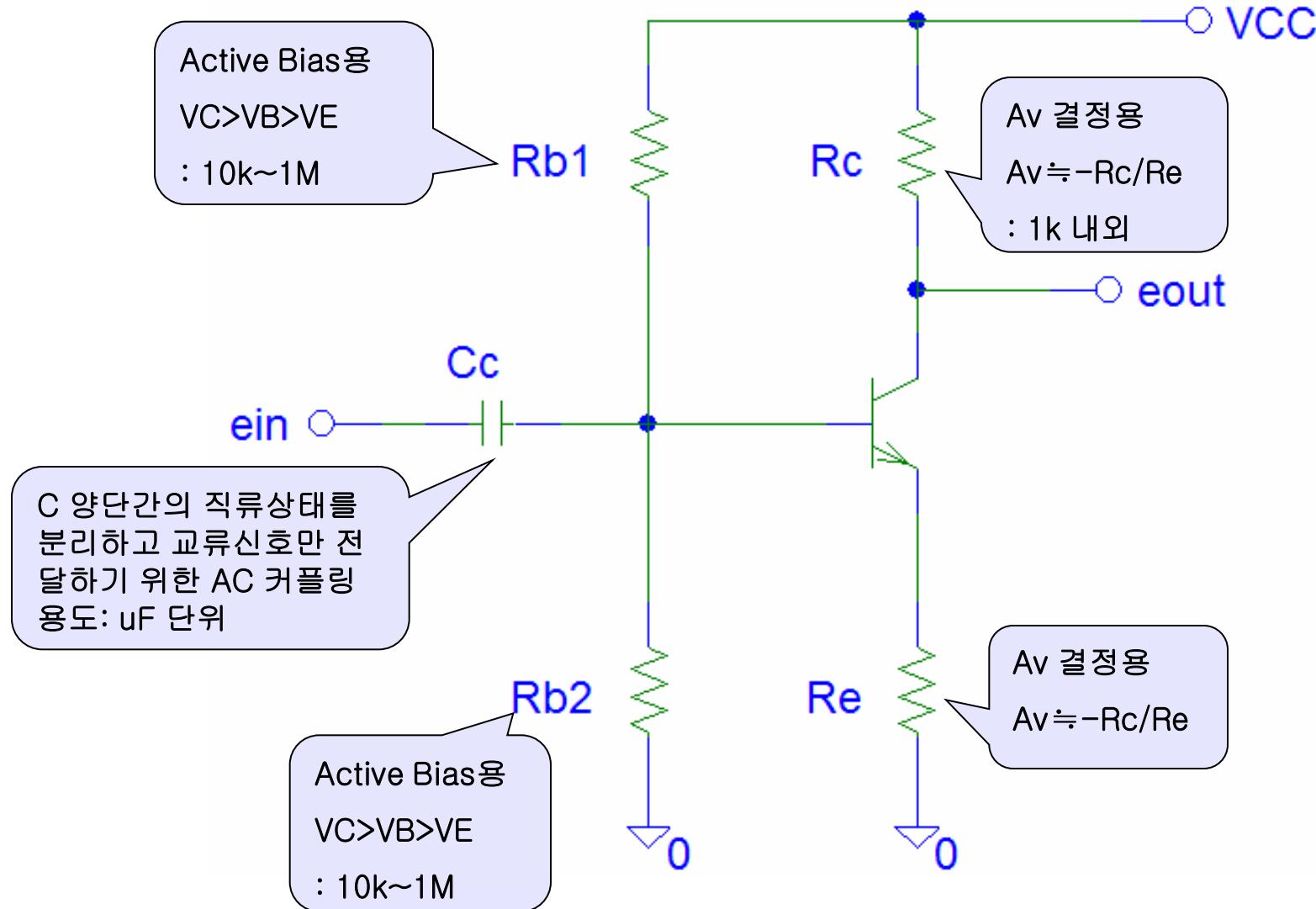
## 5. TRANSISTOR 증폭회로 기초와 응용

### 10. Transistor 증폭 회로의 설계 : 고정 Bias



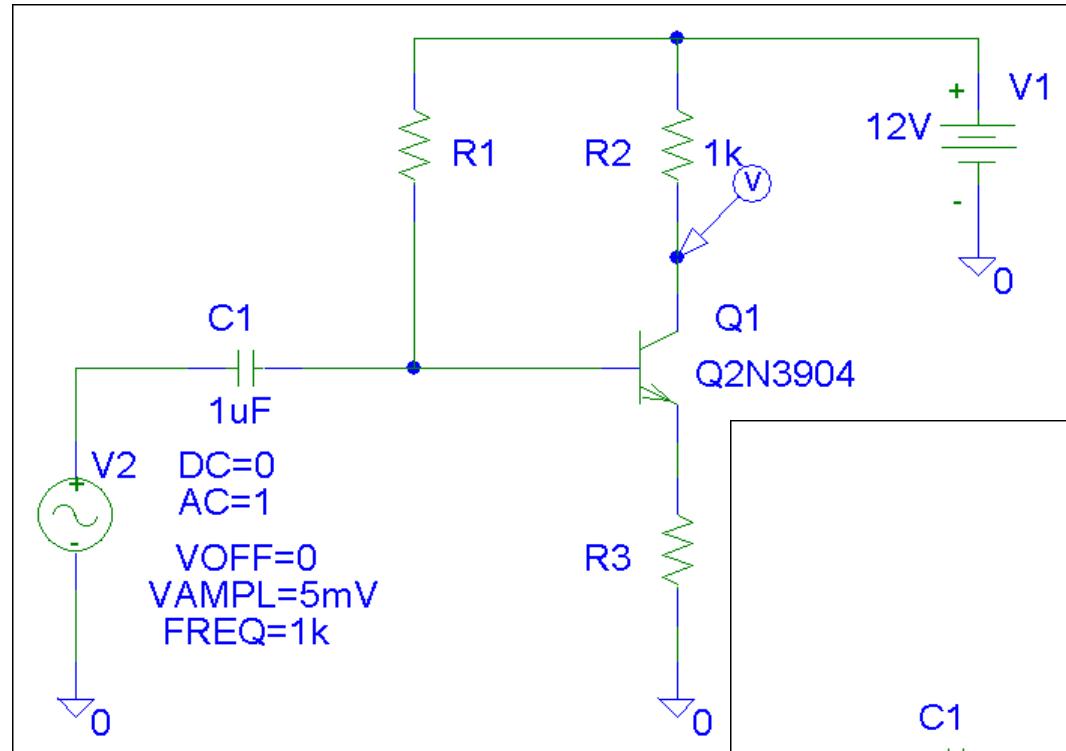
## 5. TRANSISTOR 증폭회로 기초와 응용

### 11. Transistor 증폭 회로의 설계 : 전압분할 Bias



## 5. TRANSISTOR 증폭회로 기초와 응용

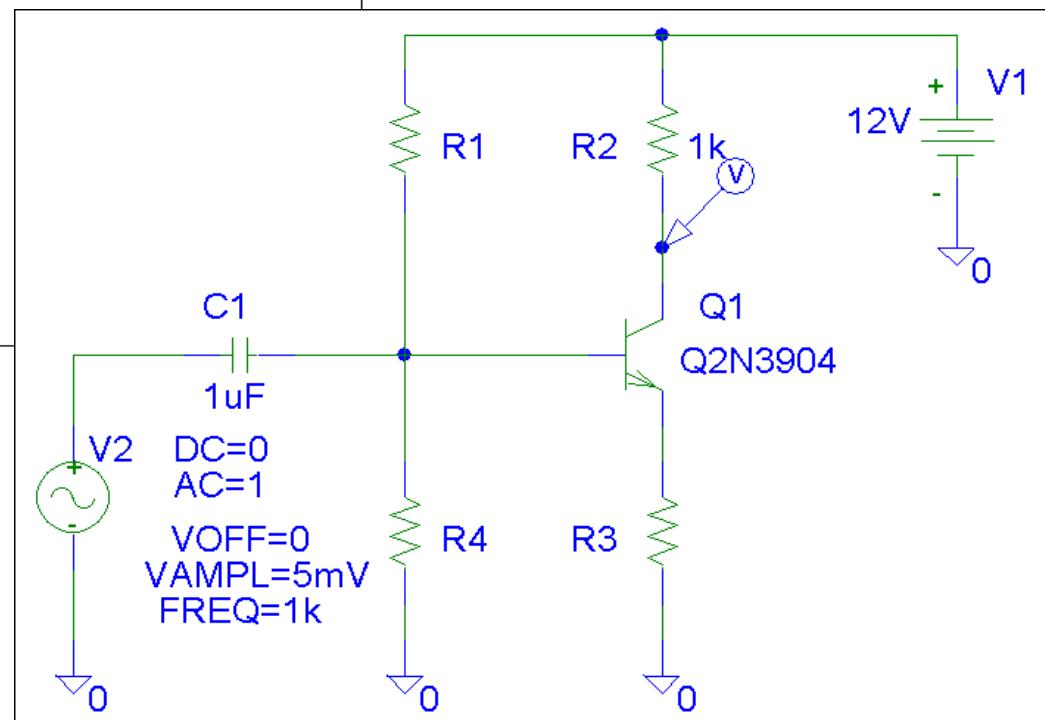
11-1. R1, R3, R4를 조정하여 교류전압 증폭도( $A_v$ )가  $-100\times$  되도록 설계.



Point

베이스 바이어스용 저항은 수백k옴 대의 저항을 선택하는 것이 일반적.

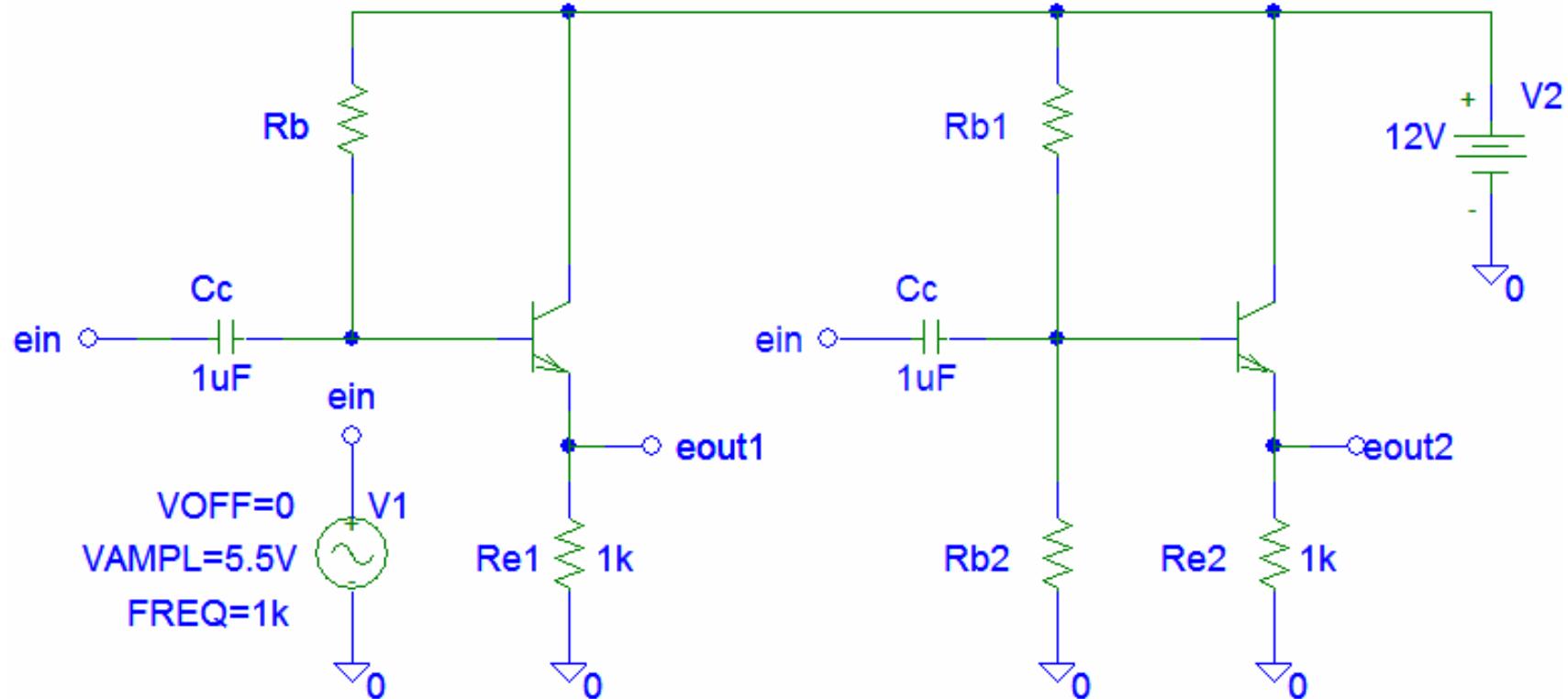
입력이 10mVpp이고  
이득이 100배임으로  
출력은 1Vpp



## 5. TRANSISTOR 증폭회로 기초와 응용

11-2.  $R_b, R_{b1}, R_{b2}$ 를 조정하여 교류전압 증폭도( $A_v$ )가 1x 되도록 설계.

단 신호 왜곡이 없도록 설계할 것.( $V_E$  DC Bias Voltage)

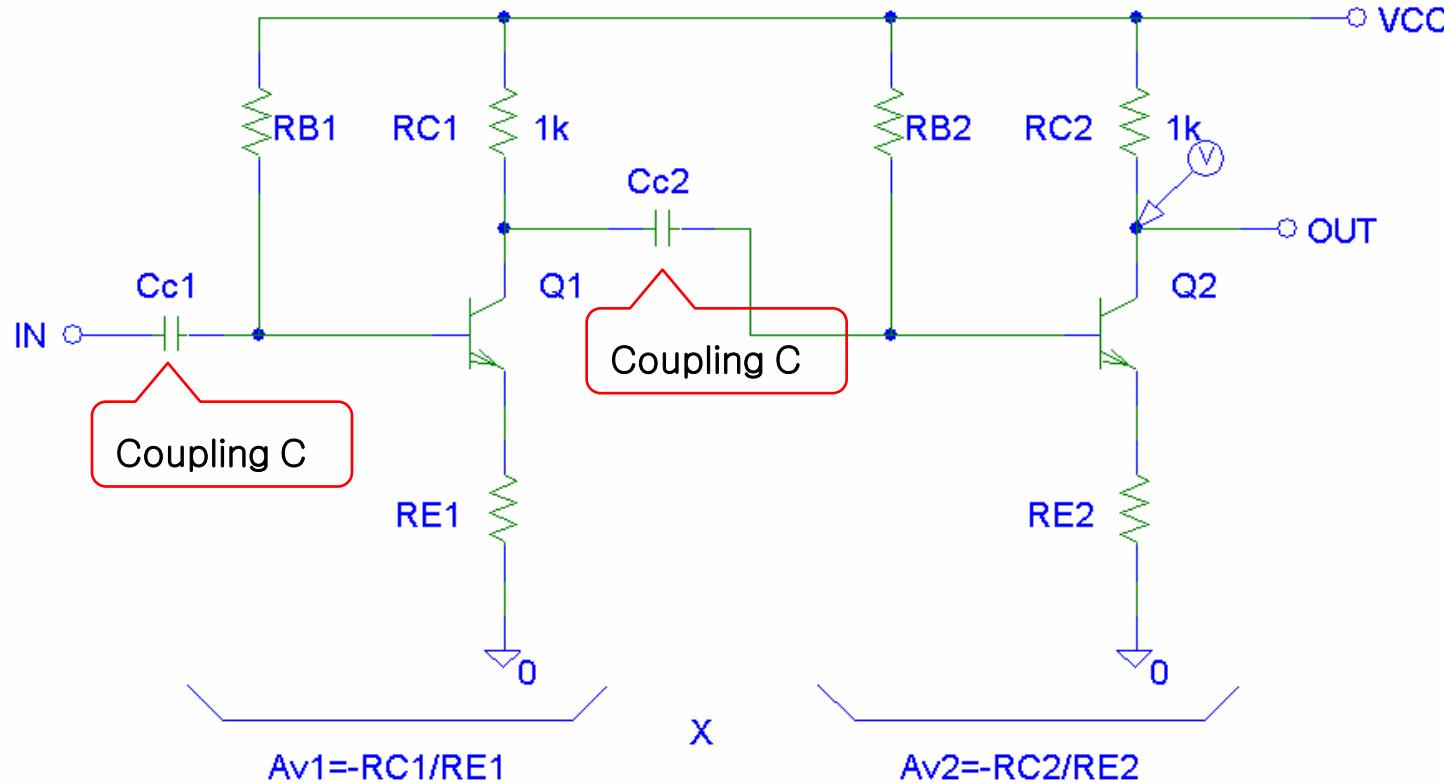


### Point

Common Collector 증폭기(버퍼) 회로 설계 시, 입력할 수 있는 신호의 크기를 극대화하기 위해서는 Emitter측의 직류전위를 공급전원의  $\frac{1}{2}$ 로 설정하여야 된다.

## 5. TRANSISTOR 증폭회로 기초와 응용

### 12. Cascade Transistor 증폭 회로의 설계 : 비 반전 증폭기



$$\text{교류전압증폭도 : } Av \doteq Av_1 * Av_2 = (-RC_1/RE) * (-RC_2/RE)$$

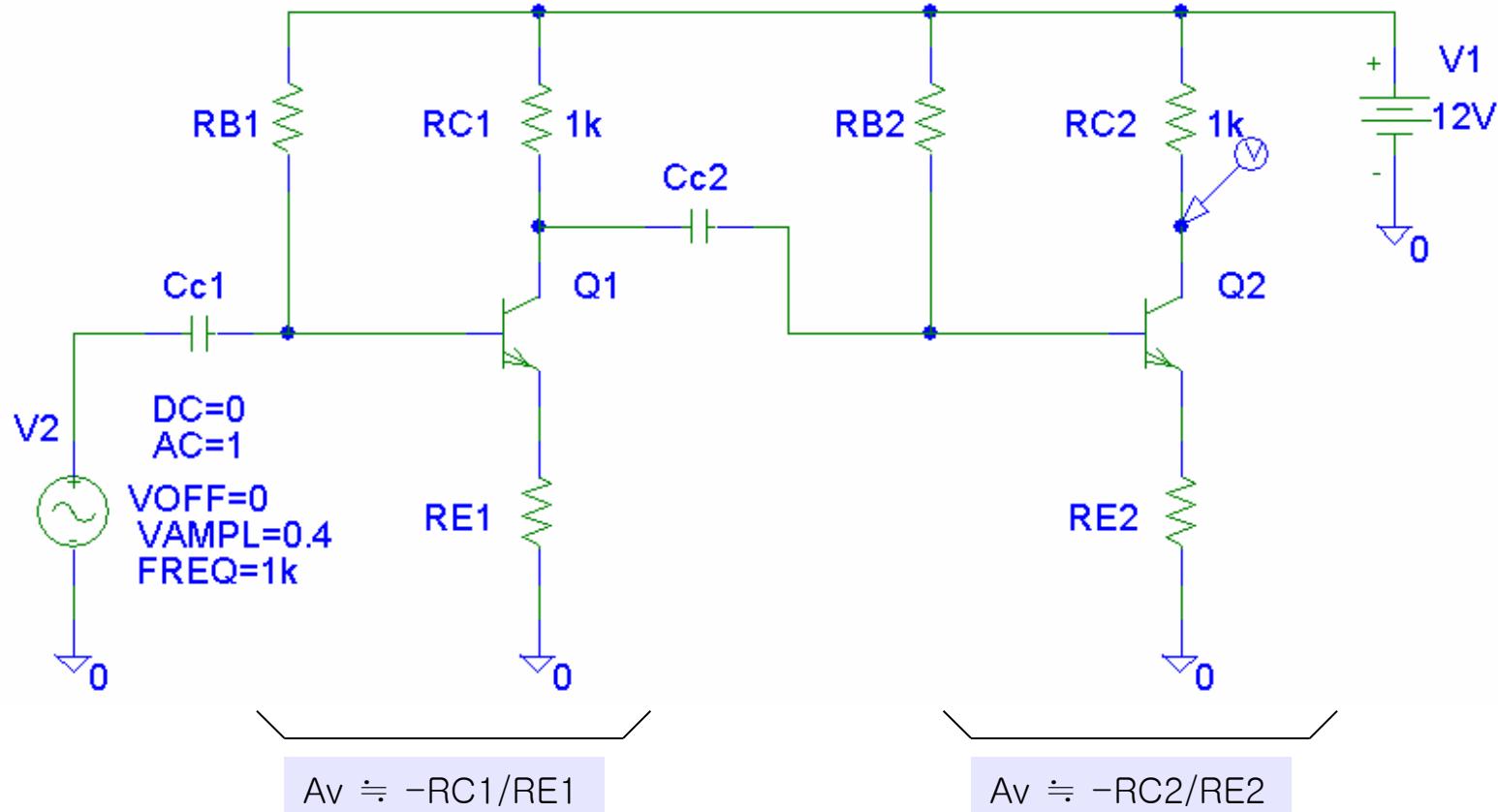
#### Point

첫 번째 단의 기본 식  $Av_1 = -RC_1/RE$ 이나 뒷 단의  $RB_2$ 와  $RC_1$ 의 병렬효과에 의해 실제  $Av_1 = -(RC_1//RB_2)/RE$ 가 된다. 따라서  $Av_{10}$ 이 약간 이득이 빠지는 결과를 도출한다. 이와 같은 현상을 부하효과(Load Effect)라 한다. 따라서  $RB_2$ 는 값이 클수록 유리하다.

## 5. TRANSISTOR 증폭회로 기초와 응용

### 12-1. Cascade Transistor 증폭 설계 I : 고정 Bias

교류전압 증폭도( $A_v$ )가 +10x 되도록 설계하라(AC & Transient)



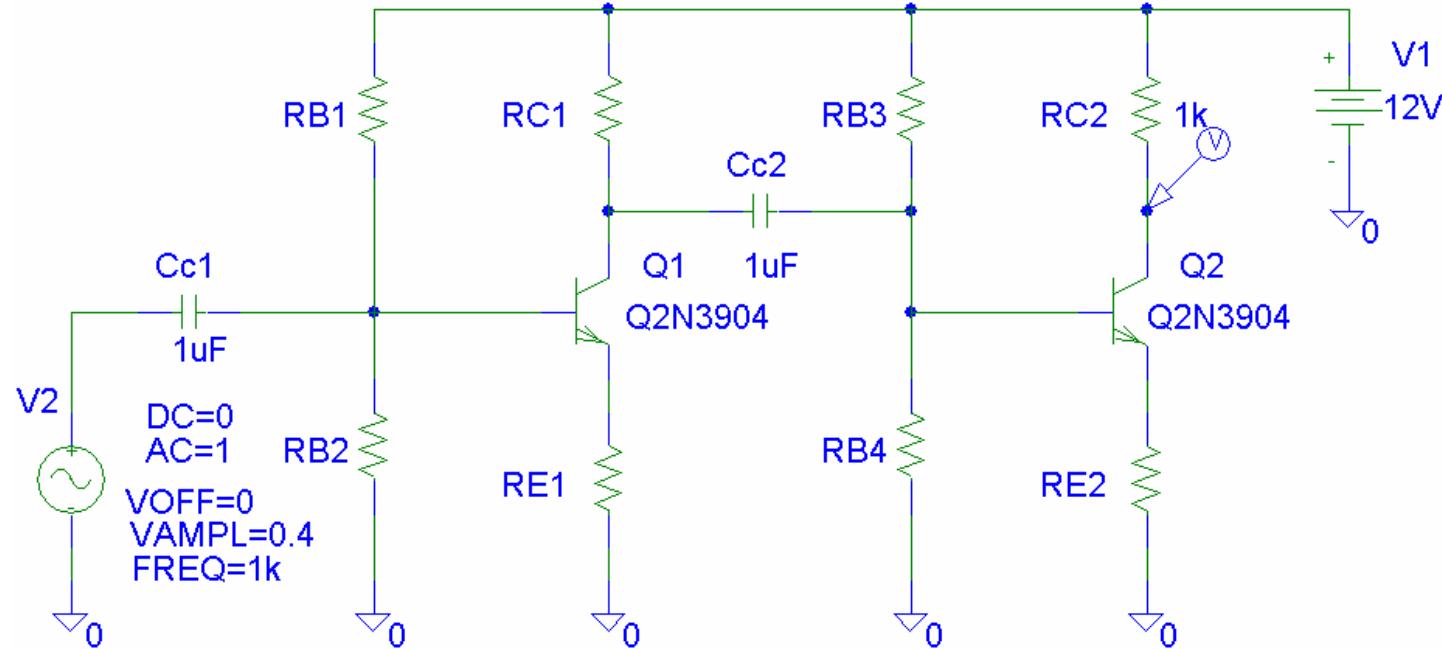
#### Point

$C_{c2}$ 는 Q1의 콜렉터의 직류전위와 Q2의 베이스 직류전위간 분리 및 교류신호의 전달목적

## 5. TRANSISTOR 증폭회로 기초와 응용

### 12-2. Cascade Transistor 증폭 설계 II : 전압 분할 바이어스

교류전압 증폭도( $A_v$ )가 +10x 되도록 설계하라(AC & Transient)



입력신호가 0.8Vpp이고 전체 이득이 10배임으로 최종출력은 8Vpp가 만족 되어야 한다.

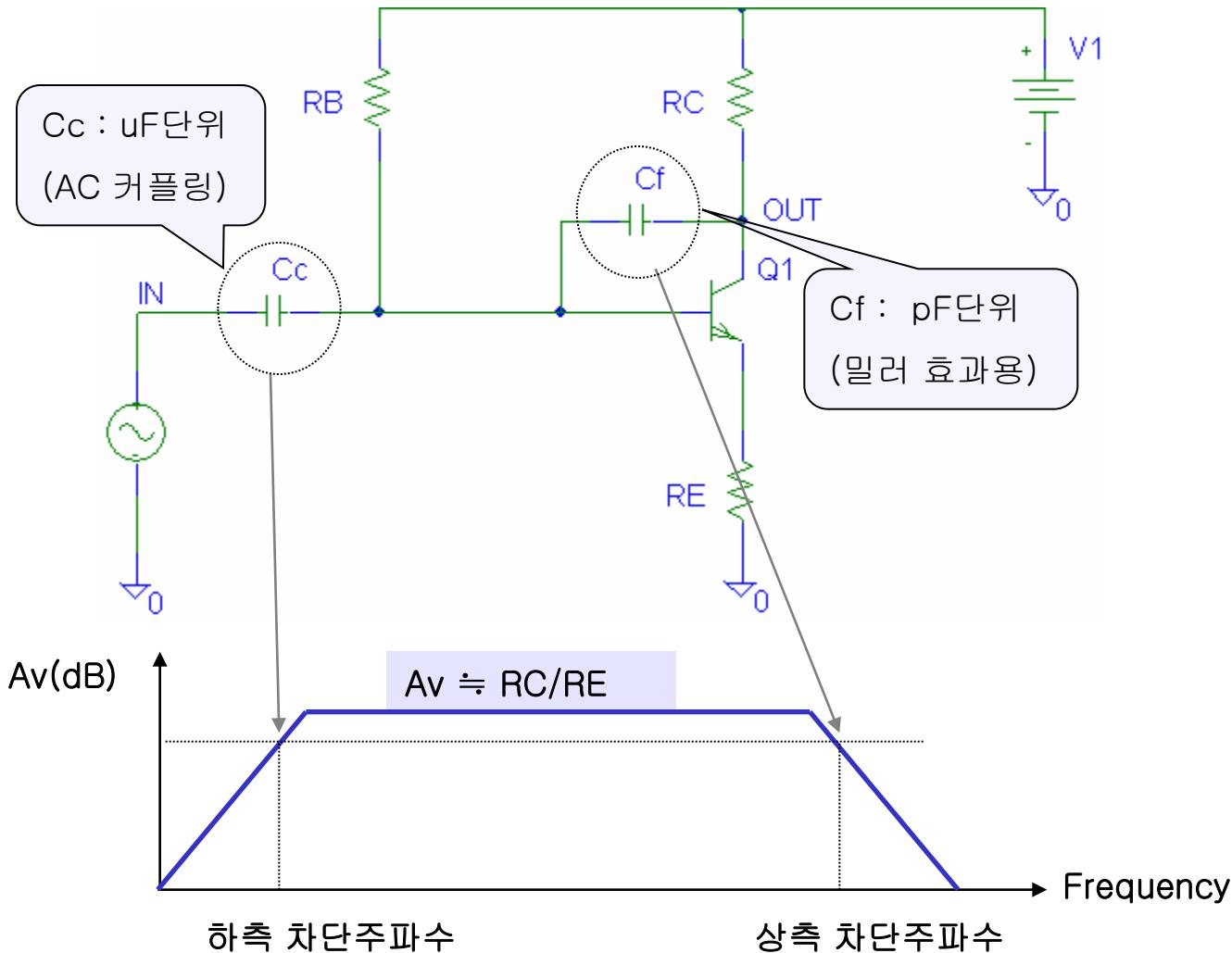
#### ※ Point

첫 번째 단의 기본식  $A_{v1} = -RC_1/RE$ 이나 뒷 단의  $RB_3$ 와  $RB_4$ ,  $RC_1$ 의 병렬효과에 의해 실제  $A_{v1} = -(RC_1/(RB_3+RB_4))/RE$ 가 된다. 따라서  $A_{v10}$ 이 약간 이득이 빠진다.

$RB_3$ ,  $RB_4$ 는 값이 클수록 Loading Effect를 줄일 수 있다.

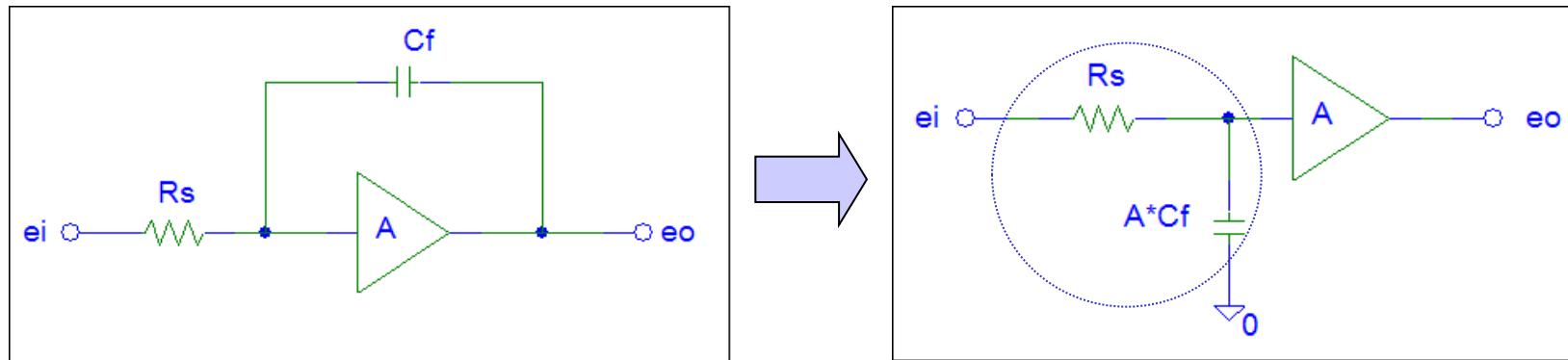
## 5. TRANSISTOR 증폭회로 기초와 응용

### 13. Transistor 증폭기에서의 Gain 및 차단주파수(fc) 결정



## 5. TRANSISTOR 증폭회로 기초와 응용

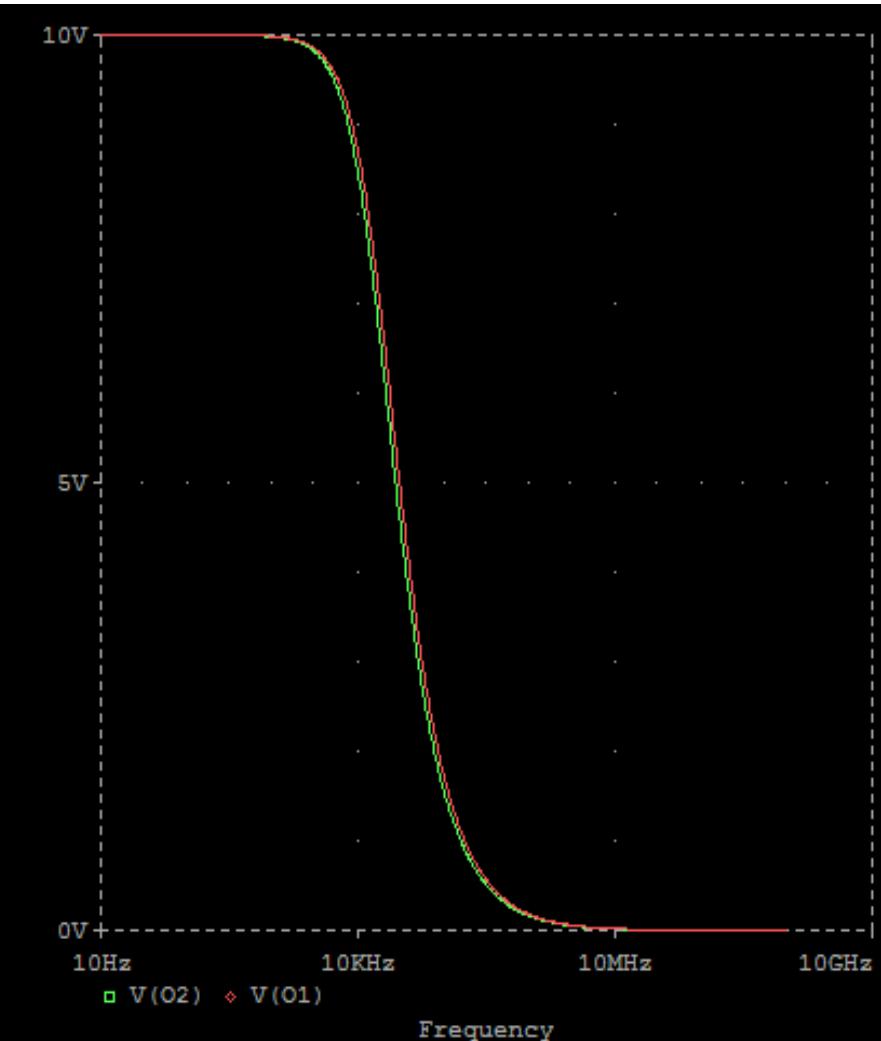
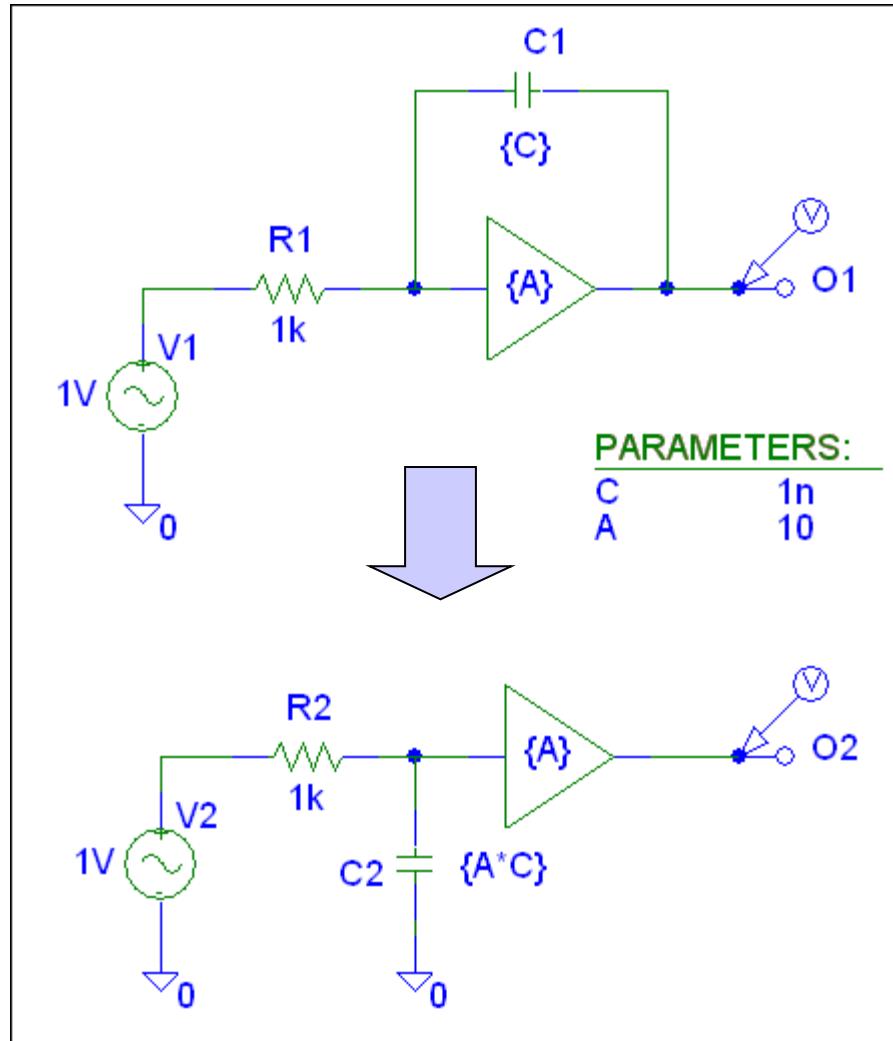
### 14. Miller Effect



A라는 이득을 가지는 AMP의 입력과 출력간에 Feedback 콘덴서( $C_f$ )는 앞쪽의 출력저항( $R_s$ )와 연계하여 R-C구조를 가지게 되어 LPF역할을 한다. 이때 등가 변환 콘덴서 값은 ( $이득 * C_f$ )가 되어 원래의 Feedback 콘덴서( $C_f$ ) 보다 약 A배 크진 콘덴서 용량 값을 가진다.  
본 밀러 효과는 TRANSISTOR 증폭기나 OPAMP 증폭기에서 고역 차단 주파수를 규정할 때 종종 적용된다.  
실제 모든 반도체류에는 P-N접합에 의한 기생용량이 존재하기 마련이고 따라서 증폭기 설계에서 이러한 밀러 효과에 의해 고역의 제한을 받는다.

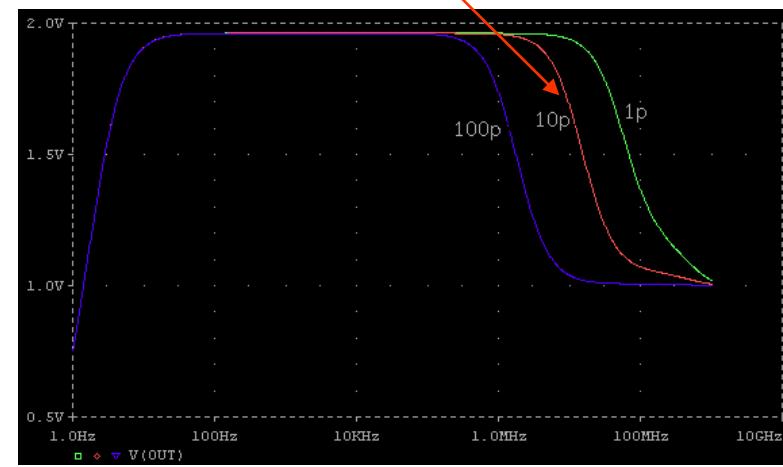
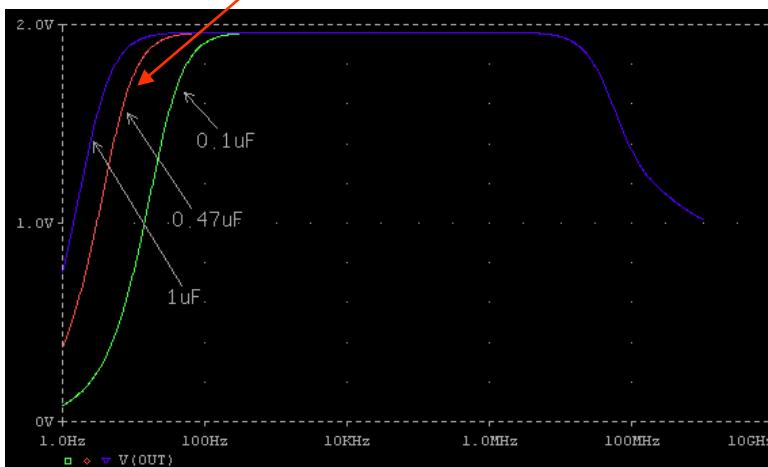
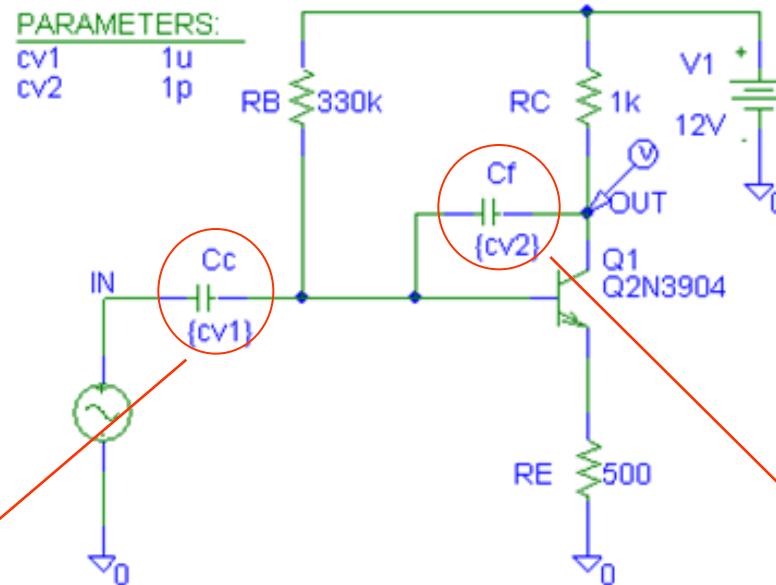
## 5. TRANSISTOR 증폭회로 기초와 응용

### ◆ Miller Effect Simulation



## 5. TRANSISTOR 증폭회로 기초와 응용

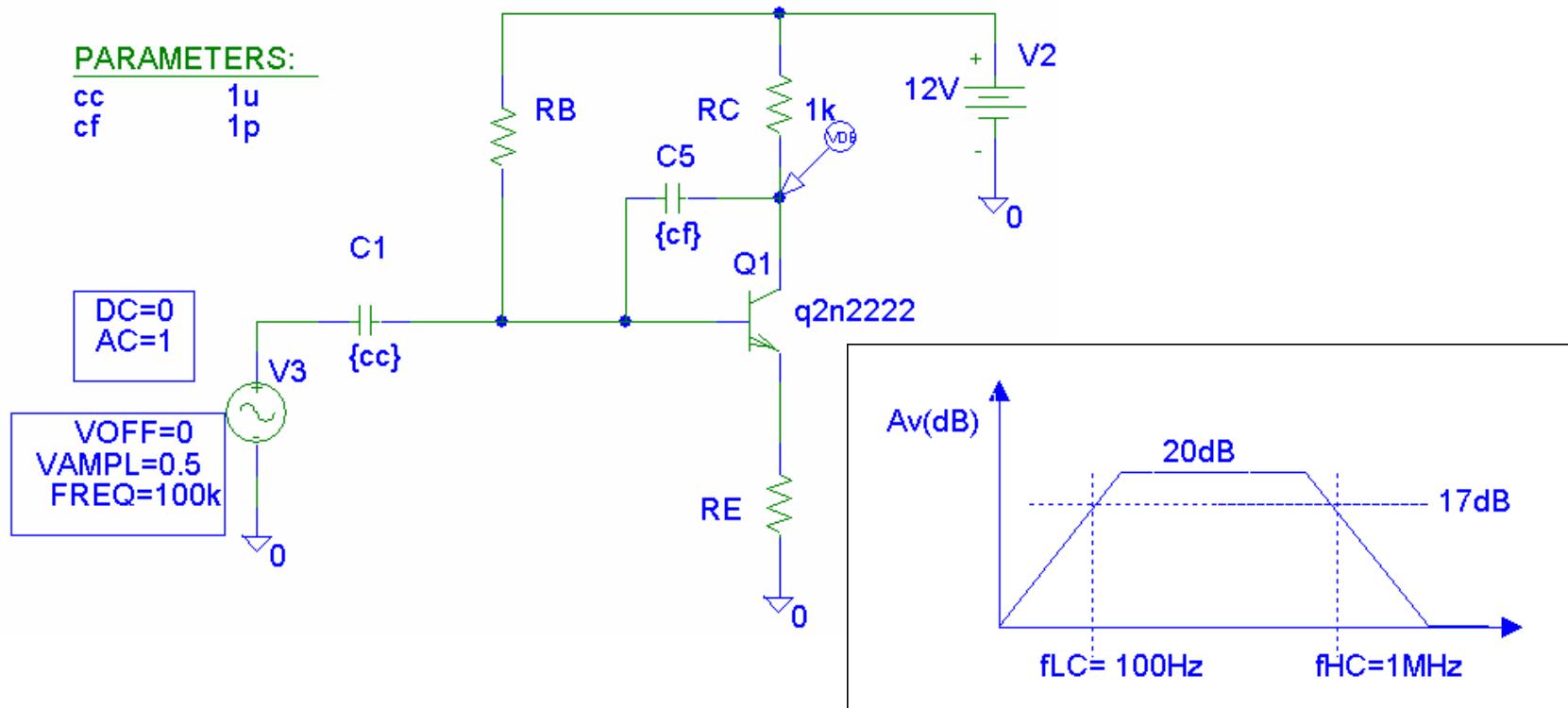
### 15. Transistor 증폭기에서의 차단주파수 설계



## 5. TRANSISTOR 증폭회로 기초와 응용

### 15-1. Transistor 증폭기 설계 I

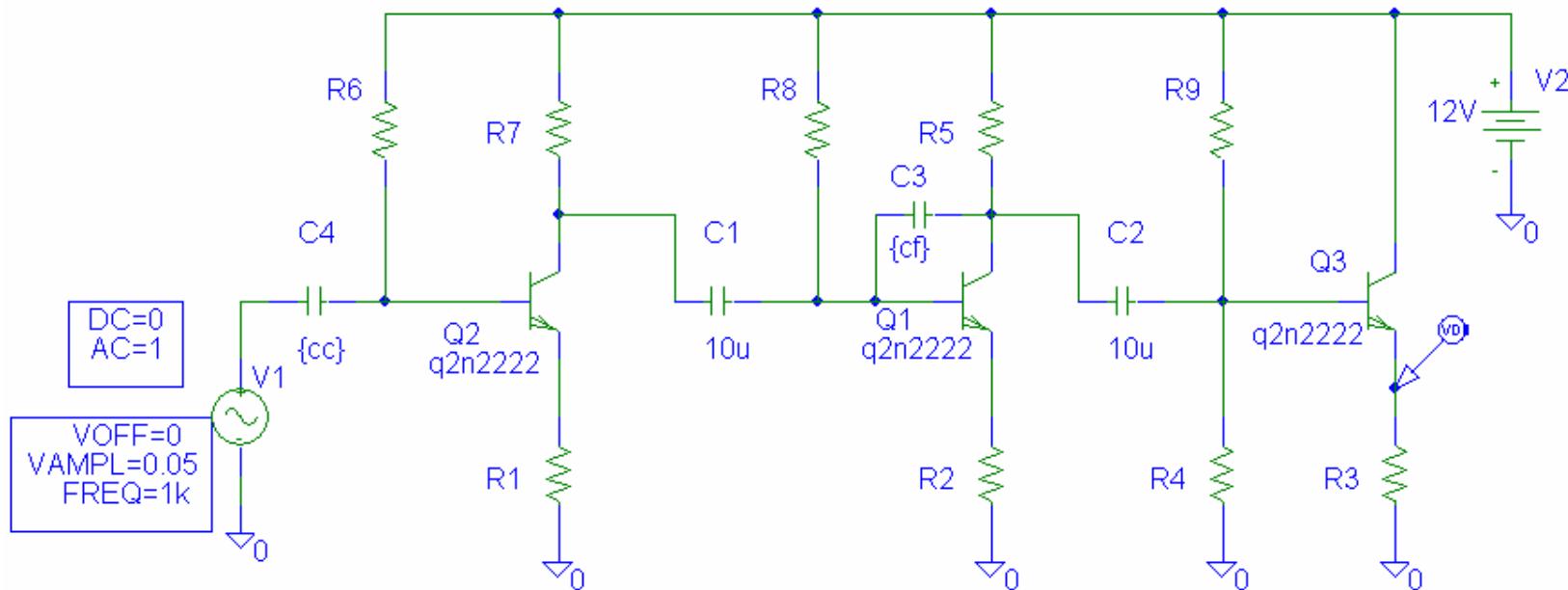
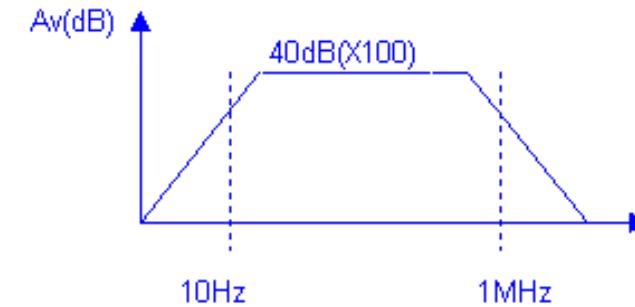
- 1)  $A_v = -10$ 배(20dB)가 되도록 설계하라.
- 2) 주파수특성이 아래 그래프가 되도록  $cc$ 와  $cf$  값을 결정 하라  
※ 단 신호왜곡이 없도록 할 것



## 5. TRANSISTOR 증폭회로 기초와 응용

### 15-2. Transistor 증폭기 설계 II

- 교류 전압증폭도( $A_v$ )가 100배(40dB)가 되도록 설계하라
  - 주파수특성이 우측 그래프가 되도록  $cc$ 와  $cf$  값을 결정하라
- ※ 단 신호왜곡이 없도록 할 것

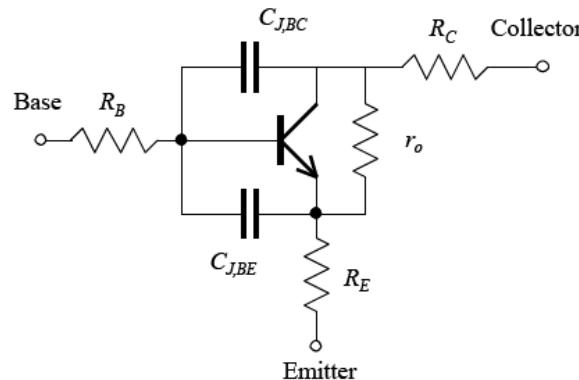


## 5. TRANSISTOR 증폭회로 기초와 응용

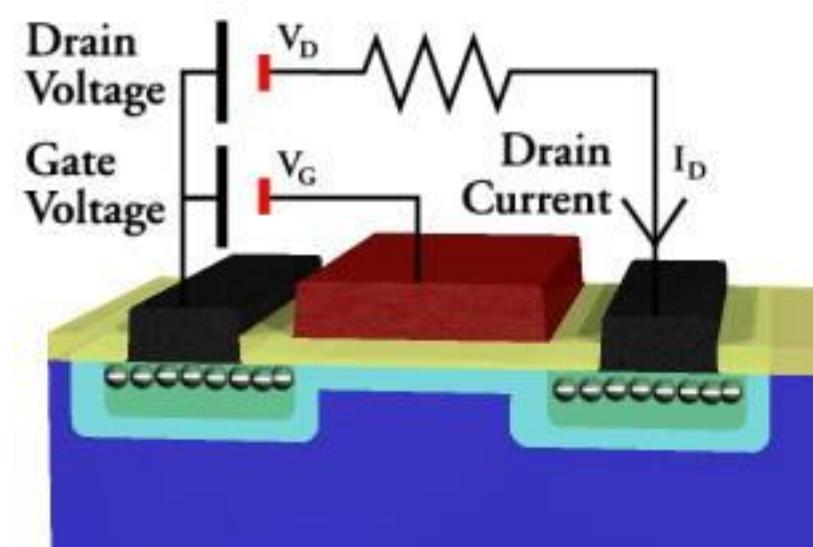
### 16. Transistor Spice model(2N3904)

```
.model Q2N3904-X NPN(  
Is=6.734f  
Xti=3  
Eg=1.11  
Vaf=74.03  
Bf=416.4  
Ne=1.259  
Ise=6.734f  
Ikf=66.78m  
Xtb=1.5  
Br=.7371  
Nc=2  
Isc=0  
Ikr=0  
Rc=1  
Cjc=3.638p  
Mjc=.3085  
Vjc=.75  
Fc=.5  
Cje=4.493p  
Mje=.2593  
Vje=.75  
Tr=239.5n  
Tf=301.2p  
Itf=.4  
Vtf=4  
Xtf=2  
Rb=10)
```

BF	Forward active current gain	VJE	Base-emitter built-in potential
BR	Reverse active current gain	VJC	Base-collector built-in potential
IS	Transport saturation current	VAF	Forward mode Early voltage
CJE	Base-emitter zero-bias junction capacitance	VAR	Reverse mode Early voltage
CJC	Base-collector zero-bias Junction capacitance	NF	Forward mode ideality factor
RB	zero bias base resistance	NR	Reverse mode ideality factor
RE	emitter resistance	MJE	base-emitter capacitance exponent
RC	collector resistance	MJC	base-collector capacitance exponent
		EG	energy gap for temperature effect on IS

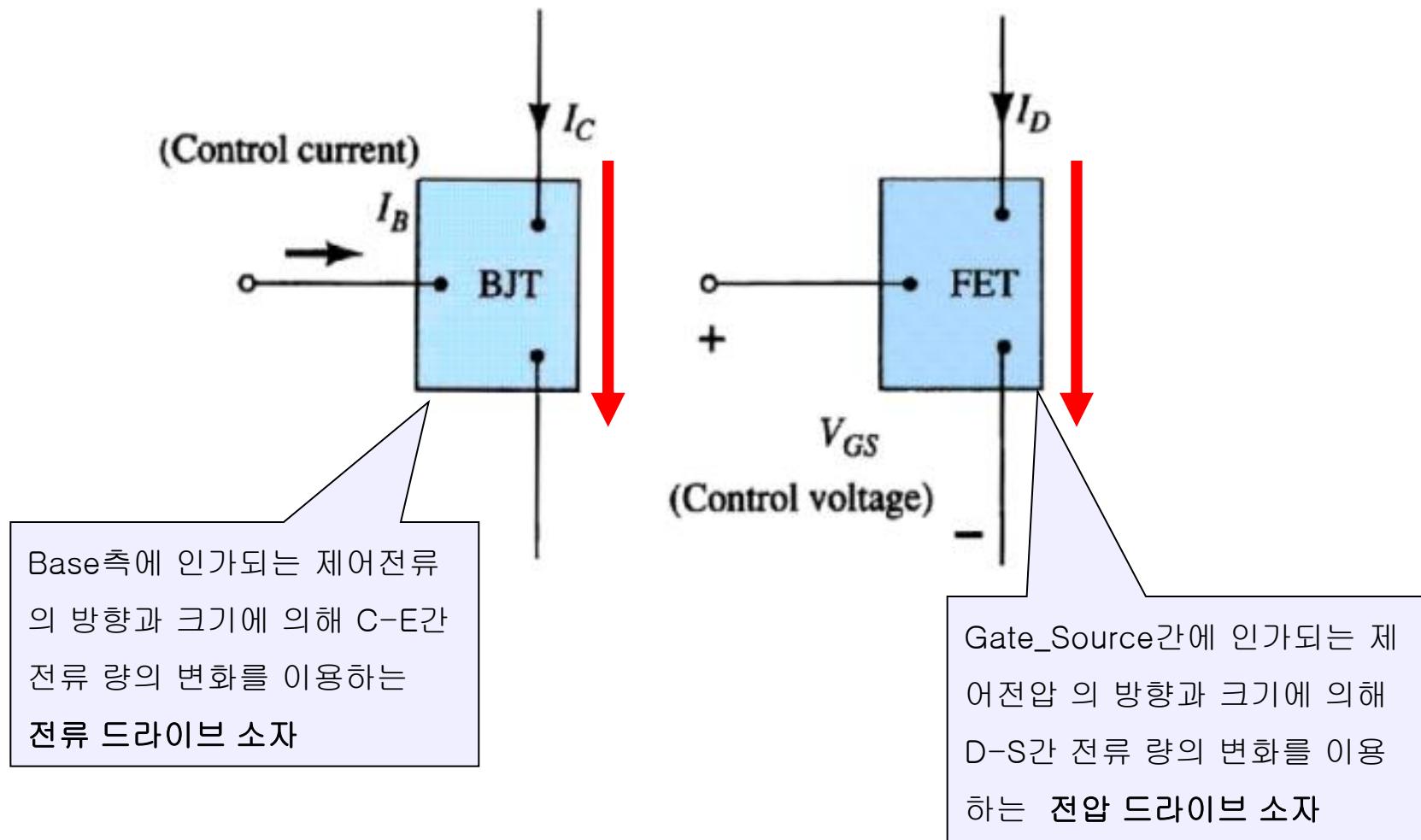


# FET 회로 기초와 응용



## 6. FET 회로 기초와 응용

### 1. 트랜지스터와 FET의 동작구조 비교



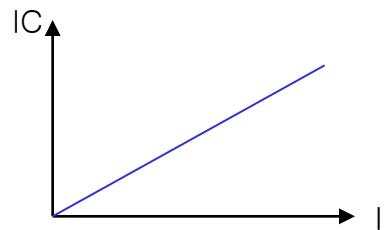
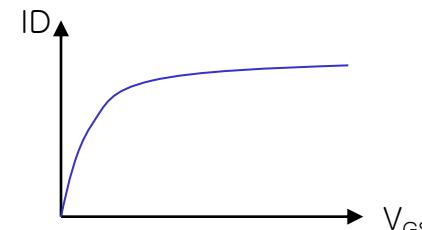
## 6. FET 회로 기초와 응용

### 2. BJT 와 FET의 주요 특성 비교

구분	BJT	FET
입력	작은 전류	작은 전압
출력		큰 전류
명칭	전류 제어형 소자	전압 제어형 소자
증폭률	$\beta$	$g_m$ (trans-conductance)
$Z_i$	비교적 작음	매우 큼
$Z_o$		비슷함
$A_v$	매우 큼	비교적 작음
$A_i$	매우 큼	—
전력소모	많다	적다
주 용도	스위칭/증폭	스위칭/고속 디지털회로
방식	전류 드라이브	전압 드라이브

## 6. FET 회로 기초와 응용

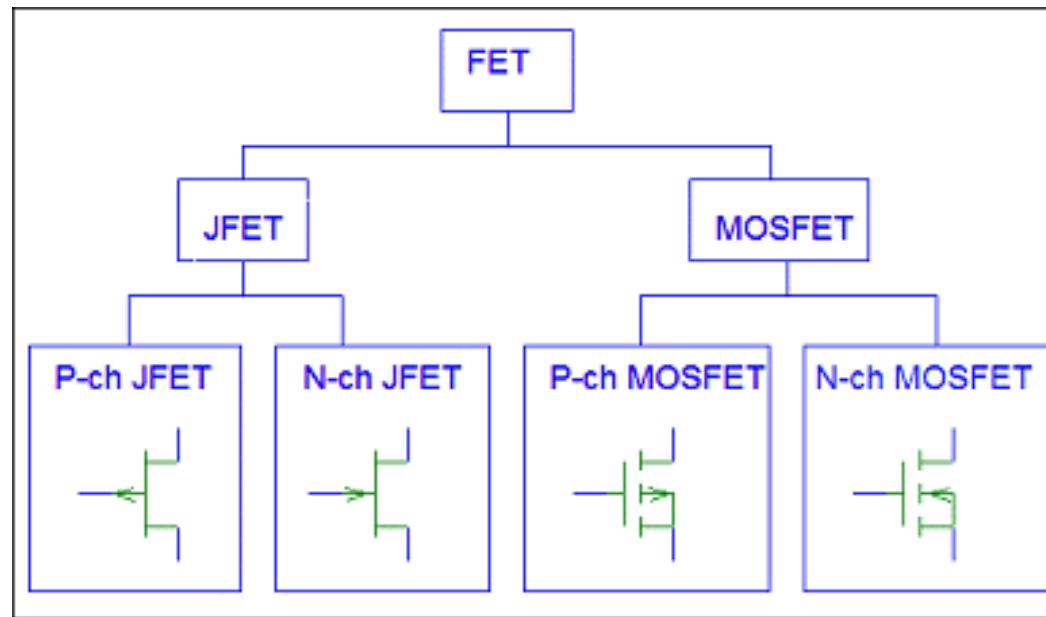
### 2-1. BJT 와 FET의 전달특성 비교

INDEX	TRANSISTOR	FET
Transfer Function	전류 증폭률 $\beta$ ( $hFE$ ) = $I_C/I_B$	Shockley's Equation $I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$ ☞ $V_p$ = pinch off 전압
Curve	선형적 (Linear Device) 	비선형적 (Square law device) 
Input & Output	Input : $I_B$ Output : $I_C$	Input : $V_{GS}$ Output : $I_D$
Driving Type	Current Driver	Voltage Driver

# 6. FET 회로 기초와 응용

## 3. FET의 종류

- JFET : Junction Field Effect Transistor (Depletion Mode only)
- MOSFET : Metal Oxide Semiconductor Field Effect Transistor
  - D-MOSFET – Depletion Mode MOSFET
  - E- MOSFET – Enhancement Mode MOSFET



- ☞ Depletion Mode : 전류의 흐름을 제어하는 채널을 미리 만들어 놓고 전류가 흐르는 경로를 줄여 가도록 한 제어 구조 즉  $V_{GS}=0$  이어도  $I_D$ 전류가 흐르는 구조
- ☞ Enhancement Mode : 전류의 흐름을 제어하는 채널을 제어전압( $V_{GS}$ )에 의해 만들어 가는 구조  
 $V_{GS}=0$  이면  $I_D$ 가 흐르지 않는 구조

## 6. FET 회로 기초와 응용

### 4. MOSFET(Metal Oxide Semiconductor Field Effect Transistor)

MOSFET는 JFET와 유사한 동작 특성을 가지며 그기에 부가적인 몇 가지의 동작 특성으로 인해 다양한 회로 Application에 적용된다.

MOSFET는 크게 2가지 방식으로 구성된다 :

- Depletion mode MOSFET (D-MOSFET)
  - Depletion mode 동작 :  $V_{GS} = 0$ ,  $I_{DS}$  흐름( D-S간 On)
- Enhancement Mode MOSFET (E-MOSFET)
  - Enhancement mode에서 작동 :  $V_{GS} = 0$ ,  $I_{DS}$  흐르지 않음( D-S간 Off)

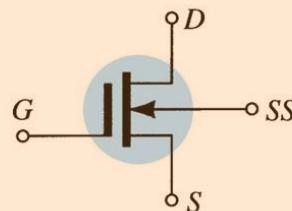
☞ **Depletion Mode** : 전류의 흐름을 제어하는 채널을 미리 만들어 놓고 전류가 흐르는 경로를 줄여 가도록 한 제어 구조 즉  $V_{GS}=0$  이어도  $I_D$ 전류가 흐르는 구조

☞ **Enhancement Mode** : 전류의 흐름을 제어하는 채널을 제어전압( $V_{GS}$ )에 의해 만들어 가는 구조  
 $V_{GS} < V_T$  (threshold voltage) 이면  $I_D$ 가 흐르지 않는 구조

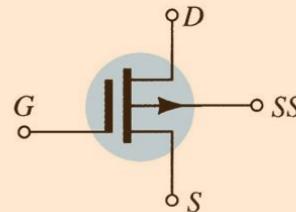
# 6. FET 회로 기초와 응용

## 5. MOSFET Symbols

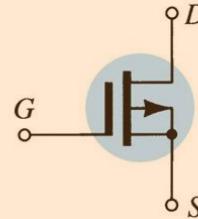
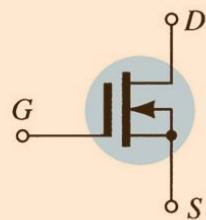
n-channel



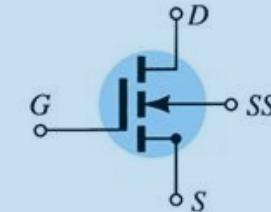
p-channel



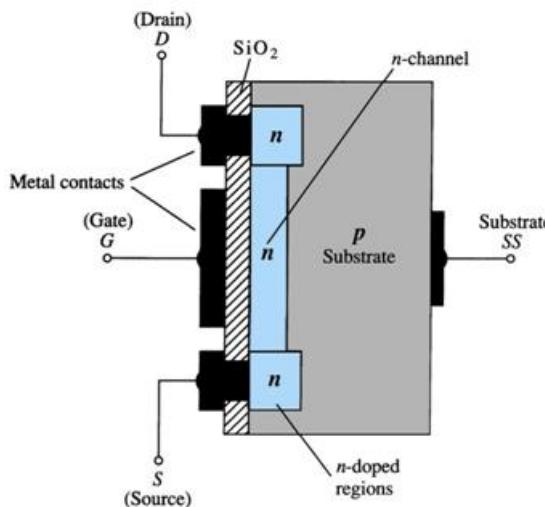
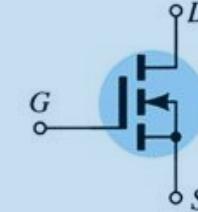
Depletion Mode



n-channel

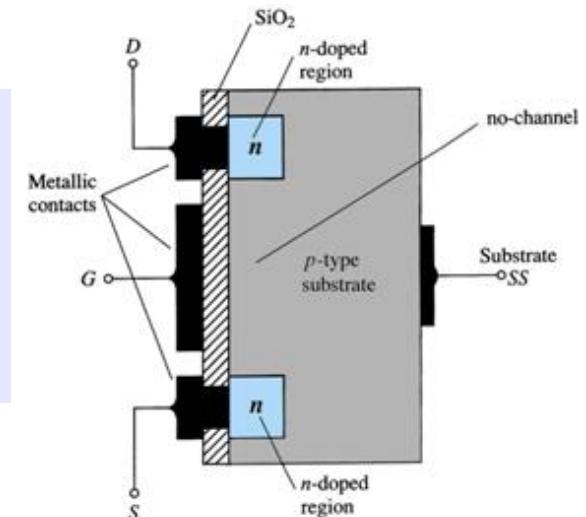


Enhancement Mode



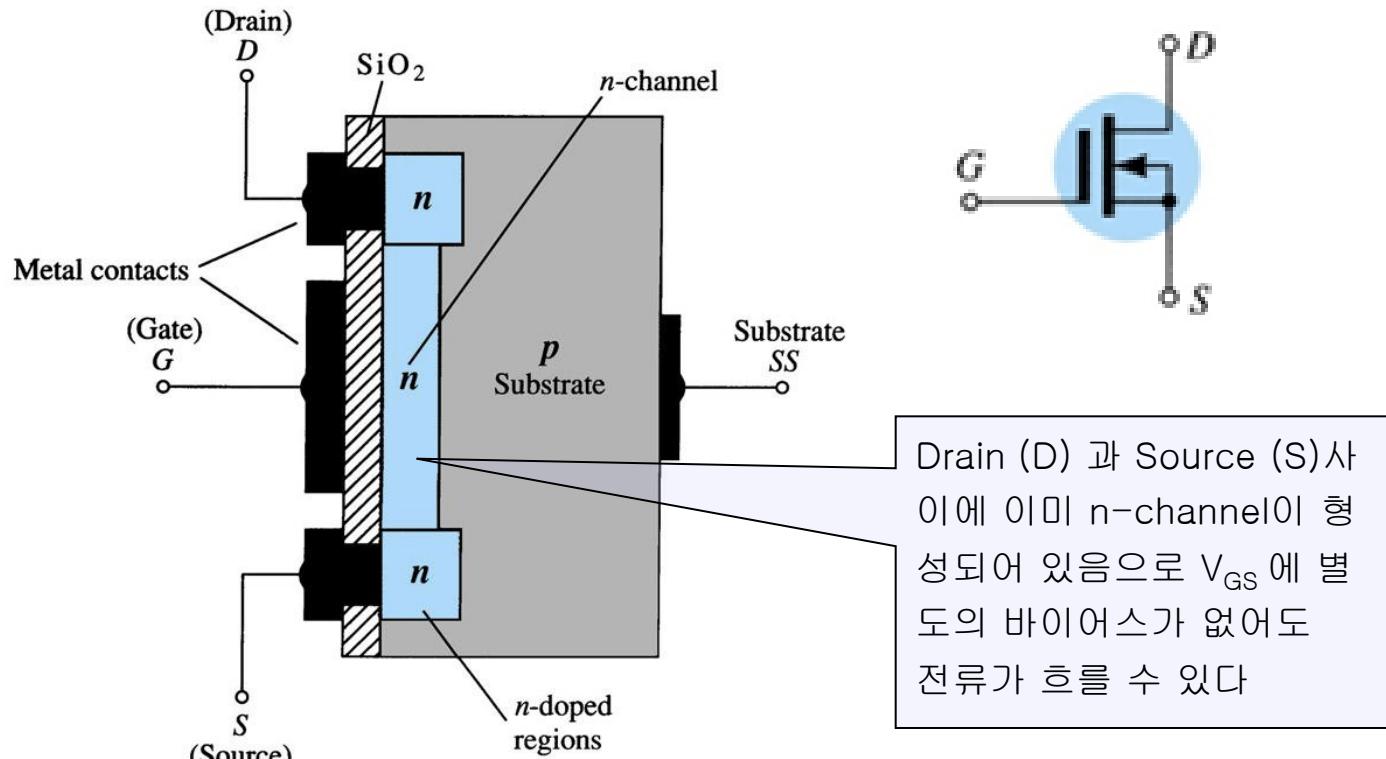
Depletion은 이미 채널이 형성되어 있어 D-S간 전류가 흐르는 On상태이고

Enhancement방식은 채널이 형성되지 않아 D-S간 전류가 흐르지 않는 Off상태이다.



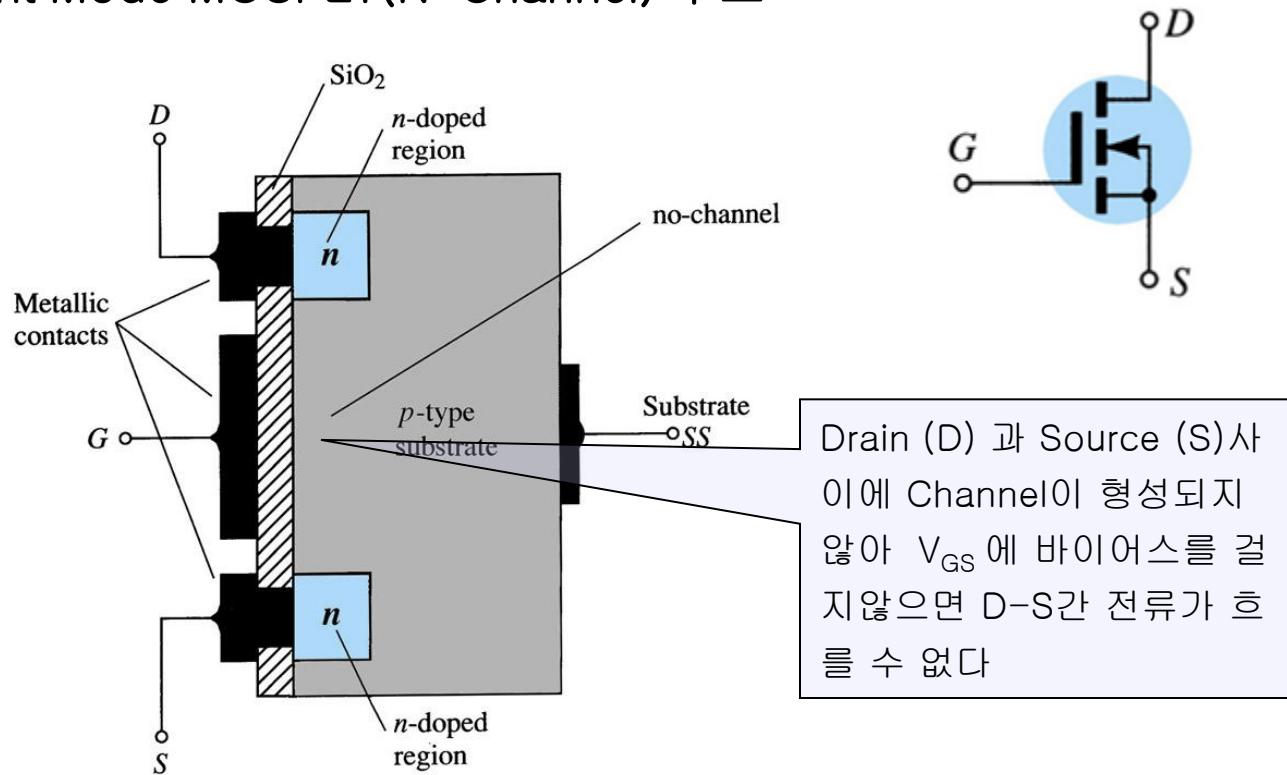
## 6. FET 회로 기초와 응용

### 6. Depletion Mode MOSFET(N-Channel) 구조



- Drain (D) 과 Source (S) 리드는 n-doped 영역에 연결되어 있으며 이러한 두 개의 n-doped 영역은 n-channel을 통해 연결 구성된다.
- 이 n-channel은  $\text{SiO}_2$ 의 얇은 절연물질을 사이에 두고 Gate (G) 와 구성되어 있다.
- n-doped 물질은 SS 터미널과 연결된 p-doped substrate에 올려져 있는 구조.

### 7. Enhancement Mode MOSFET(N-Channel) 구조

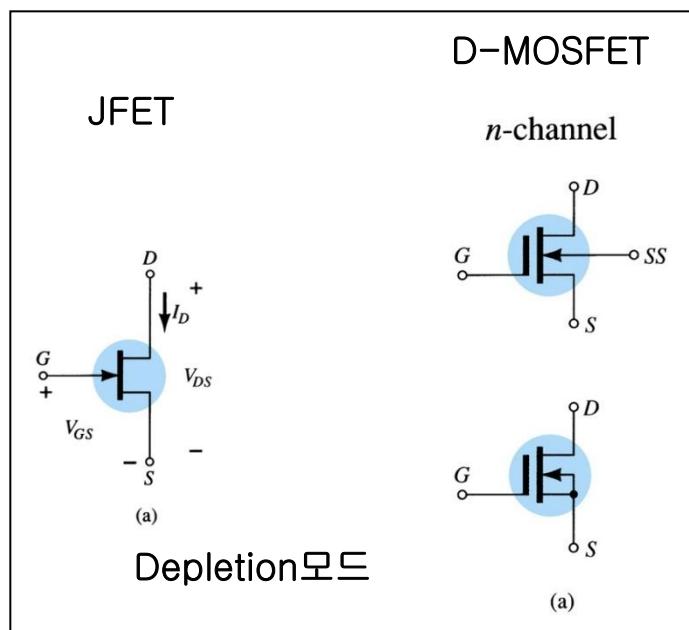


- Drain (D)과 Source (S) n-doped 영역에 연결 구성되며 이들 n-doped 영역에 별도의 Channel구성은 없다. 따라서  $V_{GS}=0$ 인 경우 전류가 흐를 수 없다.
- The Gate (G) 는 얇은 SiO<sub>2</sub> 절연 층을 거쳐 p-doped substrate에 접해 있다.
- n-doped 물질은 별도의 SS 터미널과 연결된 p-doped substrate에 올려져 있는 구조.

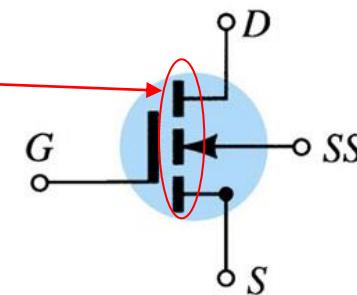
## 6. FET 회로 기초와 응용

### 8. Enhancement Mode MOSFET(n-Channel) Symbol

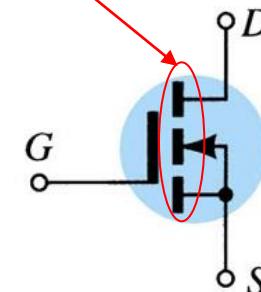
Drain (D)과 Source (S) 간의 별도의 Channel구성이 없음으로 D-S간의 Bar가 연결되지 않고 떨어진 구조  
따라서 초기상태 채널전류가 흐르지 않는 Off상태이다.



*n-channel*



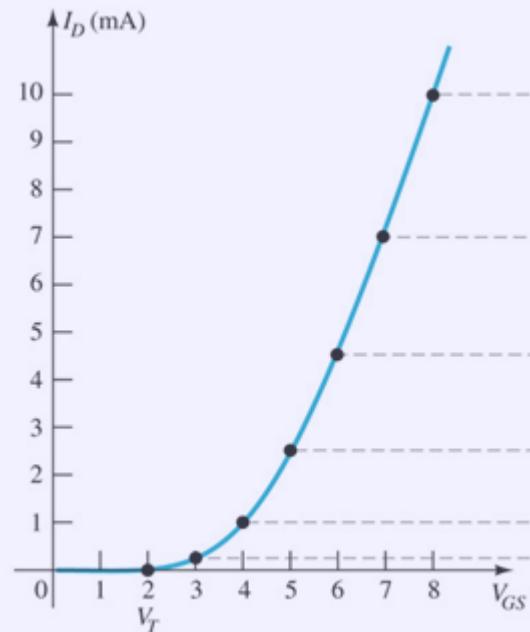
4-Terminal type



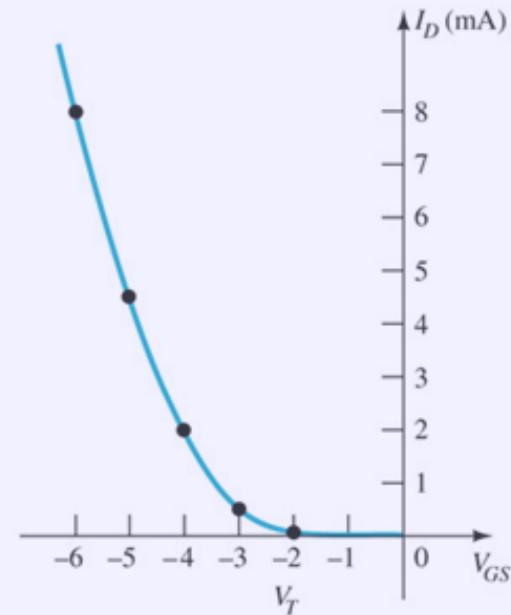
3-Terminal type

## 6. FET 회로 기초와 응용

### 9. Enhancement 와 Depletion MOSFET의 전달함수 특성



Enhancement type

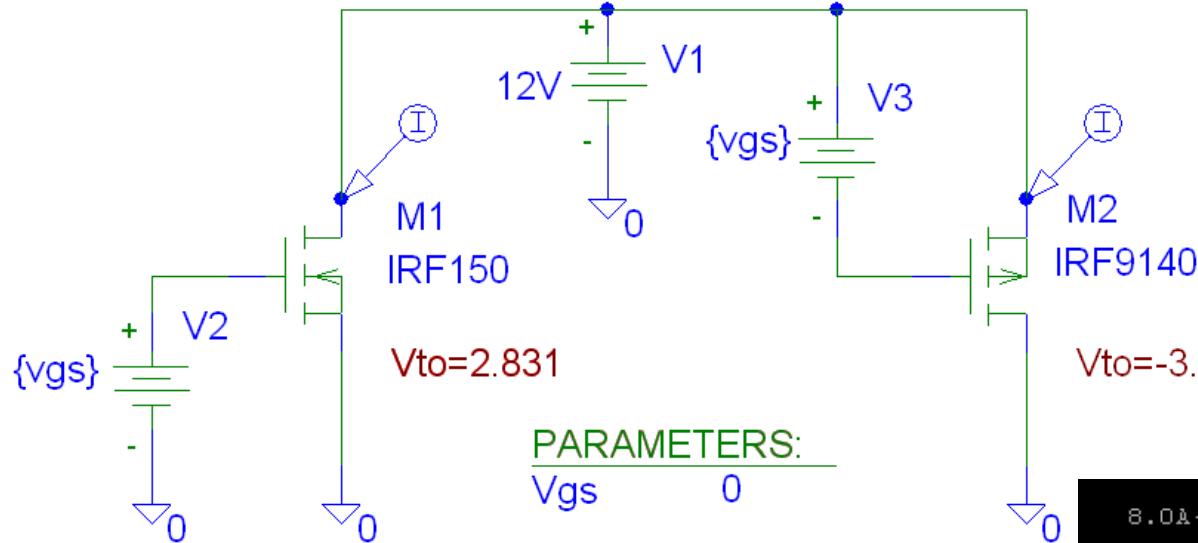


Depletion type

1. Enhancement mode MOSFET의 경우는 Turn-on 경계지점 전압( $V_T$ )이 (+)의 값을 가지며 Depletion의 경우는 Turn-on 경계지점 전압( $V_T$ )이 (-)의 값을 가진다.
2.  $V_T$  = Threshold voltage 혹은 Voltage at which the MOSFET turns on.

## 6. FET 회로 기초와 응용

### 10. Enhancement 와 Depletion MOSFET의 전달함수 실험



해석 조건

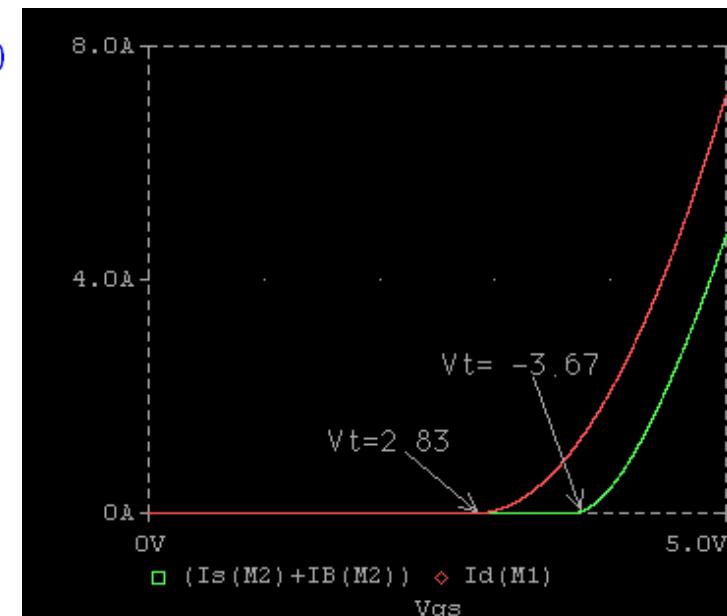
DC\_Sweep :

Global Parameter :  $v_{gs}$   
Linear : 0~5V, 1m step

◆ 시뮬레이션 결과

#### Point

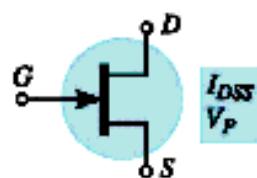
IRF150 model 정보에  $V_{to} = 2.831$ , IRF9140 model 정보에  $V_{to} = -3.67$ 로 Threshold Voltage 파라미터 값이 규정되어 있으며 이 속성 값은 MOSFET가 Turn-on을 시작하는 문턱 전압임을 알 수 있다.  
N-ch은  $V_{gs}$ 가 (+)전압이 P-ch은  $V_{gs}$ 가 (-)전압이 인가되어야 Turn-on된다.



## 6. FET 회로 기초와 응용

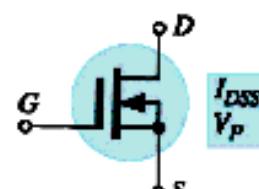
### 11. FET Summary Table

$$I_G = 0 \text{ A}, I_D = I_S$$



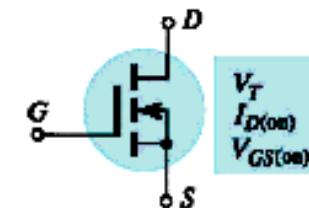
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_G = 0 \text{ A}, I_D = I_S$$



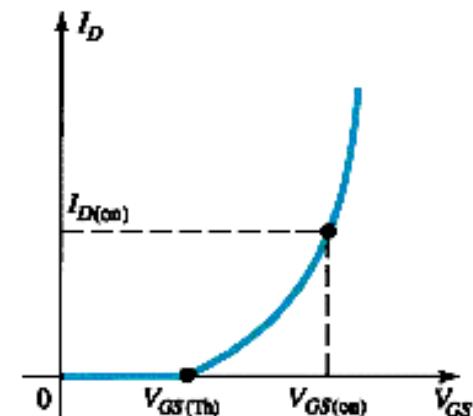
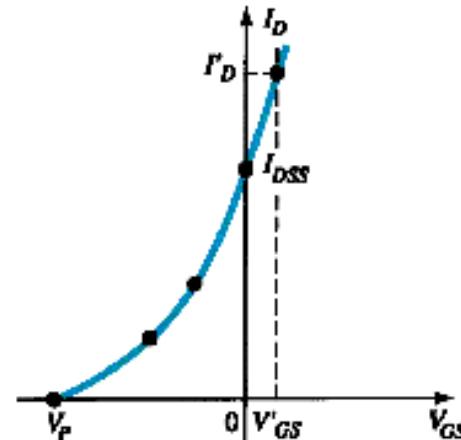
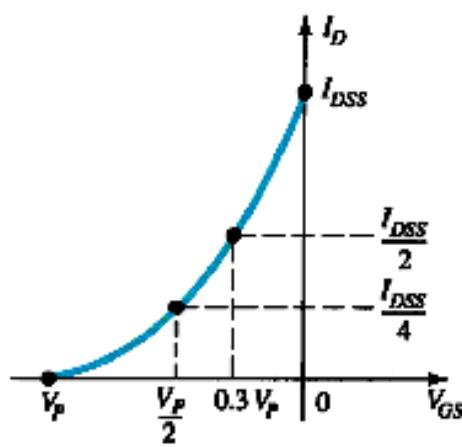
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$I_G = 0 \text{ A}, I_D = I_S$$



$$I_D = k (V_{GS} - V_{GS(\text{Th})})^2$$

$$k = \frac{I_{D(\text{on})}}{(V_{GS(\text{on})} - V_{GS(\text{Th})})^2}$$



## 6. FET 회로 기초와 응용

### ◆ MOSFET Spice Model

```
.model IRF150-X NMOS(  
Level=3  
Gamma=0  
Delta=0  
Eta=0  
Theta=0  
Kappa=0  
Vmax=0  
Xj=0  
Tox=100n  
Uo=600  
Phi=.6  
Rs=1.624m  
Kp=20.53u  
W=.3  
L=2u  
Vto=2.831  
Rd=1.031m  
Rds=444.4K  
Cbd=3.229n  
Pb=.8  
Mj=.5  
Fc=.5  
Cgso=9.027n  
Cgdo=1.679n  
Rg=13.89  
Is=194E-18  
N=1  
Tt=288n)
```

L	Channel length
W	Channel width
KP ( $K_P$ )	The transconductance parameter
VT0 ( $V_{T0}$ )	Threshold voltage under zero bias conditions
GAMMA ( $\gamma$ )	Body effect parameter
PHI ( $\phi_p$ )	Surface inversion potential
RS ( $R_S$ )	Source contact resistance
RD ( $R_D$ )	Drain contact resistance
LAMBDA ( $\lambda$ )	Channel length modulation parameter
XJ ( $X_{jl}$ )	Lateral diffusion parameter
IS ( $I_{SS}, I_{SD}$ )	Reverse saturation current of body-drain/source diodes
CGD0 ( $C_{GD0}$ )	Gate drain overlap capacitance per unit width of device
CGS0 ( $C_{GS0}$ )	Gate source overlap capacitance per unit width of device
CJ ( $C_j$ )	Zero bias depletion capacitance for body diodes
CJSW ( $C_{jsw}$ )	Zero bias depletion perimeter capacitance for body diodes
TOX ( $t_{ox}$ )	Oxide thickness (used for calculating $C_{ox}$ )

#### ★ Point

N-ch MOSFET는 NMOS(

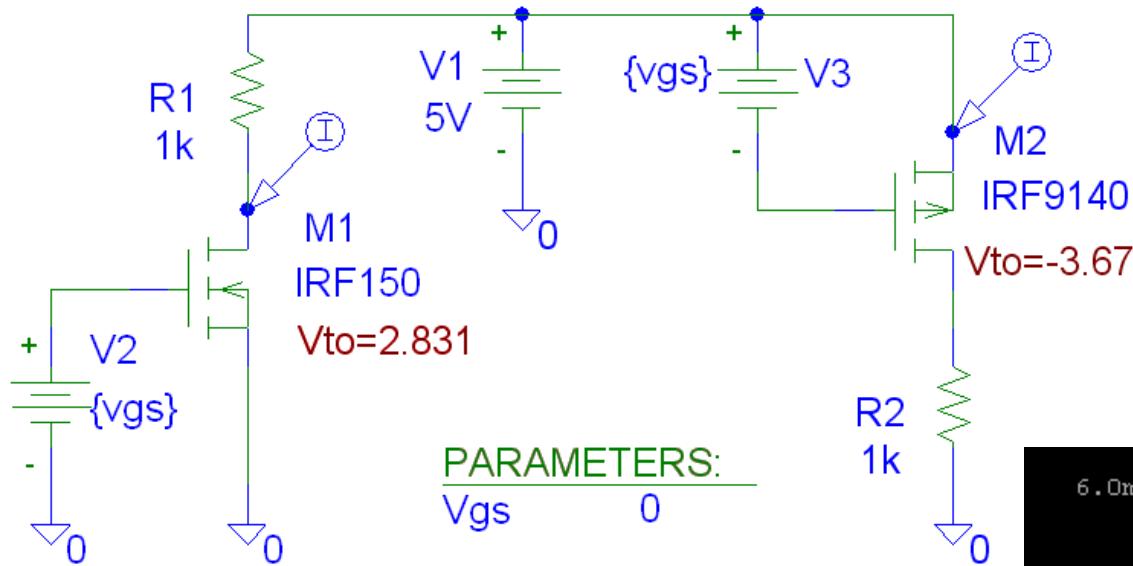
P-ch MOSFET는 PMOS(

로 시작된다.



## 6. FET 회로 기초와 응용

### 12. MOSFET $I_D$ - $V_{gs}$ 특성곡선(Switching)



해석 조건

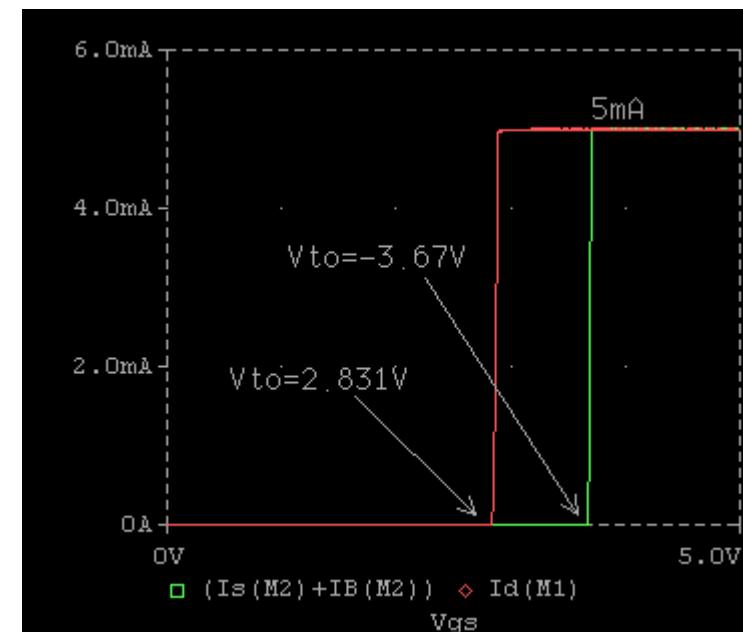
DC\_Sweep :

Global Parameter :  $v_{gs}$

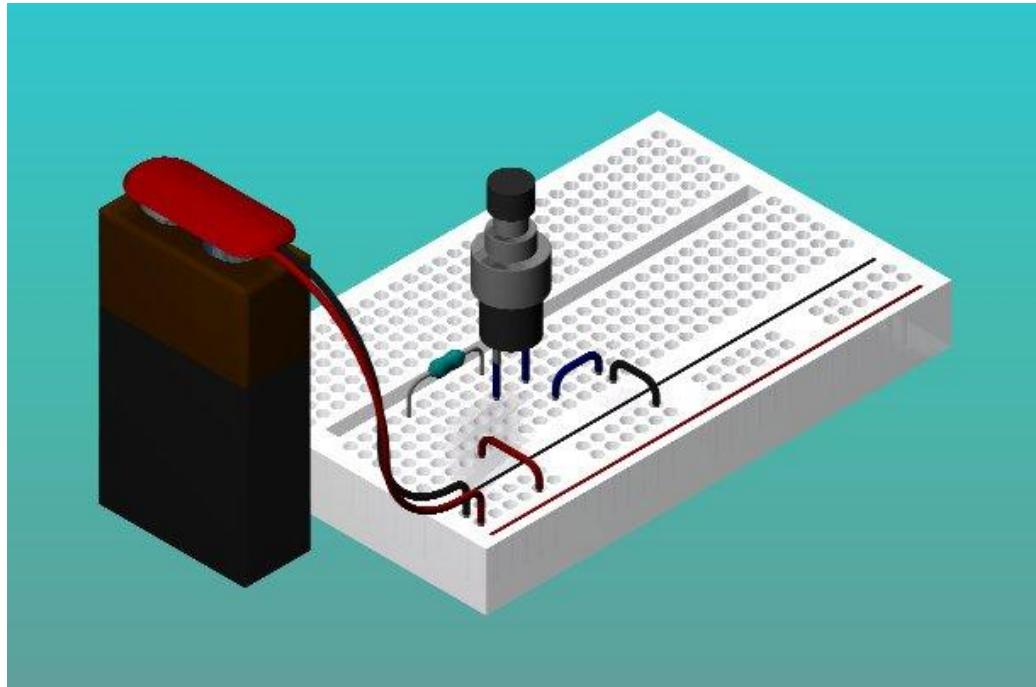
Linear : 0~5V, 1m step

#### Point

N-ch MOSFET(IRF150)은  $V_{gs}$ 가  $V_{to}=2.831$  V를 넘어서면 Turn-on되며 P-ch MOSFET(IRF9140)은  $V_{gs}$ 가  $V_{to}=-3.67$  V를 넘어서면 Turn-on된다. 트랜지스터와 달리 Turn-on시 D-S간 on전압이 없어 거의 5mA의 전류가 흐른다.

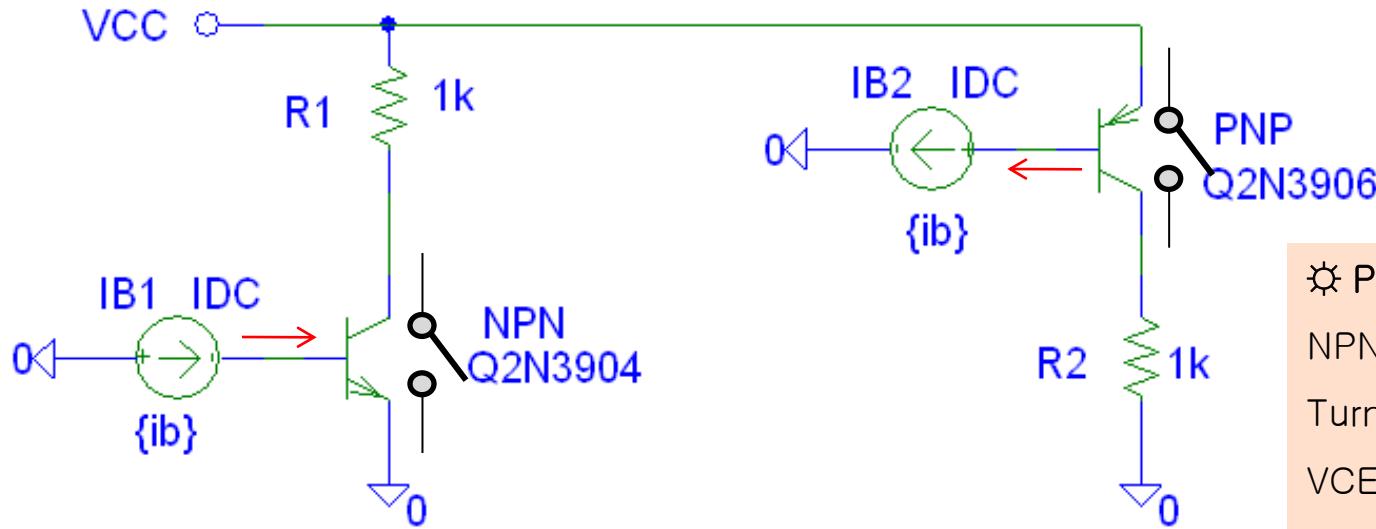


# 아날로그 스위칭 회로 기초와 응용



## 7. 아날로그 스위칭 회로 기초와 응용

### 1. TRANSISTOR Switching 기본회로

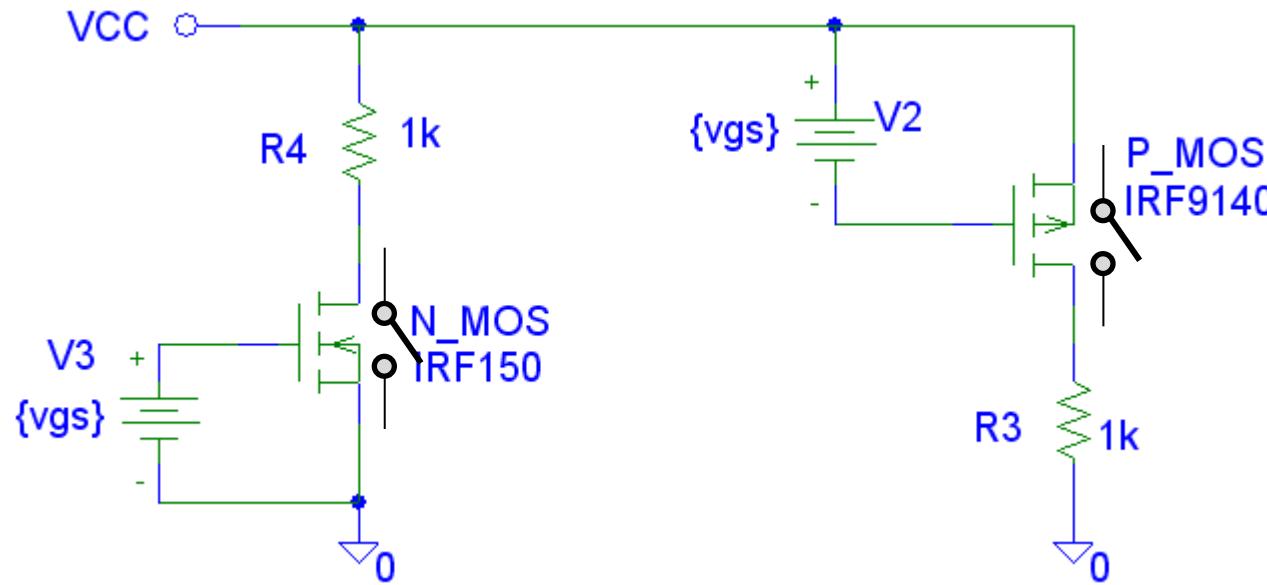


Index	NPN	PNP
$ib \rightarrow$	ON : Sat 만족 전류	OFF
$ib \leftarrow$	OFF	ON : Sat 만족 전류
$ib=0$	OFF	OFF

Point  
NPN, PNP 모두  
Turn-on되더라도  
VCE간 On전압  
(약 0.2V)가 존재.  
TR의 On/Off 작용  
도 TR의 화살표를  
기준으로 제어 전  
류와 출력전류와  
관계를 파악하면  
용이하다.

## 7. 아날로그 스위칭 회로 기초와 응용

### 2. MOSFET Switching 기본회로

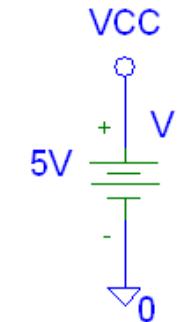
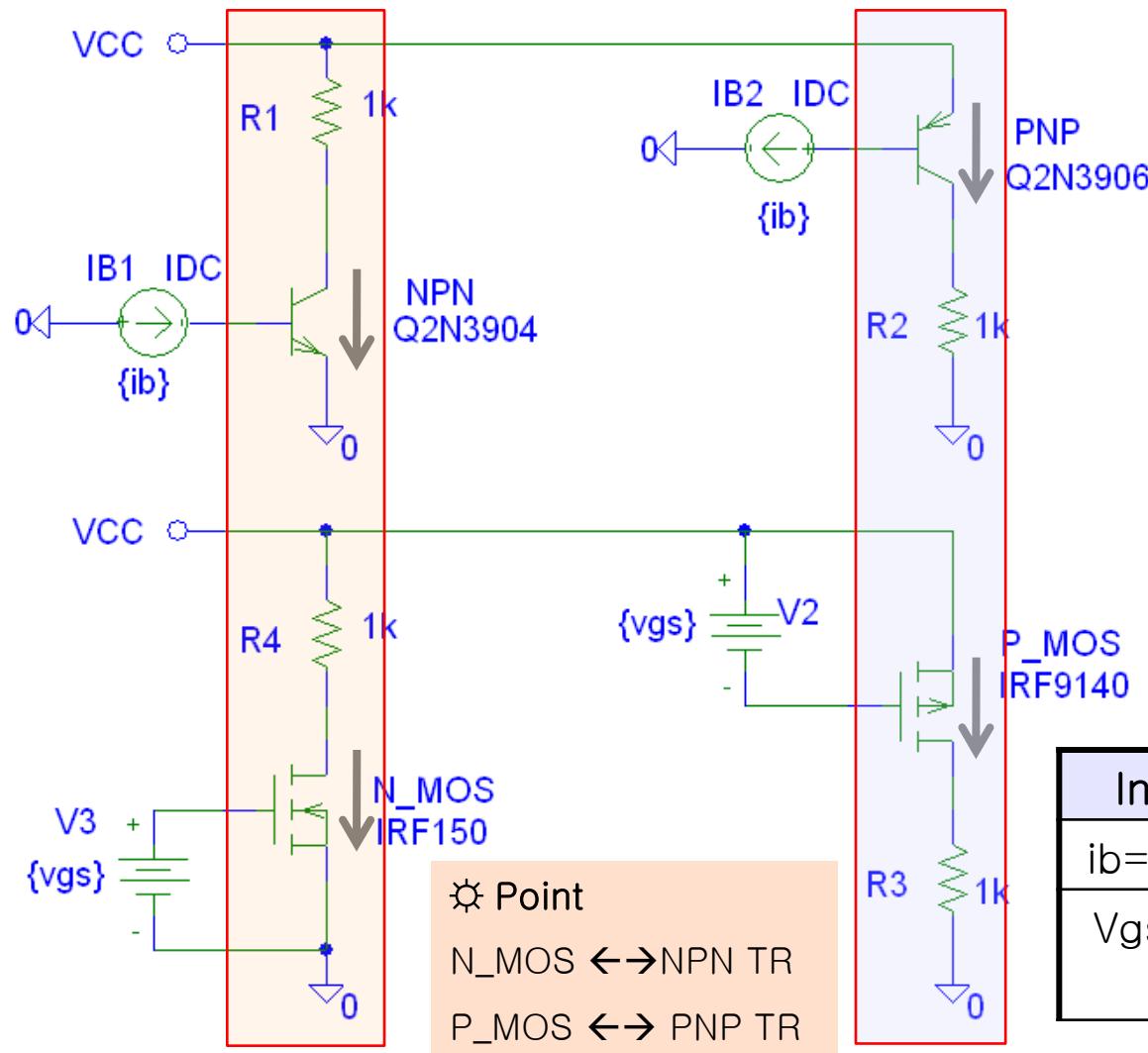


Point  
N\_MOS는  $V_{th}=2.83V$   
P\_MOS는  $V_{th}=-3.67V$   
따라서  $v_{gs}=5V$  이면  
N\_MOS  $V_{gs}= +5V$ ,  
P\_MOS  $V_{gs}= -5V$  가  
인가됨으로 둘 다 문턱  
전압( $V_{th}$ )을 넘어 On  
된다. 그리고  $v_{gs}= 0V$   
이면 둘 다 문턱 전압  
( $V_{th}$ )를 넘지 않아 Off  
된다.

Index	N_MOS	P_MOS
$v_{gs}=5V$	ON	ON
$v_{gs}=0V$	OFF	OFF

## 7. 아날로그 스위칭 회로 기초와 응용

### 3. TR과 MOSFET Switching 회로비교



PARAMETERS:

ib	0
vgs	0

Index	출력전류	
ib=50uA	NPN(C→E)	PNP(E→C)
Vgs=5V	N_MOS (D→S)	P_MOS (S→D)

# 7. 아날로그 스위칭 회로 기초와 응용

## 4. 반전 Switching 회로

### 4.1 Transistor

NPN TR의 경우

베이스 전위가

'H' → IB투입 → Q1(ON)

베이스 전위가

'L' → IB=0 → Q1(OFF)

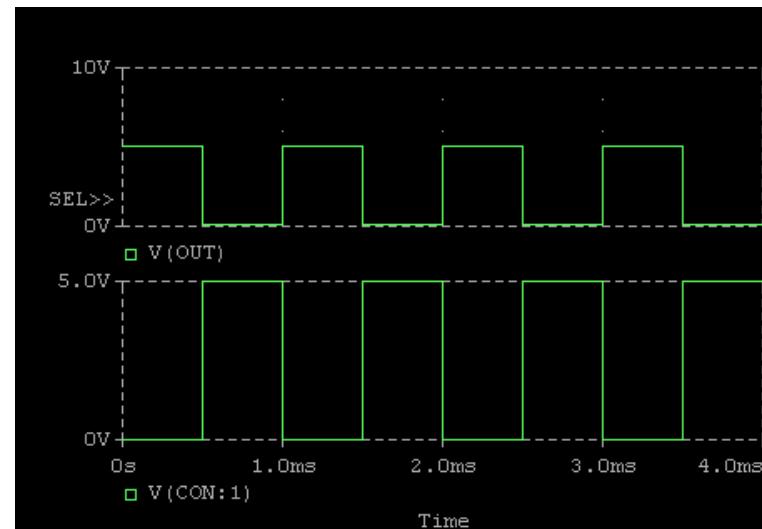
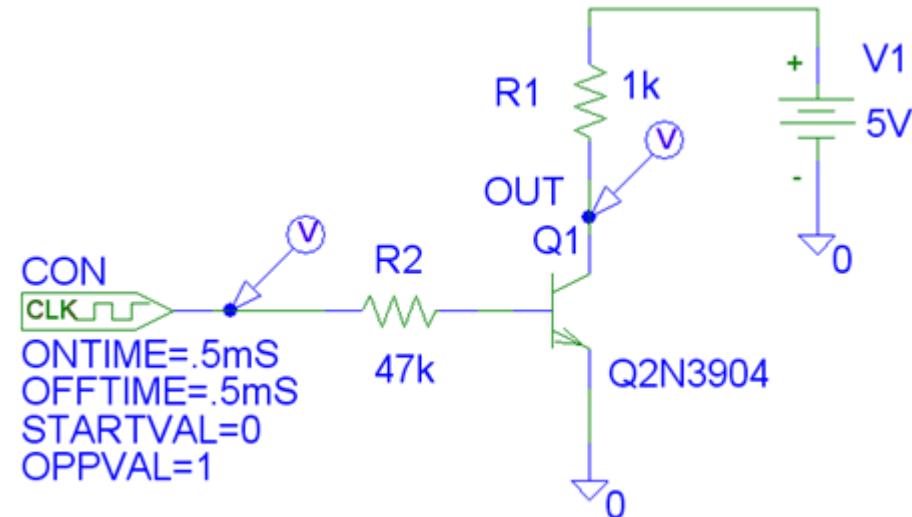
이러한 관계로 반전 스위칭 회로가  
성립된다.

#### Point

기본 반전형 스위칭 회로로서

콜렉터측 출력 전압 값이 H <→ L로  
스위칭이 되며

LED, 릴레이, 모터 등을 ON/OFF 제어하는  
목적으로도 사용된다.



## 7. 아날로그 스위칭 회로 기초와 응용

### 4.2 MOSFET

Nch MOSFET의 경우

Gate 전위가

'H=5V'  $\rightarrow V_{gs} > V_t \rightarrow M1(ON)$

Gate 전위가

'L'=0V  $\rightarrow V_{gs} < V_t \rightarrow M1(OFF)$

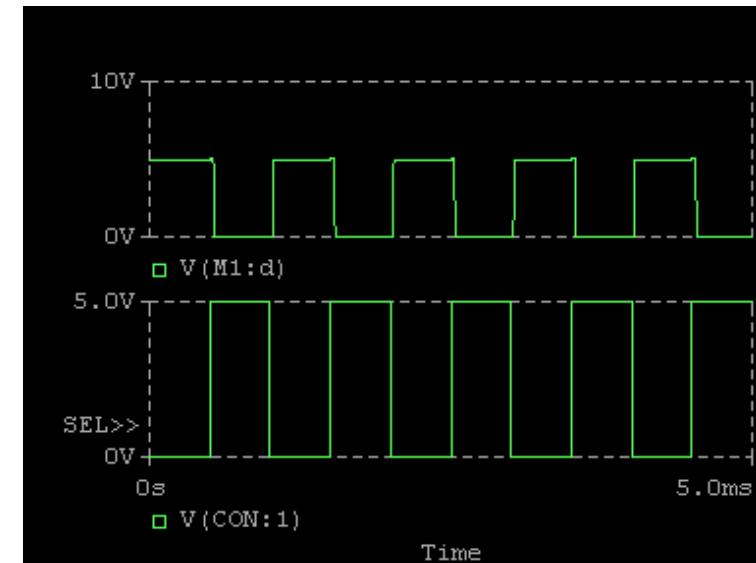
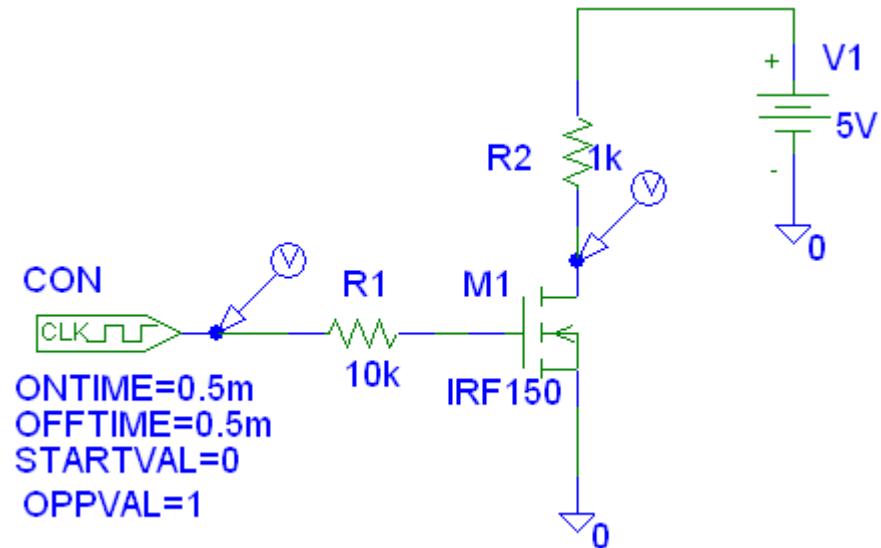
이러한 관계로 반전 스위칭 회로가  
구성된다.

#### Point

기본 반전형 스위칭 회로로서

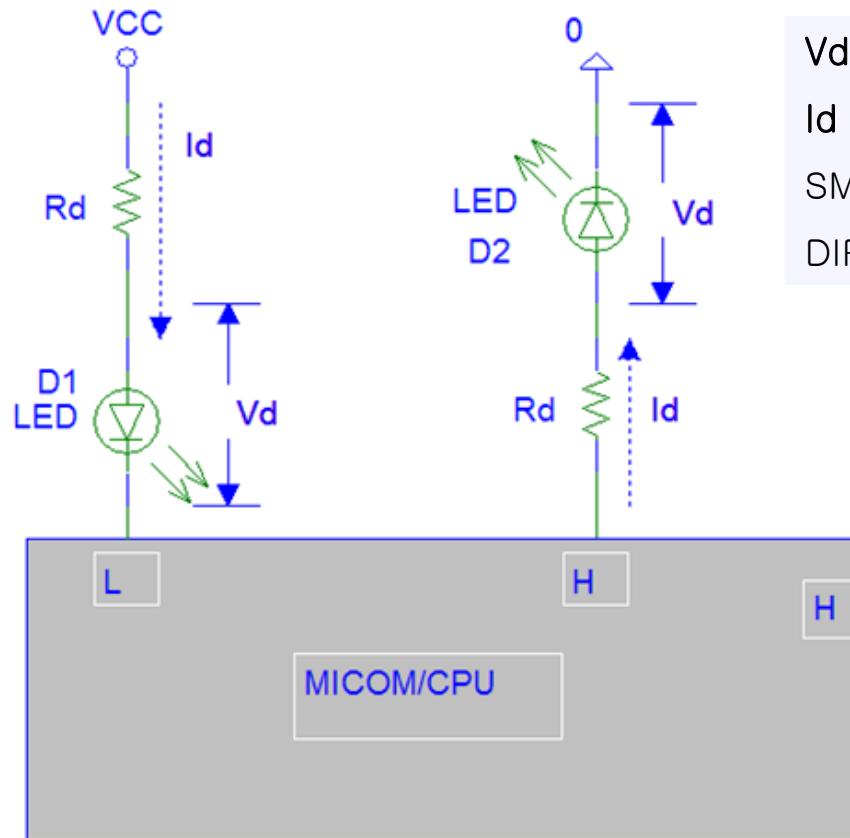
드레인측 출력 전압 값이 H  $\leftrightarrow$  L로  
스위칭이 되며

LED, 릴레이, 모터 등을 ON/OFF 제어하는  
목적으로도 사용된다.

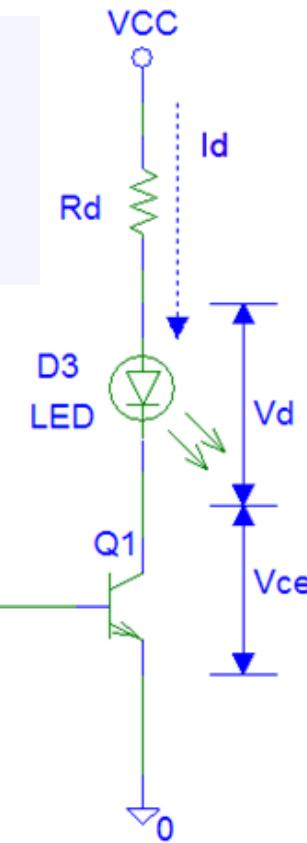


## 7. 아날로그 스위칭 회로 기초와 응용

### 5. TRANSISTOR를 이용한 LED Switching 회로



$V_d = 1.5V \sim 2V$   
 $I_d = 4mA \sim 20mA$   
SMD : 4~5mA  
DIP : 10~20mA



$$R_d = (V_{CC} - V_d) / I_d$$

L : 0V

$$R_d = (H - V_d) / I_d$$

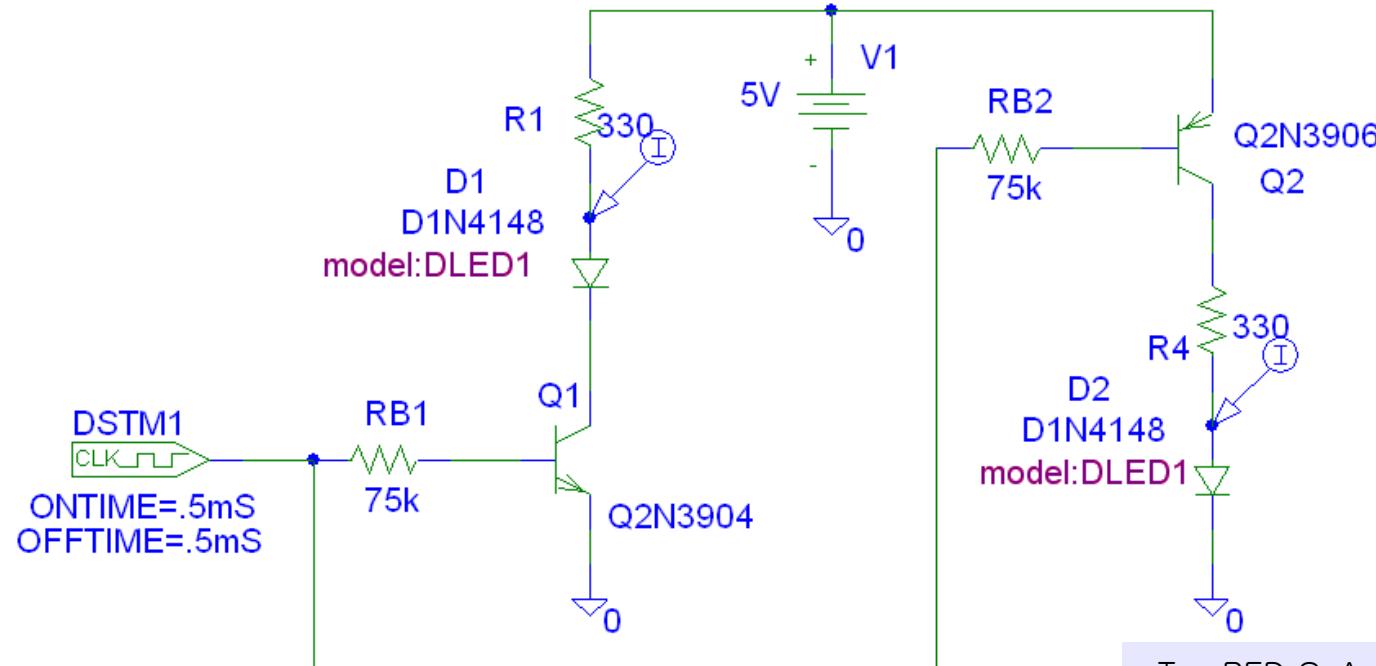
H : Logic High Voltage

$$R_d = (V_{CC} - V_d - V_{ce}) / I_d$$

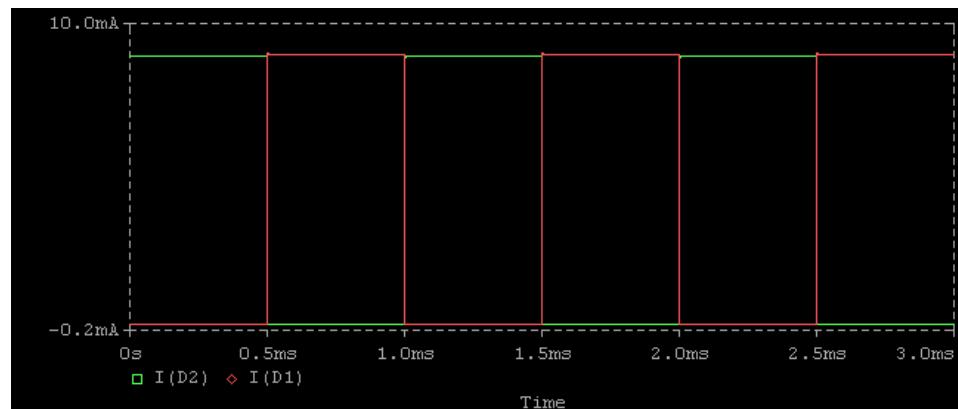
H : Logic High Voltage

# 7. 아날로그 스위칭 회로 기초와 응용

## 5-1. TRANSISTOR를 이용한 LED Switching 회로 설계



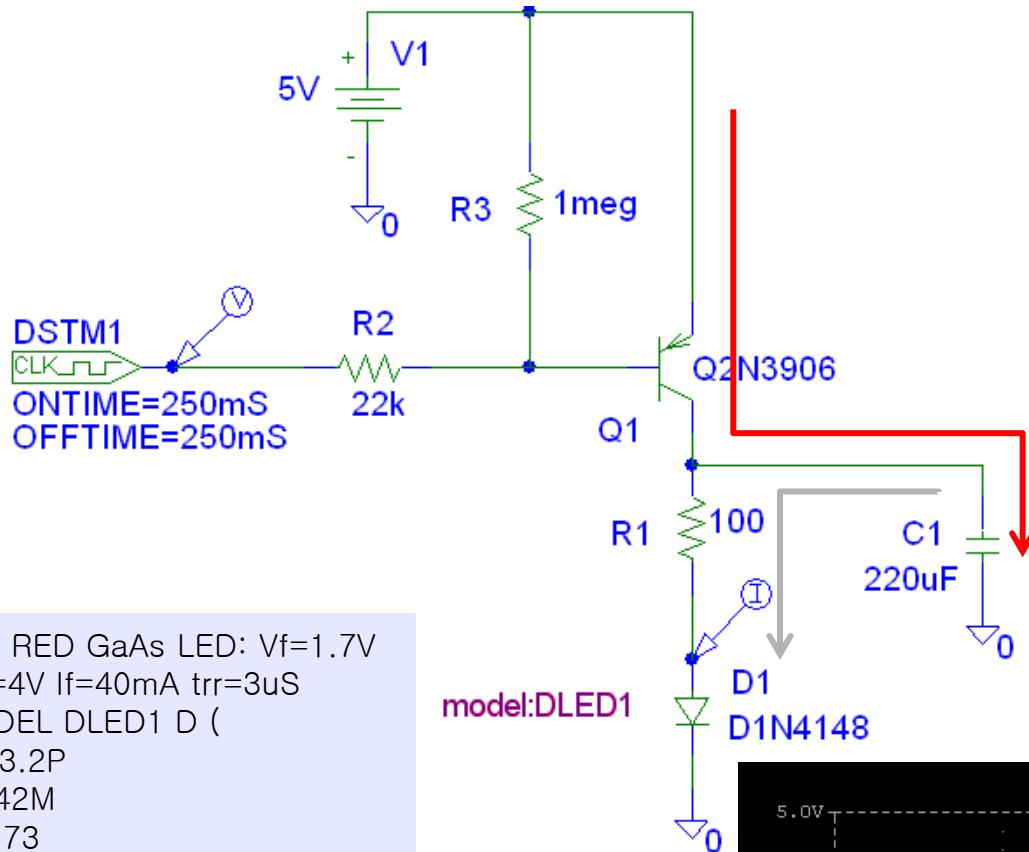
Point  
NPN, PNP 모두  
베이스저항(RB)을  
너무 줄이면 Over  
Saturation현상으로  
스위칭시 에지 부분  
에 펄스성 노이즈가  
발생.



\*Typ RED GaAs LED:  $V_f=1.7V$   
\*  $V_r=4V$   $I_f=40mA$   $t_{rr}=3\mu S$   
.MODEL DLED1 D (   
IS=93.2P  
RS=42M  
N=3.73  
BV=4  
IBV=10U  
CJO=2.97P  
VJ=.75  
M=.333  
TT=4.32U)

## 7. 아날로그 스위칭 회로 기초와 응용

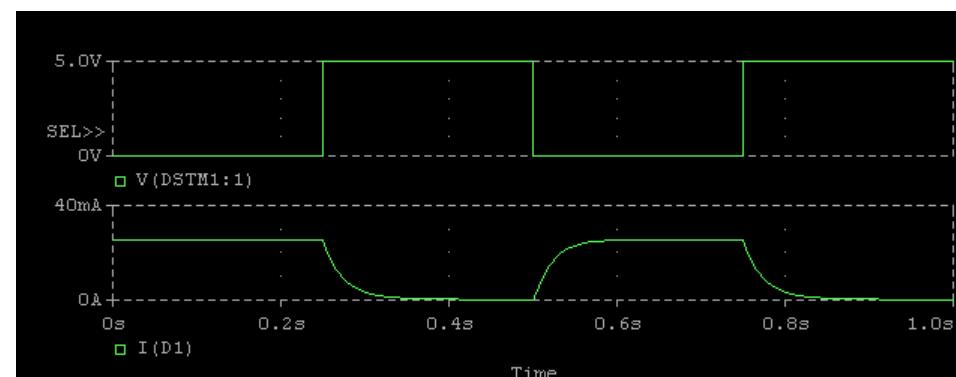
### 5-2. LED Slow On/Off Switching 회로 설계



#### Point

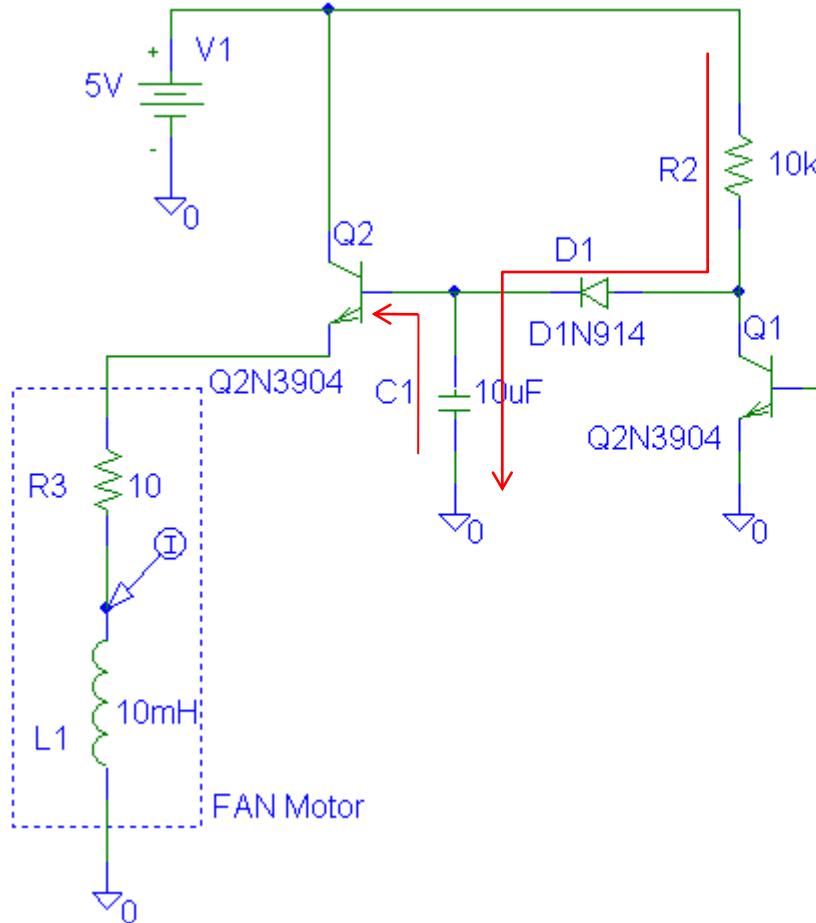
C1의 콘덴서에 전압충전 작용에 의해 On시에도 서서히 LED On되고 Off 시에도 서서히 LED Off 된다..

\*Typ RED GaAs LED:  $V_f = 1.7V$   
\*  $V_r = 4V$   $I_f = 40mA$   $t_{rr} = 3\mu S$   
.MODEL DLED1 D (  
IS=93.2P  
RS=42M  
N=3.73  
BV=4  
IBV=10U  
CJO=2.97P  
VJ=.75  
M=.333  
TT=4.32U)



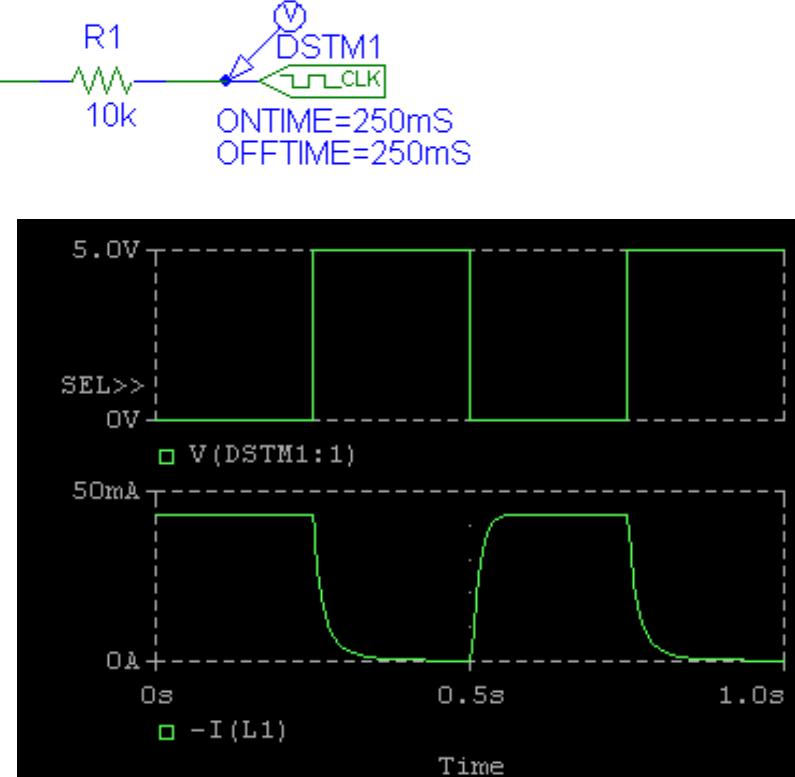
## 7. 아날로그 스위칭 회로 기초와 응용

### 6. FAN Motor Drive 회로



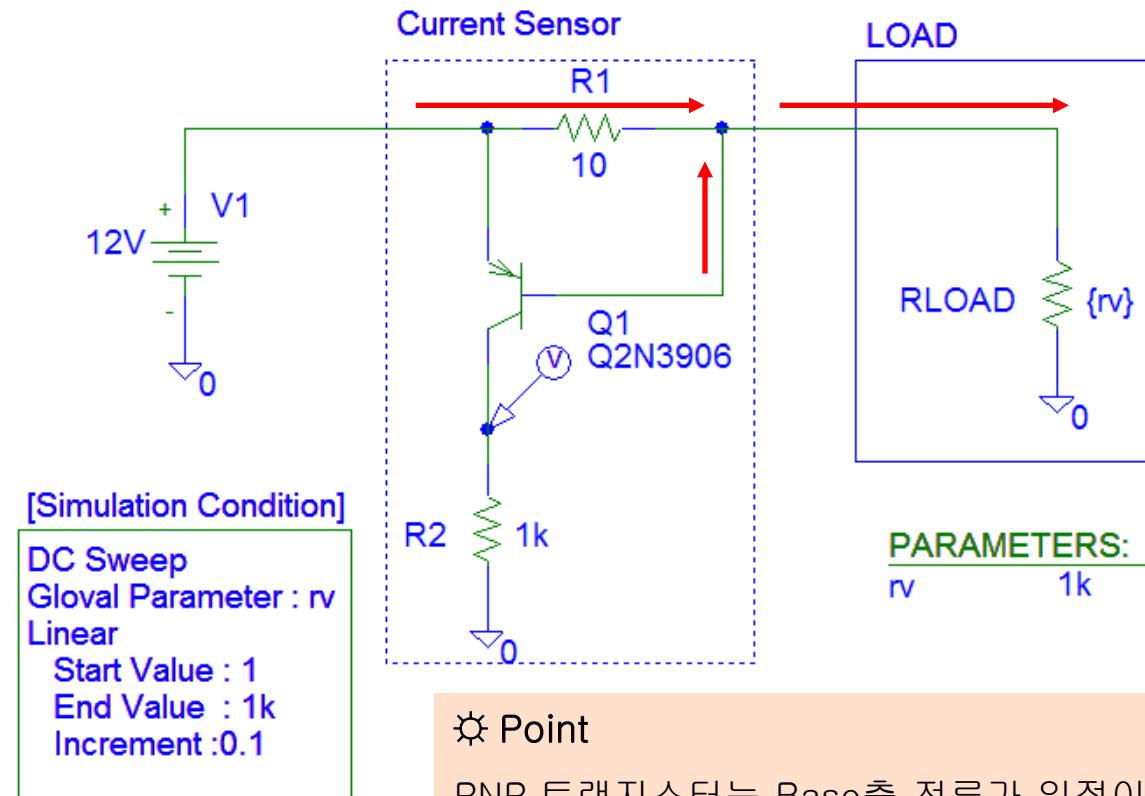
#### Point

D1과 C1의 상호 작용으로 Q1 Off시 D1→C1으로 충전작용이 되면서 서서히 Q2가 On되고 Q1 On시 D1은 Off되고 C1의 충전전압이 방전되며 천천히 Q2가 Off된다.



## 7. 아날로그 스위칭 회로 기초와 응용

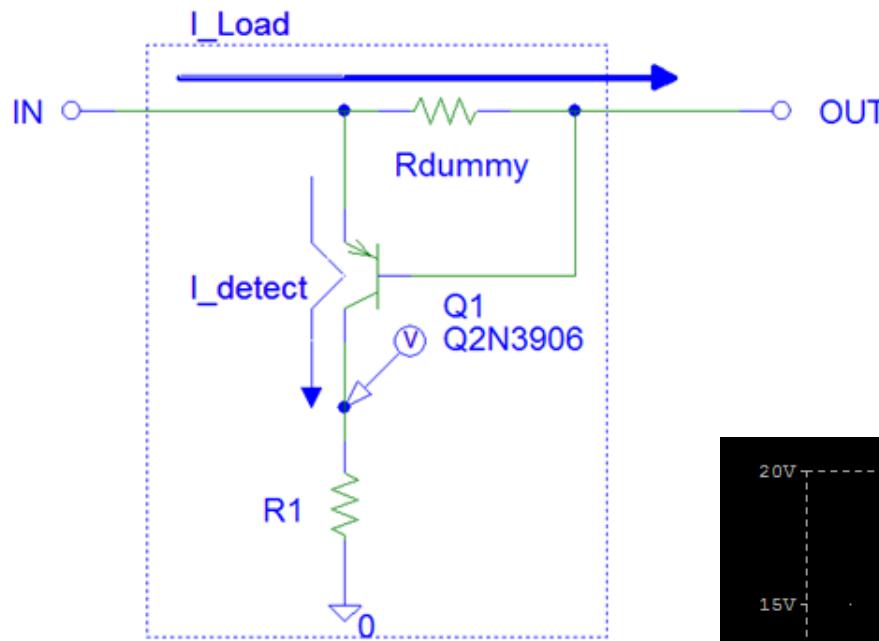
### 7. PNP Transistor을 이용한 과전류 검출 회로



💡 Point

PNP 트랜지스터는 Base측 전류가 일정이상 유출되게 되면 Turn-on 되게 되는데 부하전류가 일정이상 Over하면 PNP TR의 Base전류가 많아져 PNP TR이 On되어 저항 R2에 전압이 걸린다. 이 전압을 이용하여 부하전류가 일정이상 높이 되는 이상현상을 검출한다.

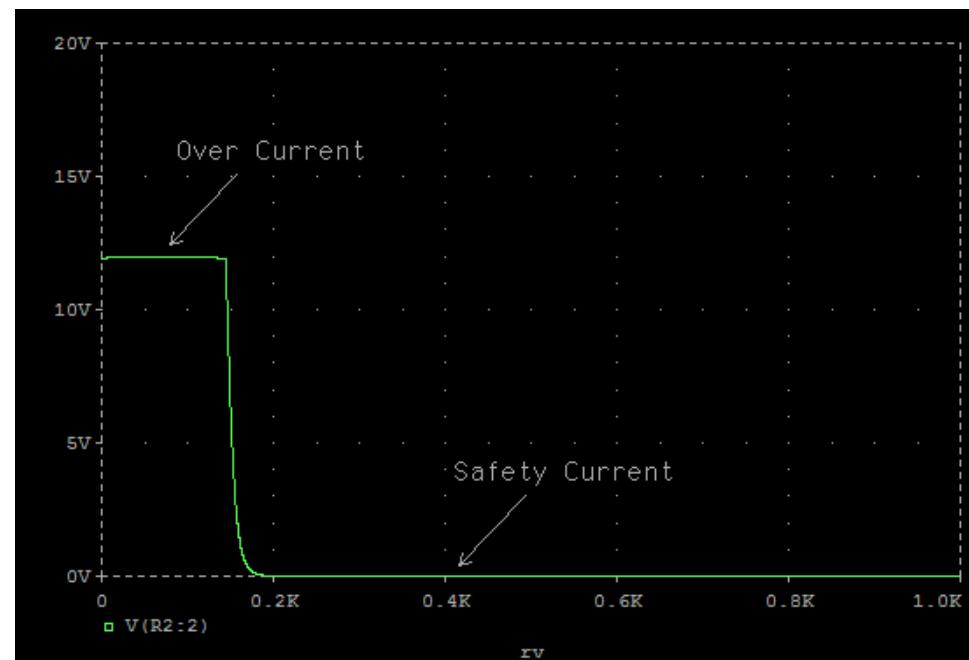
## 7. 아날로그 스위칭 회로 기초와 응용



TR Q1이 온 되면 저항 R1에  
검출용 전압이 걸려 다른 보호  
회로 측에 제어 입력으로  
사용 가능. Rdummy가 크면  
부하 전류 량을 줄임으로 작은  
값의 저항 사용 필요

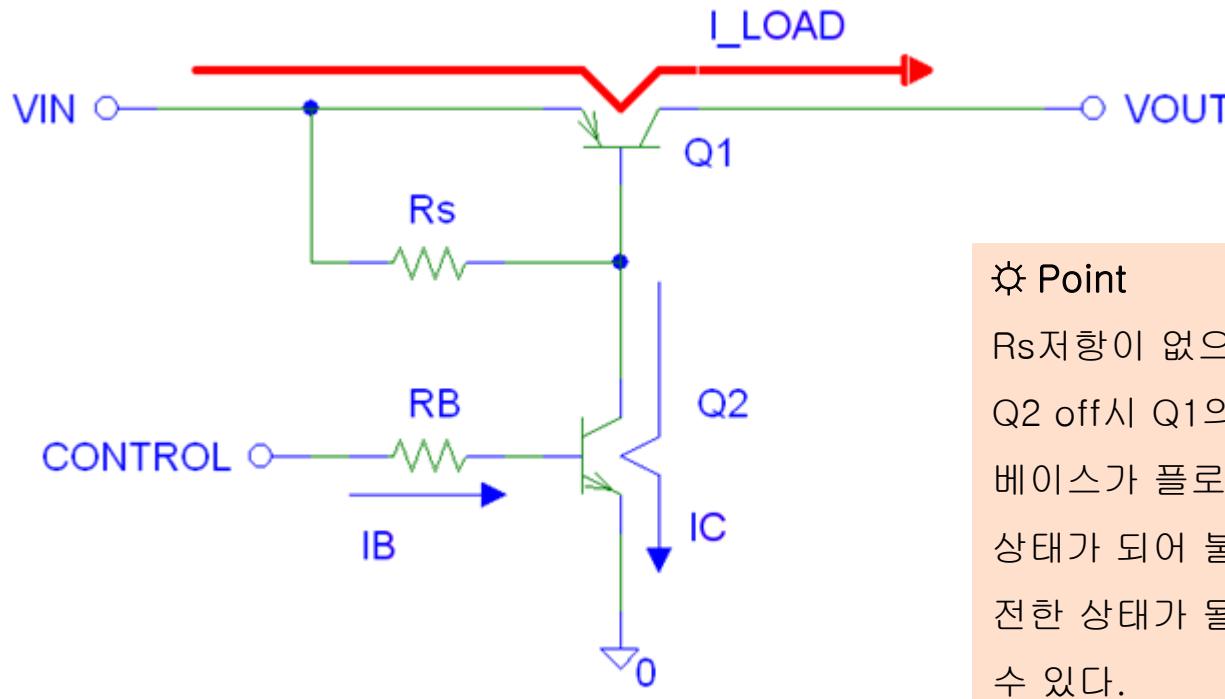
### Detection Flow

부하전류(I\_Load)가 지나치게  
크면 Rdummy 양단에 걸리는  
전압이 0.7V를 넘어 TR Q1이  
On된다.



## 7. 아날로그 스위칭 회로 기초와 응용

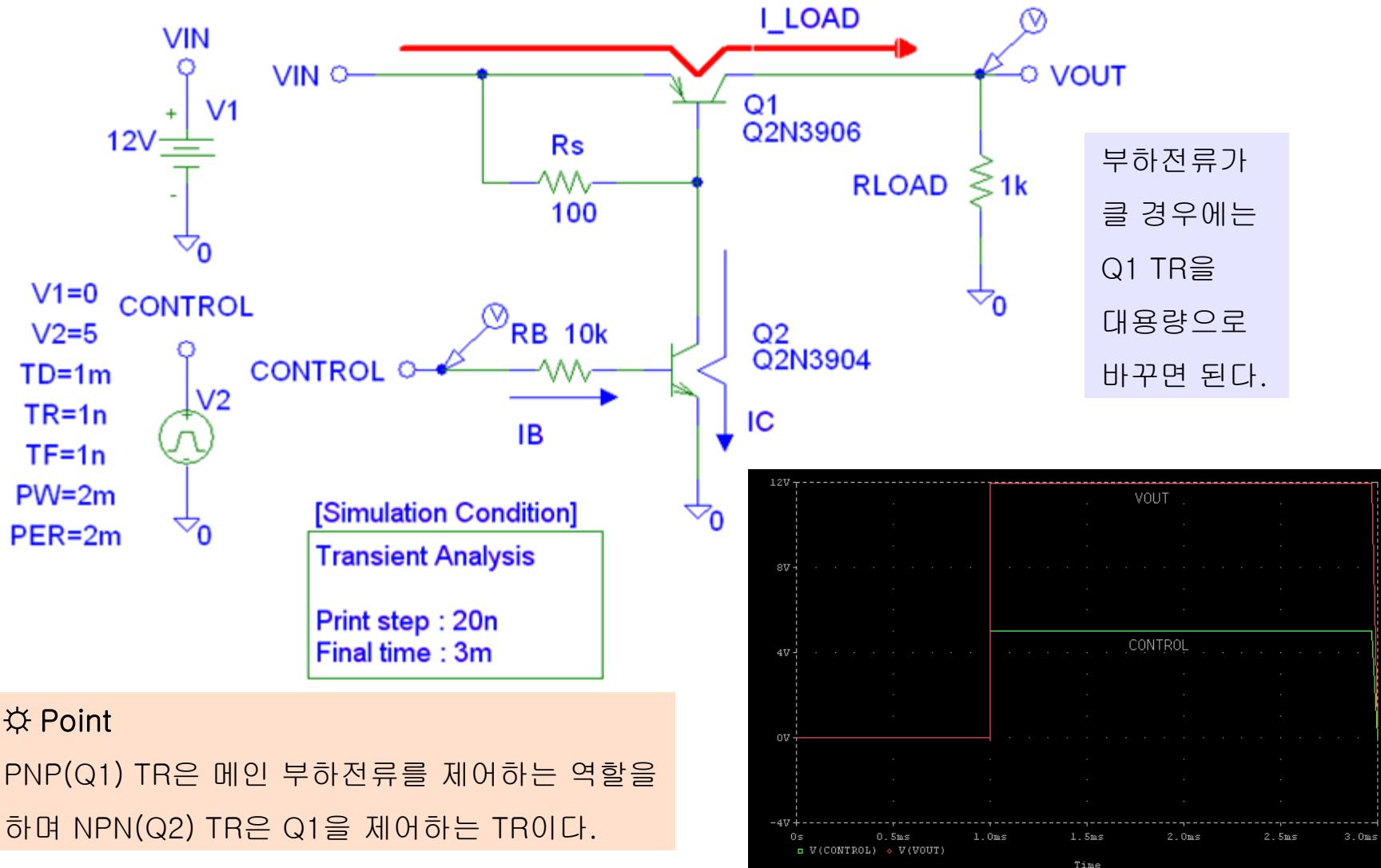
### 8. TRANSISTOR를 이용한 DC Switching 회로\_Load Switch



INDEX	CONTROL	IB	IC	Q1	I LOAD
OFF( $V_{OUT}=0$ )	“L”	X	X	OFF	X
ON ( $V_{IN} \rightarrow V_{OUT}$ )	“H”	O	O	ON	O

# 7. 아날로그 스위칭 회로 기초와 응용

## 8-1. TRANSISTOR를 이용한 DC Switching 회로 설계



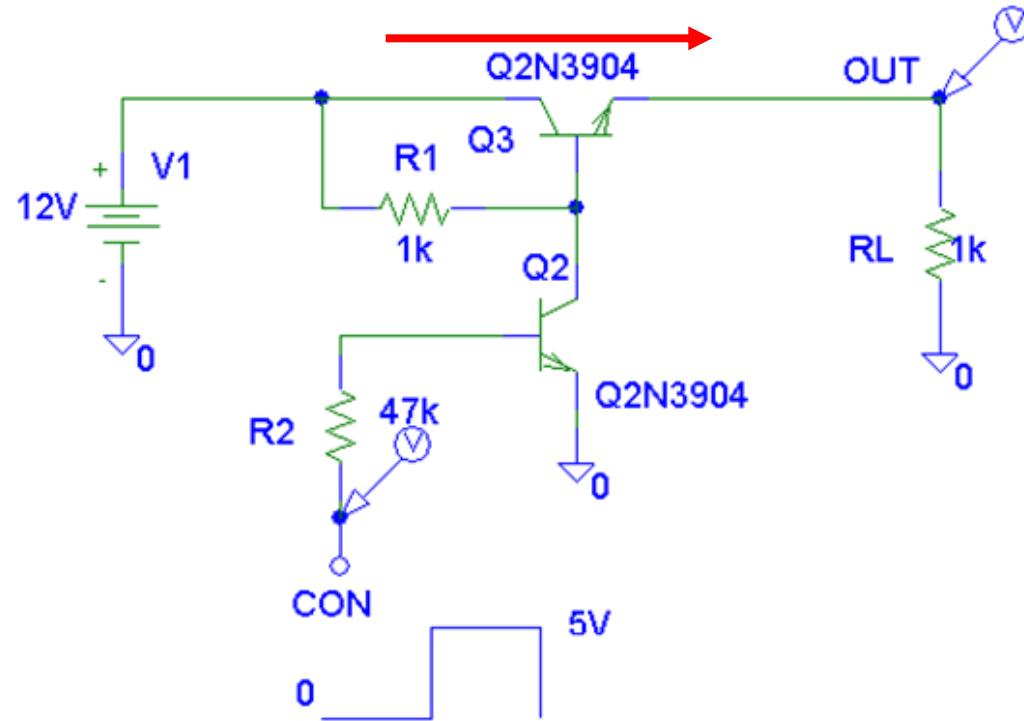
## 7. 아날로그 스위칭 회로 기초와 응용

### 8-2. TRANSISTOR를 이용한 DC Switching 회로 설계 II

NPN type 2 개를 이용한 DC 스위칭 회로이다.  
앞서의 PNP, NPN 결합형과 비교하여 차이점을 분석하라.

시뮬레이션시 ‘VPULSE’를 사용할 필요 없이 직류 전압원(VDC)을 사용해도 된다.

파형관찰이 필요하면 ‘VPULSE’ 혹은 ‘Digclock’를 사용하면 된다.

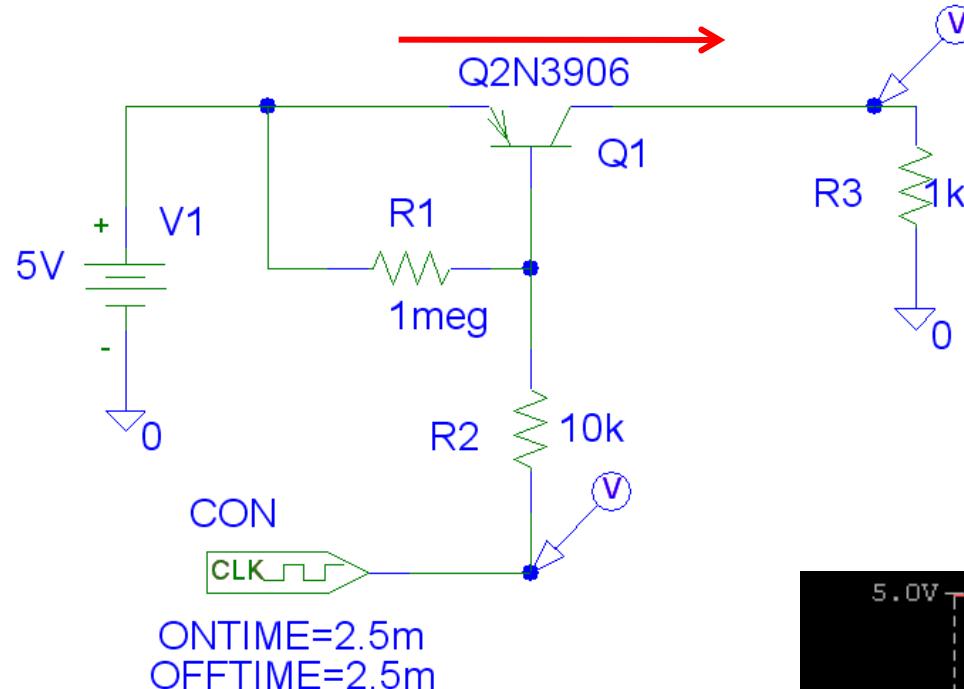


#### Point

부하전류를 제어하는 TR(Q3)가 OFF되었을 경우는 문제가 없으나 TR(Q3)가 On되었을 경우에 적정 출력 전압이 나오지 않는다. TR(Q3)가 On되면 출력(OUT)전압이 베이스전압-0.7V 가 된다. 이러한 전압 Drop으로 인해 사용이 불가하다.

## 7. 아날로그 스위칭 회로 기초와 응용

### 8-3. PNP Transistor를 이용한 직류 전원 On/Off 회로



통상적으로 PNP TR 콜렉터에 DC전원에 연결하는 것이 일반적이며 출력전류는 E→C 방향으로 흐른다.

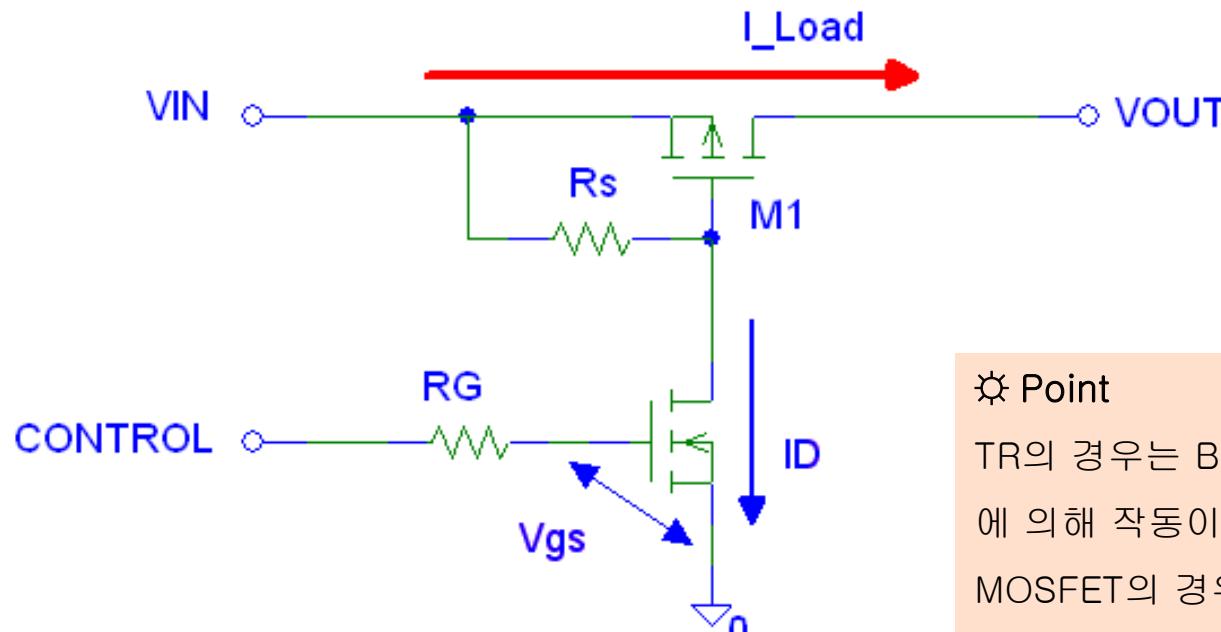
#### Point

PNP TR Q1은 CON의 제어신호가 “L”이면 되면 Base전류가 빠져나오는 구조로 되어 On되고 CON의 제어신호가 “H”이면 되면 Base전류가 0이되어 Off 된다.  
단 VCC전압과 제어전압이 동일해야 한다.



## 7. 아날로그 스위칭 회로 기초와 응용

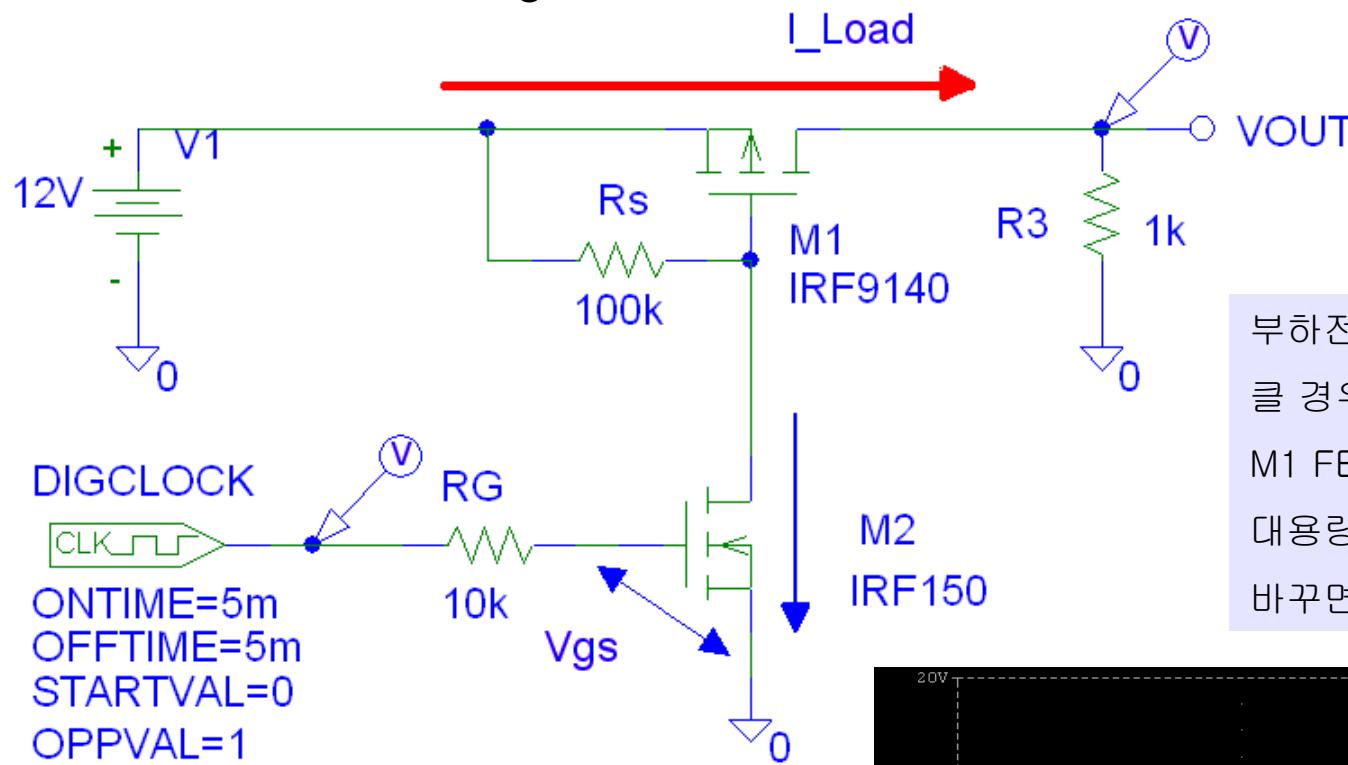
### 9. MOSFET를 이용한 DC Switching 회로\_Load Switch



INDEX	CONTROL	$V_{gs}$	ID	M1	$I_{LOAD}$
OFF( $V_{OUT}=0$ )	“L”	0V	X	OFF	X
ON ( $V_{IN} \rightarrow V_{OUT}$ )	“H”	5V	O	ON	O

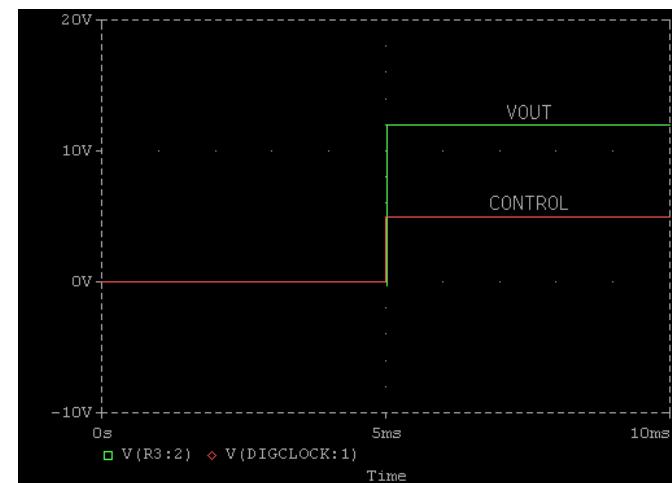
## 7. 아날로그 스위칭 회로 기초와 응용

### 9-1. MOSFET를 이용한 DC Switching 회로 설계



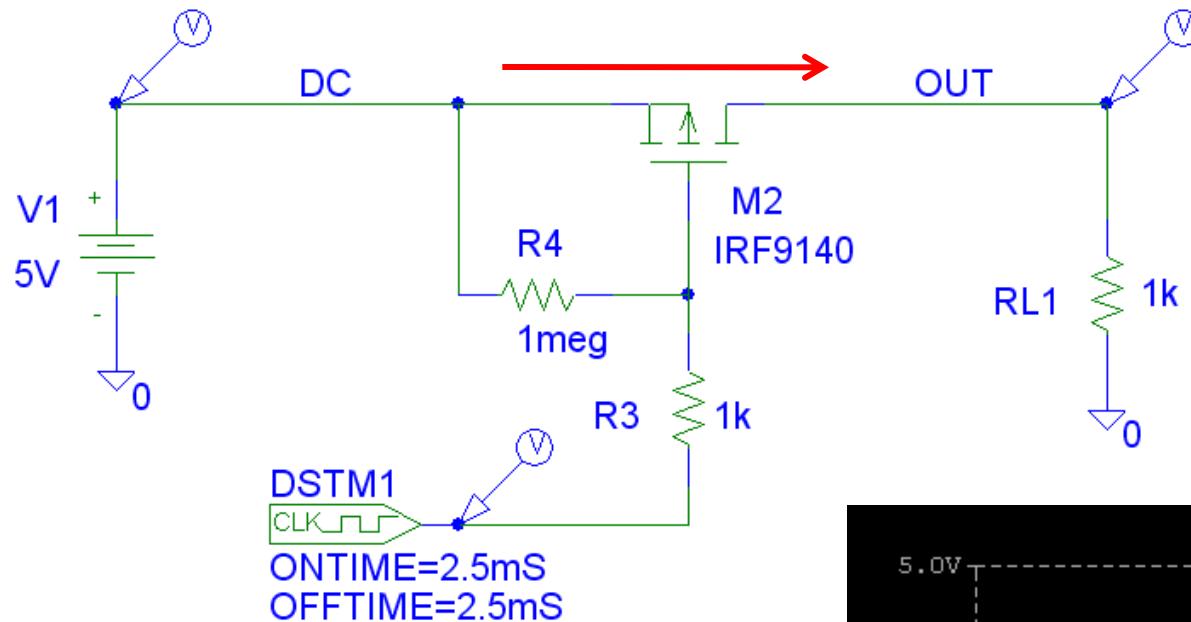
#### Point

M1 MOSFET는 메인 부하전류를 제어하는 역할을 하며 M2 MOSFET은 M1을 제어하는 역할을 한다.



## 7. 아날로그 스위칭 회로 기초와 응용

### 9-2. MOSFET를 이용한 직류 전원 On/Off 회로

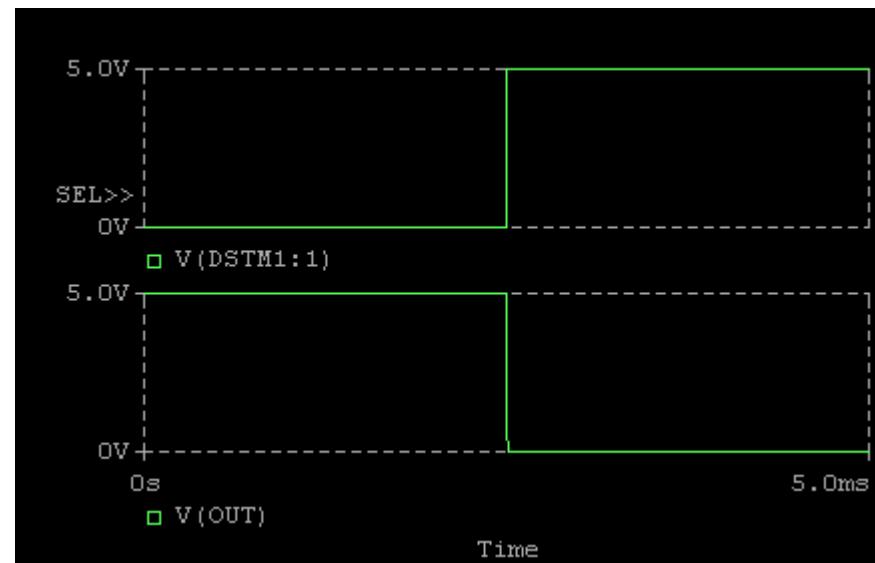


통상적으로 PMOS의 Source는 DC전원에 연결하는 것이 일반적이며 채널전류는 S→D 방향으로 흐른다.

#### Point

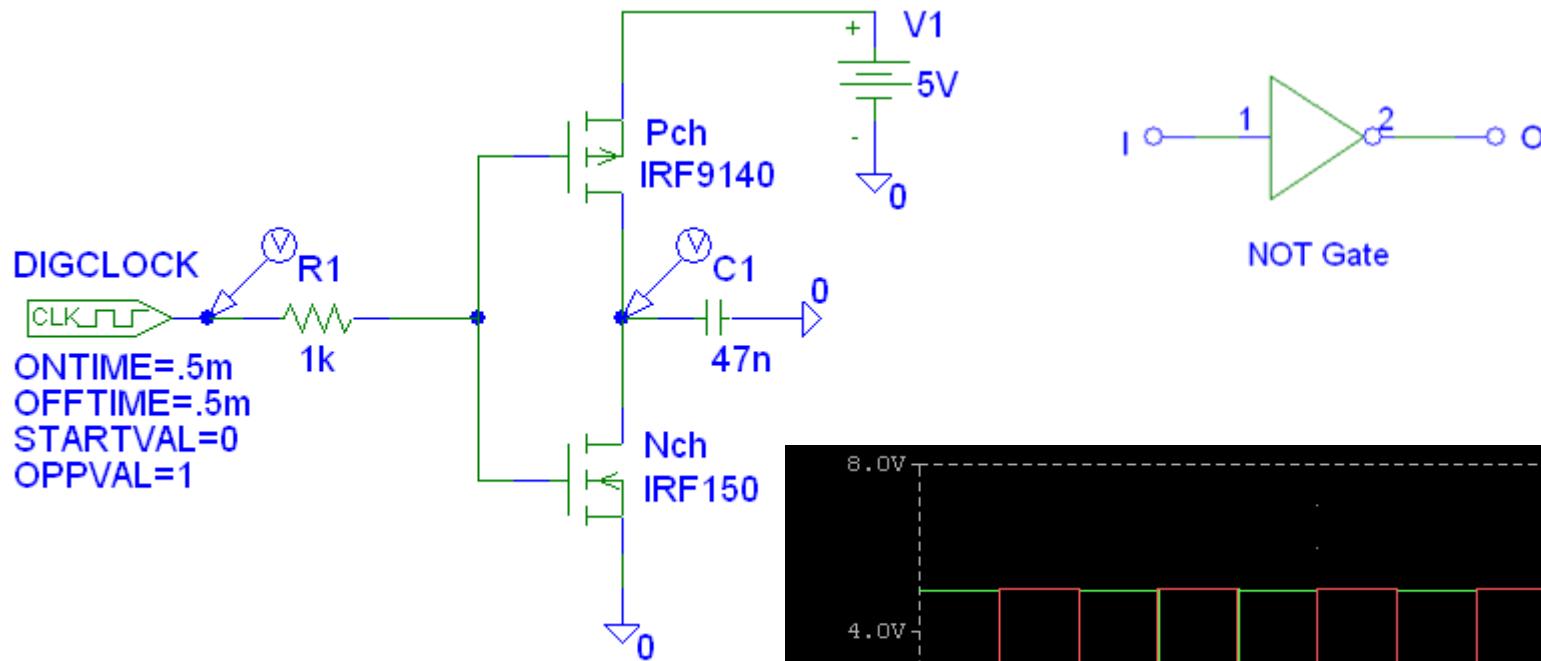
PMOS는  $V_{gs}$ 가  $V_{th}$ 를 넘어서는 (-)전압이 되면 On되고  $V_{gs}$ 가  $V_{th}$ 보다 낮은전압에서는 Off된다. 즉 Gate전압이 0V 이면  $V_{gs} = -5V$  가 되어 On되며 Gate전압이 5V 이면  $V_{gs} = 0V$  가 되어 Off 된다.

단 VCC전압과 제어전압이 동일해야 한다.



## 7. 아날로그 스위칭 회로 기초와 응용

### 10. MOSFET를 이용한 인버터 스위칭 회로



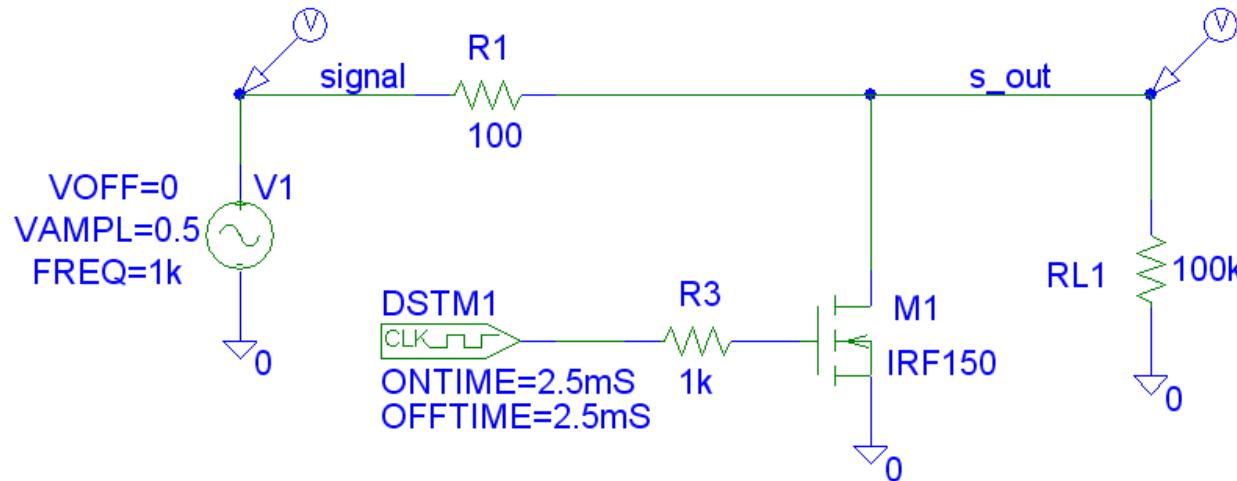
#### Point

반도체 논리 Not Gate의 내부 회로로 상기의 NMOS와 PMOS의 결합으로 구성한다.  
그리고 NAND, OR, AND.. 일반적 CMOS  
Gate도 동일한 방식으로 구성한다.



## 7. 아날로그 스위칭 회로 기초와 응용

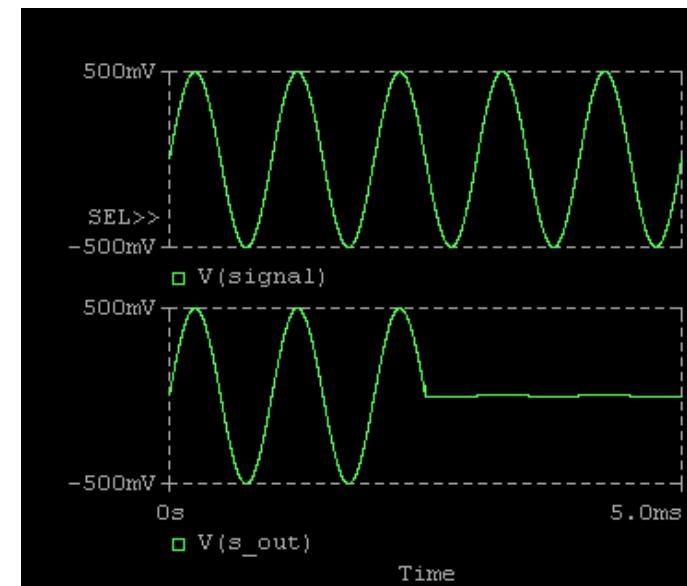
### 11. MOSFET를 이용한 신호 On/Off 회로



통상적으로 NMOS의 Source는 GND에 연결하는 것이 일반적이며 채널전류는 D  $\rightarrow$  S 방향으로 흐른다.

#### Point

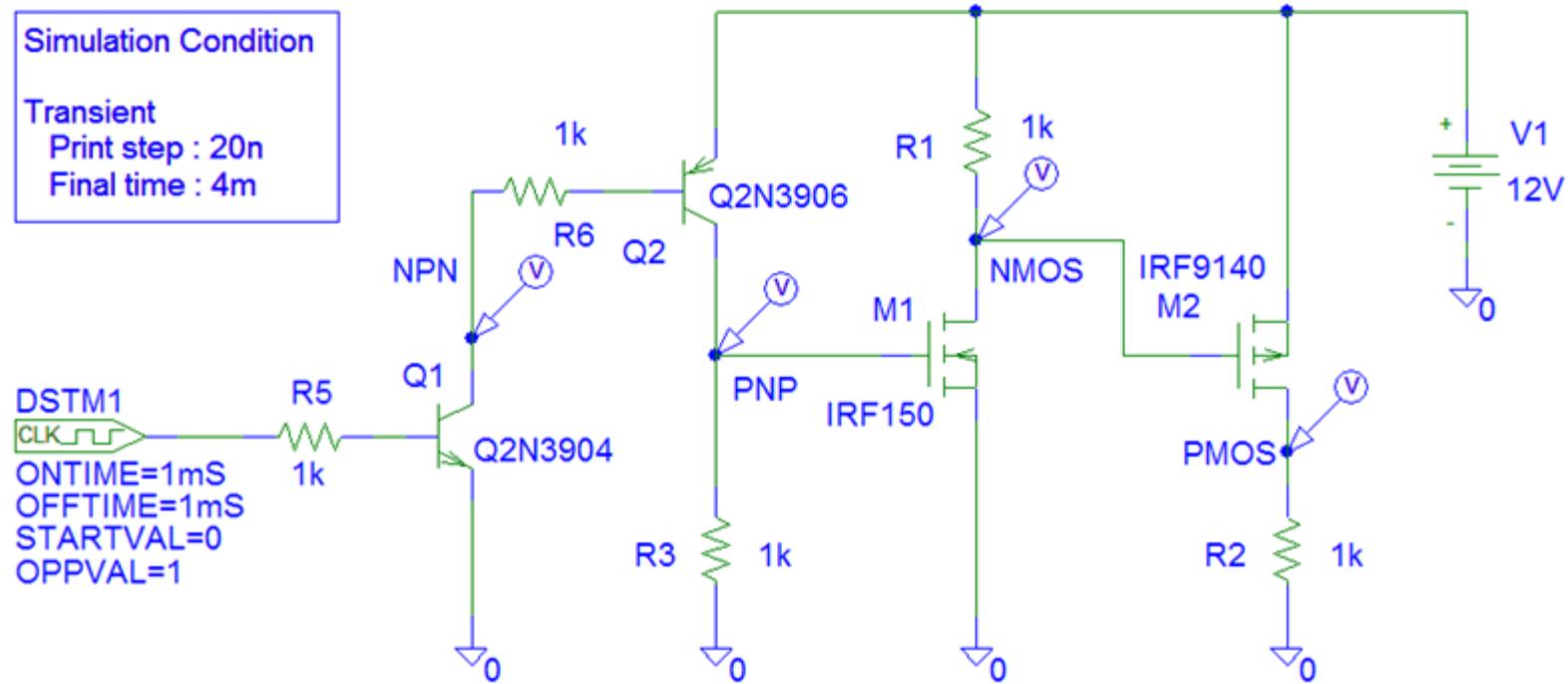
NMOS는  $V_{gs}$ 가  $V_{th}$ 를 넘어서는 (+)전압이 되면 On되고  $V_{gs}$ 가  $V_{th}$ 보다 낮은전압에서는 Off된다. 그리고  $V_{DS}$ 간의 On저항이 거의 0에 가까움으로 스위칭 특성이 좋다. Digclock의 신호는 0  $\rightarrow$  0V, 1  $\rightarrow$  5V가 출력된다.



## 7. 아날로그 스위칭 회로 기초와 응용

### 12. Transistor & MOSFET 스위칭 회로 Simulation

Transistor & MOSFET Switching Simulation



NPN TR과 PNP TR 그리고 NMOS FET와 PMOS FET 모두를 조합해 스위칭 회로 분석하여 제어단자(Base, Gate)에 전위에 따른 ON/OFF 특성 검토.

## 7. 아날로그 스위칭 회로 기초와 응용

### ◆ 시뮬레이션 결과

#### Point

TR와 MOSFET는  
상호 유사한 ON/OFF  
동작구조를 가진다.

NPN ⇌ NMOS

On조건:

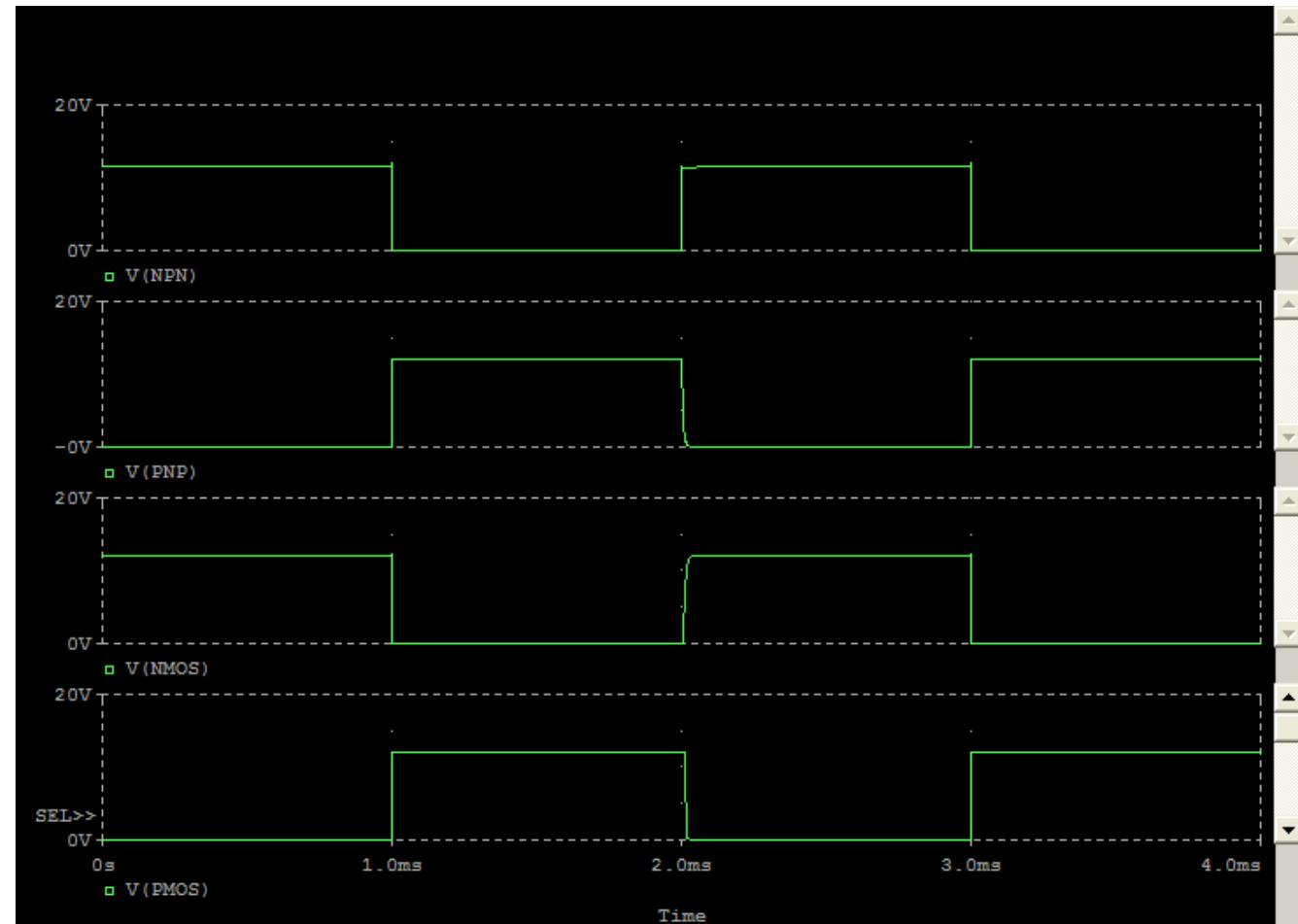
Base, Gate : 'H'

PNP ⇌ PMOS

On조건:

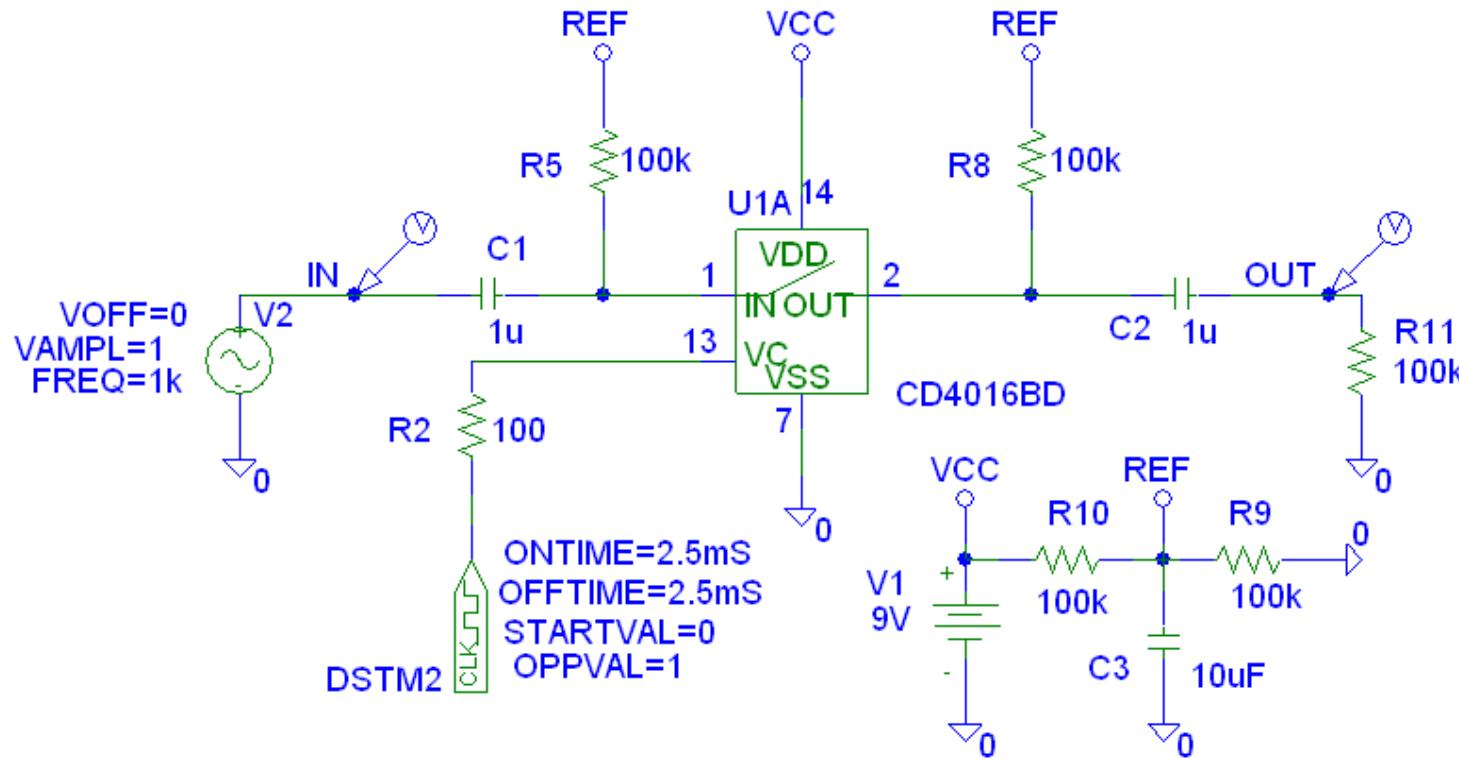
Base, Gate : 'L'

실제 TR은 베이스  
전류에 의해 작동되며  
FET는 Gate전위에  
의해 작동된다.



## 7. 아날로그 스위칭 회로 기초와 응용

### 13. 스위칭 IC를 이용한 신호 Switching 회로



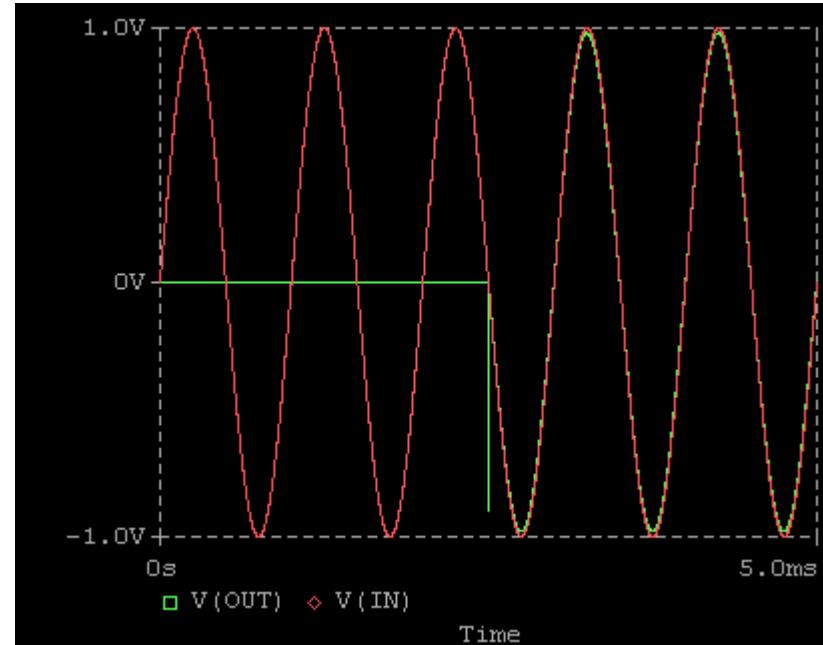
CMOS 스위칭 IC CD4016을 이용한 신호 스위칭 회로로서 원래 양 전원을 사용해야 하나  
본 회로에서는 단 전원 방식을 적용하였다. 따라서 IC의 IN, OUT단에  $\frac{1}{2}$ VCC전원으로 풀업저항  
을 이용해 바이어스 해 주었으며 제어 전압도 0V와 5V로 변환되는 ‘Digclock’을 적용했다.

## 7. 아날로그 스위칭 회로 기초와 응용

### ◆ 시뮬레이션 결과

CMOS 스위칭 IC CD4016의 제어단자에 0~2.5ms동안은 0V를 입력해 신호가 OFF 되도록 하였고 2.5ms~5ms동안은 5V를 입력하여 신호가 ON되도록 한 결과이다.

C1, C2 콘덴서는 IC 측의 직류 전위와 입력 혹은 출력 저항 쪽의 직류 전위를 분리하고 신호 성분인 교류만 통과 시키기 위한 AC-Coupling용 콘덴서이다.



### ❖ Point

이러한 용도의 스위칭IC는 4016, 4066, 4051, 4052, 4053 등 입, 출력 단자의 구성 조건에 따라 다양한 CMOS 스위치가 존재한다.