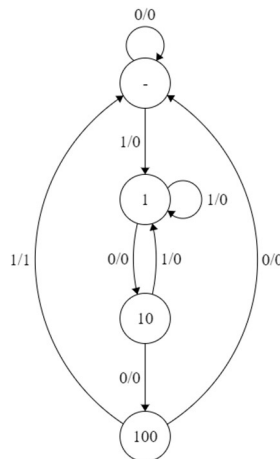


فرض معقول آن است که حالت اولیه را S0 در نظر بگیریم. توجه بفرمایید که این نمودار قطعا مربوط به ماشین Mealy است. اگر که فلش‌های متصل از S3 به S0 را در نظر بگیرید، خواهید دید که خروجی تنها تابعی از state نیست.

توجه بفرمایید که پس از مشاهده 100 در حالی که ورودی 1 است، خروجی برابر 1 میشود. بنابراین معقول است که در نظر بگیریم که مدار 1001 را مشاهده می‌کند. حال فرضیه خود را اثبات می‌کنیم. کافی است که به جای حالت‌ها، مقدار مشاهده شده در آن لحظه را قرار دهیم.



همانگونه که مشاهده می‌کنید، با جایگذاری فوق، مدار در صدد یافتن غیر همپوشان 1001 است. توجه کنید که تنها حالت همپوشان به این صورت است که یک انتهایی با یک ابتدایی مشترک باشد. در این حالت ورودی باید 1001001 باشد که مدار این حالت را به عنوان الگوی مورد نظر شناسایی نمی‌کند.

مدار را مشابه سوال قبل پیاده‌سازی می‌کنیم.

```

module sd_mealy (out, in, clk, reset);
    output reg out;
    input    in, clk, reset;

    parameter S0 = 2'b00;
    parameter S1 = 2'b01;
    parameter S2 = 2'b10;
    parameter S3 = 2'b11;

    reg [1:0] state;
    reg [1:0] next;

    always @(*) begin
        next = S0;
        if (in || !in) begin // To avoid `x` and `z`
            case (state)

```

```

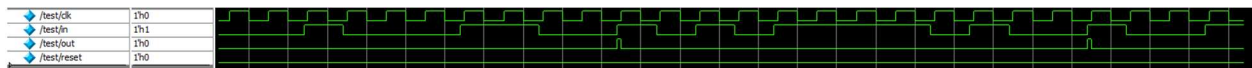
S0: if (!in)
    next = S0;
    else
        next = S1;
S1: if (!in)
    next = S2;
    else
        next = S1;
S2: if (!in)
    next = S3;
    else
        next = S1;
S3: next = S0;
endcase
end
end

always @(posedge clk, posedge reset) begin
    if (reset)
        state <= S0;
    else
        state <= next;
end

always @(*) begin
    if (in && state == S3)
        out = 1;
    else
        out = 0;
end
endmodule

```

Testbench را به گونه‌ای نوشته‌ایم که تمام ترکیبات مختلف از ۴ بیت در ورودی ظاهر شوند. مشاهده می‌کنیم که مدار تنها به 1001 واکنش نشان می‌دهد. همچنان در انتهای تست دو 1001 را به صورت همپوشان به مدار می‌دهیم و مشاهده می‌کنیم که مدار به ورودی دوم واکنشی نشان نمی‌دهد. این اثباتی بر فرضیه مطرح شده است.



توجه کنید که علت کوتاه بودن فعال شدن out، به دلیل زمان‌بندی تغییر in است.