

电子技术实验2 实验报告

学号：2234412866 班级：信息2306 姓名：郑楠曦

3 译码器

一 实验内容

1. Quartus Prime基本使用

2. Quartus实现3-8译码器

3. 用译码器实现全加器

二 实验原理

1. Quartus Prime设计流程及设计要点

2. 译码器的电路原理

3. 译码器设计全加器的电路原理

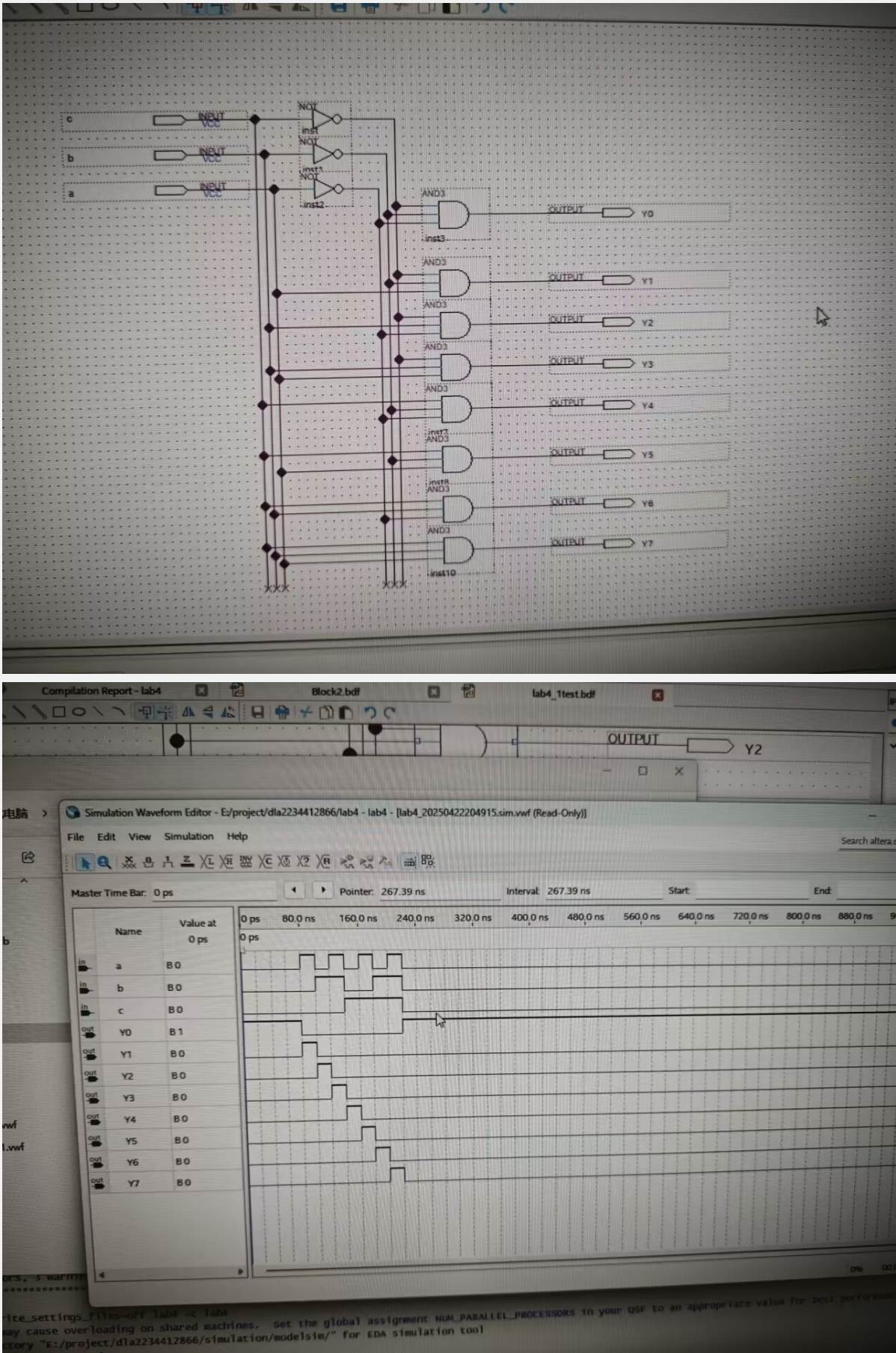
三 实验结果

1. Quartus Prime基本使用 包括工程文件夹截图、电路设计图、仿真结果图 此工程为组合电路实现全加器

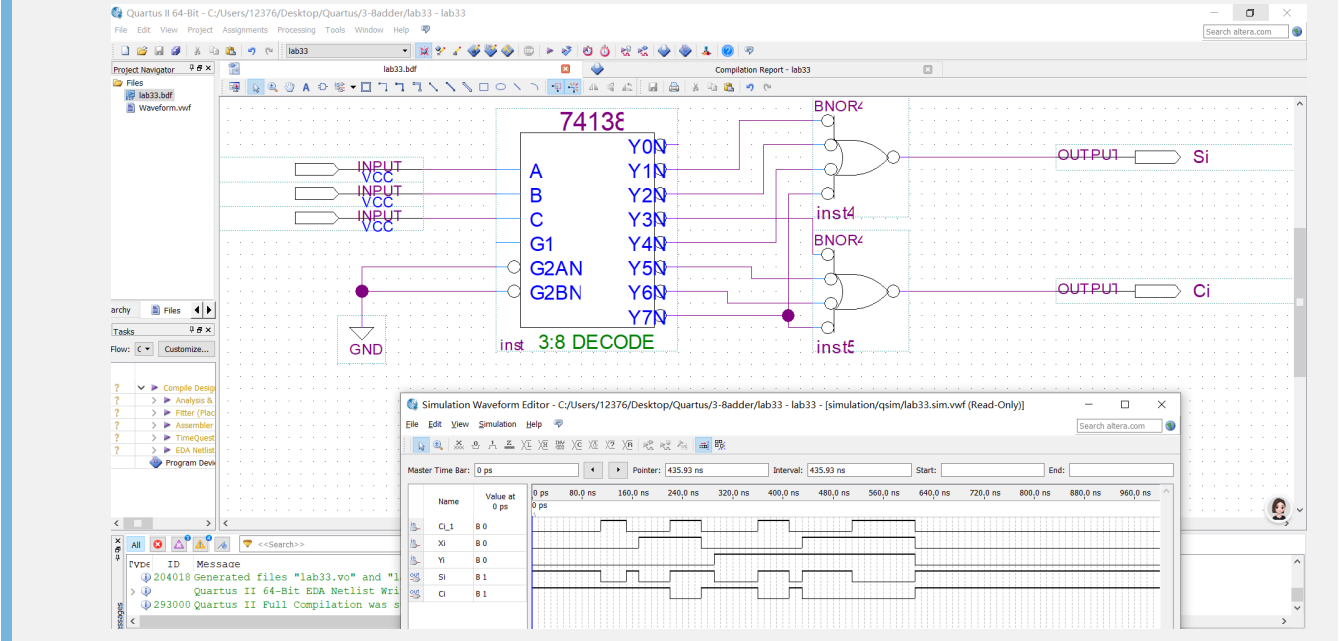
The image displays the Quartus Prime 64-bit interface. The top window shows the circuit design for a full adder, with inputs A2, B2, and Cin, and outputs HS (Sum) and CO (Carry Out). The circuit uses XOR gates (inst1, inst5), AND gates (inst6, inst7), and an OR gate (inst8). Below the circuit, the Simulation Waveform Editor shows the timing diagram for the inputs and outputs. The waveform table is as follows:

Name	Value at 0 ps
A2	0
B2	0
Cin	0
CO	0
HS	0

2. Quartus实现3-8译码器 包括工程文件夹截图、电路设计图、仿真结果图



3. 用译码器实现全加器 包括工程文件夹截图、电路设计图、仿真结果图



四 思考题

1. Quartus Prime除了原理图（即BDF）输入文件外，还有哪些种类的设计文件？ A:

- AHDL File
- Block Diagram/Schematic File
- EDIF File
- Qsys System File
- State Machine File
- SystemVerilog HDL File
- Tcl Script File
- Verilog HDL File
- VHDL File

其中，有AHDL文件，指的是高级硬件描述语言。还有 Verilog HDL文件，指的是Verilog硬件描述语言等，这些是比较常用的设计文件。

2. 在设计完成并且编译通过之后，还需要哪些步骤才可以使你设计的电路呈现在CPLD芯片里？ **引脚锁定**：根据实际硬件电路板的设计，将设计中使用的逻辑信号与 CPLD 芯片的具体引脚进行一一对应。 **生成编程文件**：完成引脚锁定后，使用开发工具将设计文件转换为适合 CPLD 芯片编程的文件格式，如.pof（Programmable Object File）或.sof（SRAM Object File）等格式。 **下载编程文件到芯片**：使用专门的编程器或下载电缆，将生成的编程文件下载到 CPLD 芯片中。通常，开发工具会提供下载功能，用户需要选择正确的编程器或下载接口，并按照提示进行操作。在下载过程中，编程器会与 CPLD 芯片进行通信，将编程文件中的配置信息写入芯片的非易失性存储器中（对于一些基于闪存技术的 CPLD）或加载到芯片的配置寄存器中（对于基于 SRAM 技术的 CPLD）。 **硬件测试与验证**：将 CPLD 芯片安装到实际的硬件电路板上，连接好电源、时钟以及其他相关的外部电路。然后，对整个电路系统进行测试，检查电路是否按照设计要求正常工作。可以通过输入不同的测试信号，观察输出结果是否符合预期，同时还可以使用逻辑分析仪、示波器等工具来监测电路中的信号状态，以验证电路的功能和性能。如果发现问题，需要返回前面的步骤进行检查和修改，直到电路能够正确工作为止。

3. 译码器是组合逻辑器件中非常重要的一个器件，写出译码器的几个功能。 **代码转换**：能将输入的二进制代码转换为对应的十进制或其他进制代码，实现不同数制之间的转换。例如，在数字显示系统中，将表示数字的二进制代码转换为七段数码管能够识别的代码，从而在数码管上显示出相应的数字。 **地址译码**：在计算机系统的存储器中，用于将 CPU 给出的地址信号翻译成对应存储单元的选通信号，以便准确地对特定存储单元进行读写操作。这样可以使计算机准确地访问内存

中的数据，确保数据的正确存储和读取。**信号分配**：把一个输入信号根据不同的译码结果分配到多个输出通道中的某一个。例如，在总线系统中，根据地址译码结果将数据信号传输到指定的设备或模块，实现数据在不同部件之间的准确传输。**数据分配与选通**：根据输入的控制信号，从多个输入数据中选择一个并将其传输到输出端。在一些复杂的数字系统中，常用于数据选择器、多路复用器等电路中，实现对不同数据源的数据进行灵活选择和传输。**控制信号产生**：根据输入的二进制代码组合，产生各种控制信号，用于控制数字系统中其他部件的工作状态。例如，在微处理器中，译码器根据指令代码产生相应的控制信号，控制运算器、寄存器等部件完成各种操作。