

电子技术实验2 实验报告

实验名称：模16计数器的实现

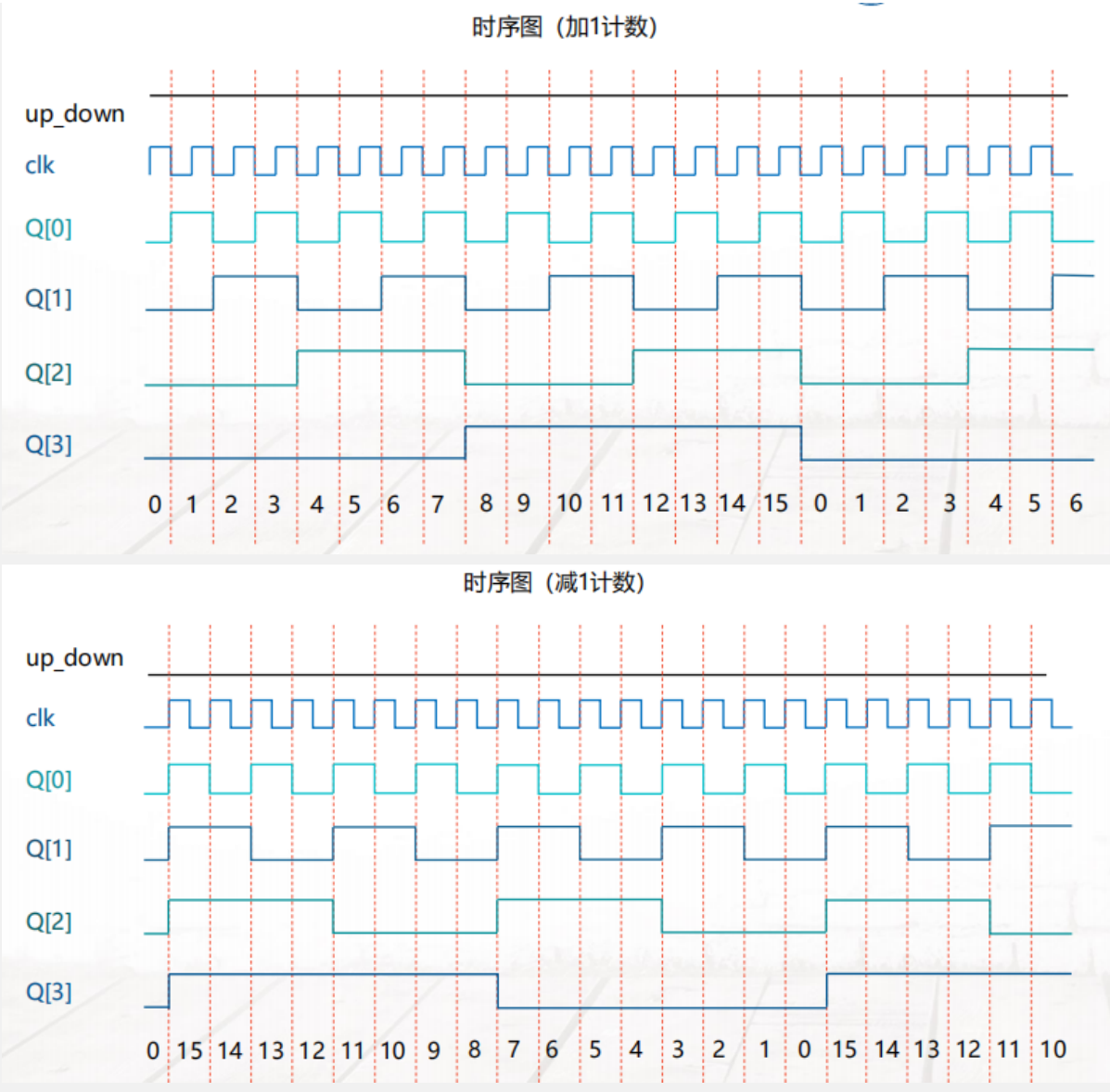
学号：2234412866 班级：信息2306 姓名：郑楠曦

一 实验内容（10分）

- 1. 模16计数器的实现：分为分频器、计数器和七段数码管显示三个模块。

二 实验原理（30分）

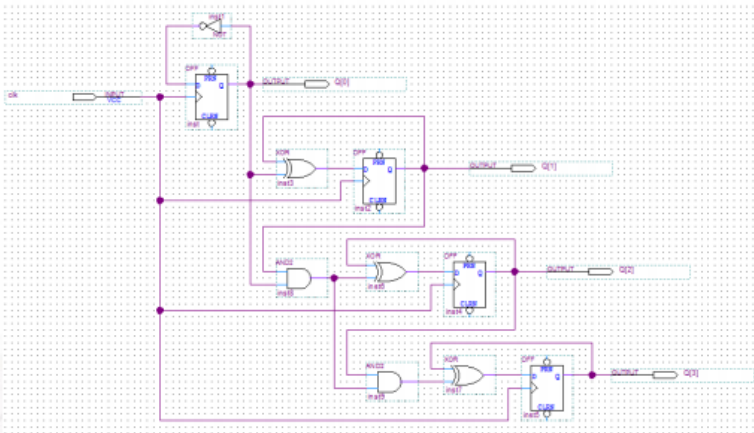
1. 异步计数器的电路分析



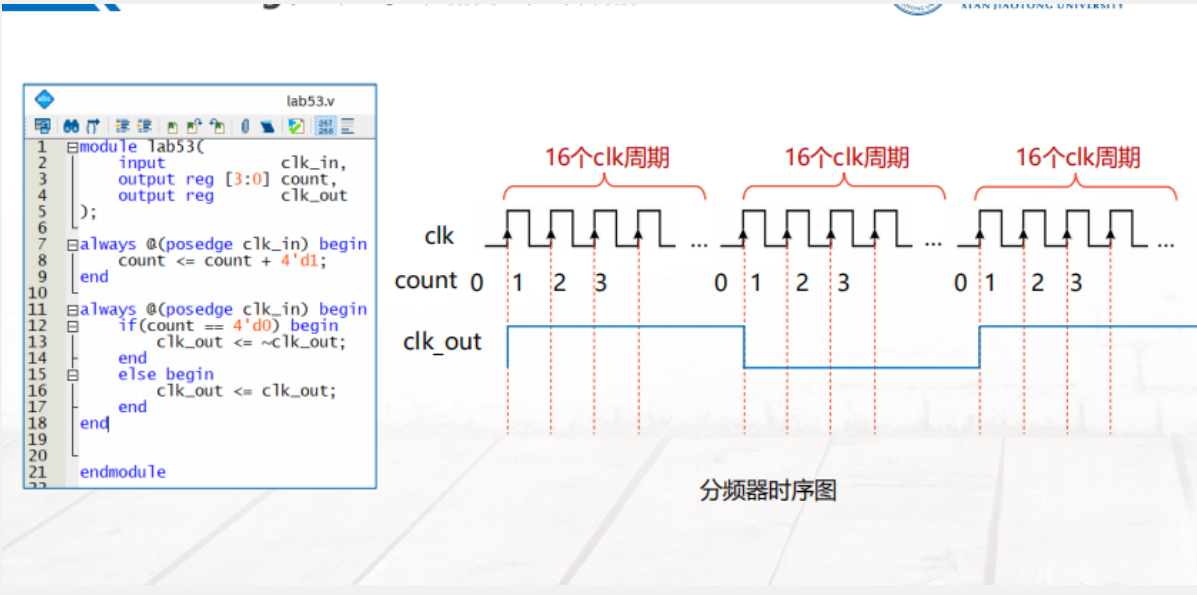
2. 同步计数器的电路设计

2 同步计数器

现态 (Q[3:0])	次态(Q _{n+1} [3:0])
0000	0001
0001	0010
0010	0011
0011	0100
0100	0101
0101	0110
0110	0111
0111	1000
1000	1001
1001	1010
1010	1011
1011	1100
1100	1101
1101	1110
1110	1111
1111	0000



3. 计数器实现分频器的原理分析



三 实验步骤（25分）

1. 创建工程lab61

267

268

```
1 module lab62(  
2     input clk_in,  
3     output reg[3:0] count  
4 );  
5 always @(posedge clk_in) begin  
6     count<=count+4'd1;  
7 end  
8 endmodule  
9
```

2. 计数器的设计实现

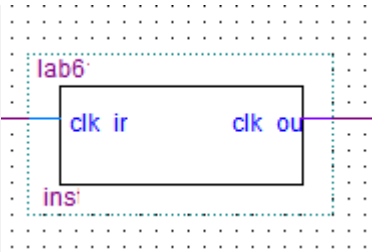
代码设计完成，编译运行成功后，封装为符号模块

3. 分频器的实现

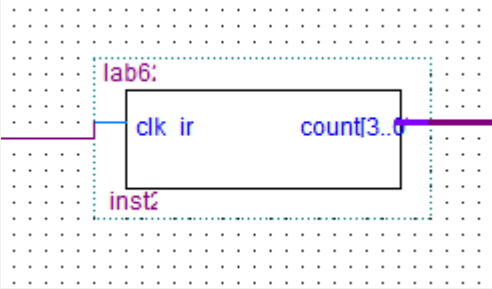
```
1 module lab61(  
2     input clk_in,  
3  
4     output reg clk_out  
5 );  
6 reg[23:0] count;  
7 always @(posedge clk_in) begin  
8     if(count==24'd12000000) begin  
9         count<=24'd0;  
10    end  
11    else begin  
12        count<=count+24'd1;  
13    end  
14 end  
15  
16 always @(posedge clk_in) begin  
17     if(count==24'd0) begin  
18         clk_out<= ~clk_out;  
19     end  
20     else begin  
21         clk_out<=clk_out;  
22     end  
23 end  
24 endmodule  
25
```

对比PPT演示的代码，我们选择24'位宽。

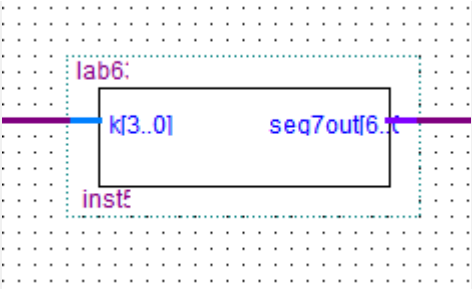
4. 自底向上完整工程设计 ① 分频器封装



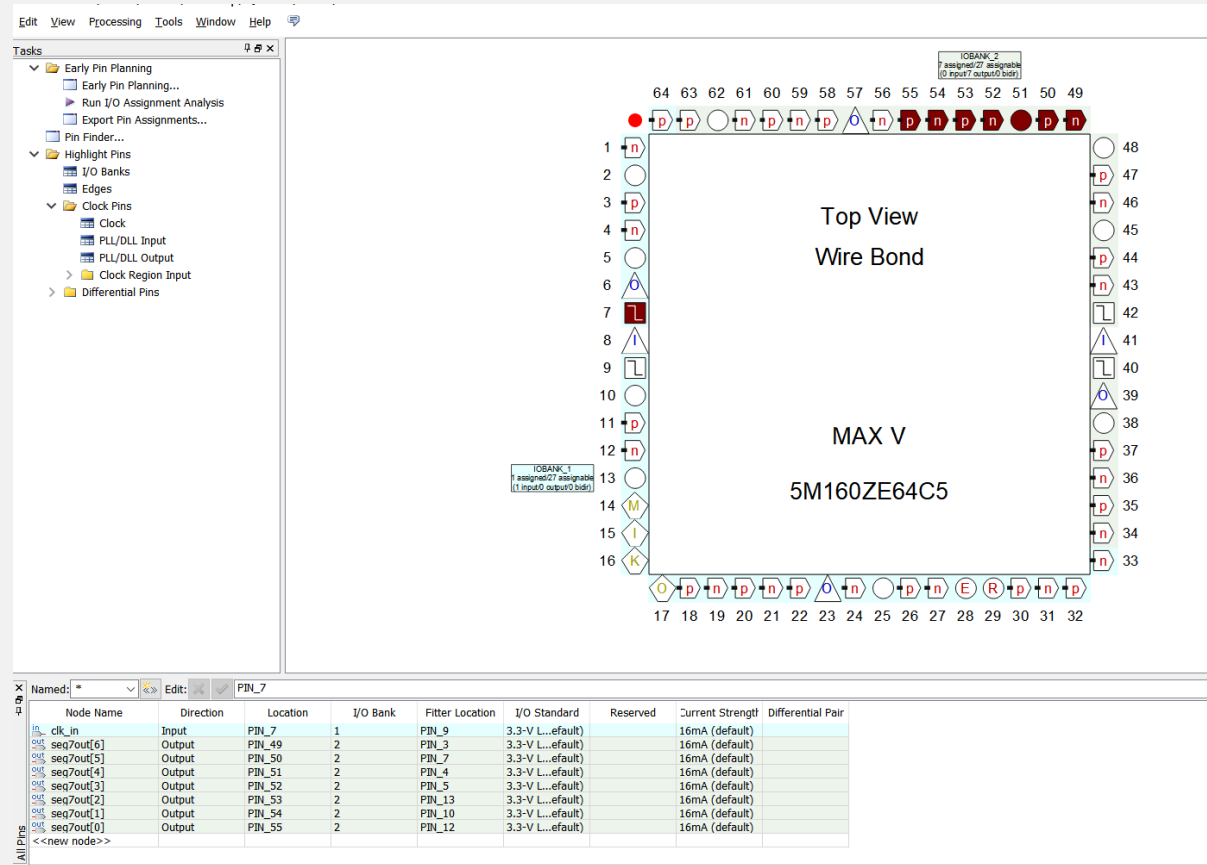
② 计数器封装



③ 七段数码管封装



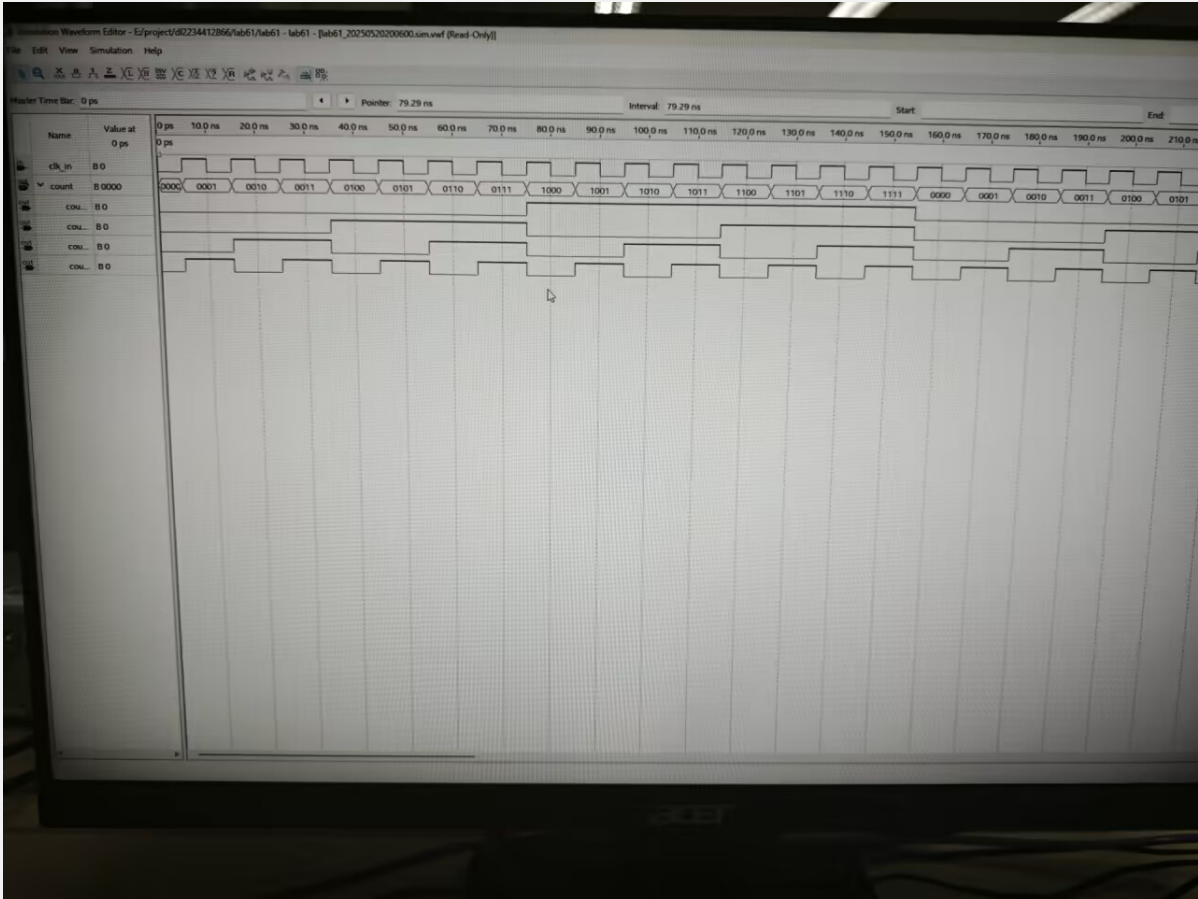
5. 管脚分配



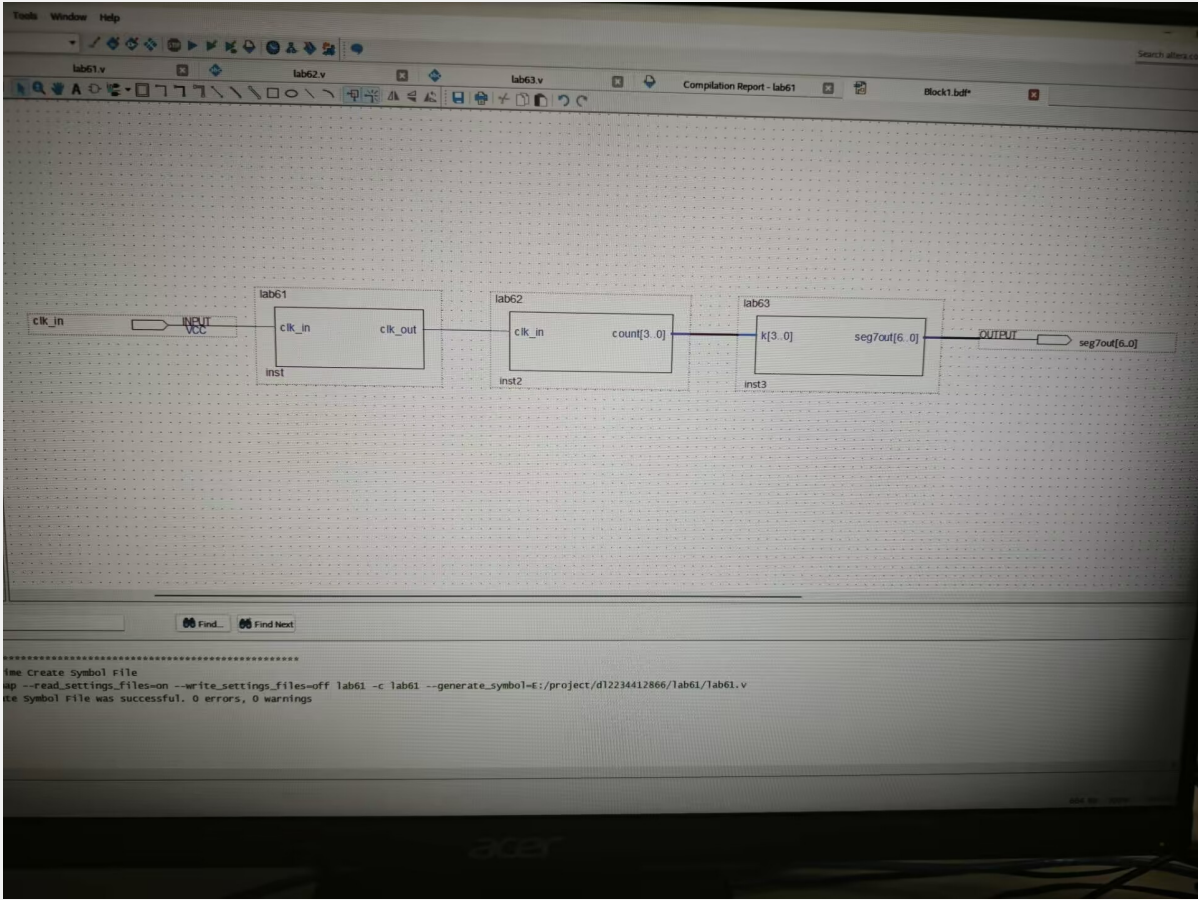
6. 下载验证

四 实验结果（20分）

1. 仿真结果 (计数器)



2. 封装电路





五 总结和思考题 (15分)

1.D触发器为基础的异步计数器的优点是什么？缺点是什么？

优点: 电路结构简单：D 触发器本身结构相对简单，由其构成的异步计数器不需要复杂的时钟信号同步电路，只需将前一级触发器的输出作为下一级触发器的时钟输入，就可以实现计数功能，降低了电路的复杂度和成本。 **工作频率较高：**在异步计数器中，每个触发器的翻转只与前一级的输出有关，而不需要等待全局时钟信号的触发。 **缺点: 计数速度受限：**由于异步计数器的计数脉冲是逐级传递的，每一级触发器的翻转都要依赖前一级的输出，这就导致了计数速度受到限制。随着计数器位数的增加，累计的延迟

时间会越来越长，限制了计数器的最高工作频率。 **不适合复杂逻辑设计**：由于异步计数器的工作原理基于触发器的异步翻转，其状态变化规律较为复杂，不便于进行复杂的逻辑设计和控制。

2.为克服1中的缺点，D触发器为基础的同步计数器的优点是什么？又带来了什么样的缺点？

计数速度快：同步计数器中，时钟脉冲同时作用于各个触发器，克服了异步计数器中触发器逐级延迟的问题，大大提高了计数器的工作频率，能够在较短时间内完成计数操作。 **计数准确**：所有触发器在同一时钟信号控制下同时更新状态，各级触发器输出相差小，译码时能避免出现尖峰，有效保证了计数的准确性和稳定性，减少了计数误差。

3. 总结对比自顶向下和自底向上的数字电路设计方法

自顶向下：从系统的整体功能出发，将系统逐步分解为若干个子模块，每个子模块再进一步分解为更小的模块，直到这些模块可以用基本的逻辑单元来实现。然后对每个模块进行设计、仿真和验证，最后将各个模块集成起来，完成整个系统的设计。 **自底向上**：从最基本的逻辑门、触发器等元件开始，将这些元件组合成较小的功能模块，再将这些小模块组合成较大的模块，逐步构建出整个数字系统。在设计过程中，需要不断地对模块进行测试和验证，以确保其功能的正确性。