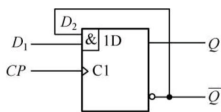
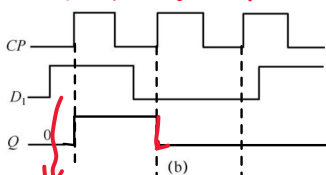


3.2 试画出维持阻塞 D 型触发器在习题图 3.2 所示波形图作用下的 Q 端波形，触发器初始状态为 0。



(a)



(b)

激励函数:

$$D = \bar{Q} D_1$$

$$Q^{n+1} = D = \bar{Q}^n D_1$$

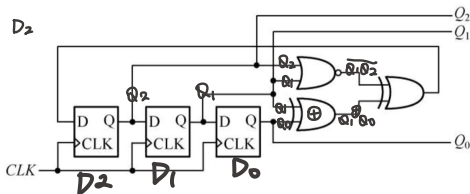
波形如图

先有表好点
忌讳直接画

输入后.

D_1	Q^n	D_1^{n+1}	CP
0	0	0	再按.
0	1	0	
1	0	1	
1	1	0	

3.3 分析习题图 3.3 所示时序电路，写出激励方程，状态输出表及状态图。设对应 $Q_2 Q_1 Q_0 = 000 \sim 111$ 的状态名为 $S_0 \sim S_7$ 。



本题为一个
同步计数器

激励方程:
 $D_0 = Q_1$
 $D_1 = Q_2$

(3) 状态输出表 (= 进制)
D 与 Q 关系

$$D_2 = \overline{Q_1 + Q_2} \oplus (Q_1 \oplus Q_0)$$

$$= Q_1 \bar{Q}_0 + Q_2 \bar{Q}_1 Q_0 + \bar{Q}_2 \bar{Q}_1 \bar{Q}_0$$

(2) 状态方程

$$Q_0^{n+1} = Q_1^n$$

$$Q_1^{n+1} = Q_2^n$$

$$Q_2^{n+1} = Q_1 \bar{Q}_0 + Q_2 \bar{Q}_1 Q_0 + \bar{Q}_2 \bar{Q}_1 \bar{Q}_0$$

$Q_2 Q_1 Q_0$	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
000	1	0	0
001	0	0	1
010	1	1	1
011	0	0	1
100	0	1	0
101	1	1	0
110	1	1	1
111	0	1	1

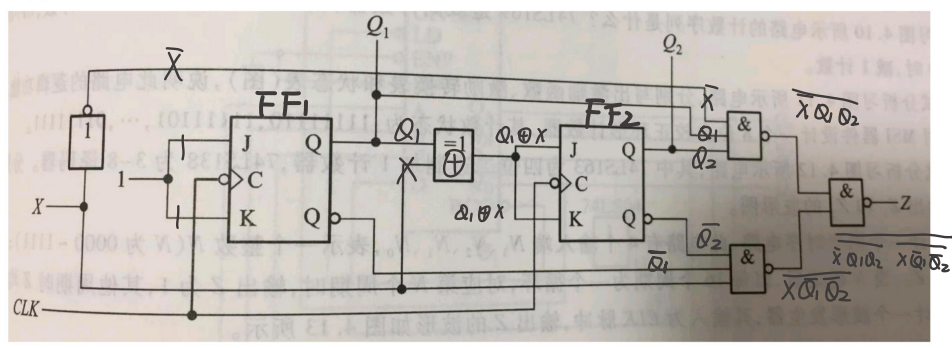
(4) 状态图

$000 = A$ $001 = B$ $010 = C$ $011 = D$
 $100 = E$ $101 = F$ $110 = G$ $111 = H$

Q	Q^{n+1}
A	E
B	A
C	F
D	B
E	C
F	G
G	H
H	D

有这个图后。
 要画这个状态图

3.6 分析习题图 3.6 所示同步时序电路。写出激励方程、激励转换表及状态输出表。



(1) 激励方程和输出方程

$$J_1 = 1 \quad K_1 = 1$$

$$J_2 = Q_1 \oplus X \quad K_2 = Q_1 \oplus X$$

$$Z = \overline{X} Q_1 Q_2 + X \overline{Q}_1 \overline{Q}_2$$

\downarrow
 $X = 0 \text{ or } 1$
 $Q_1 = 0$
 $Q_2 = 0$

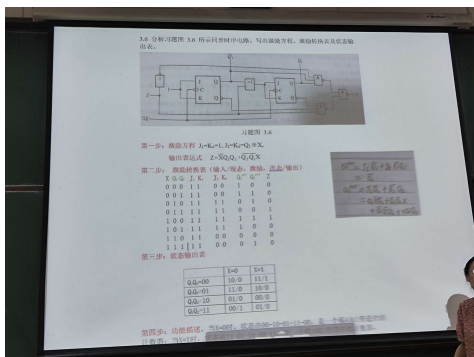
(2) 状态方程.

$$Q_1^{n+1} = J \overline{Q_1^n} + K Q_1^n = \overline{Q_1^n}$$

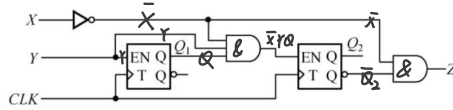
$$Q_2^{n+1} = (Q_1 \oplus X) \overline{Q_2^n} + Q_1 \oplus X \cdot Q_2^n$$

(3) 状态输出表. 不太规范

Q_1^n	Q_2^n	X	Q_1^{n+1}	Q_2^{n+1}	Z
0	0	0	1	0	0
0	0	1	1	1	1
0	1	0	1	1	0
0	1	1	1	0	0
1	0	0	0	1	0
1	0	1	0	0	0
1	1	0	0	0	1
1	1	1	0	1	0



3.7 分析习题图 3.7 所示同步时序电路。写出激励方程、激励转换表及状态输出表。设对应 $Q_2Q_1=00\sim11$ 的状态名为 $S_0\sim S_3$ 。（注意图中是T触发器）



上课不考 Johnson 和挂起

习题图 3.7

补充：学习例题 Johnson 计数器只改变 D1 输入的思想，重新设计只改变 D4 输入的自恢复模 8 步进制计数器。

011 的思想与

① 激励方程

$$EN_1 = Y \quad EN_2 = \bar{X}YQ_1 \quad Z = \bar{X}Q_2$$

解挂？

② 状态方程

$$Q_1^{n+1} = T_1 \oplus Q_1^n = EN_1 \oplus Q_1^n = YQ_1^n + \bar{Y}Q_1^n$$

$$Q_2^{n+1} = T_2 \oplus Q_2^n = EN_2 \oplus Q_2^n = \bar{X}YQ_1^n \cdot Q_2^n + \overline{Q_2^n} \cdot \bar{X}YQ_1^n$$

③ 激励表（真值表）

X	Y	Q_1^n	Q_2^n	Q_1^{n+1}	Q_2^{n+1}	Z	EN_2
0	0	0	0	0	0	1	0
0	0	0	1	0	1	0	0
0	0	1	0	1	0	1	0
0	0	1	1	1	1	0	0
0	1	0	0	1	0	1	0
0	1	0	1	1	1	0	0
0	1	1	0	0	1	1	1
0	1	1	1	0	0	0	1
1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	1	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	1	0	0

$\begin{array}{c|c|c|c|c|c|c|c} 1 & 1 & 1 & 0 & 0 & 0 & 0 & 0 \\ \hline 1 & 1 & 1 & 1 & 0 & 1 & 0 & 0 \end{array}$

④ 状态输出表.

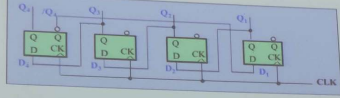
$Q_1^n Q_2^n$ XY	00	01	10	11
00	00/1	01/0	0/1	11/0
01	10/1	11/0	01/1	00/0
10	00/0	01/0	10/0	11/0
11	10/0	11/0	10/0	01/0

↓ 换成 S_0-S_3

$Q_1^n Q_2^n$ XY	S_0	S_1	S_2	S_3
S_0	$S_1/1$	$S_1/0$	$S_2/1$	$S_3/0$
S_1	$S_3/1$	$S_3/0$	$S_1/1$	$S_0/0$
S_2	$S_0/0$	$S_1/0$	$S_2/0$	$S_3/0$
S_3	$S_2/0$	$S_3/0$	$S_2/0$	$S_1/0$

分析拉不来差距, 设计会难

得到的电路如下，但却形成了死锁，计数的循环是0010-0101-1011-0110-1101-1010-0100-1001-0010这8个状态。



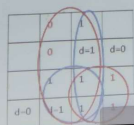
第二步：根据所画卡诺图，可以得到8个无关状态的真实状态。

Q ₃ Q ₂ Q ₁ Q ₀	Q ₃ ^{new} Q ₂ ^{new} Q ₁ ^{new} Q ₀ ^{new}
0010	0101
0100	1001
0101	1011
0110	1101
1001	0010
1010	0100
1011	0110
1101	1010

第三步：如只改变输入D₀端，也就是需要改变Q₀^{new}，改变的目标是变了Q₀的次态后，计数状态变为有效状态，即要脱离无效循环圈。

Q ₃ Q ₂ Q ₁ Q ₀	Q ₃ ^{new} Q ₂ ^{new} Q ₁ ^{new} Q ₀ ^{new}	
0010	0101	1101改变Q ₀ ^{new} 后无用
0100	1001	0001改变Q ₀ ^{new} 后有用
0101	1011	0011改变Q ₀ ^{new} 后有用
0110	1101	0101改变Q ₀ ^{new} 后无用
1001	0010	1010改变Q ₀ ^{new} 后无用
1010	0100	1100改变Q ₀ ^{new} 后有用
1011	0110	1110改变Q ₀ ^{new} 后有用
1101	1010	0010改变Q ₀ ^{new} 后无用

第四步：在卡诺图上标识有用的位置改变，重新画卡诺图，寻求最小改动设计。



4个标红的位置任意改变一处就可解环，方案1：把两个原来是1的位置改为0，（蓝圈）

$$D_0 = Q_1^{next} = Q_1 Q_2 + Q_1 Q_3$$

方案2：把两个原来是0的位置改为1，（红圈）

$$D_0 = Q_1^{next} = Q_1 + Q_2 Q_3$$

3.9 用一个 4 位二进制计数器 74LS163 设计一个模 10 计数器，其计数序列为 3, 4, 5, ..., 11, 12, 3, 4, ...。

余3计数

74 LS 163 功能 CLK 时钟脉冲

CLR 同步清 0. 低电平有效

\overline{LD} 预置端, 低电平有效.

A-D 预置数输入端

Q_A-Q_D 计数输出

状态转移 当 1100 (12) 时重置为 0011 (3)

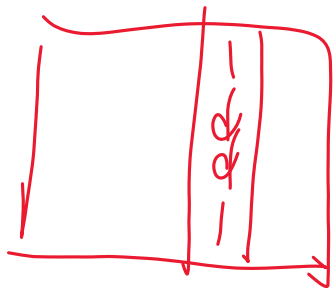
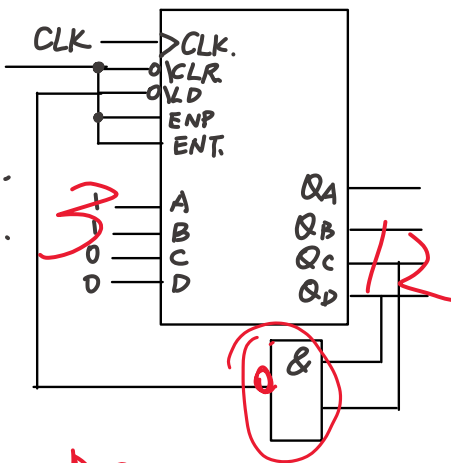
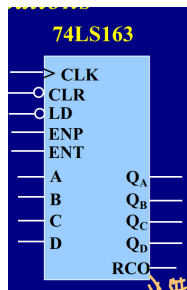
此时使能 \overline{LD} 将 1100 置为 0011

要求所有位 反转.

对于 12 (1100). C, D 位的 1

与运算后 接入预置端 \overline{LD} .

即可。A-D 输入初始 0011.



PCBA
0011
ABCD

3.10 分析习题图 3.10 所示电路的计数序列。

考试: 直接写答案
 $0111. 010 = 0$ 没什么过程
 再有效 开始减!

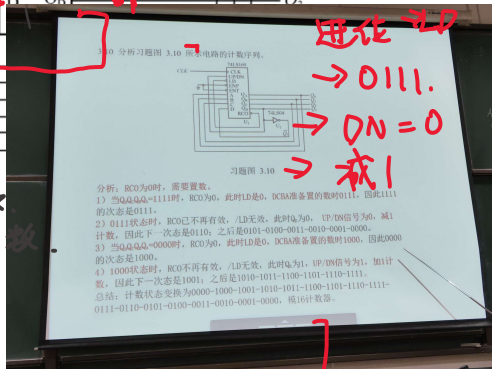
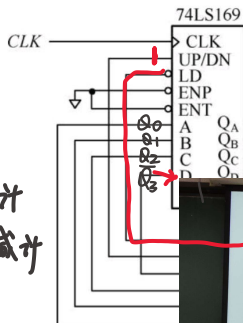
本时序电路为
模16计数器
同步可逆

若 UP/DN 为 1 是加计数, UP/DN 为 0 是减计数。

初始态为 0111,

即大于0.11 UP/DN为1 加计数

对于 0111 UP/DN 为 0 减 1 计



3.12 设计一个波形发生器, 其输入为

CLK脉冲，画出 Z 的波形如图 5.12

所示。

先分析模几 然后拿拍子

者先选163



可知, z 周期

性输出序列

1011

Q_D	Q_C	Q_B	Q_A	Z
d	d	0	0	1
d	d	0	1	0
d	d	1	0	1
d	d	1	1	1

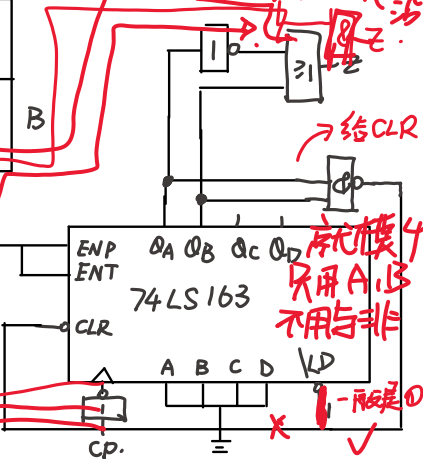
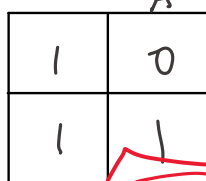
习题图 3.12

10111011

$$\overline{Q_2} \overline{Q_1} + Q_2 \overline{Q_1} + Q_2 Q_1$$

约化一个最简

~~与上CLK, 让其上~~


$$Z = (Q_B + \bar{Q}_A) / \text{CLK}$$

使用 74LS163 设计如图

端要下沿触发

就模4
只用A,B
不用与或非

→ 给CLR

1-版是①.

