

第二章 组合逻辑电路

2.1 逻辑电路的描述

2.1.1 框图

2.1.2 门的符号标准

2.1.3 信号名和有效级

2.1.4 引端的有效级

2.1.5 引端有效级的变换

2.1.6 图面布局及总线

2.1.7 时间图

2.2 组合逻辑电路分析与设计

2.2.1 组合逻辑电路分析

2.2.1.1 穷举法

2.2.1.2 逻辑代数法

2.2.1.3 利用摩根定律分析

2.2.1.4 利用卡诺图

2.2.2 组合逻辑电路设计

2.2.2.1 根据逻辑问题的描述写出逻辑表达式

2.2.2.2 逻辑电路的变换

2.3 组合电路中的竞争与险象

2.3.1 竞争

2.3.2 险象

2.3.3 险象的判别

2.3.4 险象的消除

2.4 常用MSI组合逻辑器件及应用

2.4.1 译码器

2.4.2 编码器

2.4.3 三态缓冲器

2.4.4 多路选择器

2.4.5 奇偶校验电路

2.4.6 比较器

2.4.7 加法器

2.2 组合逻辑电路分析与设计

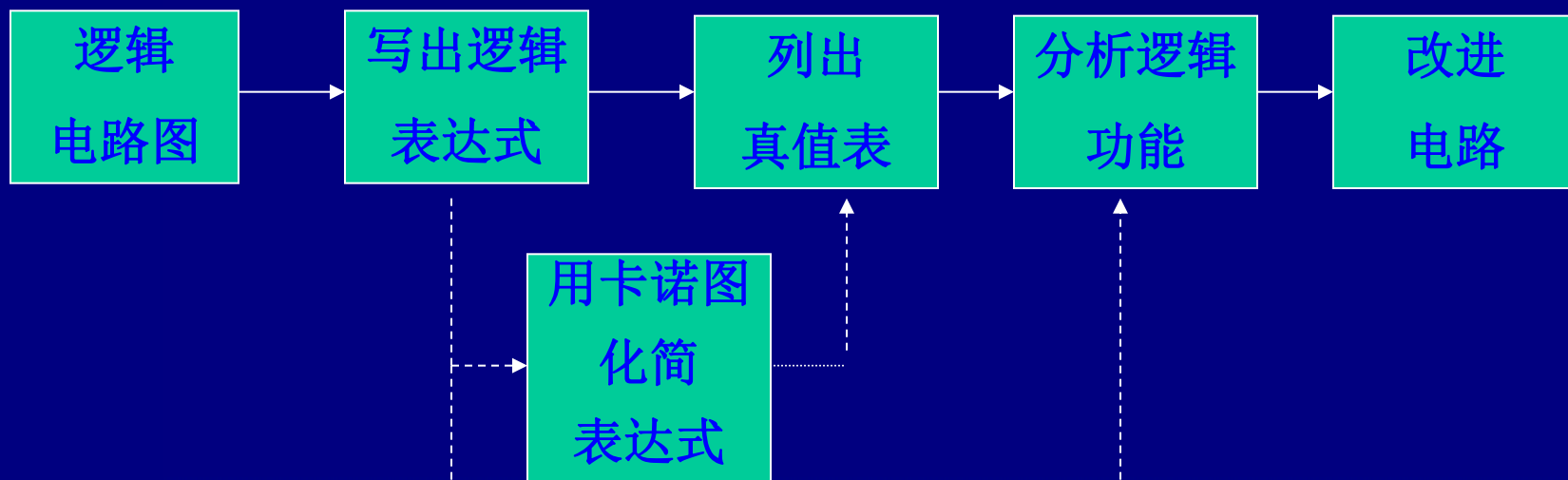
Combinational Logic Circuit Analysis

2.2.1 组合逻辑电路分析

电路分析的目的：

根据给定电路，分析该电路输出与输入之间的逻辑关系，得出电路的逻辑功能的描述，进而评估此电路的性能，还可进一步改进电路。

分析的一般步骤：如下图所示：



2.2.1.1 穷举法

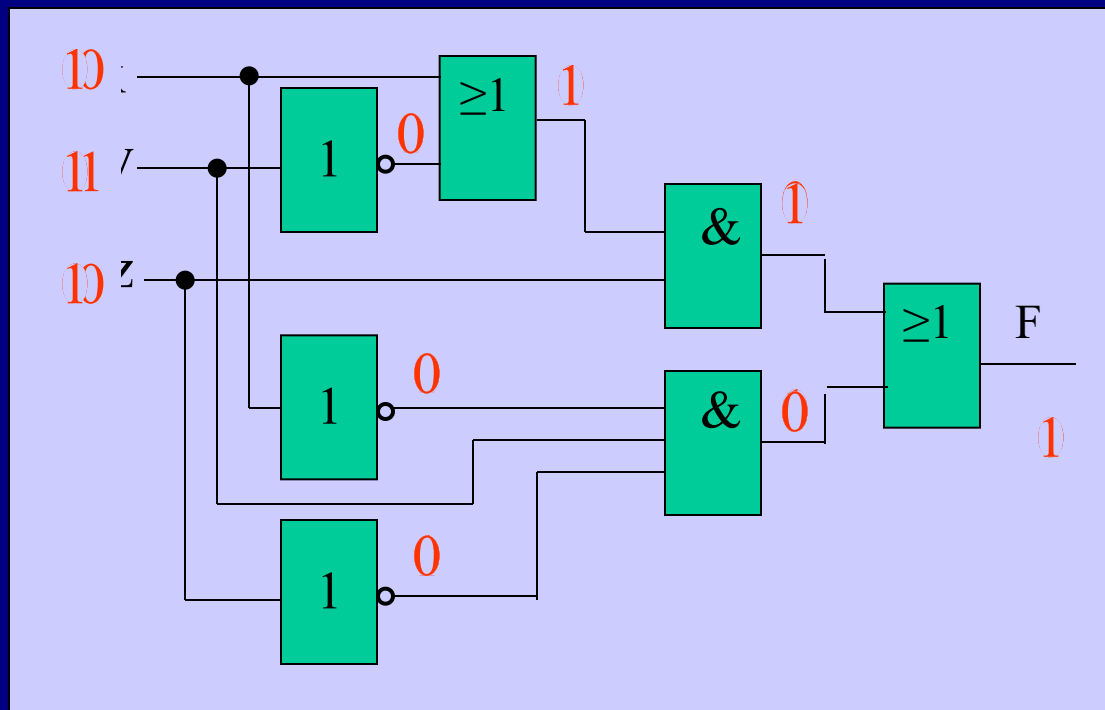
门电路不考

穷举法的结果是真值表。

即：列出 n 个输入变量的所有 2^n 个输入组合，并根据每一个输入组合决定所有门的输出，逐级推出电路的输出，得到真值表。

例：分析如图3输入——1输出的逻辑电路。穷举(太复杂, 不好)

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1



2.2.1.2 逻辑代数法

根据电路逐级写出各门的输出表达式，直至写出整个电路的输出逻辑表达式。如下图：

$$F = (x + \bar{y})z + (\bar{x}y\bar{z})$$

根据布尔代数进行表达式变换，如下：

$$F = xz + \bar{y}z + \bar{x}y\bar{z}$$

与或式

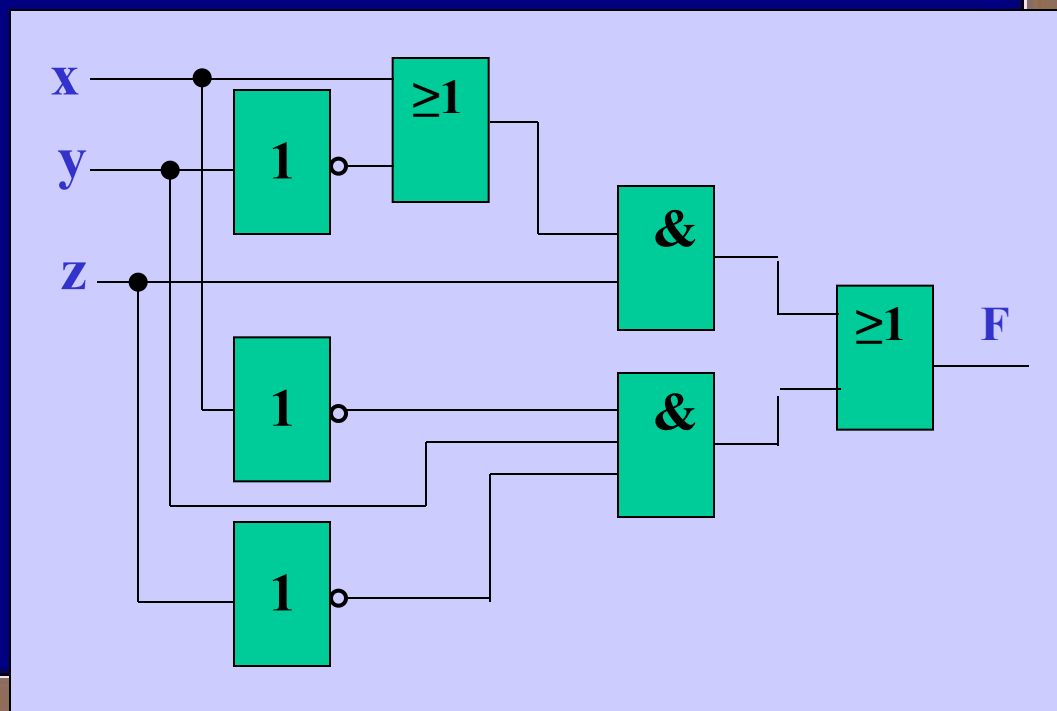
$$= (\bar{x} + z)(y + z)(x + \bar{y} + \bar{z})$$

或与式

$$= \overline{(\bar{x}z)} \overline{(\bar{y}z)} \overline{(\bar{x}y\bar{z})}$$

与非—与非式

用表达式再
真值



2.2.1.3 利用摩根定律分析

若电路采用与非门和或非门实现，函数表达式需要反复应用摩根定律简化：

$$F = \overline{\overline{A} \overline{B} C} + \overline{\overline{A+B+C}} + \overline{A+D}$$

$$= \overline{\overline{A+B}} \overline{C} \overline{\overline{A+B+C}} \overline{A+D}$$

$$= ((\overline{A+B}) C) (\overline{A+B+\overline{C}})(A+D)$$

$$= (\overline{A+B}) C (A+D)$$

已经较简单
改成或与式

2.2.1.4 利用卡诺图化简函数，通过函数表达式或真值表分析其逻辑功能。

例1：分析如图逻辑电路。

$$P_1 = \overline{A}C$$

$$P_2 = \overline{A + B}$$

$$P_3 = B + C$$

$$P_4 = A \oplus C$$

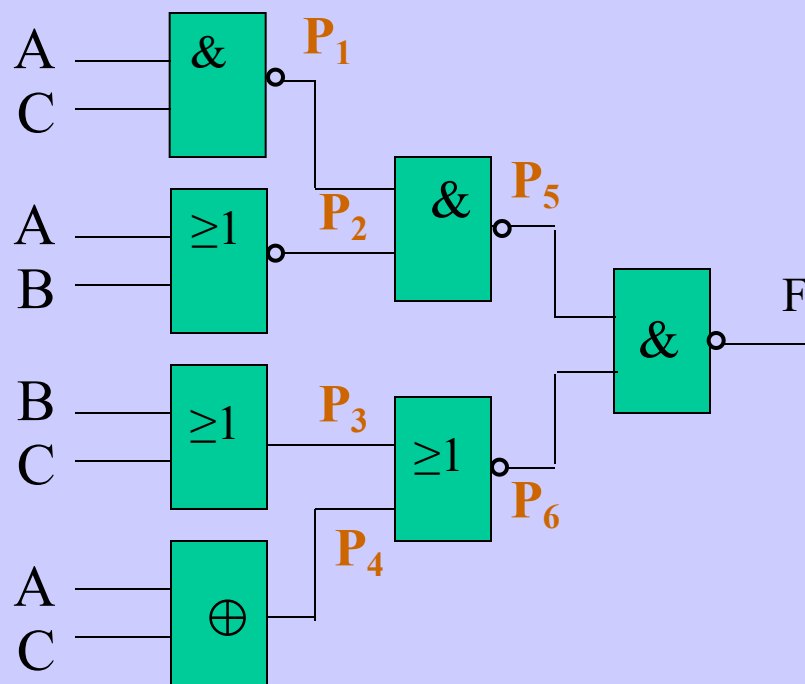
$$P_5 = P_1 P_2 = \overline{A}C \overline{A + B} \\ = A + B$$

$$P_6 = P_3 + P_4 = B + C + A \oplus C \\ = \overline{A} B C$$

吸收 $C + A\overline{C} = C + A = 0 + 0 = 1$

$B + (C + A\overline{C}) + A\overline{C}$

这是一个输出恒为1的逻辑电路。



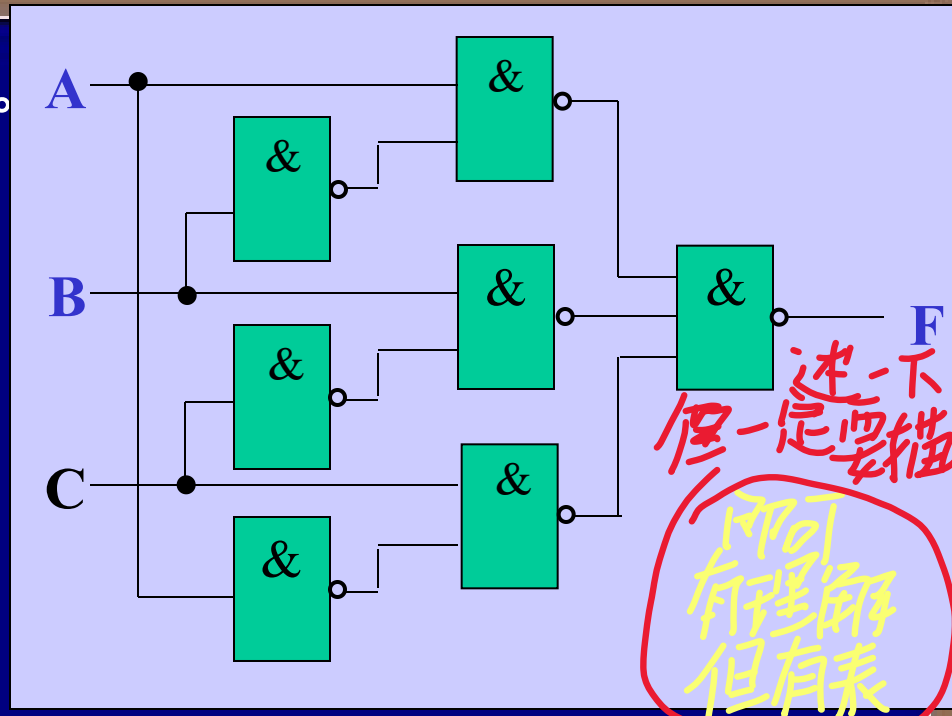
例2：分析如图逻辑电路。

写出最简表达式：

$$F = \overline{\overline{A} \overline{B} \overline{C}} \overline{C A} \\ = \overline{A} \overline{B} + \overline{B} \overline{C} + \overline{C} \overline{A}$$

从表达式直接看
不出明确的逻辑关系，
再通过真值表来分析：

从真值表可以得出：
这是一个三变量非一致电路。
不要一个一个算。



A B C	F
0 0 0	0
0 0 1	1
0 1 0	1
0 1 1	1
1 0 0	1
1 0 1	1
1 1 0	1
1 1 1	0

不出三非
可能讲
有特点
可以分析

例3: 分析如图逻辑电路。有可能

写出最简表达式: 出来也

顺序 B_1, B_2, B_4, B_8 看

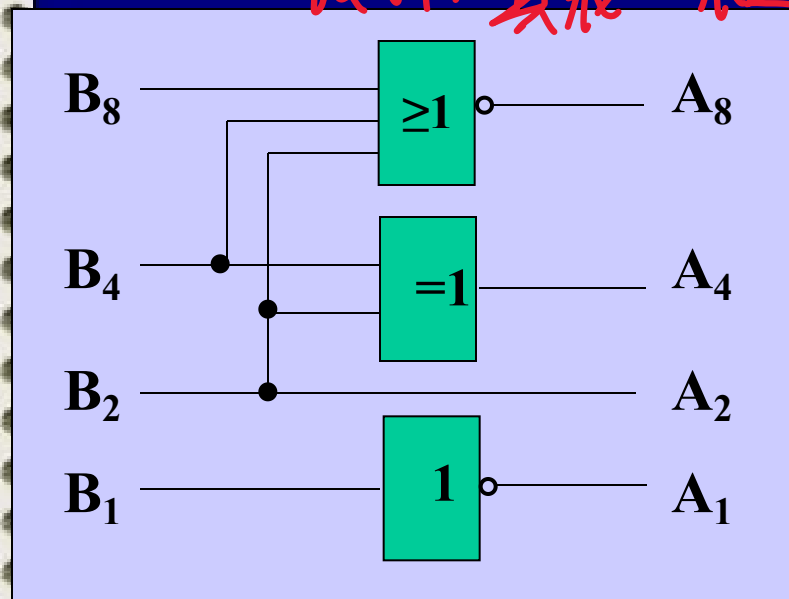
$$A_8 = B_8 + B_4 + B_2 = B_8 B_4 B_2$$

$$A_4 = B_4 \oplus B_2 = \bar{B}_4 B_2 + B_4 \bar{B}_2$$

$$A_2 = B_2$$

$$A_1 = \bar{B}_1$$

分析: 表达 \rightarrow 真表
 \rightarrow 分析
设计: 真表 \rightarrow 表达



通过真值表来分析:

B_8	B_4	B_2	B_1	A_8	A_4	A_2	A_1	
0	0	0	0	0	1	0	0	1
0	0	0	1	0	1	0	0	0
0	0	1	0	0	0	1	1	1
0	0	1	1	0	0	1	1	0
0	1	0	0	0	0	1	0	1
0	1	0	1	0	0	1	0	0
0	1	1	0	0	0	0	1	1
0	1	1	1	0	0	0	1	0
1	0	0	0	1	0	0	0	1
1	0	0	1	1	0	0	0	0
1	0	1	0	1	0	1	1	1
1	0	1	1	1	0	1	1	0
1	1	0	0	1	0	1	0	1
1	1	0	1	1	0	1	0	0
1	1	1	0	1	0	0	1	1
1	1	1	1	1	0	0	1	0

这是一个BCD码对9变补器。

例4：分析如图逻辑电路。

1. 写出最简表达式：

$$y_0 = x_0$$

$$y_1 = x_1 \oplus x_0$$

$$y_2 = x_2 \oplus (x_1 + y_1)$$

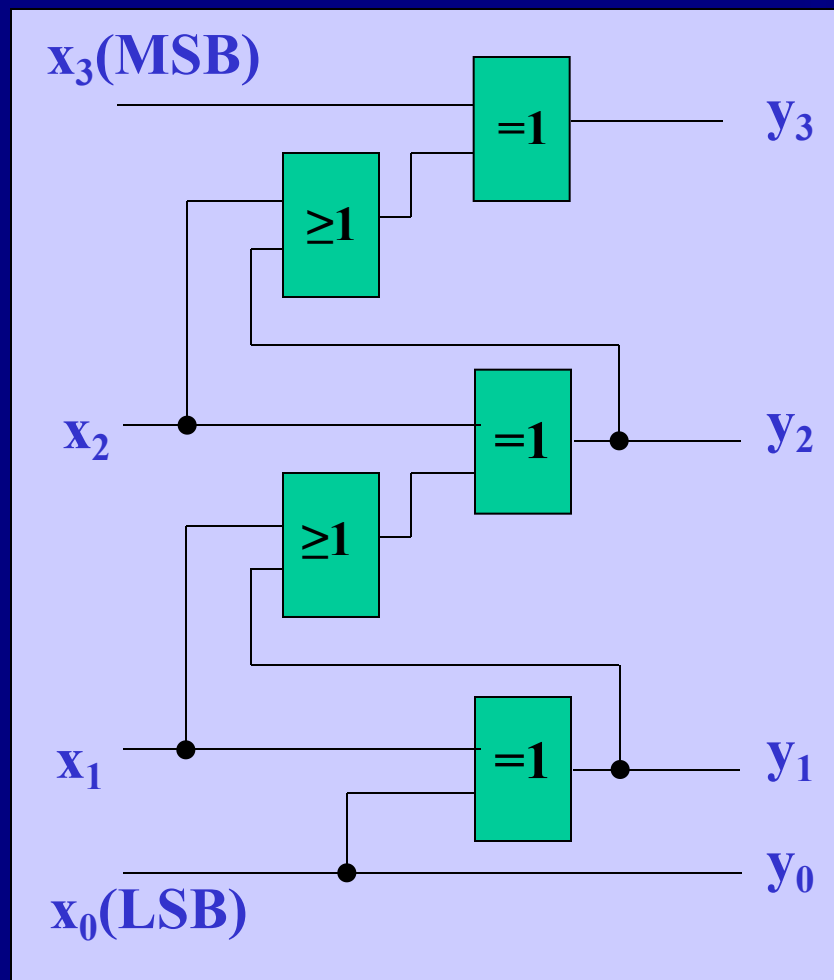
$$= x_2 \oplus (x_1 + x_1 \oplus x_0)$$

$$= x_2 \oplus (x_1 + x_0)$$

$$y_3 = x_3 \oplus (x_2 + y_2)$$

$$= x_3 \oplus (x_2 + x_2 \oplus (x_1 + x_0))$$

$$= x_3 \oplus (x_2 + x_1 + x_0)$$



2. 函数最简表达式:

$$y_0 = x_0$$

$$y_1 = x_1 \oplus x_0$$

$$y_2 = x_2 \oplus (x_1 + x_0)$$

$$y_3 = x_3 \oplus (x_2 + x_1 + x_0)$$

模2加法

结论:

这是一个二进制变补器,
也称16变补器。

补码. 变反+1

3. 通过真值表来分析:

$x_3x_2x_1x_0$	$y_3y_2y_1y_0$
0 0 0 0	0 0 0 0
0 0 0 1	1 1 1 1
0 0 1 0	1 1 1 0
0 0 1 1	1 1 0 1
0 1 0 0	1 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 0 1 0
0 1 1 1	1 0 0 1
1 0 0 0	1 0 0 0
1 0 0 1	0 1 1 1
1 0 1 0	0 1 1 0
1 0 1 1	0 1 0 1
1 1 0 0	0 1 0 0
1 1 0 1	0 0 1 1
1 1 1 0	0 0 1 0
1 1 1 1	0 0 0 1

2. 函数最简表达式:

$$y_0 = x_0$$

$$y_1 = x_1 \oplus x_0$$

$$y_2 = x_2 \oplus (x_1 + x_0)$$

$$y_3 = x_3 \oplus (x_2 + x_1 + x_0)$$

已知: $x = x_{n-1} x_{n-2} \dots x_1 x_0$

则: x 求补为

$$\overline{x}_{n-1} \overline{x}_{n-2} \dots \overline{x}_1 \overline{x}_0 + 1$$

$$= y_{n-1} y_{n-2} \dots y_1 y_0$$

变补的规律是:

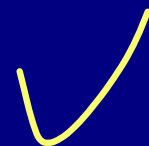
从数值位的最低位开始逻辑转换

$$y_i = x_i \oplus (x_{i-1} + y_{i-1})$$

$$y_i = x_i \oplus (x_{i-1} + x_{i-2} \dots + x_1 + x_0)$$

- 关于组合电路的分析
方法步骤:

写出逻辑表达式——写出真值表——分析真值表——
得出功能描述



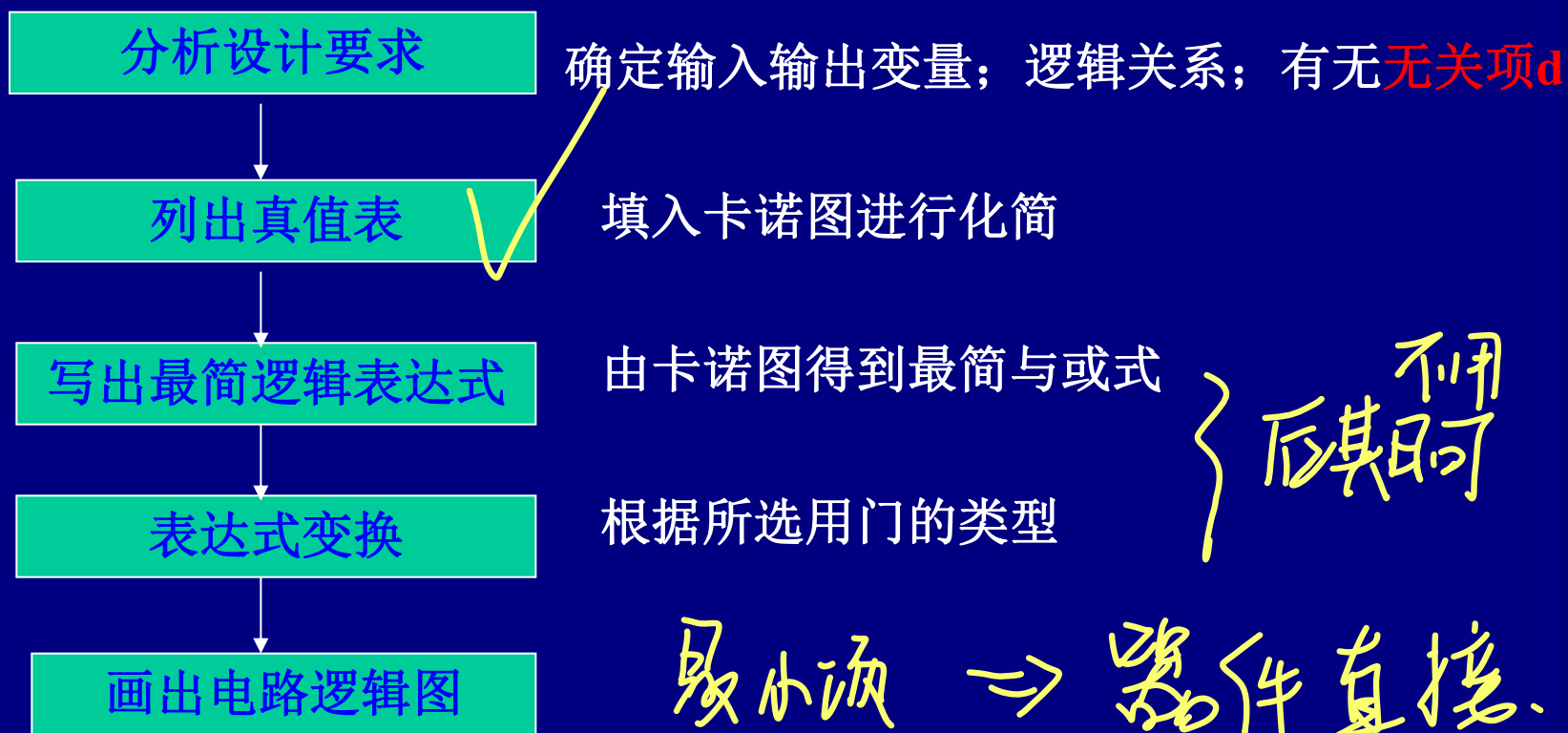
作业

28

2.2.2 组合逻辑电路设计

Combinational Logic Circuit Design

目的： 根据要实现的逻辑功能，利用逻辑代数方法实现逻辑电路分析的一般步骤，如下图所示：



要求： 电路用最少的逻辑门（集成块）、最少的输入端数。

2.2.2.1 根据逻辑问题的描述写出逻辑表达式

一、逻辑问题描述—真值表—逻辑表达式

例 设计一个二进制一位全加器。

1. 半加器 *Half-Adder* 完成3-半

输入变量：加数A、B

输出函数：和 S_h 、进位 C_h

A	B	S_h	C_h
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

	B		1
1			

S_h

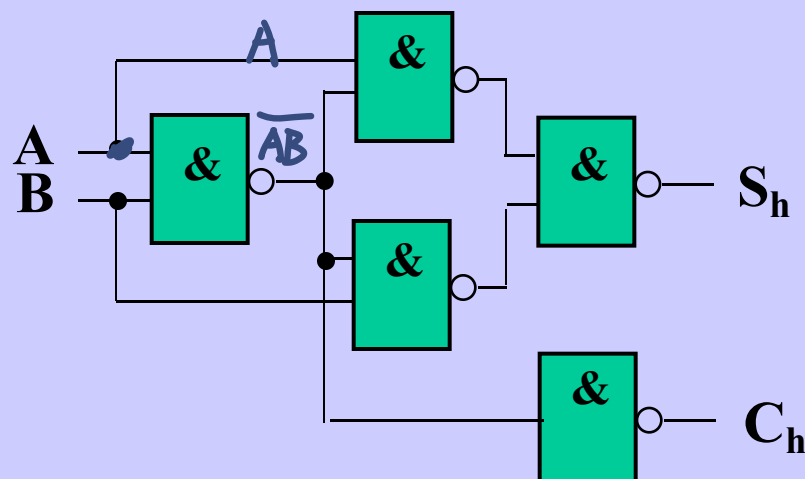
	A		
			1

C_h

$$S_h = A\bar{B} + \bar{A}B = A \oplus B$$

$$C_h = AB$$

本位2加 进位 低位



$$\overline{A}B + A\overline{B} = \overline{\overline{A}B + A\overline{B}} = \overline{\overline{A}B \cdot \overline{A}B} = \overline{\overline{\overline{A}B}} = \overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A}} + \overline{\overline{B}} = A + B$$

$$\overline{A}B + A\overline{B}$$

$$\overline{A}B + A\overline{B}$$

$$\overline{A}B \cdot \overline{A}B \rightarrow$$

$$\overline{A}B = \overline{A}B$$

$$\overline{A}B = \overline{A} + B = \overline{A} + AB$$

吸收律是能够做

$$= \overline{\overline{A} + AB}$$

$$\overline{\overline{A}B} = AB + \overline{A} \text{ 吸收 } = \overline{A}B$$

$$= \overline{A} + B$$

$$= AB + \overline{A}(B + \overline{B})$$

$$= B + \overline{A}B =$$

$$= \overline{A} \overline{AB} \checkmark$$

2. 全加器 *Full-Adder*

输入变量：被加数 A_i 、加数 B_i 、来自低位的进位 C_{i-1}

输出函数：本位和 S_i 、本位向高位的进位 C_i

A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

C_{i-1}	$A_i B_i$
	1
1	1

S_i

C_{i-1}	$A_i B_i$
	1
1	1

C_i

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$= \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1}$$

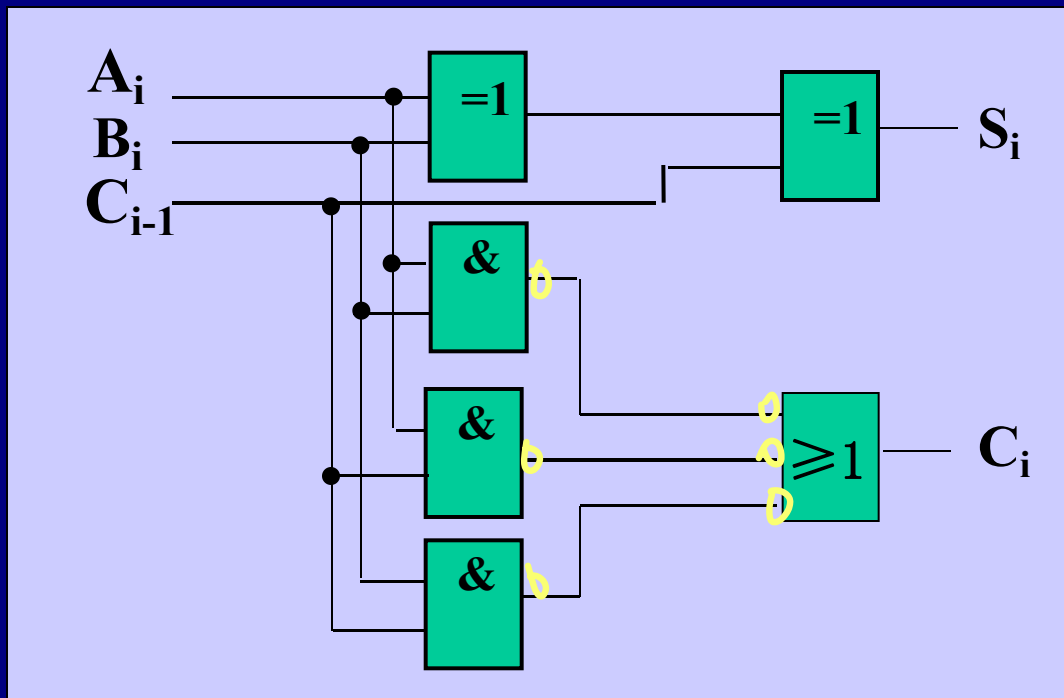
干掉 $\bar{A} \bar{B} \bar{C}$

2. 全加器 *Full-Adder*

用异或门和与、或门构成电路：

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1}$$



与非 = 非或

2. 全加器 *Full-Adder* (考试不用)

用“与或非”门实现全加器

要求某种门

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1} \Rightarrow \text{换一个式子}$$

$$\overline{C_i} = \overline{A_i B_i + A_i C_{i-1} + B_i C_{i-1}} \quad \text{(技巧)}$$

$$S_i = m_1 + m_2 + m_4 + m_7$$

$$m_1 = C_{i-1} \cdot \overline{C_i} \quad \text{抵消}$$

$$m_2 = B_i \cdot \overline{C_i}$$

$$m_4 = A_i \cdot \overline{C_i}$$

$$m_7 = A_i \cdot B_i \cdot C_{i-1}$$

禁止法

去掉反变量

考：会化简OK

不用再 C_i 回去了

$C_{i-1} \backslash A_i B_i$	00	01	10	11
0	0	1	0	1
1	1	0	1	0

S_i

$C_{i-1} \backslash A_i B_i$	00	01	10	11
0	0	0	1	0
1	0	1	1	1

C_i

$C_{i-1} \backslash A_i B_i$	00	01	10	11
0	0	0	0	0
1	1	1	0	1

$\overline{C_i}$

$$\text{故 } S_i = C_{i-1} \cdot \overline{C_i} + B_i \cdot \overline{C_i} + A_i \cdot \overline{C_i} + A_i \cdot B_i \cdot C_{i-1}$$

$$= \overline{C_i} \cdot (C_{i-1} + B_i + A_i) + A_i \cdot B_i \cdot C_{i-1}$$

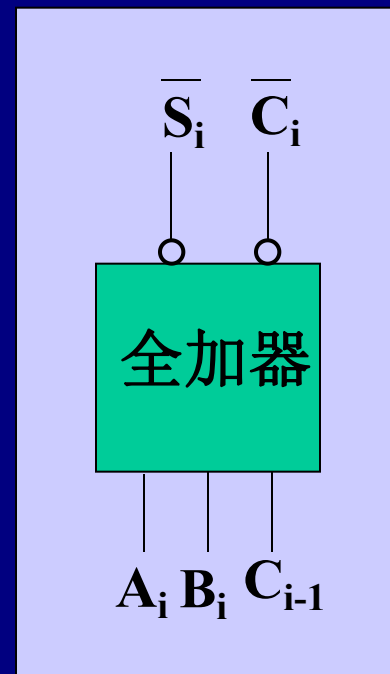
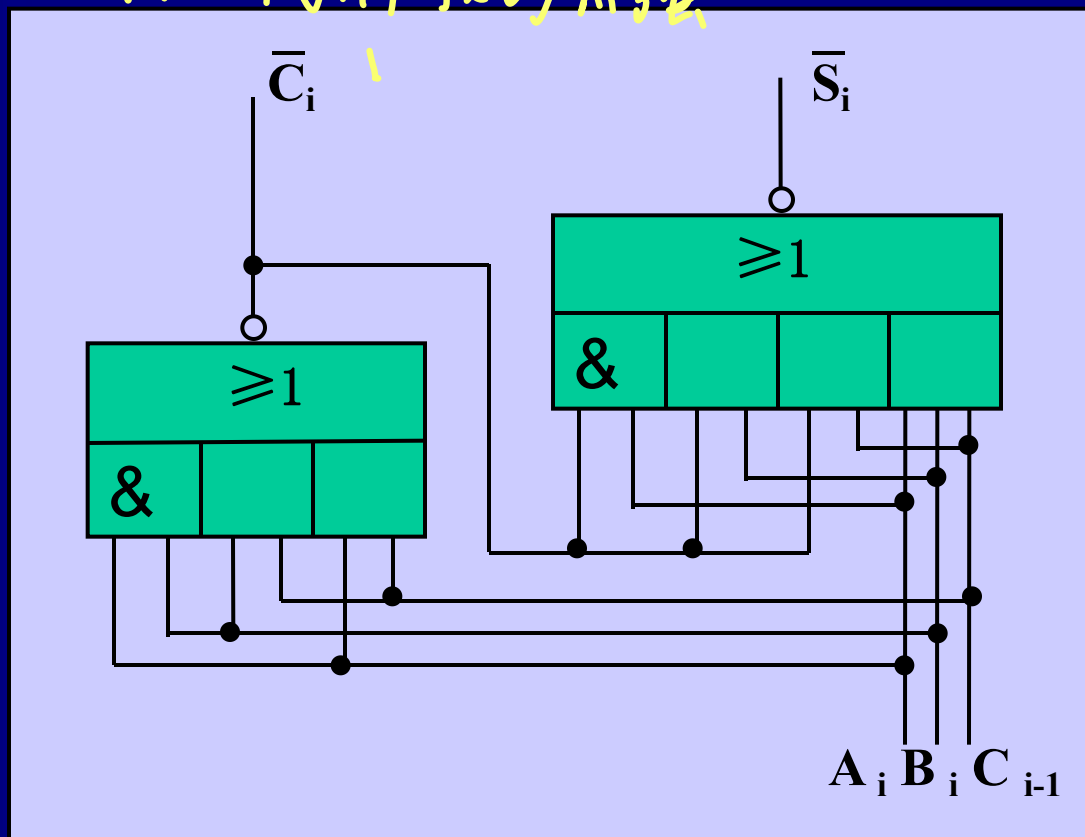
2. 全加器 *Full-Adder*

用“与或非”门实现全加器

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1}$$

了解不强求
用“与或非”门来，技巧太强

$$S_i = \overline{C_i} \cdot (C_{i-1} + B_i + A_i) + A_i \cdot B_i \cdot C_{i-1}$$



2. 全加器 *Full-Adder*

用“半加器”实现全加器

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

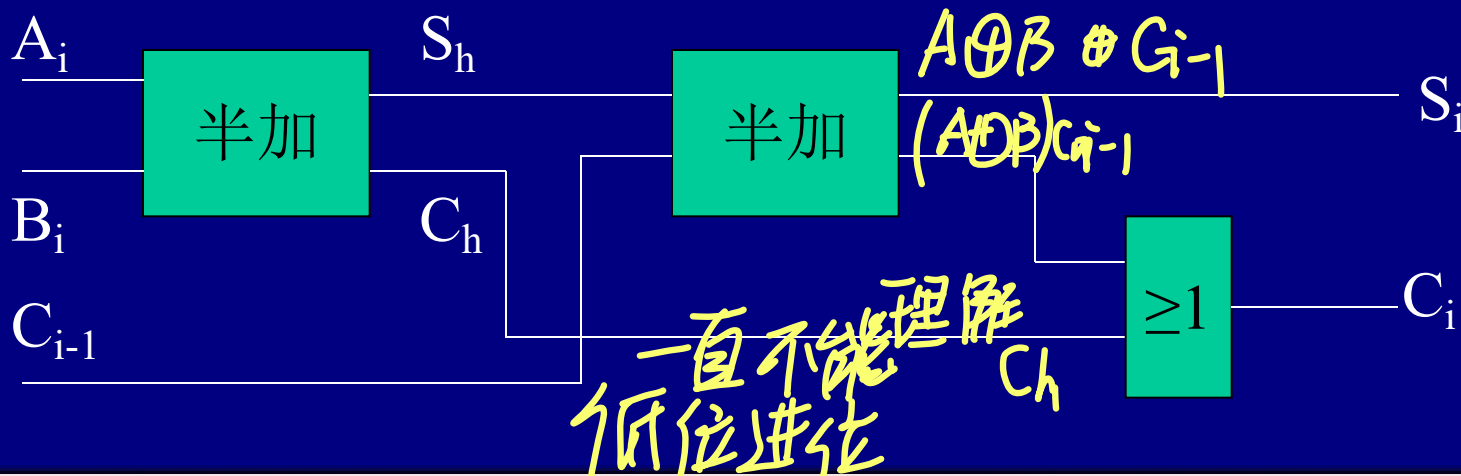
$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1}$$

$$S_h = A_i \oplus B_i \quad \text{模2}$$

$$C_h = A_i B_i \quad \text{进位.}$$

$$S_i = A_i \oplus B_i \oplus C_{i-1} = (A_i \oplus B_i) \oplus C_{i-1} = S_h \oplus C_{i-1}$$

$$C_i = A_i B_i + \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} = A_i B_i + (A_i \oplus B_i) C_{i-1} \\ = C_h + S_h C_{i-1}$$



3. 半减器 考试爱考

输入变量：被减数 x 、减数 y

输出变量：本位差 d_h ，借位 b_h

x	y	d_h	b_h
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

	x
y	
	1
1	
	d_h

	x
y	
1	
	C_h

4. 全减器

减器用加法做的 从低来进

输入变量：被减数 x_i 、减数 y_i 、向低位的借位 b_{i+1}

输出函数：本位差 d_i 、本位向高位的借位 b_i

x_i	y_i	b_{i+1}	d_i	b_i
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$b_{i+1} \backslash x_i y_i$

	1		1
1		1	

d_i

$b_{i+1} \backslash x_i y_i$

	1		
1	1	1	

b_i

$$d_i = x_i \oplus y_i \oplus b_{i+1}$$

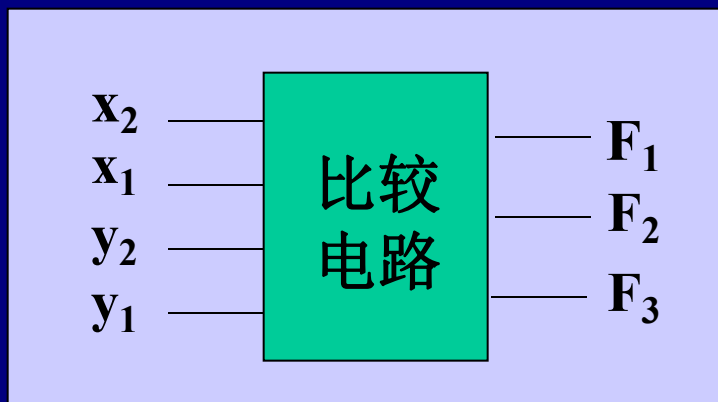
$$b_i = \overline{x_i} y_i + \overline{x_i} b_{i+1} + y_i b_{i+1}$$

二、逻辑问题描述—简化真值表—逻辑表达式

5. 比较器 *Comparators*

输入变量：两个正整数 $x = x_2x_1$, $y = y_2y_1$

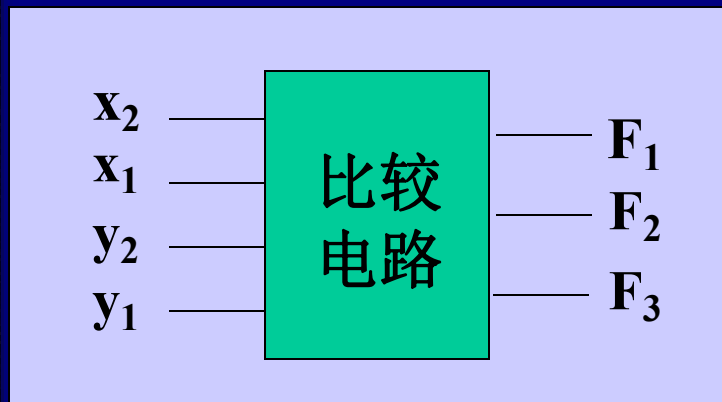
输出函数：三个比较结果 $F_1(x > y)$, $F_2(x < y)$, $F_3(x = y)$



① 根据先比较高位后比较低位的原则，列出使函数为1的简化真值表：

x_2 y_2	x_1 y_1	F_1 F_2 F_3
1 0	d d	1 0 0
0 1	d d	0 1 0
0 0	1 0	1 0 0
	0 1	0 1 0
	0 0	0 0 1
	1 1	0 0 1
1 1	1 0	1 0 0
	0 1	0 1 0
	0 0	0 0 1
	1 1	0 0 1

②由简化真值表直接写出逻辑表达式:



或者

$$F_1 = x_2 \bar{y}_2 + \bar{x}_2 \bar{y}_2 x_1 \bar{y}_1 + x_2 y_2 x_1 \bar{y}_1$$

$$F_2 = \bar{x}_2 y_2 + \bar{x}_2 \bar{y}_2 x_1 y_1 + x_2 y_2 \bar{x}_1 y_1$$

$$F_3 = \bar{x}_2 \bar{y}_2 \bar{x}_1 \bar{y}_1 + \bar{x}_2 \bar{y}_2 x_1 y_1 + x_2 y_2 \bar{x}_1 \bar{y}_1 + x_2 y_2 x_1 y_1$$

这个太复杂 更多位行不通

$x_2 \ y_2$	$x_1 \ y_1$	$F_1 \ F_2 \ F_3$
1 0	d d	1 0 0
0 1	d d	0 1 0
0 0	1 0	1 0 0
	0 1	0 1 0
	0 0	0 0 1
	1 1	0 0 1
	1 0	1 0 0
	0 1	0 1 0
1 1	0 0	0 0 1
	1 1	0 0 1

思考：如果要求比较三位二进制数的大小，怎么做？

更多呢

三、逻辑问题描述——逻辑表达式

6. 由逻辑问题描述直接写出逻辑表达式。X 不用

例 设计一个房间报警电路。如果 实际应用

① 意外事件发生输入PANIC为1;

② 使能输入ENABLE为1、出口标志输入EXITING为0、
房间没有加密(SECURE);

则 报警输出ALARM为1。

如果 窗(WINDOW)、门(DOOR)及车库(GARAGE)都是1

则 房间加密(SECURE)。使能允许且 且未报警。

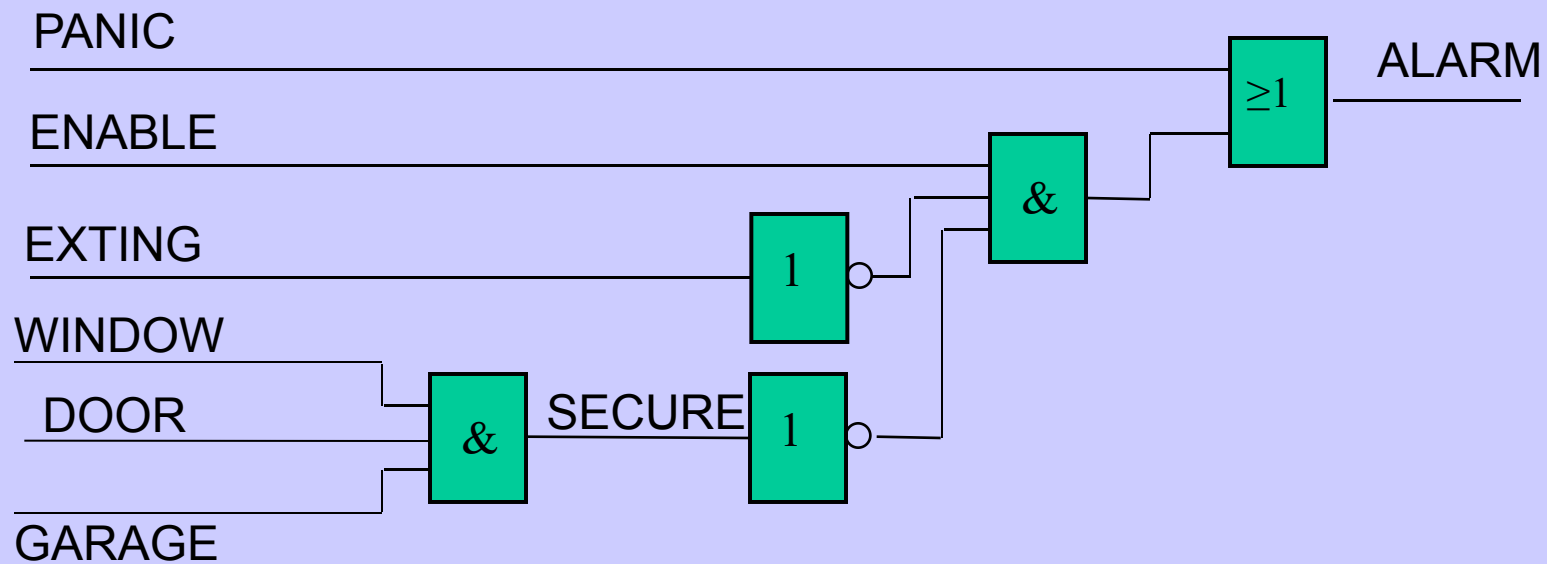
$$ALARM = PANIC + ENABLE \cdot \overline{EXITING} \cdot \overline{SECURE}$$

$$SECURE = WINDOW \cdot DOOR \cdot GARAGE$$

$$ALARM = PANIC + ENABLE \cdot \overline{EXITING}$$

$$\cdot \overline{(WINDOW \cdot DOOR \cdot GARAGE)}$$

报警电路逻辑图



思考题：设计一个两位二进制数乘法器。不用写

分析：输入变量 $X = x_2x_1$ 4×4
 $Y = y_2y_1$

输出变量 $Z = z_4z_3z_2z_1$

x_2x_1
 y_2y_1

		1	

z_4

			1
		1	1

z_3

		1	1
	1		1
	1	1	

z_2

	1	1	
	1	1	

z_1

x_2x_1	y_2y_1	$z_4z_3z_2z_1$
0 0	0 0	0 0 0 0
0 0	0 1	0 0 0 0
0 0	1 0	0 0 0 0
0 0	1 1	0 0 0 0
0 1	0 0	0 0 0 0
0 1	0 1	0 0 0 1
0 1	1 0	0 0 1 0
0 1	1 1	0 0 1 1
1 0	0 0	0 0 0 0
1 0	0 1	0 0 1 0
1 0	1 0	0 1 0 0
1 0	1 1	0 1 1 0
1 1	0 0	0 0 0 0
1 1	0 1	0 0 1 1
1 1	1 0	0 1 1 0
1 1	1 1	1 0 0 1

思考题：设计一个两位二进制数乘法器。

分析：输入变量 $X = x_2x_1$

$Y = y_2y_1$

输出变量 $Z = z_4z_3z_2z_1$

x_2x_1

y_2y_1

		1	

z_4

			1
		1	1

z_3

		1	1
	1		1
1	1		

z_2

	1	1	
	1	1	

z_1

输出函数：

$$z_4 = x_2x_1 y_2y_1$$

$$z_3 = x_2\bar{x}_1y_2 + x_2y_2\bar{y}_1$$

$$z_2 = x_2\bar{x}_1y_1 + x_2\bar{y}_2y_1$$

$$+ \bar{x}_2x_1y_2 + x_1y_2\bar{y}_1$$

$$z_1 = x_1y_1$$

思考题：美国国家航空航天局(NASA)有一个管理系统，该系统有三台计算机构成。

软考题

要求任何时候必须有两台计算机在线，第三台是备用的；

如果在线的有一台出现问题，那它就自动掉线，而另外一台冗余的就变成在线；

- 一般不考实际问题

其中自检测诊断来决定每台计算机的操作状态，

当一台计算机失败时，它只会掉线，如果两台计算机掉线，将产生一级报警；

但最好了解一下什么是 1 out

如果三台计算机都不能正常在线，将产生第二条报警信号，启动紧急程序。

3入 \Rightarrow 3输出

分析：输入变量C1,C2,C3，其中1表示失败，0表示正常；

输出变量Q1,Q2,Q3，其中1表示上线，0表示掉线；

P1,P2，其中1表示报警，0表示不报警。

C1 C2 C3	Q1 Q2 Q3	P1 P2
0 0 0	1 1 0	0 0
0 0 1	1 1 0	0 0
0 1 0	1 0 1	0 0
0 1 1	1 0 0	1 0
1 0 0	0 1 1	0 0
1 0 1	0 1 0	1 0
1 1 0	0 0 1	1 0
1 1 1	0 0 0	0 1

C1C2
C3

1	1		
1	1		

Q1

上线
= 替代

C1C2
C3

1			1
1			1

Q2

2台会报
警告

C1C2
C3

	1	1	1

Q3

C1C2
C3

		1	
	1		1

P1

C1C2
C3

		1	

P2

思考题：血液判别器。

分析：

挖4种
写成 01 10 11 00

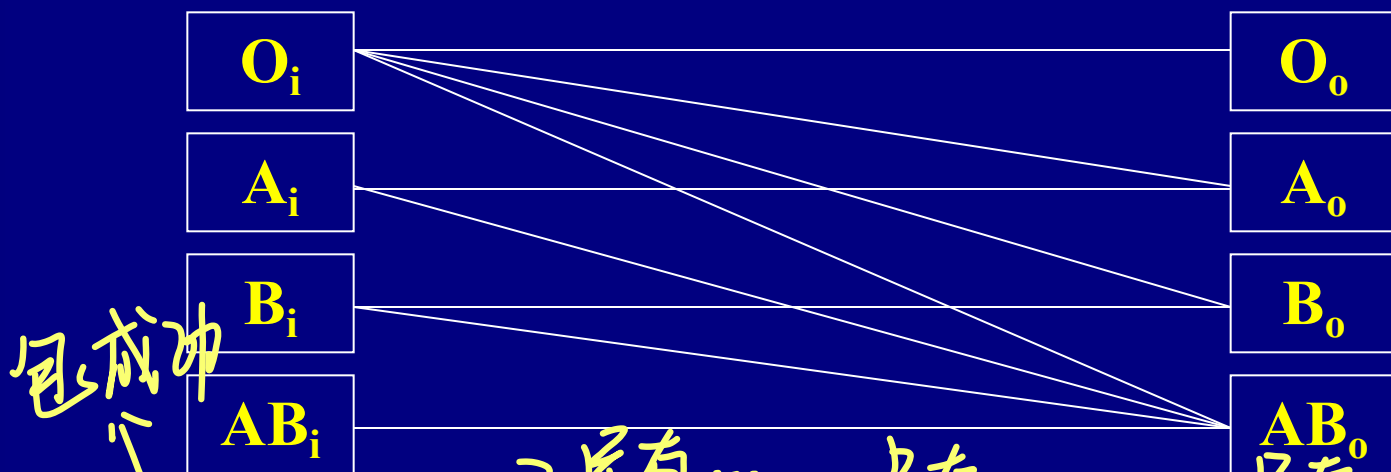
输入变量：输血者血型 A_i 、 B_i 、 AB_i 、 O_i 入 8.?

受血者血型 A_o 、 B_o 、 AB_o 、 O_o

输出变量：配血成功 F 出 1

输血者血型

受血者血型



写成

$$F = O_i + A_i (A_o + AB_o) + B_i (B_o + AB_o) + AB_i AB_o$$

只有... 只有... 只有... 只有... 反正不是每次都有可能

$$F = AB_o + B_o (B_i + O_i) + A_o (A_i + O_i) + O_i O_o$$

及麻烦

思考题：开关控制电路

某一集体宿舍，共住有7人，公用一套照明设施，每人床头都有一个控制开关，要求每按动开关一下，就改变一次灯的状态(即亮→灭、灭→亮)。试设计出此灯控开关电路。

分析： 输入变量 K_1 、 K_2 、 K_3 、 K_4 、 K_5 、 K_6 、和 K_7

输出变量 F

设开关初态 $F = 0$ 当 $K_1 K_2 K_3 K_4 K_5 K_6 K_7$ 均为 0

可以从四变量输入分析入手，找出生成输出函数的特征和规律。

$K_1K_2K_3K_4$	F
0 0 0 0	0
0 0 0 1	1
0 0 1 0	1
0 1 0 0	1
1 0 0 0	1
0 0 1 1	0
0 1 0 1	0
1 0 0 1	0
0 1 1 0	0
1 0 1 0	0
1 1 0 0	0
0 1 1 1	1
1 0 1 1	1
1 1 0 1	1
1 1 1 0	1
1 1 1 1	0

1
4

6

4

1

$K_1K_2K_3K_4$	F
0 0 0 0	0
0 0 0 1	1
0 0 1 0	1
0 0 1 1	0
0 1 0 0	1
0 1 0 1	0
0 1 1 0	0
0 1 1 1	1
1 0 0 0	1
1 0 0 1	0
1 0 1 0	0
1 0 1 1	1
1 1 0 0	0
1 1 0 1	1
1 1 1 0	1
1 1 1 1	0

K_1K_2

K_3K_4

	1		1
1		1	
	1		1
1		1	

异或

F

思考题： 码制转换电路

输入为2421码ABCD

输出为余3码 $Y_3Y_2Y_1Y_0$

分析 列出真值表：

应用背景？

十进制数	A B C D	$Y_3Y_2Y_1Y_0$
0	0 0 0 0	0 0 1 1
1	0 0 0 1	0 1 0 0
2	0 0 1 0	0 1 0 1
3	0 0 1 1	0 1 1 0
4	0 1 0 0	0 1 1 1
	0 1 0 1	d
	0 1 1 0	d
	0 1 1 1	d
	1 0 0 0	d
	1 0 0 1	d
	1 0 1 0	d
5	1 0 1 1	1 0 0 0
6	1 1 0 0	1 0 0 1
7	1 1 0 1	1 0 1 0
8	1 1 1 0	1 0 1 1
9	1 1 1 1	1 1 0 0

CD \ AB	00	01	11	10
00				d
01		d		d
11		d		
10		d		d

Y_3

CD \ AB	00	01	11	10
00				d
01		d		d
11		d		
10		d		d

Y_2

CD \ AB	00	01	11	10
00				d
01		d		d
11		d		
10		d		d

Y_1

CD \ AB	00	01	11	10
00				d
01		d		d
11		d		
10		d		d

Y_0

A B C D	Y ₃ Y ₂ Y ₁ Y ₀
0 0 0 0	0 0 1 1
0 0 0 1	0 1 0 0
0 0 1 0	0 1 0 1
0 0 1 1	0 1 1 0
0 1 0 0	0 1 1 1
0 1 0 1	d
0 1 1 0	d
0 1 1 1	d
1 0 0 0	d
1 0 0 1	d
1 0 1 0	d
1 0 1 1	1 0 0 0
1 1 0 0	1 0 0 1
1 1 0 1	1 0 1 0
1 1 1 0	1 0 1 1
1 1 1 1	1 1 0 0

CD \ AB	00	01	11	10
00			1	d
01		d	1	d
11		d	1	1
10		d	1	d

Y_3

CD \ AB	00	01	11	10
00		1		d
01	1	d		d
11	1	d	1	
10	1	d		d

Y_2

CD \ AB	00	01	11	10
00	1	1		d
01		d	1	d
11	1	d		
10		d	1	d

Y_1

CD \ AB	00	01	11	10
00	1	1	1	d
01		d		d
11		d		
10	1	d	1	d

Y_0

A B C D	Y ₃ Y ₂ Y ₁ Y ₀
0 0 0 0	0 0 1 1
0 0 0 1	0 1 0 0
0 0 1 0	0 1 0 1
0 0 1 1	0 1 1 0
0 1 0 0	0 1 1 1
<hr/>	
0 1 0 1	d
0 1 1 0	d
0 1 1 1	d
1 0 0 0	d
1 0 0 1	d
1 0 1 0	d
<hr/>	
1 0 1 1	1 0 0 0
1 1 0 0	1 0 0 1
1 1 0 1	1 0 1 0
1 1 1 0	1 0 1 1
1 1 1 1	1 1 0 0

这种会也，但不太可能

CD \ AB	00	01	11	10
00			1	d
01		d	1	d
11		d	1	1
10		d	1	d

Y_3

CD \ AB	00	01	11	10
00		1		d
01	1	d		d
11	1	d	1	
10	1	d		d

Y_2

CD \ AB	00	01	11	10
00	1	1		d
01		d	1	d
11	1	d		
10		d	1	d

Y_1

CD \ AB	00	01	11	10
00	1	1	1	d
01		d		d
11		d		
10	1	d	1	d

Y_0

$$Y_3 = A$$

$$Y_2 = \bar{A}B + \bar{A}C + \bar{A}D + BCD$$

$$Y_1 = \overline{A \oplus C \oplus D} \quad \text{不一定, 写与或}$$

$$Y_0 = \bar{D}$$

A

思考题：码制转换

输入为一十进制的Gray
码ABCD

输出为8421码 $Y_3Y_2Y_1Y_0$

十进制数	A B C D	$Y_3Y_2Y_1Y_0$
0	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 1
2	0 0 1 1	0 0 1 0
3	0 0 1 0	0 0 1 1
4	0 1 1 0	0 1 0 0
5	1 1 1 0	0 1 0 1
6	1 0 1 0	0 1 1 0
7	1 0 1 1	0 1 1 1
8	1 0 0 1	1 0 0 0
9	1 0 0 0	1 0 0 1
	1 0 1 0	d
	1 0 1 1	d
	1 1 0 0	d
	1 1 0 1	d
	1 1 1 0	d
	1 1 1 1	d

AB

CD

	d	d	1
	d	d	1
	d	d	

Y_3

AB

CD

	d	d	
	d	d	
	d	d	1
	1	1	1

Y_2

AB

CD

	d	d	
	d	d	
1	d	d	1
1			1

Y_1

AB

CD

	d	d	1
1	d	d	
	d	d	1
1		1	

Y_0

	A B C D	$Y_3 Y_2 Y_1$ Y_0
0	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 1
2	0 0 1 1	0 0 1 0
3	0 0 1 0	0 0 1 1
4	0 1 1 0	0 1 0 0
5	1 1 1 0	0 1 0 1
6	1 0 1 0	0 1 1 0
7	1 0 1 1	0 1 1 1
8	1 0 0 1	1 0 0 0
9	1 0 0 0	1 0 0 1
	0 1 0 0	d
	0 1 0 1	d
	0 1 1 1	d
	1 1 0 0	d
	1 1 0 1	d
	1 1 1 1	d

AB

CD

	d	d	1
	d	d	1
	d	d	

Y_3

AB

CD

	d	d	
	d	d	
	d	d	1
	1	1	1

Y_2

AB

CD

	d	d	
	d	d	
1	d	d	1
1			1

Y_1

AB

CD

	d	d	1
1	d	d	
	d	d	1
1		1	

Y_0

2.2.2.2 逻辑电路的变换

transform of Logic Circuit

为了提高电路的速度，提高器件的利用率，从而减少IC的数量、也减少外部的连接线和提高电路的可靠性，需要对从逻辑表达式直接画出的逻辑电路图进行变换，尽可能使其用同一类型的输出端带非的门来实现。

一、“与—或”电路变换为“与非—与非”电路

$$F = \overline{A} + BC + DEH + G$$

$$= \overline{\overline{\overline{A} + BC + DEH + G}}$$

$$= \overline{\overline{A} \overline{BC} \overline{DEH} \overline{G}}$$

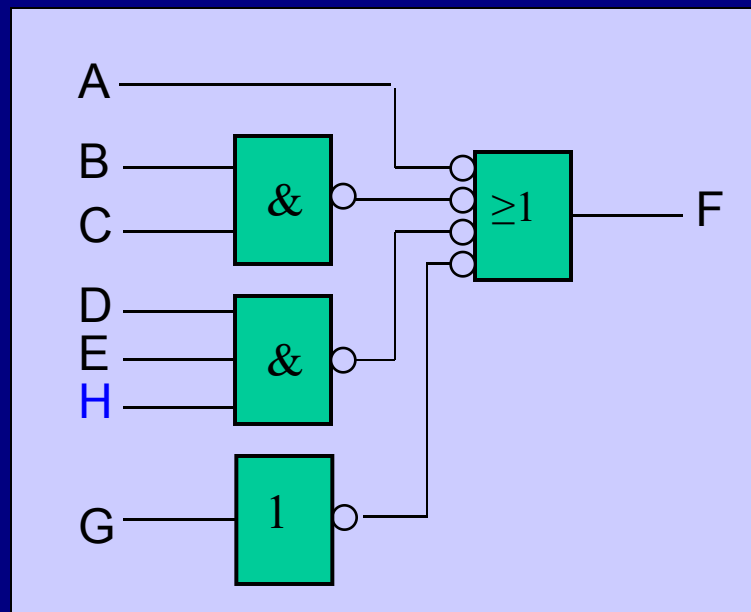
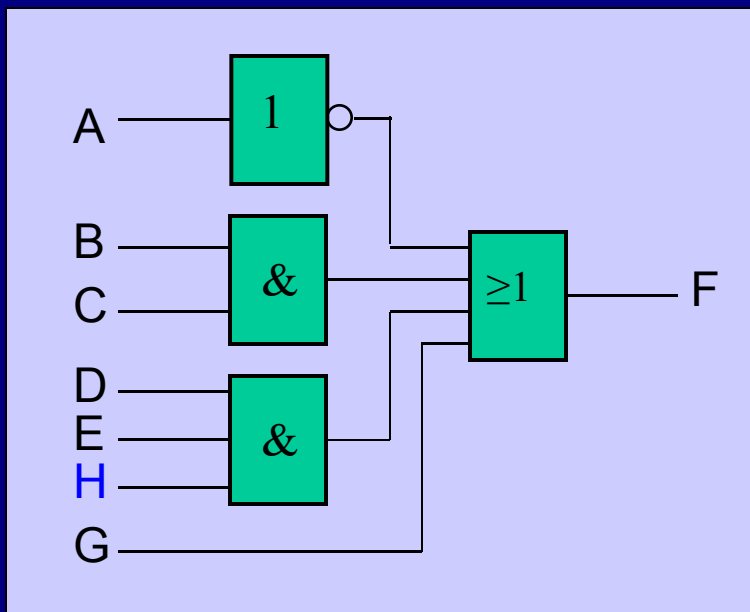
$$= \overline{A \overline{BC} \overline{DEH} \overline{G}}$$

(原函数二次求反)

(运用反演规则)

对应的二个不同的电路如下：

$$F = \overline{A} + BC + DEH + G$$
$$= \overline{A \overline{BC} \overline{DEH} \overline{G}}$$



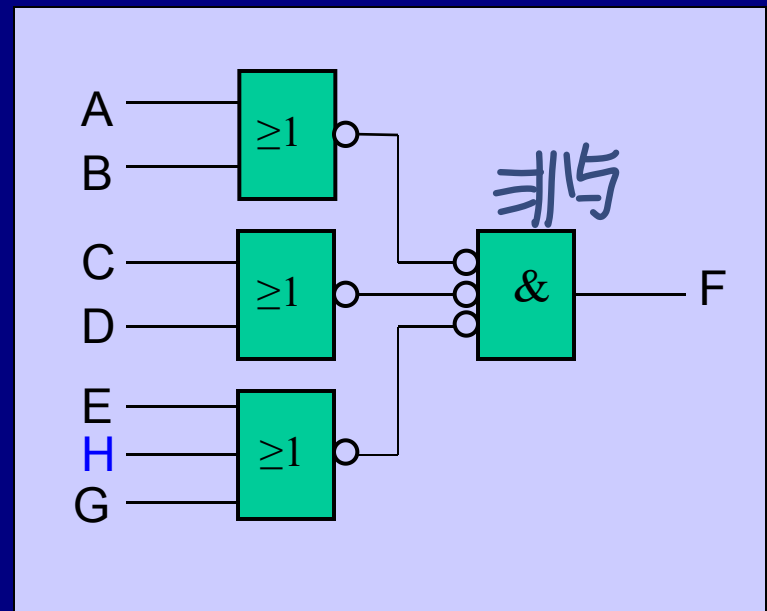
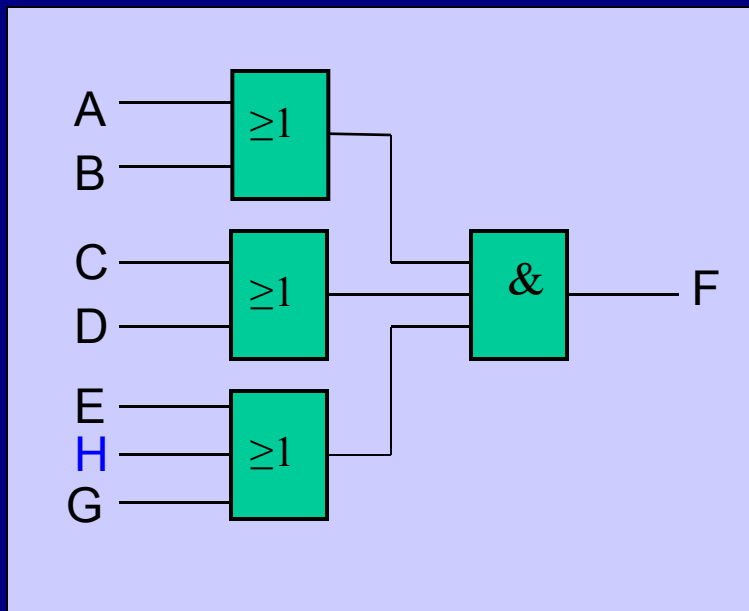
二、“或—与”电路变换为“或非—或非”电路

例 $F = (A + B)(C + D)(E + H + G)$

$$= \overline{\overline{(A + B)(C + D)(E + H + G)}} \quad (\text{原函数二次求反})$$

$$= \overline{(A + B) + (C + D) + (E + H + G)} \quad (\text{运用反演规则})$$

$$= \overline{(A + B)} \cdot \overline{(C + D)} \cdot \overline{(E + H + G)} \quad (\text{运用反演规则})$$



三、“与—或”电路变换为“与或非”电路

不指定用什么门，一般与或非 (图a)

例 $F = \overline{AC} + AB$

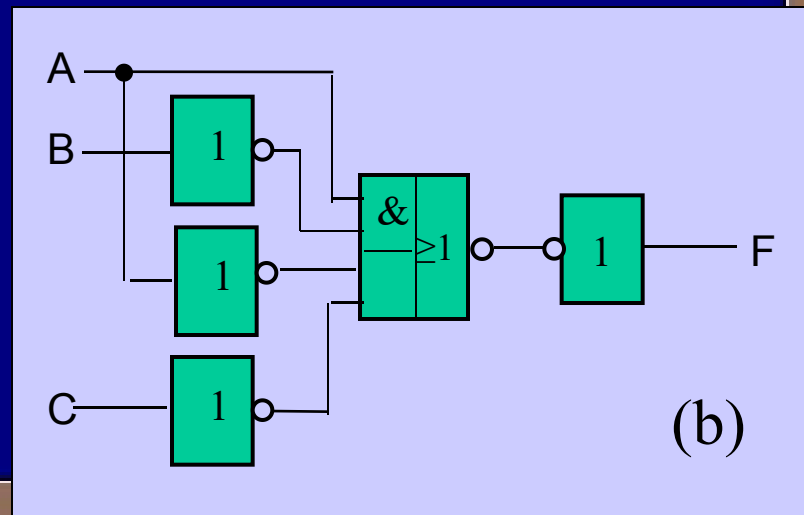
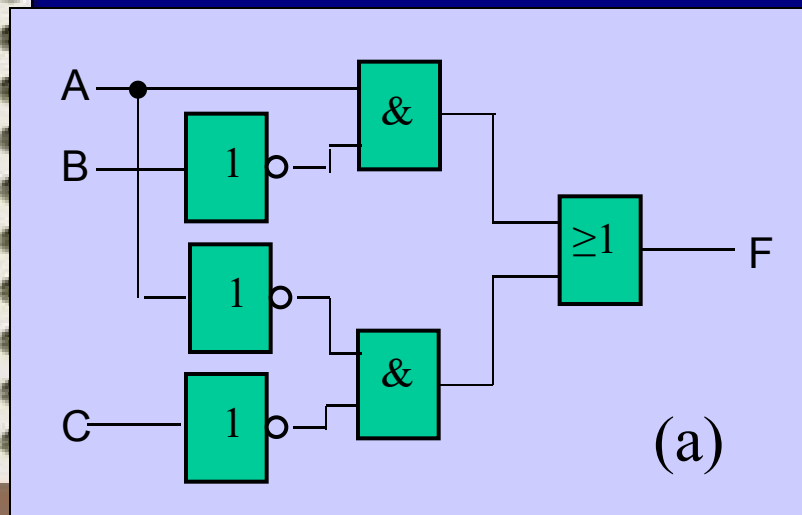
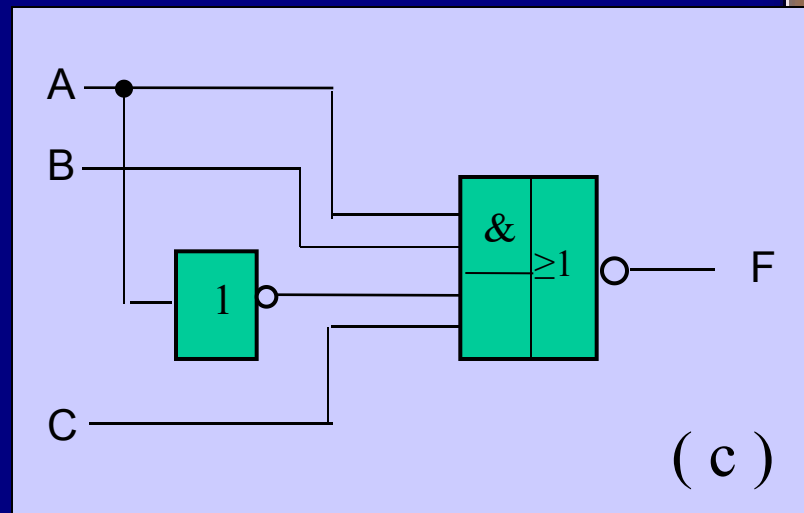
$= \overline{\overline{AC} + AB}$ (原函数二次求反) (图b)

$\overline{F} = \overline{\overline{AC} + AB}$

$= (A + C)(\overline{A} + B)$

$= AB + \overline{AC}$

$F = \overline{AB + \overline{AC}}$ (图c)



四、减少集成块的数量 考试无涉及

芯片 17 *Reduce the Numbers of IC*

目前采用的小规模门电路SSI是把几个相同的门封装在同一个集成块中，在逻辑电路中使用的SSI的数目越少，则电路的印刷电路板的面积、功耗、总成本越小，而可靠性越高。

所以，减少SSI的数目是化简的最终目标。

在实际统计中，对SSI的计算与分立元件的计算不一样。例：

$$F_1 = x_2 \bar{y}_2 + \bar{x}_2 \bar{y}_2 x_1 \bar{y}_1 + x_2 y_2 x_1 \bar{y}_1$$

$$F_2 = \bar{x}_2 y_2 + \bar{x}_2 \bar{y}_2 \bar{x}_1 y_1 + x_2 y_2 \bar{x}_1 y_1 \quad 3 \text{ 入}$$

$$F_3 = \bar{x}_2 \bar{y}_2 \bar{x}_1 \bar{y}_1 + \bar{x}_2 \bar{y}_2 x_1 y_1 + \bar{x}_2 \bar{y}_2 x_1 y_1 + x_2 y_2 x_1 y_1$$

分立元件：非(×4) 2与(×2) 4与(×8) 3或(×2) 4或(×1)

SSI 器件：4与非(×9):74LS20—4输入双与非门(×5)

3与非(×2):74LS10—3输入三与非门(×1)

2与非(×2):用上面74LS20或10剩余的一个与非门

- 关于组合电路的分析

写出逻辑表达式——写出真值表
——分析真值表——得出功能描述

- 关于组合电路的设计

分析设计需求，确定输入输出变量个数，注意有无无关项——写出真值表
——画出卡诺图进行函数化简，得到最简
——必要时进行逻辑电路的变换

作业

24 25 28