

Architektury systemów komputerowych

Egzamin

5.II.2010

Rozwiązanie każdego zadania proszę umieścić na osobnej kartce. Przewidywana skala ocen: 0-49 ndst, 50-58 - dst, 59-67 +dst, 68-76 db, 77-85 +db, 86- bdb.

1. (20 pkt.=10+10)

- (a) Przedstaw liczby 23 oraz -78 w ośmiobitowej reprezentacji uzupełnień do dwóch.
- (b) Przedstaw liczbę 5,625 w formacie pojedynczej precyzji IEEE-754. Przypominam, że jest to format 32-bitowy, z 23-bitową mantysą. Mantysa jest znormalizowana, ukryta jedynka znajduje się przed przecinkiem. Przesunięcie w wykładniku wynosi 127.

2. (20 pkt.=8+12)

- (a) Przedstaw na poziomie bramek logicznych realizację dekodera 2-do-4.
- (b) Zaprojektuj układ dekodera 5-do-32, używając jednego dekodera 2-do-4 oraz czterech dekoderek 3-do-8. Możesz użyć kilku (jak najmniej) dodatkowych bramek logicznych.

3. (20 pkt.) Zaprojektuj trzybitowy licznik synchroniczny $L_{n+1} = L_n + 5 \pmod{8}$ (inaczej mówiąc kolejne stany powinny kodować 0, 5, 2, 7, 4, 1, 6, 3, 0). Użyj przerzutników J-K. Przedstaw cały proces projektowania układu.

4. (20 pkt.=4+8+8) Rozważamy system pamięci:

- pamięć główna: 256 MB;
- pamięć cache (jeden poziom): 128 kB;
- mapowanie pamięci w cache: sekcyjno-skojarzeniowe;
- rozmiar bloku: 64 bajty;
- rozmiar sekcji: 4 wiersze;
- adresowanie: bajtowe;

Rozważmy adres w pamięci głównej: 0101... (na przemian zera i jedynki).

- (a) Ile bitów ma adres w pamięci głównej?
- (b) Do której sekcji i którego wiersza tej sekcji może być mapowany rozważany adres? Które bity o tym decydują?
- (c) Jaki będzie znacznik tego adresu? Które bity adresu o nim decydują?

5. (20 pkt.=7+7+6)

- (a) Opisz krótko ideę potokowego przetwarzania rozkazów.
- (b) Na czym polegają hazardy strukturalne, danych i sterowania?
- (c) Co to jest forwarding (bypassing)?