

(۱) واحد کنترل جریان داده‌ها در پردازنده را مدیریت می‌کند و با کنترل واحد‌های اجرایی مثل ALU و register دستورات را تفسیر می‌کند.  
دو روش پیاده‌سازی واحد کنترل:

I) سخت‌افزاری: طراحی با گیت‌ها، دکلرها، فلیپ‌فلاپ‌ها و مدارهای دیجیتال دیگر. دارای سرعت زیاد و دشوار برای تغییر در مدار سخت‌افزاری

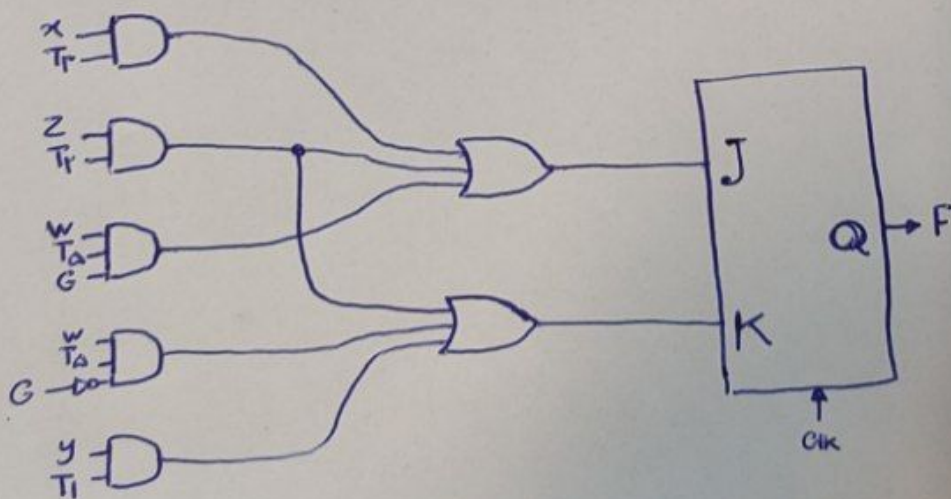
II) میکرو پروگرام: حافظه کنترل اطلاعات لازم را ذخیره می‌کند و در صورت نیاز به تغییر تنها اطلاعات حافظه پروگرامی می‌شوند.

(۲) الف) این دکلر با تبدیل opcode موجود در IR، سیگنال enable مدار مورد نیاز برای اجرای دستور را فعال می‌کند.

ب) شمارنده SC به مدار حالت ترتیبی می‌دهد. SC برای هر دستور از صفر تا تعداد مراحل آن می‌شمارد (حداکثر ۱۶) و خروجی آن به دکلر ۴x۱۶ داده می‌شود که ۱۶ سیگنال خروجی دارد و با فعال شدن هر یک از آنها، یک گام از دستور انجام می‌گیرد.

ج) حداقل ۳ بیت تا بتواند تا ۷ بشمارد

د) بعد از به پایان رسیدن هر دستور



J	K	$Q(t+1)$
0	0	$Q(t)$
0	1	0
1	0	1
1	1	$Q'(t)$

(۳) کامپیوترها بر اساس ISA به دو دسته تقسیم می شوند :

I (RISC) : دارای ISA محدود با عملیات های پایه و ساده که برای انجام عملیات پیچیده تر باید آن را به شکل تعداد بیشتری از دستورات ساده در نظر بگیریم. این کامپیوترها طراحی راحت و کم هزینه ای دارند.

II (CISC) : دارای ISA گسترده تر با عملیات پیچیده تر که طراحی سخت تر و نسبتاً پرهزینه ای دارند.

کامپیوترهای RISC با کاهش CPI تلاش بر افزایش بازدهی پردازنده دارند و کامپیوترهای CISC با کاهش تعداد دستورات.

(۵)  $AR, PC$  : به تعداد بیت های لازم برای آدرس دهی حافظه  $\log_2 d$

$AC, DR$  : به تعداد بیت های  $data = \Lambda$

$IR$  : ~~برابر طول دستورات~~  $\Lambda$

(۶) الف) RISC ، هزینه کمتری دارد و دستورات پیچیده را باید به دستورات ساده شکست.

ب) RISC ، چون این نوع پردازنده ها تعداد بیشتری رجیستر دارند که می تواند کمبود فضای پشته را جبران کند.

ج) CISC ، چرا که علاوه بر مجاز بودن دسترسی مستقیم به حافظه در این پردازنده ، برنامه نویسی

آنها نیز به دلیل گستردگی دستورات ISA راحت تر است.