

بنام خدا

دانشکده مهندسی کامپیوتر و فناوری اطلاعات

مدارهای منطقی

Logic Design

دوره کارشناسی

مهندسی کامپیوتر

نیمسال اول ۱۴۰۰-۱۴۰۱

ساعات درس: روزهای یکشنبه و سه شنبه ساعت ۱۰/۴۵ الی ۱۲/۱۵

پیش نیاز: ساختمان‌های گسسته

استاد درس: مرتضی صاحب‌الزمانی

صفحه وب استاد: <http://ceit.aut.ac.ir/~szamani>

اطلاعات درس: courses.aut.ac.ir

دفتر کار: ساختمان دانشکده کامپیوتر - طبقه سوم

ساعات مراجعه دانشجویان: دوشنبه ۱۰:۴۵ تا ۱۲ و سه شنبه ۱۵ تا ۱۶:۳۹

شماره تلفن دفتر کار: ۶۴۵۴۲۷۲۰

آدرس پست الکترونیکی: szamani@aut.ac.ir

کمک استاد درس: خانم مهندس کردی

اهداف درس:

آشنایی با اصول طراحی مدارهای دیجیتال، نحوه تحلیل و اشکال‌زدایی آنها

Description:

Design, implementation, analysis and debugging of digital design

Course Evaluation Scheme:**نحوه ارزیابی درس:**

امتحان میان ترم: ۲۰٪ (هفته نهم آموزشی)

امتحان پایان ترم: ۴۰٪

تمرینات و کویزها: ۱۵٪

آزمایشگاه: ۲۵٪

تذکر بسیار مهم: دانشجو می‌بایست نمره قبولی بخش‌های تئوری و عملی را به صورت جداگانه کسب کند تا در این درس موفق شود!

Course Outline:

#	Topic
1	Introduction to digital and analog systems
2	Logic operators and gates, Truth tables, Boolean algebra, theorems and optimization
3	Boolean algebra, combinational circuit analysis
4	Canonical representation, Minterms, Maxterms, Sum of product and Product of sums.
5	Circuit Optimization by Karnaugh Map, Prime Implicants, and Essential Prime Implicants, Introduction to Verilog
6	Circuit Optimization by Karnaugh Map (Continued)
7	Don't Care Concept, Design by Universal Gates
8	Delay in Combinational Logic, Decoders, Encoders, 7-Segments, High-Impedance, 3-State Buffers
9	Multiplexers, Demultiplexers and Their Applications
10	Integrated Circuits, Programmable Logic Devices (PLA, PAL, ROM) and Their Applications
11	Verilog Coding, Parity Checking
12	Number Theory, Coding Schemes
13	Binary Arithmetic
14	Arithmetic Circuits, Comparators, Adders, Subtractors and Multipliers
15	Arithmetic Circuits (Continued)
16	Verilog Coding
17	Introduction to Sequential Circuits, Clock Signal, Synchronous vs. Asynchronous Circuits, Latches (SR, JK, ...), Their Internal Structure, Timing Diagrams, Race Condition in Latches

18	Flip Flops, Characteristics Table, Timing Diagrams, Set-up and Hold Times, Propagation Delays, Synchronous Inputs, Asynchronous Inputs
19	Flip Flops (Continued)
20	Sequential Circuit Analysis, State Table, State Diagram,
21	Sequential Circuit Analysis, State Table, State Diagram,
22	Mealy and Moore Machines, Circuit Analysis by Signal Tracing, False Outputs in Mealy Machines
23	Sequential Circuit Design, Design Procedure, Sequence Detectors, State Assignment
24	State Minimization, Row Matching Algorithm, Equivalent Sequential Circuits, Implication Table
25	Harzard
26	CMOS Circuits
27	FPGA
28	Counters and Registers

آزمون میان ترم:
هفته نهم: چهارشنبه، ۲۶ آبان ۹۹

Text Book:

- Roth, Fundamentals of Logic Design, 7th Edition, 2014.

Other References:

1. Brown, *Fundamentals of Digital Logic with VHDL Design*, 2nd Edition - Mcgraw Hill, 2005.
2. Wakerly, *Digital Design Principles and Practices*, 4th Edition, 2005.
3. Katz, *Contemporary Logic Design*, 2nd Edition, 2004.
4. Mano, *Digital Design*, 4th Edition, Prentice-Hall, 2006.
5.

Exercises and Projects:

تمرین‌ها و کوییز:

- هر دو هفته یک سری تمرین
- کوییز: ممکن است سر کلاس و یا در کلاس تدریس یار باشد
- کلاس‌های تدریس یار: هر هفته
-

منابع درس :

- کتاب درسی
- نرم افزارهای طراحی

- اسلایدهای درس که به ترتیب روی سایت مودل (courses.aut.ac.ir) قرار می-گیرند.

- سایر کتاب‌ها در صورت نیاز یا تمایل

-