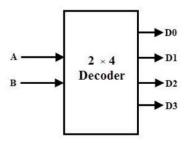
Decoders ۶.۳ دیکودر ها

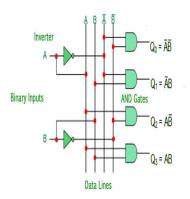
دیکودر ها انواع مختلفی دارند، بطوری که با توجه به تعداد ورودی آنها در خروجی تعداد آنها توانی از دو خواهد بود، .مثلا اگر ۳ ورودی داشت، ۸ خروجی خواهد داشت

در برخی دیکودر ها از ورودی یا پایه ای به نام Enable استفاده میشود و همانطور که از نامش معلوم است به عنوان فعال کننده مدار یا دیکودر بکار گرفته میشود و میتواند دو حالت با ۱ را داشته باشد.

در زیر یک دیکودر دو به چهار آمده است:



منطق دیکودر بالا به این صورت است که هر موقع ورودی ها \cdot باشد دیکودر صفر روشن خواهد شد، در اصل چینش ورودی ها به صورت \cdot تا \cdot هست که به صورت باینری با ترتیب در ورود ها وارد میشوند، وقتی ورود ها به ترتیب \cdot و \cdot میشوند دیکودر یک، اگر \cdot و \cdot شود دیکودر دو و در نهایت اگر هر دو ورودی \cdot باشد با توجه به عدد حقیقی که \cdot میشود دیکودر \cdot روشن خواهد شد.

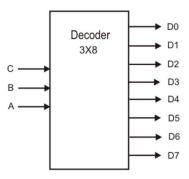


همان طور که در بالا توضیح دادیم را میتوانیم روی مدار به صورت بولین تبدیل کنیم و به همان نتیجه برسیم. لازم به ذکر است که هر حالت به صورت مین ترم نمایش داده میشود.

Α	В	Decoder		
\bar{A}	\bar{B}	D٠		
Α	\bar{B}	D١		
\bar{A}	В	D۲		
Α	В	D٣		

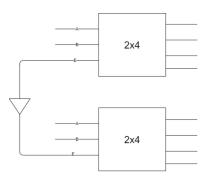
پس پایه Enable اگر صفر باشد کل مدار هر حالتی که داشته باشد بازم به خروجی صفر میرسیم، مانند ورودی برق انگار ورودی برقی وجود ندارد. اما اگر ۱ باشد حالات مختلف ورودی ها مورد بررسی قرار میگیرد، به همین خاطر Enable میتواند به صورت پلی برای تبدیل یا اشاره دو مدار، از آن استفاده کرد.

دیکودر سه به هشت زیر را در نظر بگیرید. به ازای هر ورودی دیکودر مربوط به آن روشن



خواد شد، برای مثال، با ورودی ۱۰۱، یا به صورت بولی یعنی $A\bar{B}C$ دیکودر پنجم روشن خواهد شد و نتیجه D5 را خواهیم داشت. به همین ترتیب به ازای هر ورودی از D5 که D5 حالت دارد، میتواند And گیت های مربوط به هر ورودی را به صورت جداگانه نمایش داد.

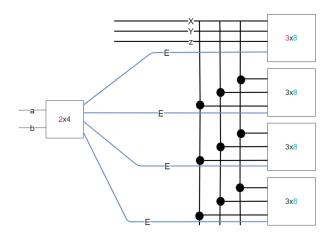
۱.۶.۳ ت**بدیل** با استفاده دیکودر ۲ به ۴ یک دیکودر سه به هشت ایجاد کنید



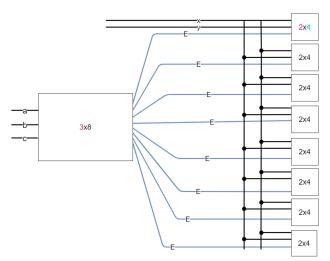
Χ	Υ	Z
•	٠	٠
	٠	١
	١	•
	١	١
1	•	
1	•	١
1	١	
١	١	١

باتوجه به جدول بالا با سه ورودی خواهیم دید که در چهار مرتبه ورودی اکس که مثلا به عنوان بیت فعال کننده ماست صفر است و $\ref{equation}$ حالت بعدی یک است، این بدین معناست که هر موقع صفر باشد با توجه ناتی که در مدار استفاده کردیم مدار یک میشود و فقط یک مدار در $\ref{equation}$ حالت اول خواهیم داشت و بقیه حالت بعدی را با یک که در مدار بعدی داریم در مدار اول دیگر فعال نیست و مدار دوم روشن خواهد بود. این طور میتوان به راحتی به دیکودر $\ref{equation}$ به دست یافت.

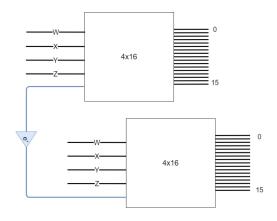
مطلوب است طراحی مدار دیکدر ۵ به ۳۲ تحت هر یک از شرایط زیر : ۱_با استفاده از یک دیکدر ۲:۴ و ۴ دیکدر ۳:۸ ۲_با استفاده از یک دیکدر ۳:۸ و ۸ دیکدر ۲:۴ ۳_با استفاده از گیت not و ۲ دیکدر ۴:۱۶ ۴_ با استفاده از گیت not و ۱۰ دیکدر ۲:۴



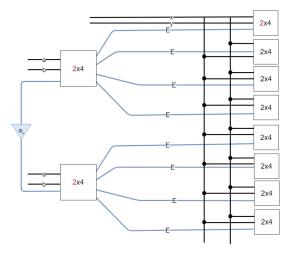
Decoder 1. Create 5 to 32 with 3 to 8



Decoder 2. Create 5 to 32 with 2 to 4



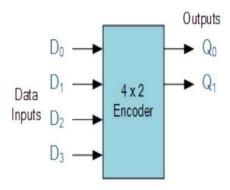
Decoder 1. Create 5 to 32 with 4 to 16 with not



Decoder 1. Create 5 to 32 with 10 qty 2x4

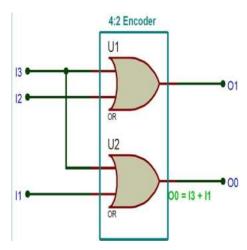
Encoder Y.Y

انکودر ها دقیقا برعکس دیکودر ها هستند، مثلا در دیکودر ۳ به هشت در انکودر به صورت هشت ورودی و سه خروجی است. در انکودر از گیت اور استفاده میشود.



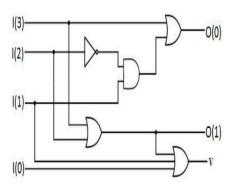
D٠	D١	D۲	D۳	Q٠	Q١
1	•	•	٠		
•	١	•	•		١
•	•	١	•	١	
•	•	•	١	١	١
•	•	•	•	×	×

برای کشیدن گیت های انکودر، میتوان از یک های خروجی ها استفاده کرد، یعنی ببینیم که در چه ورودی هایی به نتیجه یک رسیدیم،



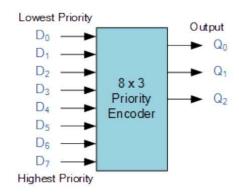
یک پایه ای به نام valid در این مود وجود دارد که OR ورودی ها را بر میگرداند. به هر شماره ورودی ای که رسیدیم در خروجی همان را به صورت صفر و یک مینویسیم. نکته ای که در این رابطه وجود دارد آن است که قبل هر ورودی میتواند به صورت Don't care باشد، که در مثال زیر به آن اشاره شده:

D۳	D۲	D١	D٠	Q٠	Q١	Valid
•	•	•	٠			•
	•	•	١			١
	٠	١	×		١	١
•	١	×	×	١		١
١	×	×	×	١	١	١



برای نمونه مسئله زیر را حل کنید.

یک دیکودر هشت ورودی تدارک ببینید و برای خروجی های آن، تابع مناسب را بنویسید.



بررسی قسمت هایی که خروجی ها در آن یک شده اند:

$$(1\cdots)$$

$$Q0 = D7 + (\bar{D7}.D6) + (\bar{D7}.\bar{D6}.D5) + (\bar{D7}.\bar{D6}.\bar{D5}.D4) \to D7 + D6 + D5 + D4$$

$$Q1 = D7 + (\overline{D7}.D6) + (\overline{D7}.\overline{D6}.\overline{D5}.\overline{D4}.D3) + (\overline{D7}.\overline{D6}.\overline{D5}.\overline{D4}.\overline{D3}.D2) \quad (1 \cdot 1)$$

$$ightarrow D7 + D6 + (\bar{D5}\bar{D4}D3) + (\bar{D5}\bar{D4}D2)$$
 (1.1)

$$Q2 = (\overline{D7}\overline{D6}\overline{D5}\overline{D4}\overline{D3}\overline{D2}D1) + (\overline{D7}\overline{D6}\overline{D5}\overline{D4}D3) + (\overline{D7}\overline{D6}D5) + D7 \quad (1 \cdot 7)$$

$$\rightarrow D7 + (\bar{D}6D5) + (\bar{D}6\bar{D}4D3) + (\bar{D}6\bar{D}4\bar{D}2D1)$$
 (1.4)

Multiplexer Data Selector A.Y

یک مالتیپلکسر، دستگاهی است که به اطلاعات دیجیتال اجازه میدهد از منابع مختلفی به یک خط واحد منتقل شود.

- ورودی های مختلف
 - تنها یک خروجی
- دارای ورودی انتخاب کننده داده

برای بدست اوردن تعداد سلکتور ها میتوان از لگاریتم بر پایه ۲ استفاده کرد. برای مثال در Λ ورودی به مالتی پلکسر ما سه سلکتور خواهیم داشت.

از آنجایی که یک مالتیپلکسر از گیت اند استفاده میکند، تعداد سلکتور ها + ورودی مشخص مخصوص به آن، در حقیقت ورودی های گیت میشوند.

مثلا در MUX زیر دارای یک سلکتور یک ورودی خواهیم بود و این دو ورودی های گیت اند هستند.

