

UniLabTool

Koncept

Universal Laboratory Tool by měl být jednoduchý a universální nástroj do elektrotechnické laboratoře. Primárně by se měl použít k výuce praktické elektroniky, dále pak jako levná varianta stolních přístrojů. Jedná se především o softwarově definovaný **osciloskop**, **voltmetr**, **PWM generátor** a **logický analyzátor** s doplňkovou funkcionalitou **čítače** a **signálového generátoru**.

Hardware by si měl zvolit uživatel sám, firmware by tak měl být vytvořen pro více různých mikrokontrolerů. Jde hlavně o levné STM32 kity (Blue/Black Pill) a STM32 Nucleo kity. Podrobný popis je uveden v kapitole *Požadavky* v sekci *Firmware/Přehled kompatibilních MCU a jejich parametrů*. Cílem této práce má být primárně firmware a software, přizpůsobení napěťových úrovní si tedy uživatel zrealizuje sám dle návodu. Zařízení má komunikovat s PC jak pomocí USB, tak UART. Jelikož má hardware různé parametry, bude se i firmware lišit svými dostupnými funkcemi, popsáno to bude v uživatelské dokumentaci.

Software by měl být multiplatformní, cílený na platformy PC, Linux a macOS. Software by měl sloužit k intuitivnímu ovládání všech zmíněných komponent. Cílem je, aby výsledný produkt byl použitelný formou *Plug&Play* jak pro amatéry, tak profesionály. Vznikne přehledná uživatelská dokumentace v PDF, který bude integrována i do aplikace. Software bude lokalizován pouze v angličtině. Zdrojové kódy firmwaru i softwaru budou volně dostupné na serveru GitHub.com.

Požadavky

- **Firmware**
 - Obecné vlastnosti
 - Termín dokončení první veřejné stabilní verze **únor 2021**
 - LED *blink patterns* (start systému, komunikace, chyby)
 - Velikost pod 64 KB (ideálně pod 32 KB)
 - Distribuce ve formátech S19, HEX, BIN a ELF
 - Nahrání do MCU pomocí DFU (je třeba bootloader) nebo SWD
 - Přehled kompatibilních MCU a jejich parametrů
 - Primárně cíleno na ty zvýrazněné zeleně

STM32	Kit	Pozn.	ADC /MSPs	Flash	RAM	DAC	USB	Boot	Cena
F042F6	Aliexpress kit	TSSOP / kit	1x 12bit /1	32	6		kit	✓	\$8.7
F042K6	Nucleo-32	STLink UART	1x 12bit /1	32	6		piny	✓	\$12.5
F103C8	Blue/Black Pill v1	R10 = 1.5 K	2x 12bit /1	64	20		✓		\$1.9
F303RE	Nucleo-64		4x 12bit /5	512	80	2x 12bit	piny	✓	\$10.7
F401CC	Black Pill v2		1x 12bit /2	256	64		✓	✓	\$2.0
F401RE	Nucleo-64		1x 12bit /2	512	96		piny	✓	\$13.4
F407VE	Aliexpress kit		3x 12bit /2	512	192	2x 12bit	✓	✓	\$6.8
F411CE	Black Pill v2		1x 12bit /2	512	128		✓	✓	\$3.5
F412RB	Nucleo-64		2x 12bit /5	128	40		piny	✓	\$15.3
F446RE	Nucleo-64		3x 12bit /2	512	128	2x 12bit	piny	✓	\$19.2
L072CZ	Nucleo-64	adaptor	1x 12bit /1	192	20	2x 12bit	✓		\$46.5
L412RB	Nucleo-64	adaptor	2x 12bit /5	128	40		✓	✓	\$19.5
G031J6	Discovery Kit	adaptor DIL8	1x 12bit /2	32	8	1x 12bit	✓	✓	\$10.1

- Komunikace
 - UART – kity s dedikovaným USB pro ST-LINK (Nucelo)
 - USB (CDC VCP) – kity s vyvedeným nativním USB 2.0 (Blue/Black Pill)
 - Vždy bude mít prioritu UART, z důvodu kompatibility
 - Bude použit textový ASCII protokol, inspirace z LEO nebo SCPI (PC *polling*)
 - Minimální přenosová rychlost bude 115200 bps \approx 12 KB/s
- Komponenty
 - Osciloskop
 - Trigger řešit ve firmware (v F0, F1, L0 a F3 použít *analog watchdog*)
 - Ukládání dat pomocí DMA do kruhového bufferu
 - Velikost bufferu bude dána dostupnou RAM dle typu MCU
 - Nastavovat *sample rate*, vyčíst reálný *sample rate*
 - 4 signálové kanály (volit/zapínat kanály i samotné ADC manuálně)
 - Po startu (pravidelně) provést *selfcalibration* (ADCEx_Calibration_Start)
 - Použít *int.* 1.2 V referenci včetně kalibrace $V_x = \frac{3.3 \cdot VREF_INT_CAL \cdot ADC_IN_x}{ADC_IN_{17} \cdot 4095}$
 - Voltmetr
 - Minimální frekvence měření 100 Hz
 - 4 měřicí kanály (stejně piny jako u osciloskopu)
 - V_{dd} měřit pomocí vnitřní *bandgap* reference vzorcem $V_{dd} = \frac{3.3 \cdot VREF_INT_CAL}{ADC_IN_{17}}$
 - PWM generátor
 - 2 kanály (pomocí časovače TIM_x v režimu PWM)
 - Nastavení frekvence a střídání (0–100 %)
 - Vyčtení reálně nastavených hodnot
 - Signálový generátor (*optional*)
 - 1 kanál (pomocí DAC pouze u vybraných modelů)
 - Nastavení frekvence, amplitudy a průběhu (*sin*, *triangle*, *square*, *saw*, *noise*)
 - Vyčtení reálných hodnot
 - Použít algoritmus DDS
 - Logický analyzátor
 - 4 kanály (GPIO), stejné piny jako u osciloskopu
 - Ukládání dat pomocí DMA do kruhového bufferu
 - *Trigger* řešen přerušením
 - Data budou místo 16bitových hodnot přenášena po bytech (8 hodnot)
 - Čítač (*optional*)
 - 1 kanál (pomocí časovače TIM_x v režimu *input capture*)
 - Reciproční měření frekvence z daného počtu period
- **Software**
 - Obecné vlastnosti
 - PC GUI program ve frameworku Qt v jazyce C++
 - *Build* pro Windows, Linux a macOS (x86, amd64)
 - Jazyková lokalizace pouze do angličtiny
 - Připojení bude realizováno pomocí COM portu

- Zvážit možnost implementovat *software upgrade* ze serveru
- Hlavní menu bude obsahovat výběr spuštění následujících komponent
- Osciloskop
 - Hlavní ovládání – přepínací
 - Run (kontinuální akvizice dat podmíněná nastavením spouštění)
 - Stop (akvizice vypnuta, k dispozici pouze aktuální data v bufferu)
 - Single (pouze jedno naplnění bufferu po splnění spouštěcí podmínky)
 - Hlavní ovládání – otočné
 - Časová základna (s každou změnou se zobrazí jiný výsek bufferu)
 - Vertikální zesílení
 - Horizontální pozice
 - Vertikální pozice
 - V grafu bude hlavní a sekundární mřížka, časovka a zesílení se bude nastavovat otočnými potenciometry v jednotkách $s/dílek$, resp. $V/dílek$
 - Pro každý kanál bude možnost nastavit hodnotu odporového děliče na vstupu (simulace atenuátoru v analogovém *front-endu* reálného osciloskopu) – díky tomu bude možné vyčítat z grafu reálné hodnoty napětí
 - Graf bude vždy na dvě poloviny rozdělovat vertikální čára (*pre-trigger* / *post-trigger*) a horizontální čára (prostředek měřeného napětového rozsahu).
 - Nastavení spouštění
 - Úroveň
 - Typ hrany
 - Rising (náběžná)
 - Falling (sestupná)
 - Režimy
 - Auto (spuštění za krátký čas i pokud nebyla splněna podmínka)
 - Normal (spuštění pouze po splnění podmínky)
 - Off (spuštění vypnuto)
 - Vyhazení křivek pomocí *sinc* interpolace $\left(\frac{\sin(x)}{x}\right)$
 - Možnost zobrazit kurzory s hodnotami a jejich rozdílem
 - Možnost měřit různé hodnoty (*max*, *min*, RMS, *avg*, V_{pp})
 - Zobrazovat velikost bufferu, počet právě zobrazených bodů
 - Nastavovat vzorkovací frekvenci a zobrazovat její reálnou hodnotu
 - Možnost ukládat data do souboru
 - FFT režim
 - Zvážit možnost nastavení vzorkovací frekvence pro studijní účely. Velikost bufferu bude neměnná, a to ideálně vždy co největší (např. pro funkci *Zoom Out* v režimu Stop)
- Voltmetr
 - 4 + 1 (V_{dd}) číselné indikátory
 - Graf záznamu měřených hodnot
 - Rozdíly napětí (V_2-V_1 , V_3-V_2)
 - Možnost zobrazit kurzory
 - Možnost zapnout průměrování (pro zobrazení nebo pro záznam)
 - Možnost ukládat záznam do souboru

- PWM generátor
 - 2 pole pro nastavení frekvence a střídání
 - indikátory pro zobrazení reálných hodnot
 - Signálový generátor (*optional*)
 - 3 pole pro nastavení frekvence, amplitudy a typu průběhu
 - Indikátory s reálnými hodnotami.
 - Zvážit implementaci arbitrážního generátoru (nakreslení křivky, přenos do MCU)
 - Logický analyzátor
 - Hlavní ovládání bude realizováno pouze pomocí tlačítek Start / Stop
 - Signál bude možné horizontálně posouvat a nastavovat časovou základnu
 - Nastavení spouštění (typ hrany, kanál)
 - Naměřená data budou automaticky konvertována na odpovídající hodnotu (*bin*, *hex*, *dec*), tato hodnota se bude zobrazovat nad signálem v horní oblasti grafu
 - Možnost zobrazit kurzory a měřené hodnoty
 - Ukládání a export dat v kompatibilním formátu (sigrok)
 - Zvážit implementaci knihovny sigrok pro dekodování dat
 - Čítač (*optional*)
 - 2 číselné indikátory (frekvence, perioda)
 - Graf záznamu měřených hodnot
 - Možnost zapnout průměrování
 - Ukládat záznam do souboru
 - Prohlížeč záznamů
- **Protokol**
 - Textový ASCII (odpověď s binárními daty bude umístěna mezi speciální ASCII znaky)
 - PC *polling* – komunikaci zahajuje PC, zařízení na každou zprávu vždy ihned odpoví
 - Budou se posílat pakety, pro každou komponentu max 1 paket. Každá komponenta odpoví na každý paket. Pakety budou zřetězeny do jedné zprávy pomocí speciálního znaku. Každý paket bude mít hlavičku a jasně definovanou strukturu příkazu i odpovědi.
 - Inspirace protokolem LEO, SCPI, GPIB
 - Zvážit přínosy implementace čistého SCPI nebo GPIB dle standardu nad vlastním návrhem