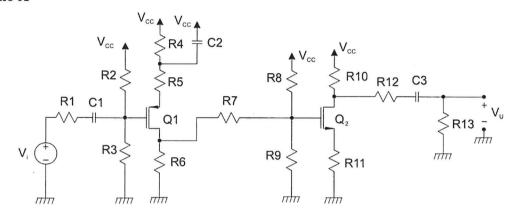
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 15 gennaio 2024

Esercizio A



$R1 = 50 \Omega$	$R2 = 58 \text{ k}\Omega$	$R4 = 4.9 \text{ k}\Omega$	$R5 = 100 \Omega$	$R6 = 9.9 \text{ k}\Omega$	$R7 = 1 k\Omega$	$R8 = 100 \text{ k}\Omega$
$R9 = 400 \text{ k}\Omega$	$R10 = 4.5 \text{ k}\Omega$	$R11 = 2.5 \text{ k}\Omega$	$R12 = 1 k\Omega$	$R13 = 9 k\Omega$	VCC = 18 V	

Q1 è un transistore MOS a canale p resistivo con $V_T = -1$ V; Q2 è un transistore MOS a canale n resistivo con $V_T = 1$ V; la corrente di drain in saturazione è data per entrambi da $I_D = k(V_{GS} - V_T)^2$ con k = 0.5 mA/V². Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R3 in modo che, in condizioni di riposo, la tensione di source di Q2 sia 5V. Determinare, inoltre, il punto di riposo dei due transistori e verificarne la saturazione.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali C1, C2, e C3 possono essere considerati dei corto circuiti.

Esercizio B

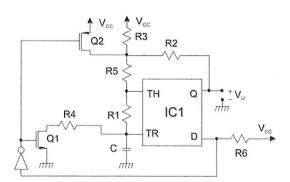
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = (A + \overline{B}) \cdot (C + \overline{D}) + (\overline{A}E + \overline{C}\overline{E}) \cdot B$$

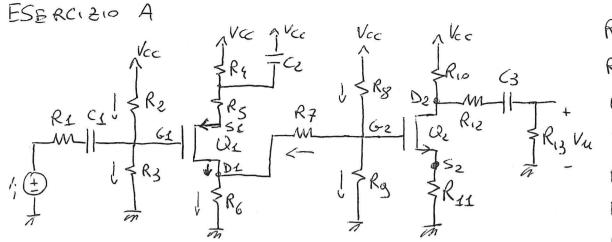
Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

Esercizio C

R1 = 400 Ω	$R5 = 2 k\Omega$
$R2 = 1 \text{ k}\Omega$	$R6 = 4 k\Omega$
$R3 = 1 \text{ k}\Omega$	C = 220 nF
R4 = 100 Ω	V _{CC} = 6 V



Il circuito IC_1 è un NE555 alimentato a $V_{CC} = 6$ V; Q_1 ha una $R_{on} = 0$ e $V_{Tn} = 1$ V; Q_2 ha una $R_{on} = 0$ e $V_{Tp} = -1$ V; l'inverter è ideale. Verificare che il circuito si comporta come un multivibratore astabile e determinare la frequenza del segnale di uscita.



$$Tsz = \frac{\sqrt{sz}}{R1t} = 2 mA$$

PER VGS > VT PERTANTO SCELGO LA SOLUZIONE CON IL SEGNO"+"-

$$Q_2: \begin{cases} T_{D2} = 2mA \\ V_{DS2} = 4V \end{cases}$$

$$V_{GS2} = 3V$$

$$g_{m2} = 2x_{10}^{-3}A/V$$

$$\overline{L}_{6} = \frac{V_{01}}{R_{6}} = 0.8 \text{ mA}$$

PER VGS & VT PERTANTO SCELGO LA SOLUZIONE CON IL SEGNO "_".

$$I_{61}=0$$
 =) $I_{2}=I_{1}$

$$T_2 = \frac{V_{CC} - V_{G1}}{R_2} = 0.1 \text{ mA}$$

$$R_3 = \frac{V_{GL}}{T_2} = 122 \text{ kg}$$

$$Q_{1}: \begin{cases} I_{D1} = 0.72 \text{ mA} \\ V_{D51} = -6.48 V \\ V_{651} = -2.2 V \\ 9m_{1} = 1.2 \times 10^{-3} \text{ A/V} \end{cases}$$

$$\begin{array}{c|c} R_1 & G_1 \\ \hline \\ & \\ & \\ \end{array}$$

$$\begin{array}{c|c} R_2 & \\ & \\ \end{array}$$

$$\begin{array}{c|c}
 & R_{12} \\
\hline
 & M_{12} \\
\hline
 & M_{12} \\
\hline
 & M_{12} \\
\hline
 & M_{13} \\
\hline
 & M_{$$

$$\int_{952} = \int_{92} - \int_{92} = \int_{932} = \int_{932} - g_{m_2} \int_{952} R_{11} = \int_{932} = \frac{\int_{92}}{1 + g_{m_2} R_{11}}$$

$$\sqrt{g_{51}} = \sqrt{g_{8}} - \sqrt{51}$$

$$\sqrt{g_{51}} = \sqrt{g_{91}} = \sqrt{g_{91}} - \sqrt{g_{91}} + \sqrt{g_{91}} = \sqrt{g_{91}} = \sqrt{g_{91}}$$

$$\sqrt{g_{51}} = (g_{m1} \sqrt{g_{51}}) R_5$$

$$\sqrt{g_{51}} = (g_{m1} \sqrt{g_{51}}) R_5$$

$$\sqrt{g_{51}} = \sqrt{g_{11}} - g_{m1} \sqrt{g_{51}} R_5$$

$$\sqrt{g_{51}} = (g_{m1} \sqrt{g_{51}}) R_5$$

$$R_1 + R_2 \parallel R_1$$

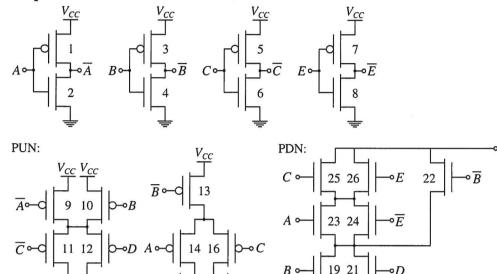
$$\frac{/u}{l_{i}} = (-g_{m2}) \frac{R_{i0} R_{13}}{R_{i0} + R_{i2} + R_{i3}} \frac{1}{1 + g_{m2} R_{11}} \frac{R_{6} R_{8} | R_{9}}{R_{6} + R_{2} + R_{8} | R_{9}} \frac{1}{1 + g_{m1} R_{5}} \frac{R_{2} | R_{3}}{R_{1} + R_{2} | R_{3}}$$

Esercizio B - svolgimento

$$Y = (A + \overline{B}) \cdot (C + \overline{D}) + (\overline{A} E + \overline{C} \overline{E}) \cdot B$$

Numero di MOS: $9 \times 2 + 4 \times 2 = 26$

Schema completo:



Dimensionamento della PUN, assumendo $(W/L)_p = p = 5$:

- $(W/L)_{1,3,5,7} = p = 5$
- Percorsi con 3 MOS in serie: (Q13-Q14-Q15), (Q13-Q16-Q17).

$$(W/L)_{13,14,15,16,17} = x;$$
 $3 \times \frac{1}{x} = \frac{1}{p} \implies x = 3p = 15$

• Percorsi con 2 MOS in serie: (Q9, Q11), (Q9, Q12), (Q10, Q11) e (Q10, Q12).

$$(W/L)_{9,10,11,12} = y; \quad 2 \times \frac{1}{y} = \frac{1}{p} \implies y = 2p = 10$$

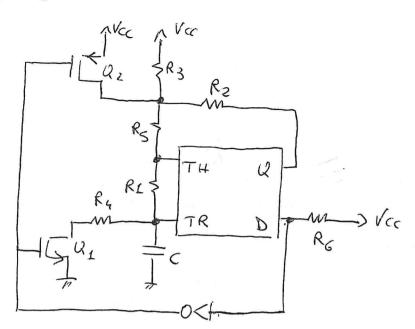
Dimensionamento della PDN, assumendo $(W/L)_n = n = 2$:

- $(W/L)_{2,4,6,8} = n = 2$
- Percorsi con 4 MOS in serie: (Q18-Q19-Q24-Q25), (Q20-Q21-Q23-Q26) possibili, mentre gli altri percorsi sono impossibili a causa delle seguenti coppie di segnali: (A, \overline{A}) , (C, \overline{C}) , (E, \overline{E}) . I due percorsi possibili non hanno nessun MOS a comune.

$$(W/L)_{18,19,20,21,23,24,25,26} = z;$$
 $4 \times \frac{1}{z} = \frac{1}{n} \implies z = 4n = 8.$

 Percorsi con 3 MOS in serie: (Q18, Q19, Q22), (Q20, Q21, Q22). Rimane da dimensionare Q22.

$$(W/L)_{22} = w;$$
 $2 \times \frac{1}{z} + \frac{1}{w} = \frac{1}{n} \implies w = \frac{zn}{z - 2n} = \frac{4n^2}{(4 - 2)n} = 2n = 4.$



$$R_{1} = 400 R$$

$$R_{2} = 1 K 2$$

$$R_{3} = 1 K 2$$

$$R_{4} = 100 R$$

$$R_{5} = 2 K R$$

$$R_{6} = 4 K R$$

$$C = 220 nF$$

$$Vcc = 6V$$

VERIFICA CONTRUTATIONE: VIL < VCON1 < VRI

$$T_1 = C_1 \ln \left(\frac{V_{i1} - V_{fL}}{V_{Cert1} - V_{fL}} \right) = \frac{2.697 \times 10^{-4} \text{ S}}{V_{Cert1} - V_{fL}}$$

$$Q = \phi$$

$$D = \phi \Rightarrow J_{31} = 6V', J_{31} = \phi', J_{331} = 6V > V_{Tn} = 1V \Rightarrow U_{1} ON$$

$$J_{32} = 6V', J_{32} = 6V', J_{332} = \phi V > V_{Tp} = -1V \Rightarrow U_{2} OFF$$

$$R_{2} = \frac{R_{Theo} R_{5} R_{1}}{M M M}$$

$$= \frac{R_{Theo} R_{5} R_{1}}{M M M}$$

$$= \frac{R_{4}}{M M}$$

$$= \frac{R_{4}}{M M}$$

$$= \frac{R_{4}}{M M}$$

$$f = \frac{1}{T} = \frac{3532.3}{}$$
 He