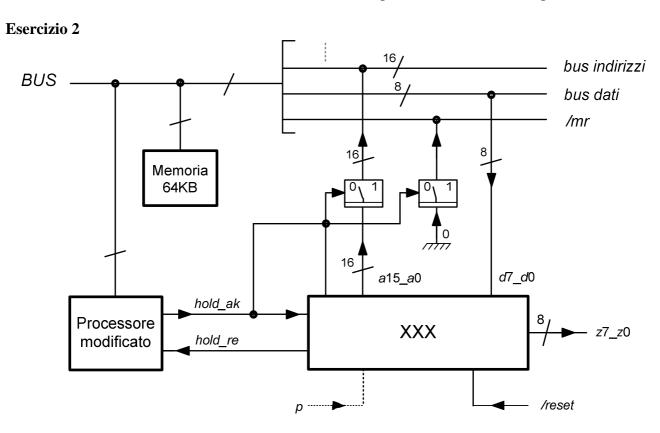
Esercizio 1

Descrivere e sintetizzare un *moltiplicatore ad 1 cifra in base 4 per interi in complemento alla radice*. Effettuare la sintesi a costo minimo delle uscite in forma SP. Individuare, classificare ed eliminare eventuali alee del 1° ordine. Calcolare il costo a porte della realizzazione priva di alee.



Il processore visto a lezione è stato modificato nel seguente modo:

- 1) Indirizza una memoria lineare da 64Kbyte
- 2) Anche i piedini che ne permettono il collegamento al bus indirizzi e al bus per il comando di lettura in memoria sono supportati da porte a tre stati, cosicché il processore può isolarsi completamente anche da questi fasci di fili ponendo tali porte in alta impedenza;
- 3) È stata aggiunta la variabile di ingresso *hold_re* e la variabile di uscita *hold_ak*;
- 4) Quando *hold_re* viene messa a 1 dalle circuiterie esterne, il processore si **blocc**a, cioè <u>si isola</u> dal bus dati, dal bus indirizzi e dal bus per il comando di lettura in memoria, non compie alcuna evoluzione e notifica ciò ponendo *hold_ak* a 1; quando *hold_re* viene riportato a 0 il processore si **sblocca**, cioè <u>rimuove il suo isolamento</u>, notifica ciò ponendo *hold_ak* a 0 e riprende la sua normale evoluzione.

Descrivere e sintetizzare l'Unità *XXX* in modo che essa, partendo dalla condizione di reset iniziale emetta tramite z7_z0 il contenuto della memoria **ad un ritmo di un byte ogni 20 cicli di clock**. Per **ogni accesso** alla memoria, *XXX* si preoccupa di bloccare il processore e di sbloccarlo quando ha finito il ciclo di lettura del byte. Come si vede dalla Figura, quando *hold_ak* vale 0, l'Unità *XXX* non carica il bus.

Ipotesi semplificative: Si consideri il processore molto più veloce di *XXX* per cui il tempo in cui esso risponde ai segnali che gli giungono tramite *hold_re* è di pochi cicli del clock di *XXX*. Si consideri anche la memoria sufficientemente veloce da non richiedere cicli di wait. Si considerino pertanto 20 cicli di clock ampiamente sufficienti a *XXX* per effettuare tutte le operazioni richieste per la lettura e l'emissione di un byte.