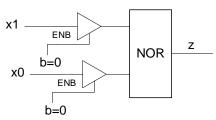
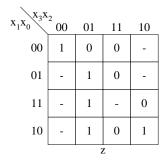
Domande di Reti Logiche - compito del 13/02/2024

C'è una sola risposta corretta per ogni domanda Usare lo spazio bianco sul retro del foglio per appunti, se serve



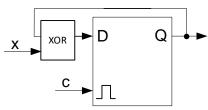
- 1) Nel circuito sopra indicato, l'uscita z
 - a) Vale certamente 0
 - b) Vale certamente 1
 - c) È in alta impedenza
 - d) Nessuna delle precedenti



- 2) Gli implicanti principali della mappa sopra indicata sono:
 - a) 5
 - b) 6
 - c) 7
 - d) Nessuna delle precedenti
- 3) Si supponga che AX contenga un numero naturale *N* qualunque. Quale delle seguenti istruzioni mette in AX il resto della divisione del contenuto di *N* per 1024?
 - a) DIV \$1024
 - b) SHR \$10, %AX
 - c) AND \$0x03FF, %AX
 - d) Nessuna delle precedenti
- 4) L'uguaglianza $|k \cdot n|_{\alpha} = k \cdot |n|_{\alpha}$
 - a) È vera per qualunque k
 - b) È vera quando k è positivo
 - c) È vera quando k è multiplo di α
 - d) Nessuna delle precedenti

SUB \$0b0100 0000, %AL

- 5) Dopo l'istruzione scritta sopra si ha CF=0, SF=0, ZF=0, OF=1. Un possibile valore di AL che porta a questo scenario è:
 - a) 1100_0000
 - b) 0100 0000
 - c) 1000_0000
 - d) Nessuna delle precedenti



- 6) Il circuito di sopra viene inizializzato a 0 al reset e pilotato con la seguente sequenza di ingressi x, c: 00, 01, 11, 10, 00. Alla fine, l'uscita:
 - a) Vale 1
 - b) Vale 0
 - c) Oscilla indefinitamente
 - d) Nessuna delle precedenti
- 7) In una RSS sintetizzata con la scomposizione Parte Operativa / Parte Controllo (PO/PC), la PC è una RSS:
 - a) di Mealy Ritardato
 - b) di Moore
 - c) di Mealy
 - d) Nessuna delle precedenti
- 8) Nella ROM di una PC sintetizzata secondo il modello basato sui μ -indirizzi, la riga corrispondente ad uno stato interno in cui si ha un μ -salto ad una sola via contiene:
 - a) μ-indirizzi true, false non specificati
 - b) Variabile di condizionamento efficace non specifi-
 - c) Variabili di comando non specificate
 - d) Nessuna delle precedenti
- 9) In una interfaccia parallela di ingresso con handshake, il flag FI viene settato a seguito:
 - a) Di un handshake con il dispositivo
 - b) Di una lettura di RBR da parte del processore
 - c) Di una lettura di RSR da parte del processore
 - d) Nessuna delle precedenti

REP MOVSL

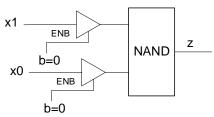
- 10) Quante fasi di fetch deve eseguire il processore per questa istruzione?
 - a) tante quante indicato in %ECX
 - b) una
 - c) quattro (perché un LONG sono 4 byte)
 - d) Nessuna delle precedenti



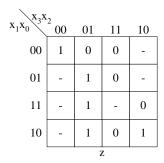
Domande di Reti Logiche – compito del 13/02/2024	
Cognome e nome:	
Matricola:	
Link al form Google per le risposte (i due link sono equivalenti):	
https://forms.gle/UUKYdHHsouaC6G5B7	
http://tinyurl.com/mtmz2bdk	
♥ - cuori	

Barrare una sola risposta per domanda

Il punteggio finale è $-1 \times$ (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve



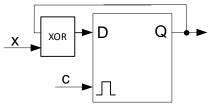
- 1) Nel circuito sopra indicato, l'uscita z
 - a) Vale certamente 0
 - b) Vale certamente 1
 - c) È in alta impedenza
 - d) Nessuna delle precedenti



- 2) Gli implicanti principali essenziali della mappa sopra indicata sono:
 - a) 1
 - b) 2
 - c) 3
 - d) Nessuna delle precedenti
- 3) Si supponga che AX contenga un numero naturale *N* qualunque. Quale delle seguenti istruzioni mette in AX il resto della divisione del contenuto di *N* per 512?
 - a) AND \$0x01FF, %AX
 - b) DIV \$512
 - c) SHR \$9, %AX
 - d) Nessuna delle precedenti
- 4) L'uguaglianza $|n \cdot m|_{\alpha} = n \cdot |m|_{\alpha}$
 - a) È vera quando n è positivo
 - b) È vera quando n è multiplo di α
 - c) È vera per qualunque n
 - d) Nessuna delle precedenti

SUB \$0b1000_0000, %AL

- 5) Dopo l'istruzione scritta sopra si ha CF=1, SF=1, ZF=0, OF=1. Un possibile valore di AL che porta a questo scenario à
 - a) 1100_0000
 - b) 0100_0000
 - c) 1000_0000
 - d) Nessuna delle precedenti



- 6) Il circuito di sopra viene inizializzato a 0 al reset e pilotato con la seguente sequenza di ingressi x, c: 00, 01, 11, 10, 00. Alla fine, l'uscita:
 - a) Vale 1
 - b) Vale 0
 - c) Oscilla indefinitamente
 - d) Nessuna delle precedenti
- 7) In una RSS sintetizzata con la scomposizione Parte Operativa / Parte Controllo (PO/PC), la PC è una RSS:
 - a) di Mealy Ritardato
 - b) di Moore
 - c) di Mealy
 - d) Nessuna delle precedenti
- 8) Nella ROM di una PC sintetizzata secondo il modello basato sui μ -indirizzi, la riga corrispondente ad uno stato interno in cui si ha un μ -salto ad una sola via contiene:
 - a) Variabili di comando non specificate
 - b) μ -indirizzi true, false non specificati
 - c) Variabile di condizionamento efficace non specifi-
 - d) Nessuna delle precedenti
- 9) In una interfaccia parallela di uscita con handshake, il flag FO viene settato a seguito:
 - a) Di una lettura di RSR da parte del processore
 - b) Di una scrittura di TBR da parte del processore
 - c) Di un handshake con il dispositivo
 - d) Nessuna delle precedenti

REP STOSL

- 10) Quante fasi di fetch deve eseguire il processore per questa istruzione?
 - a) una
 - b) quattro (perché un LONG sono 4 byte)
 - c) tante quante indicato in %ECX
 - d) Nessuna delle precedenti



Domande di Reti Logiche – compito del 13/02/2024				
Cognome e nome:				
Matricola:				
Link al form Google per le risposte (i due link sono equivalenti):				
https://forms.gle/UUKYdHHsouaC6G5B7				
http://tinyurl.com/mtmz2bdk				
A and a day				
♦ - quadri				

Barrare una sola risposta per domanda

Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

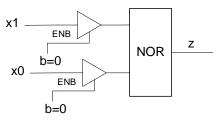
- 1) L'uguaglianza $|k \cdot n|_{\alpha} = k \cdot |n|_{\alpha}$
 - a) È vera per qualunque k
 - b) È vera quando k è positivo
 - c) È vera quando k è multiplo di α
 - d) Nessuna delle precedenti
- 2) Si supponga che AX contenga un numero naturale *N* qualunque. Quale delle seguenti istruzioni mette in AX il resto della divisione del contenuto di *N* per 1024?
 - a) DIV \$1024
 - b) SHR \$10, %AX
 - c) AND \$0x03FF, %AX
 - d) Nessuna delle precedenti

REP MOVSL

- 3) Quante fasi di fetch deve eseguire il processore per questa istruzione?
 - a) tante quante indicato in %ECX
 - b) una
 - c) quattro (perché un LONG sono 4 byte)
 - d) Nessuna delle precedenti

SUB \$0b0100_0000, %AL

- 4) Dopo l'istruzione scritta sopra si ha CF=0, SF=0, ZF=0, OF=1. Un possibile valore di AL che porta a questo scenario è:
 - a) 1100_0000
 - b) 0100_0000
 - c) 1000 0000
 - d) Nessuna delle precedenti

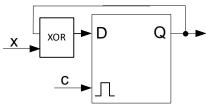


- 5) Nel circuito sopra indicato, l'uscita z
 - a) Vale certamente 0
 - b) Vale certamente 1
 - c) È in alta impedenza
 - d) Nessuna delle precedenti

- 6) Nella ROM di una PC sintetizzata secondo il modello basato sui μ -indirizzi, la riga corrispondente ad uno stato interno in cui si ha un μ -salto ad una sola via contiene:
 - a) μ-indirizzi true, false non specificati
 - Variabile di condizionamento efficace non specificata
 - c) Variabili di comando non specificate
 - d) Nessuna delle precedenti

$x x_3 x$	2			
$x_1 x_0$	00	01	11	10
00	1	0	0	ı
01	1	1	0	-
11	-	1	-	0
10	-	1	0	1
		7	Z	

- 7) Gli implicanti principali della mappa sopra indicata sono:
 - a) 5
 - b) 6
 - c) 7
 - d) Nessuna delle precedenti
- 8) In una RSS sintetizzata con la scomposizione Parte Operativa / Parte Controllo (PO/PC), la PC è una RSS:
 - a) di Mealy Ritardato
 - b) di Moore
 - c) di Mealy
 - d) Nessuna delle precedenti



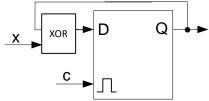
- 9) Il circuito di sopra viene inizializzato a 0 al reset e pilotato con la seguente sequenza di ingressi x, c: 00, 01, 11, 10, 00. Alla fine, l'uscita:
 - a) Vale 1
 - b) Vale 0
 - c) Oscilla indefinitamente
 - d) Nessuna delle precedenti
- 10) In una interfaccia parallela di ingresso con handshake, il flag FI viene settato a seguito:
 - a) Di un handshake con il dispositivo
 - b) Di una lettura di RBR da parte del processore
 - c) Di una lettura di RSR da parte del processore
 - d) Nessuna delle precedenti



	Domande di Reti Logiche – compito del 13/02/2024	
C	Cognome e nome:	
	Matricola:	
	Link al form Google per le risposte (i due link sono equivalenti):	
	https://forms.gle/UUKYdHHsouaC6G5B7	
	http://tinyurl.com/mtmz2bdk	
• Cari		
♣ - fiori		

Barrare una sola risposta per domanda

Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

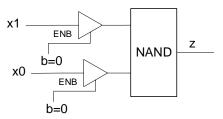


- 1) Il circuito di sopra viene inizializzato a 0 al reset e pilotato con la seguente sequenza di ingressi x, c: 00, 01, 11, 10, 00. Alla fine, l'uscita:
 - a) Vale 1
 - b) Vale 0
 - c) Oscilla indefinitamente
 - d) Nessuna delle precedenti
- 2) Si supponga che AX contenga un numero naturale *N* qualunque. Quale delle seguenti istruzioni mette in AX il resto della divisione del contenuto di *N* per 512?
 - a) AND \$0x01FF, %AX
 - b) DIV \$512
 - c) SHR \$9, %AX
 - d) Nessuna delle precedenti

REP STOSL

- 3) Quante fasi di fetch deve eseguire il processore per questa istruzione?
 - a) una
 - b) quattro (perché un LONG sono 4 byte)
 - c) tante quante indicato in %ECX
 - d) Nessuna delle precedenti
- 4) Nella ROM di una PC sintetizzata secondo il modello basato sui μ -indirizzi, la riga corrispondente ad uno stato interno in cui si ha un μ -salto ad una sola via contiene:
 - a) Variabili di comando non specificate
 - b) μ -indirizzi true, false non specificati
 - c) Variabile di condizionamento efficace non specificata
 - d) Nessuna delle precedenti
- 5) In una RSS sintetizzata con la scomposizione Parte Operativa / Parte Controllo (PO/PC), la PC è una RSS:
 - a) di Mealy Ritardato
 - b) di Moore
 - c) di Mealy
 - d) Nessuna delle precedenti

- SUB \$0b1000 0000, %AL
- 6) Dopo l'istruzione scritta sopra si ha CF=1, SF=1, ZF=0, OF=1. Un possibile valore di AL che porta a questo scenario à.
 - a) 1100_0000
 - b) 0100_0000
 - c) 1000_0000
 - d) Nessuna delle precedenti
- 7) L'uguaglianza $|n\cdot m|_{\alpha}=n\cdot |m|_{\alpha}$
 - a) È vera quando n è positivo
 - b) È vera quando n è multiplo di α
 - c) È vera per qualunque n
 - d) Nessuna delle precedenti



- 8) Nel circuito sopra indicato, l'uscita z
 - a) Vale certamente 0
 - b) Vale certamente 1
 - c) È in alta impedenza
 - d) Nessuna delle precedenti
- 9) In una interfaccia parallela di uscita con handshake, il flag FO viene settato a seguito:
 - a) Di una lettura di RSR da parte del processore
 - b) Di una scrittura di TBR da parte del processore
 - c) Di un handshake con il dispositivo
 - d) Nessuna delle precedenti

$x \times x_3 x$	2			
$\mathbf{x}_1 \mathbf{x}_0$	00	01	11	10
00	1	0	0	ı
01	1	1	0	-
11	-	1	-	0
10	-	1	0	1
		2	Z	

- 10) Gli implicanti principali essenziali della mappa sopra indicata sono:
 - a) 1
 - b) 2
 - c) 3
 - d) Nessuna delle precedenti



Domande di Reti Logiche – compito del 13/02/2024
Cognome e nome:
Matricola:
Link al form Google per le risposte (i due link sono equivalenti):
https://forms.gle/UUKYdHHsouaC6G5B7
http://tinyurl.com/mtmz2bdk
. • 7
◆ - picche