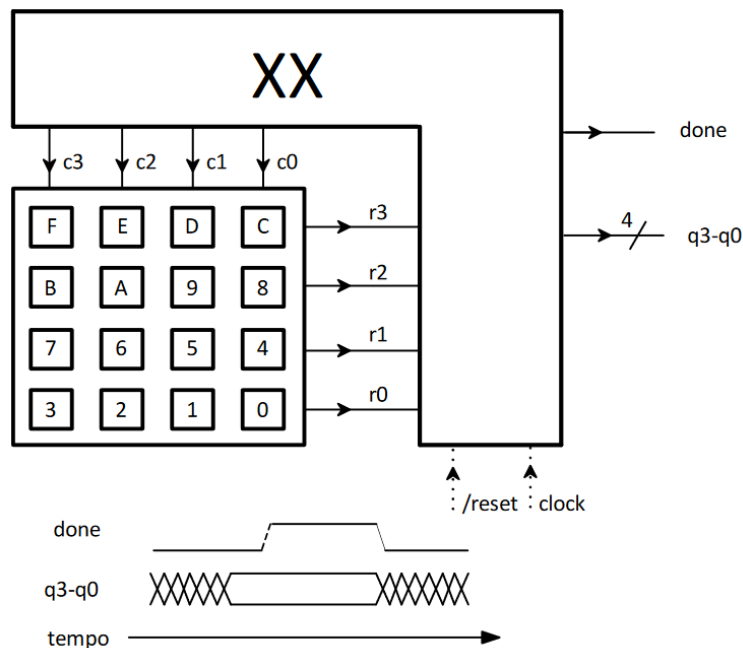


30 Giugno 2020 - Esercizio 2



La tastiera di figura viene usata da un operatore che preme un tasto alla volta. Quando viene premuto un tasto, *XX* deve fornirne in uscita la codifica binaria su 4 bit tramite le variabili *q3_q0*, mettendol'uscita *done* a 1 finché il tasto non viene rilasciato. Dopo il rilascio del tasto *done* ritorna a 0.

XX attiva le colonne *c3_c0* della matrice ciclicamente, mettendo una colonna ad 1 e tenendo le altre a 0. Quando una colonna è ad 1, se nessuno dei tasti sulla colonna è premuto, tutti gli ingressi di riga *r3_r0* valgono 0. Se un tasto della colonna è stato premuto, l'ingresso della riga corrispondente vale 1. Si assuma che non esista nessun problema di temporizzazione (i tasti vengono premuti a lungo, tra due pressioni di tasti intercorre un tempo molto lungo, la tastiera risponde velocemente).

Descrivere il circuito *XX* in Verilog, e sintetizzarlo come unità con parte operativa e parte controllo. A tale scopo, è fornito il file *testbench.v*, contenente dei casi di test per la verifica della soluzione proposta.