

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

AX contiene un naturale compreso tra 4000 e 10000, e BL contiene un naturale tra 20 e 200. Per poter svolgere la divisione in ogni caso devo scrivere

- ☐ DIV %BL
- ☐ DIV %AX, %BL
- ☐ MOV \$0, %DX
MOV \$0, %BH
DIV %BX
- ☐ Nessuna delle precedenti

ADD %AL, %BL

Quale delle seguenti configurazioni degli operandi scrive 1 dentro OF, e 0 dentro CF?

- ☐ AL=0100_0000, BL=0100_0000
- ☐ AL=1000_0000, BL=1000_0000
- ☐ AL=1111_1111, BL=0000_0001
- ☐ Nessuna delle precedenti

Sia data una stringa di n bit, in cui il primo bit rappresenta il segno e gli altri $n-1$ bit il modulo di un intero x . La rappresentazione di x in complemento a due su n bit:

- ☐ È possibile solo se x è positivo
- ☐ È possibile solo se x è negativo
- ☐ È sempre possibile
- ☐ Nessuna delle precedenti

$$|2X|_m = 2|X|_m$$

- ☐ Vero
- ☐ Falso
- ☐ Nessuna delle precedenti

$$\bar{a}b + a + \bar{a}\bar{b} =$$

- ☐ 0
- ☐ 1
- ☐ a
- ☐ Nessuna delle precedenti

In un D-Flip-Flop, se l'ingresso d varia *all'interno dell'intervallo* $[t - T_{setup}; t + T_{hold}]$ rispetto al fronte di salita del clock (che si suppone sia all'istante t), l'uscita q

- ☐ Vale 0 o 1, in modo non predicibile
- ☐ Oscilla
- ☐ È in alta impedenza
- ☐ Nessuna delle precedenti

Un ricevitore seriale si rende conto che una nuova trama è iniziata quando

- ☐ Il trasmettitore mette /dav a 0
- ☐ Il trasmettitore mette eoc a 1
- ☐ Il trasmettitore invia una sequenza di escape
- ☐ Nessuna delle precedenti

```
reg [1:0] A,B;
```

```
[...]
```

```
S0: begin A<=1; B<=2; STAR<=S1; end
```

```
S1: begin A<=B; B<=A; STAR<=S2; end
```

```
S2: begin B<=A; A<=B; STAR<=S3; end
```

```
S3: [...]
```

Dato il pezzo di descrizione riportato sopra, cosa contengono i registri A e B nello stato S3?

- ☐ A=1, B=2
- ☐ A=2, B=2
- ☐ Entrambi contengono valori casuali, che dipendono da quale registro vince la corsa
- ☐ Nessuna delle precedenti

In una rete sequenziale sincronizzata siano $X[j]$ e $S[j]$ lo stato di ingresso ed interno presenti dopo il j -simo clock. La legge $A()$ che aggiorna lo stato interno è:

- ☐ $S[j+1] = A(X[j], S[j])$
- ☐ $S[j+1] = A(X[j+1], S[j])$
- ☐ $S[j+1] = A(X[j], S[j+1])$
- ☐ Nessuna delle precedenti, in quanto la risposta dipende dal tipo di rete (Moore, Mealy, Mealy ritardato)

Un'interfaccia gestibile ad interruzione di programma riporta a zero il flag IE quando:

- ☐ Il processore mette inta ad 1
- ☐ Il controllore di interruzione mette a 0 il bit relativo a quell'interfaccia in un proprio registro interno
- ☐ Il processore scrive qualcosa nel type register TR_i , relativo a quell'interfaccia, che si trova nel controllore di interruzione
- ☐ Nessuna delle precedenti

Nel D-Flip-Flop 7474, il ritardatore è:

- ☐ Una rete combinatoria
- ☐ Un Latch SR
- ☐ Una rete sequenziale sincronizzata
- ☐ Nessuna delle precedenti

Un circuito formatore di impulsi P+ è:

- ☐ Una rete combinatoria
- ☐ Una rete sequenziale sincronizzata
- ☐ Una rete sequenziale asincrona
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: SÌ ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

AX contiene un naturale compreso tra 4000 e 10000, e BL contiene un naturale tra 20 e 200. Per poter svolgere la divisione in ogni caso devo scrivere

- ☐ DIV %BL
- ☐ DIV %AX, %BL
- ☐ MOV \$0, %DX
- ☐ MOV \$0, %BH
- ☐ DIV %BX
- ☐ Nessuna delle precedenti

ADD %AL, %BL

Quale delle seguenti configurazioni degli operandi scrive 1 dentro OF, e 0 dentro CF?

- ☐ AL=0100_0000, BL=0100_0000
- ☐ AL=1000_0000, BL=1000_0000
- ☐ AL=1111_1111, BL=0000_0001
- ☐ Nessuna delle precedenti

Sia data una stringa di n bit, in cui il primo bit rappresenta il segno e gli altri $n-1$ bit il modulo di un intero x . La rappresentazione di x in complemento a due su n bit:

- ☐ È possibile solo se x è positivo
- ☐ È possibile solo se x è negativo
- ☐ È sempre possibile
- ☐ Nessuna delle precedenti

$$|2X|_m = 2|X|_m$$

- ☐ Vero
- ☐ Falso
- ☐ Nessuna delle precedenti

$$\bar{a}b + a + \bar{a}\bar{b} =$$

- ☐ 0
- ☐ 1
- ☐ a
- ☐ Nessuna delle precedenti

In un D-Flip-Flop, se l'ingresso d varia *all'interno dell'intervallo* $[t - T_{setup}; t + T_{hold}]$ rispetto al fronte di salita del clock (che si suppone sia all'istante t), l'uscita q

- ☐ Vale 0 o 1, in modo non predicibile
- ☐ Oscilla
- ☐ È in alta impedenza
- ☐ Nessuna delle precedenti

Un ricevitore seriale si rende conto che una nuova trama è iniziata quando

- ☐ Il trasmettitore mette /dav a 0
- ☐ Il trasmettitore mette eoc a 1
- ☐ Il trasmettitore invia una sequenza di escape
- ☐ Nessuna delle precedenti

```
reg [1:0] A,B;
```

```
[...]
```

```
S0: begin A<=1; B<=2; STAR<=S1; end
```

```
S1: begin A<=B; B<=A; STAR<=S2; end
```

```
S2: begin B<=A; A<=B; STAR<=S3; end
```

```
S3: [...]
```

Dato il pezzo di descrizione riportato sopra, cosa contengono i registri A e B nello stato S3?

- ☐ A=1, B=2
- ☐ A=2, B=2
- ☐ Entrambi contengono valori casuali, che dipendono da quale registro vince la corsa
- ☐ Nessuna delle precedenti

In una rete sequenziale sincronizzata siano $X[j]$ e $S[j]$ lo stato di ingresso ed interno presenti dopo il j -simo clock. La legge $A()$ che aggiorna lo stato interno è:

- ☐ $S[j+1] = A(X[j], S[j])$
- ☐ $S[j+1] = A(X[j+1], S[j])$
- ☐ $S[j+1] = A(X[j], S[j+1])$
- ☐ Nessuna delle precedenti, in quanto la risposta dipende dal tipo di rete (Moore, Mealy, Mealy ritardato)

Un'interfaccia gestibile ad interruzione di programma riporta a zero il flag IE quando:

- ☐ Il processore mette inta ad 1
- ☐ Il controllore di interruzione mette a 0 il bit relativo a quell'interfaccia in un proprio registro interno
- ☐ Il processore scrive qualcosa nel type register TR_i , relativo a quell'interfaccia, che si trova nel controllore di interruzione
- ☐ Nessuna delle precedenti

Nel D-Flip-Flop 7474, il ritardatore è:

- ☐ Una rete combinatoria
- ☐ Un Latch SR
- ☐ Una rete sequenziale sincronizzata
- ☐ Nessuna delle precedenti

Un circuito formatore di impulsi P+ è:

- ☐ Una rete combinatoria
- ☐ Una rete sequenziale sincronizzata
- ☐ Una rete sequenziale asincrona
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: SÌ ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

AX contiene un naturale compreso tra 4000 e 10000, e BL contiene un naturale tra 20 e 200. Per poter svolgere la divisione in ogni caso devo scrivere

- ☐ DIV %BL
- ☐ DIV %AX, %BL
- ☐ MOV \$0, %DX
MOV \$0, %BH
DIV %BX
- ☐ Nessuna delle precedenti

ADD %AL, %BL

Quale delle seguenti configurazioni degli operandi scrive 1 dentro OF, e 0 dentro CF?

- ☐ AL=0100_0000, BL=0100_0000
- ☐ AL=1000_0000, BL=1000_0000
- ☐ AL=1111_1111, BL=0000_0001
- ☐ Nessuna delle precedenti

Sia data una stringa di n bit, in cui il primo bit rappresenta il segno e gli altri $n-1$ bit il modulo di un intero x . La rappresentazione di x in complemento a due su n bit:

- ☐ È possibile solo se x è positivo
- ☐ È possibile solo se x è negativo
- ☐ È sempre possibile
- ☐ Nessuna delle precedenti

$$|2X|_m = 2|X|_m$$

- ☐ Vero
- ☐ Falso
- ☐ Nessuna delle precedenti

$$\bar{a}b + a + \bar{a}\bar{b} =$$

- ☐ 0
- ☐ 1
- ☐ a
- ☐ Nessuna delle precedenti

In un D-Flip-Flop, se l'ingresso d varia *all'interno dell'intervallo* $[t - T_{setup}; t + T_{hold}]$ rispetto al fronte di salita del clock (che si suppone sia all'istante t), l'uscita q

- ☐ Vale 0 o 1, in modo non predicibile
- ☐ Oscilla
- ☐ È in alta impedenza
- ☐ Nessuna delle precedenti

Un ricevitore seriale si rende conto che una nuova trama è iniziata quando

- ☐ Il trasmettitore mette /dav a 0
- ☐ Il trasmettitore mette eoc a 1
- ☐ Il trasmettitore invia una sequenza di escape
- ☐ Nessuna delle precedenti

reg [1:0] A,B;

[...]

S0: begin A<=1; B<=2; STAR<=S1; end

S1: begin A<=B; B<=A; STAR<=S2; end

S2: begin B<=A; A<=B; STAR<=S3; end

S3: [...]

Dato il pezzo di descrizione riportato sopra, cosa contengono i registri A e B nello stato S3?

- ☐ A=1, B=2
- ☐ A=2, B=2
- ☐ Entrambi contengono valori casuali, che dipendono da quale registro vince la corsa
- ☐ Nessuna delle precedenti

In una rete sequenziale sincronizzata siano $X[j]$ e $S[j]$ lo stato di ingresso ed interno presenti dopo il j -simo clock. La legge AQ che aggiorna lo stato interno è:

- ☐ $S[j+1] = A(X[j], S[j])$
- ☐ $S[j+1] = A(X[j+1], S[j])$
- ☐ $S[j+1] = A(X[j], S[j+1])$
- ☐ Nessuna delle precedenti, in quanto la risposta dipende dal tipo di rete (Moore, Mealy, Mealy ritardato)

Un'interfaccia gestibile ad interruzione di programma riporta a zero il flag IE quando:

- ☐ Il processore mette inta ad 1
- ☐ Il controllore di interruzione mette a 0 il bit relativo a quell'interfaccia in un proprio registro interno
- ☐ Il processore scrive qualcosa nel type register TR_i , relativo a quell'interfaccia, che si trova nel controllore di interruzione
- ☐ Nessuna delle precedenti

Nel D-Flip-Flop 7474, il ritardatore è:

- ☐ Una rete combinatoria
- ☐ Un Latch SR
- ☐ Una rete sequenziale sincronizzata
- ☐ Nessuna delle precedenti

Un circuito formatore di impulsi P+ è:

- ☐ Una rete combinatoria
- ☐ Una rete sequenziale sincronizzata
- ☐ Una rete sequenziale asincrona
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: Sì ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

AX contiene un naturale compreso tra 4000 e 10000, e BL contiene un naturale tra 20 e 200. Per poter svolgere la divisione in ogni caso devo scrivere

- ☐ DIV %BL
- ☐ DIV %AX, %BL
- ☐ MOV \$0, %DX
- ☐ MOV \$0, %BH
- ☐ DIV %BX
- ☐ Nessuna delle precedenti

ADD %AL, %BL

Quale delle seguenti configurazioni degli operandi scrive 1 dentro OF, e 0 dentro CF?

- ☐ AL=0100_0000, BL=0100_0000
- ☐ AL=1000_0000, BL=1000_0000
- ☐ AL=1111_1111, BL=0000_0001
- ☐ Nessuna delle precedenti

Sia data una stringa di n bit, in cui il primo bit rappresenta il segno e gli altri $n-1$ bit il modulo di un intero x . La rappresentazione di x in complemento a due su n bit:

- ☐ È possibile solo se x è positivo
- ☐ È possibile solo se x è negativo
- ☐ È sempre possibile
- ☐ Nessuna delle precedenti

$$|2X|_m = 2|X|_m$$

- ☐ Vero
- ☐ Falso
- ☐ Nessuna delle precedenti

$$\bar{a}b + a + \bar{a}\bar{b} =$$

- ☐ 0
- ☐ 1
- ☐ a
- ☐ Nessuna delle precedenti

In un D-Flip-Flop, se l'ingresso d varia *all'interno dell'intervallo* $[t - T_{setup}; t + T_{hold}]$ rispetto al fronte di salita del clock (che si suppone sia all'istante t), l'uscita q

- ☐ Vale 0 o 1, in modo non predicibile
- ☐ Oscilla
- ☐ È in alta impedenza
- ☐ Nessuna delle precedenti

Un ricevitore seriale si rende conto che una nuova trama è iniziata quando

- ☐ Il trasmettitore mette /dav a 0
- ☐ Il trasmettitore mette eoc a 1
- ☐ Il trasmettitore invia una sequenza di escape
- ☐ Nessuna delle precedenti

```
reg [1:0] A,B;
```

```
[...]
```

```
S0: begin A<=1; B<=2; STAR<=S1; end
```

```
S1: begin A<=B; B<=A; STAR<=S2; end
```

```
S2: begin B<=A; A<=B; STAR<=S3; end
```

```
S3: [...]
```

Dato il pezzo di descrizione riportato sopra, cosa contengono i registri A e B nello stato S3?

- ☐ A=1, B=2
- ☐ A=2, B=2
- ☐ Entrambi contengono valori casuali, che dipendono da quale registro vince la corsa
- ☐ Nessuna delle precedenti

In una rete sequenziale sincronizzata siano $X[j]$ e $S[j]$ lo stato di ingresso ed interno presenti dopo il j -simo clock. La legge $A()$ che aggiorna lo stato interno è:

- ☐ $S[j+1] = A(X[j], S[j])$
- ☐ $S[j+1] = A(X[j+1], S[j])$
- ☐ $S[j+1] = A(X[j], S[j+1])$
- ☐ Nessuna delle precedenti, in quanto la risposta dipende dal tipo di rete (Moore, Mealy, Mealy ritardato)

Un'interfaccia gestibile ad interruzione di programma riporta a zero il flag IE quando:

- ☐ Il processore mette inta ad 1
- ☐ Il controllore di interruzione mette a 0 il bit relativo a quell'interfaccia in un proprio registro interno
- ☐ Il processore scrive qualcosa nel type register TR_i , relativo a quell'interfaccia, che si trova nel controllore di interruzione
- ☐ Nessuna delle precedenti

Nel D-Flip-Flop 7474, il ritardatore è:

- ☐ Una rete combinatoria
- ☐ Un Latch SR
- ☐ Una rete sequenziale sincronizzata
- ☐ Nessuna delle precedenti

Un circuito formatore di impulsi P+ è:

- ☐ Una rete combinatoria
- ☐ Una rete sequenziale sincronizzata
- ☐ Una rete sequenziale asincrona
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: SÌ ☐ No ☐
