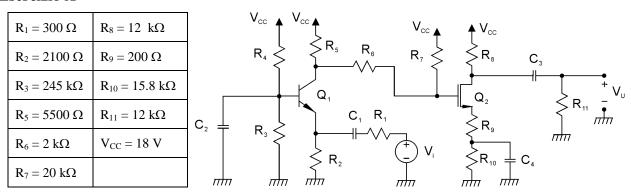
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 18 febbraio 2019

Esercizio A



 Q_1 è un transistore BJT BC109B resistivo con $h_{re} = h_{oe} = 0$; Q_2 è un transistore MOS a canale n resistivo con $V_T = 1$ V e la corrente di drain in saturazione data da $I_D = k(V_{GS} - V_T)^2$ con k = 0.5 mA/V². Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R_4 in modo che, in condizioni di riposo, la tensione sul drain di Q_2 sia 12 V. Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di Q_2 . (R: $R_4 = 487051 \Omega$)
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali C_1 , C_2 , C_3 e C_4 possono essere considerati dei corto circuiti. (R: $V_U/V_i = -62.64$)

Esercizio B

Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \left(\overline{AE} + \overline{C}D\right)\left(\overline{B}D + E\right) + \overline{C}\overline{D}E + \overline{B}(AC + D)$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento di tutti i transistori. (R: N = 22)

Esercizio C

$R_1 = 80 \Omega$	$R_6 = 800 \Omega$	V_{cc} R_{s} R_{s}
$R_2 = 2 \text{ k}\Omega$	$R_7 = 1 \text{ k}\Omega$	R_6 R_4 R_1 R_1 R_2 R_2 R_3 R_4 R_4 R_5 R_4 R_5 R_4 R_5 R_6 R_4 R_7 R_7 R_7 R_7 R_7 R_8 R_8 R_8 R_9
$R_3 = 400 \ \Omega$	C = 60 nF	
$R_4 = 400 \ \Omega$	$V_{CC} = 6 \text{ V}$	
$R_5 = 1200 \ \Omega$		

Il circuito IC_1 è un NE555 alimentato a $V_{CC}=6$ V; Q_1 ha una $R_{on}=0$ e $V_T=1$ V; l'inverter è ideale. Determinare la frequenza del segnale di uscita del multivibratore in figura. (R: f=36645.6 Hz)