

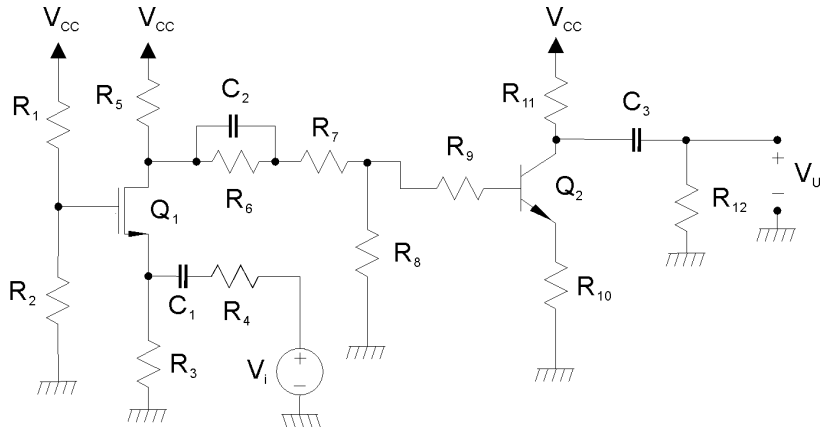
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 10 settembre 2013

Esercizio A

$R_1 + R_2 = 100 \text{ k}\Omega$	
$R_3 = 2 \text{ k}\Omega$	$R_{10} = 2 \text{ k}\Omega$
$R_4 = 50 \Omega$	$R_{11} = 4.5 \text{ k}\Omega$
$R_5 = 2 \text{ k}\Omega$	$R_{12} = 20 \text{ k}\Omega$
$R_6 = 380 \text{ k}\Omega$	$C_1 = 47 \text{ nF}$
$R_7 = 100 \Omega$	$C_2 = 150 \text{ nF}$
$R_8 = 490 \text{ k}\Omega$	$C_3 = 6.8 \text{ nF}$
$R_9 = 29 \text{ k}\Omega$	$V_{CC} = 18 \text{ V}$



Q_1 è un transistor MOS a canale n resistivo, con la corrente di drain in saturazione data da $I_{DS} = k(V_{GS} - V_T)^2$ con $k = 0.5 \text{ mA/V}^2$ e $V_T = 1 \text{ V}$. Q_2 è un transistor BJT BC109B resistivo con $h_{re} = h_{oe} = 0$.

Con riferimento all'amplificatore in figura:

- 1) Calcolare il valore delle resistenze R_1 e R_2 in modo che, in condizioni di riposo, la tensione sul collettore di Q_2 sia $V_C = 9 \text{ V}$. Determinare, inoltre il punto di riposo dei due transistori e verificare la saturazione di Q_1 . (R: $R_1 = 43213 \Omega$; $R_2 = 56787 \Omega$)
- 2) Determinare il guadagno V_U/V_i alle frequenze per le quali C_1 , C_2 e C_3 possono essere considerati dei corto circuiti. (R: $V_U/V_i = -7.69$)
- 3) **(Solo per 12 CFU)** Determinare la funzione di trasferimento V_U/V_i e tracciarne il diagramma di Bode quotato asintotico del modulo. (R: $f_{z1} = 0 \text{ Hz}$; $f_{p1} = 9031.75 \text{ Hz}$; $f_{z2} = 2.79 \text{ Hz}$; $f_{p2} = 6.598 \text{ Hz}$; $f_{z3} = 0 \text{ Hz}$; $f_{p3} = 955.31 \text{ Hz}$)

Esercizio B

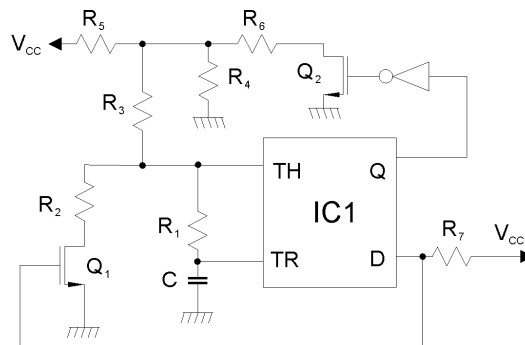
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = (\overline{A + D})(\overline{CD} + B + \overline{E}) + \overline{BC}(A + \overline{DE}) + \overline{DE}$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

Esercizio C

$R_1 = 500 \Omega$	$R_6 = 10 \Omega$
$R_2 = 4 \text{ k}\Omega$	$R_7 = 1 \text{ k}\Omega$
$R_3 = 300 \Omega$	$C = 680 \text{ nF}$
$R_4 = 1 \text{ k}\Omega$	$V_{CC} = 5 \text{ V}$
$R_5 = 100 \Omega$	



Il circuito IC_1 è un NE555 alimentato a $V_{CC} = 5 \text{ V}$, Q_1 e Q_2 hanno una $R_{on} = 0$ e $V_T = 1 \text{ V}$, l'inverter è ideale. Determinare la frequenza del segnale di uscita del multivibratore in figura. (R: $f = 2931.44 \text{ Hz}$)