

Cognome e Nome: \_\_\_\_\_ Matricola: \_\_\_\_\_

### Esercizio 1

Si consideri un insieme di numeri *naturali* rappresentati secondo la seguente rappresentazione:  $x \leftrightarrow (e, m)$ , cioè il numero naturale  $x$  è rappresentato dalla coppia di numeri *naturali*  $e$  ed  $m$ , rappresentati in base due su  $n_e, n_m$  bit, rispettivamente, ed è:

- $x = m \cdot 2^e$
  - Il bit più significativo di  $m$  **vale 1**.
- Individuare l'intervallo di numeri rappresentabili per un dato un valore di  $e$ . Determinare se gli intervalli di numeri rappresentabili con due valori di  $e$  consecutivi sono disgiunti o meno.
  - Sintetizzare un comparatore per i numeri naturali così rappresentati, che abbia due uscite:  $eq$ , che vale 1 se i due numeri in ingresso  $x_1, x_2$  sono uguali e 0 altrimenti, e  $min$ , che vale 1 se  $x_1 < x_2$  e 0 altrimenti.
  - Usando la rete sintetizzata al punto precedente, sintetizzare un comparatore per numeri *interi* rappresentati come  $x \leftrightarrow (s, e, m)$ , dove  $s$  è il bit del segno e vale 1 se il numero è negativo, 0 se il numero è positivo. Si chiamino  $eq'$  e  $min'$  le uscite del comparatore per interi.

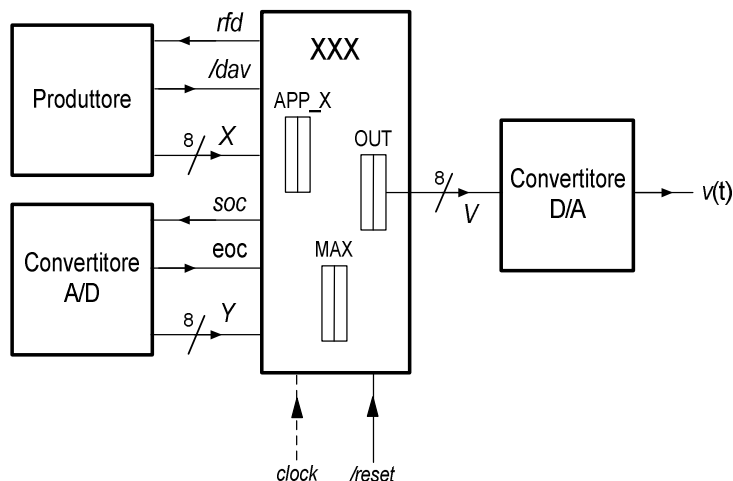
### Esercizio 2

Descrivere l'unità XXX che, colloquiando con un Produttore, un Convertitore A/D e un Convertitore D/A (tutti atti a gestire numeri naturali a 8 bit), compie le seguenti operazioni:

- Tenendo l'uscita  $V$  a 0, preleva dal Produttore un numero naturale  $X$  che è sempre maggiore di 0;
- Tenendo l'uscita  $V$  a 0, preleva dal Convertitore A/D un numero naturale  $Y$  che è sempre maggiore di 0;
- Emette tramite l'uscita  $V$  una sequenza di numeri naturali in modo che il Convertitore D/A, generi, ricevendoli, un segnale triangolare isoscele di altezza pari a  $\max(X, Y)$ ;
- Torna al punto 1.

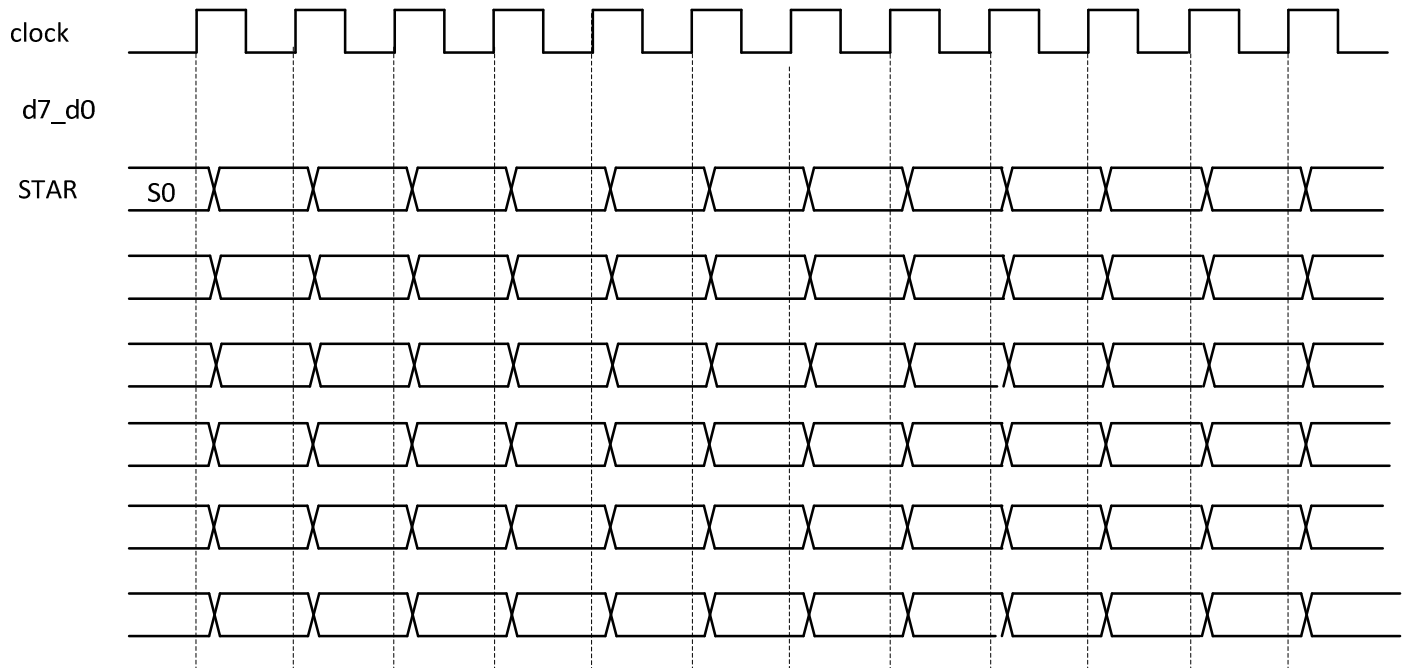
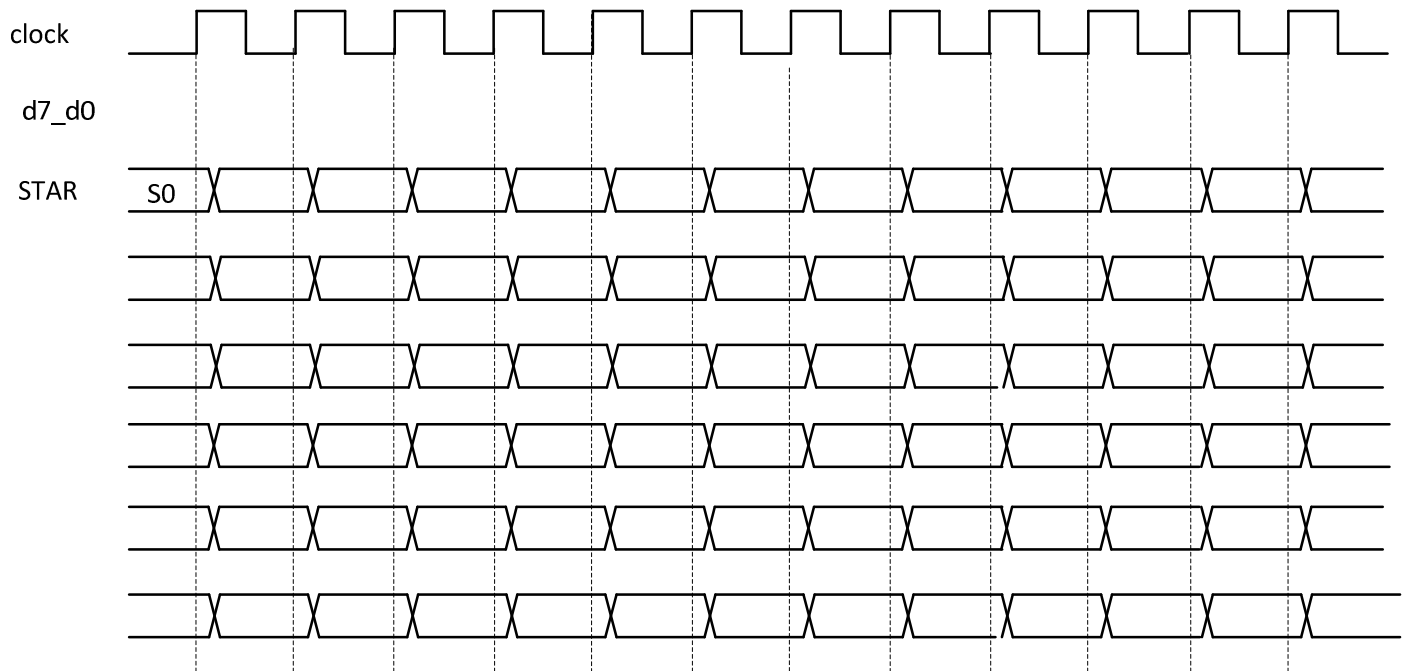
Fare, per XXX, un diagramma temporale supponendo che riceva  $X=1$  e  $Y=2$ .

Sintetizzare la parte operativa di XXX relativamente ai registri MAX e OUT, specificando chiaramente come sono fatte le reti combinatorie che entrano in gioco.



# Compito di Reti Logiche del 12/06/2015

Cognome e Nome: \_\_\_\_\_ Matricola: \_\_\_\_\_



Cognome e Nome: \_\_\_\_\_ Matricola: \_\_\_\_\_

### Es 1 - Soluzione

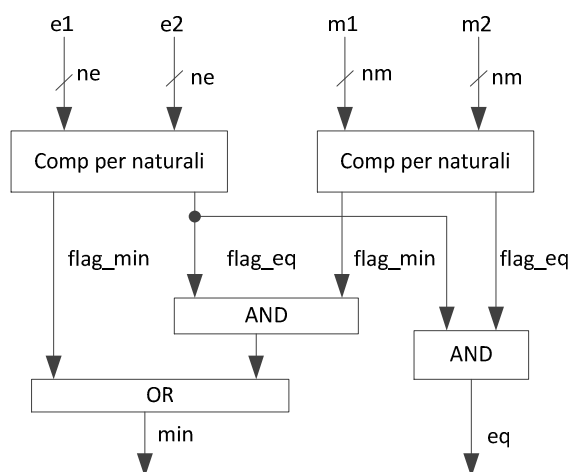
- 1) L'insieme di numeri rappresentabili con esponente  $e$  è  $[2^{e+n_m-1}, 2^{e+n_m} - 2^e]$ . Due intervalli consecutivi sono sovrapposti se l'estremo superiore del primo è maggiore o uguale dell'estremo inferiore del secondo, cioè se  $2^{e+n_m} - 2^e \geq 2^{(e+1)} \cdot 2^{n_m-1}$ . Tale disequazione è falsa per qualunque valore di  $e$ , e quindi gli intervalli sono tutti mutuamente disgiunti.
- 2) Per quanto appena dimostrato al punto 1), la rappresentazione è unica. Pertanto il test  $x_1 = x_2$  equivale a  $(e_1 = e_2) \text{ AND } (m_1 = m_2)$ . Inoltre, dato che gli intervalli sono disgiunti, il test  $x_1 < x_2$  equivale a  $(e_1 < e_2) \text{ OR } [(e_1 = e_2) \text{ AND } (m_1 < m_2)]$ . La rete che compie le operazioni richieste è quella in figura.
- 3) Due numeri sono uguali se sono uguali sia i loro moduli che i loro segni. La rete di cui al punto 2) testa l'uguaglianza dei moduli. Pertanto, abbiamo  $eq' = eq \cdot \overline{(s_1 \oplus s_2)}$ . Per quanto riguarda l'uscita  $min'$ , si osserva che il risultato della loro comparazione dipende dai segni e dall'uscita  $min$  della rete di cui al punto 2). Pertanto, per l'uscita  $min'$  vale la tabella di verità riportata sotto.

s1	s2	min	min'
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

$$min' = s_1 \cdot s_2 + s_1 \cdot \overline{m} + \overline{s_1} \cdot \overline{s_2} \cdot m,$$

oppure

$$min' = s_1 \oplus (\overline{s_2} \cdot m)$$



## Compito di Reti Logiche del 12/06/2015

Cognome e Nome: \_\_\_\_\_ Matricola: \_\_\_\_\_

### Es 2 - Una possibile soluzione

```
module XXX(dav_,rfd,X, soc,eoc,Y, V, clock,reset_);
  input      clock,reset_;
  input      dav_,eoc;
  output     rfd,soc;
  input [7:0] X,Y;
  output[7:0] V;

  reg        RFD,SOC;          assign rfd=RFD; assign soc=SOC;
  reg [7:0]  APP_X,MAX,OUT;     assign V=OUT;
  reg [2:0]  STAR;              parameter S0=0,S1=1,S2=2,S3=3,S4=4,S5=5;

  always @(reset_==0) begin RFD=1; SOC=0; OUT=0; STAR=S0; end
  always @(posedge clock) if (reset_==1) #3
    casex(STAR)
      //Prelievo di un nuovo numero dal Produttore, con appoggio nel registro APP
      S0: begin APP_X<=X; STAR<=(dav_==1)?S0:S1; end
      S1: begin RFD<=0; STAR<=(dav_==0)?S1:S2; end
      //Chiusura dello handshake con il Produttore e prelievo di un nuovo numero
      //dal Convertitore con appoggio nel registro MAX del max(Y,APP_X)
      S2: begin RFD<=1; SOC<=1; STAR<=(eoc==1)?S2:S3; end
      S3: begin SOC<=0; MAX<=(Y>APP_X)?Y:APP_X; STAR<=(eoc==0)?S3:S4; end
      //Generazione dell'impulso triangolare
      S4: begin OUT<=OUT+1; STAR<=(OUT==MAX-1)?S5:S4; end
      S5: begin OUT<=OUT-1; STAR<=(OUT==1)?S0:S5; end
    endcase
endmodule
```

