

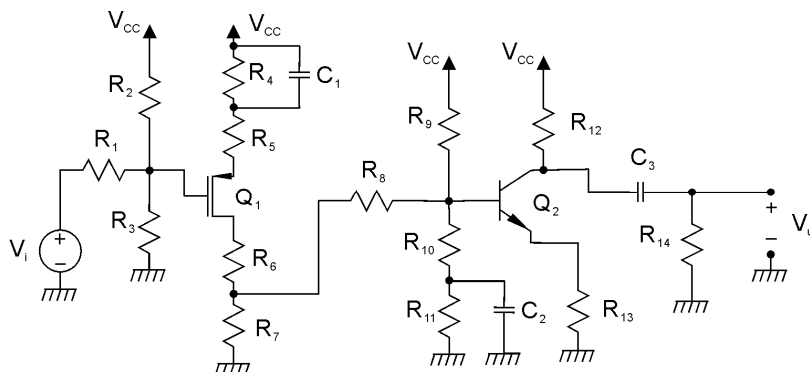
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 30 giugno 2015

Esercizio A

$R_1 = 5 \text{ k}\Omega$	$R_{11} = 750 \text{ }\Omega$
$R_3 = 10 \text{ k}\Omega$	$R_{12} = 5.5 \text{ k}\Omega$
$R_4 = 3900 \text{ }\Omega$	$R_{13} = 1 \text{ k}\Omega$
$R_5 = 100 \text{ }\Omega$	$R_{14} = 20 \text{ k}\Omega$
$R_6 = 1 \text{ k}\Omega$	$C_1 = 15 \text{ nF}$
$R_7 = 3 \text{ k}\Omega$	$C_2 = 47 \text{ nF}$
$R_8 = 10 \text{ k}\Omega$	$C_3 = 680 \text{ pF}$
$R_9 = 76.5 \text{ k}\Omega$	$V_{CC} = 18 \text{ V}$
$R_{10} = 6 \text{ k}\Omega$	



Q_1 è un transistor MOS a canale p resistivo, con la corrente di drain in saturazione data da $I_D = k(V_{GS} - V_T)^2$ con $k = 0.5 \text{ mA/V}^2$ e $V_T = -1 \text{ V}$; Q_2 è un transistor BJT BC109B resistivo con $h_{re} = h_{oe} = 0$.

Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R_2 in modo che, in condizioni di riposo, la tensione sul collettore di Q_2 sia 7 V. Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di Q_1 . (R: $R_2 = 4244.34 \text{ }\Omega$)
- 2) Determinare l'espressione e il valore di V_u/V_i alle frequenze per le quali C_1 , C_2 , C_3 e C_4 possono essere considerati dei corto circuiti. (R: $V_u/V_i = 2.24$)
- 3) (**Solo per 12 CFU**) Determinare la funzione di trasferimento V_u/V_i e tracciarne il diagramma di Bode quotato asintotico del modulo. (R: $f_{z1} = 2720.6 \text{ Hz}$; $f_{p1} = 19627.7 \text{ Hz}$; $f_{z2} = 5079.4 \text{ Hz}$; $f_{p2} = 4717.5 \text{ Hz}$; $f_{z3} = 0 \text{ Hz}$; $f_{p3} = 9178.48 \text{ Hz}$)

Esercizio B

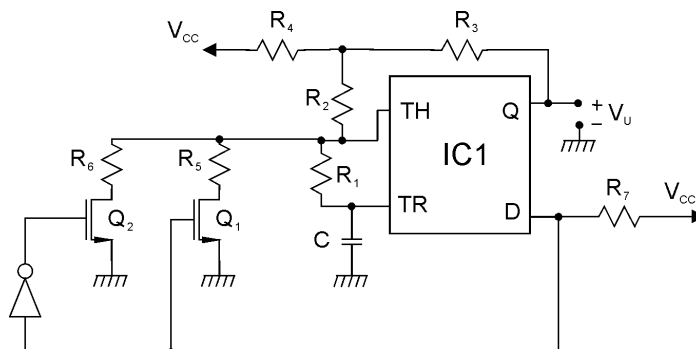
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = (\overline{AC} + \overline{D})(\overline{BD} + \overline{AC}) + (\overline{B} + \overline{D}) + (\overline{A} + \overline{D})$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p . Si specifichino i dettagli della procedura di dimensionamento dei transistori.

Esercizio C

$R_1 = 500 \text{ }\Omega$	$R_6 = 500 \text{ }\Omega$
$R_2 = 1 \text{ k}\Omega$	$R_7 = 1 \text{ k}\Omega$
$R_3 = 2 \text{ k}\Omega$	$C = 100 \text{ nF}$
$R_4 = 2 \text{ k}\Omega$	$V_{CC} = 6 \text{ V}$
$R_5 = 10 \text{ k}\Omega$	



Il circuito IC_1 è un NE555 alimentato a $V_{CC} = 6 \text{ V}$, Q_1 e Q_2 hanno una $R_{on} = 0$ e $V_T = 1 \text{ V}$; l'inverter è ideale. Determinare la frequenza del segnale di uscita del multivibratore in figura. (R: $f = 3956.78 \text{ Hz}$)