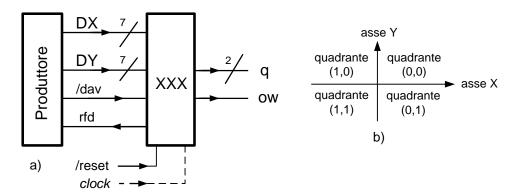
## Esercizio 1

Siano *x*, *y* le coordinate intere di un punto sul piano cartesiano, rappresentate in base 2 su 8 bit in complemento alla radice. Sintetizzare una rete combinatoria che prende in ingresso la rappresentazione delle coordinate di un punto sul piano e produce in uscita una variabile logica *z* che vale 0 se il punto è esterno ad un cerchio di raggio 16, ed 1 altrimenti.

## Esercizio 2

L'unità XXX (vedi Fig. a) analizza le coordinate di un punto P in un piano cartesiano e genera una variabile a due bit q il cui valore indica in quale quadrante si trova il punto P (vedi Fig. b). L'Unità colloquia con un produttore che gli fornisce le rappresentazioni DX e DY di **due numeri interi a 7 bit**, che indicano la modifica da apportare alle rappresentazioni X e Y delle coordinate attuali x e y del punto P. Quando almeno una delle coordinate **non è più rappresentabile su 8 bit**, l'Unità pone a 1 la variabile di uscita *ow* e si ferma in attesa di un nuovo segnale di reset.



Si descriva e l'unità XXX e si sintetizzi e si disegni in dettaglio il circuito della parte operativa relativa al registro OW che supporta la variabile di uscita *ow*, riducendo il tutto a reti note.

**Nota**. Al reset iniziale il punto P va posizionato sull'origine degli assi. Tutte le rappresentazioni sono in complemento a 2; si consiglia di **rappresentare le coordinate** x e y su su 9 bit per semplificare il calcolo dell'overflow rispetto 8 bit. Si considerino i semiassi come appartenenti ai quadranti che ottimizzano la generazione della variabile q.