

Esercizio 2: Verilog

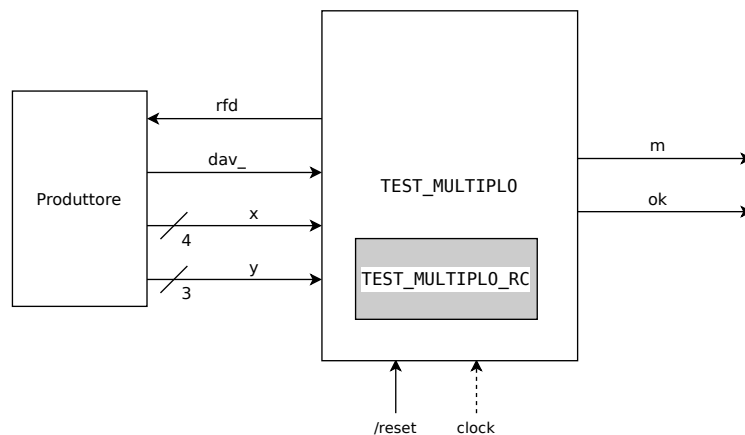


Figura 1: Schema del sistema

L'unità TEST_MULTIPLO_RC è una rete combinatoria che prende in ingresso un numero naturale $x > 1$ su 4 bit ed un numero naturale $y \geq 4$ su 3 bit, e ha come uscita il bit m che vale 1 se x è multiplo di y , 0 altrimenti.

L'unità TEST_MULTIPLO in Figura 1 è una rete sincronizzata che, utilizzando una unità TEST_MULTIPLO_RC al suo interno, si comporta ciclicamente come segue:

- Riceve, tramite handshake $dav_ / rfd$, i nuovi valori x e y .
- Mette in uscita m il risultato del test, ossia 1 se x è multiplo di y , 0 altrimenti.
- Segnala ciò tramite un posedge dell'uscita ok .

Nota: è sufficiente che l'uscita m sia stabile e corretta a partire da un ciclo di clock prima e fino ad un ciclo di clock dopo il posedge dell'uscita ok .

- Descrivere in Verilog l'unità TEST_MULTIPLO e sintetizzarla in accordo al modello con parte operativa e parte controllo.
Si supponga che la parte controllo sia implementata secondo un modello basato su microindirizzi e si scriva la struttura della ROM come commento alla parte controllo medesima.
- Sintetizzare come modulo a parte la rete combinatoria TEST_MULTIPLO_RC utilizzata per il calcolo del risultato, utilizzando, per le operazioni aritmetiche, le reti combinatorie fornite in `reti_standard.v`.

Note sulla sintesi della rete combinatoria:

- Non sono sintesi di reti combinatorie, e non saranno quindi ritenute valide, descrizioni contenenti operatori aritmetici e/o di relazione predefiniti del Verilog, e.g. $+$, $-$, $*$, $/$, $\%$, $<$, $>$ etc.
- Sono invece validi a questo scopo gli operatori di concatenamento, (dis)uguaglianza, assegnamenti a più vie, utilizzo di altre reti che o a) rispettano questi criteri o b) provengono da `reti_standard.v`.
- È sufficiente che la rete combinatoria sia così *sintetizzata* in almeno uno dei file consegnati.

I file `testbench.v` e `reti_standard.v` sono al link: <https://tinyurl.com/4rzn88kb>

Verranno comunque ritenuti validi, seppur valutando negativamente ciò, soluzioni in cui non è riportata la rete TEST_MULTIPLO_RC come da specifica, ma che rispettino comunque i requisiti per quanto riguarda la rete sincronizzata.