Domande di Reti Logiche - compito del 15/2/2018



Barrare una sola risposta per ogni domanda

Il punteggio finale è $-1 \times$ (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

Durante l'esecuzione di un'istruzione DIV (divisione tra naturali), se il quoziente non è rappresentabile sul nu-Α В mero di bit previsto dal formato dell'istruzione: viene settato il flag OF clock viene settato il flag CF Siano A e B due reti sequenziali sincronizzate. Per aveviene eseguita un'interruzione interna re un anello combinatorio è necessario: nessuna delle precedenti che nessuna delle due sia di Mealy che una delle due sia di Mealy L'istruzione ADD del processore che entrambe siano di Mealy modifica sia OF che CF Nessuna delle precedenti modifica solo CF modifica solo OF nessuna delle precedenti X_{i+1} Per eliminare le alee da una sintesi a costo minimo vanno aggiunti: S_{i+1} S_{i} soltanto implicanti semplicemente eliminabili soltanto implicanti essenziali In una rete di Mealy ritardato, dopo l'istante t_i l'uscita soltanto implicanti assolutamente eliminabili nessuna delle precedenti vale: $Z = B(X_i, S_i)$ Il calcolo del segno di un numero rappresentato in $Z = B(X_{i+1}, S_{i+1})$ complemento alla radice in base β generica è un'operazione di costo nullo $Z = B(X_{i+1}, S_i)$ vero Nessuna delle precedenti falso non è possibile dirlo Ouale circuito interno ad un Convertitore A/D lo rende atto a convertire tensioni unipolari o tensioni bipolari? il Circuito sequenziale sincronizzato SAR 01 il Convertitore D/A **S1** il Comparatore tra tensione entrante e tensione approssimata 00 Nessuna delle precedenti Con riferimento al meccanismo di protezione e alla gestione dell'ingresso dati visti a lezione, quale porzione del programma principale potrebbe essere utilizzata da S3 un programmatore malizioso per distruggere il conteτο nuto della memoria protetta: la primitiva driver in, la primitiva wait in Dato il grafo di flusso di una RSA riportato sopra, è possibile codificare lo stato interno su due bit senza la procedura save into registers() corse delle variabili di stato nessuna delle precedenti vero Nella fase di esecuzione di un JMPcc, il circuito che falso non è possibile dirlo deve stabilire se il salto va o non va fatto trova la codifica del tipo di condizione: nel registro OPCODE nel registro SOURCE nel registro dei flag F Nessuna delle precedenti