

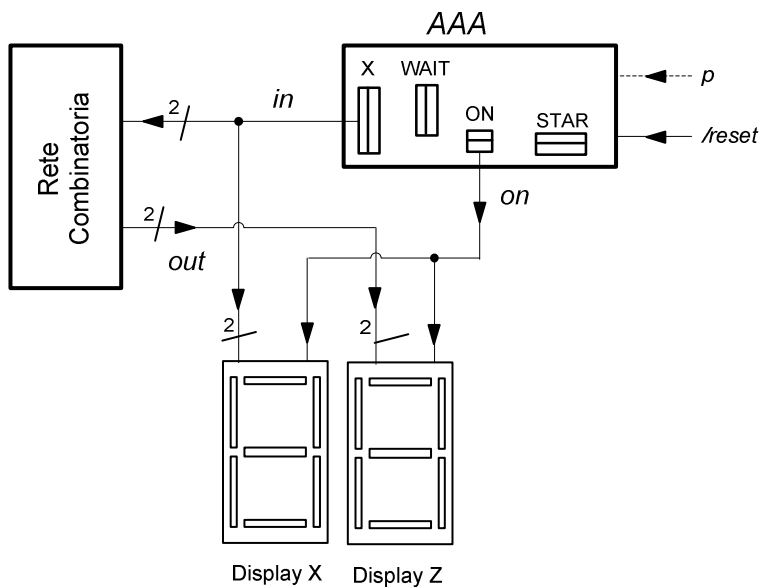
Esercizio 1

Con riferimento al FF D-positive-edge-triggered implementato come campionatore/ritardatore,

- 1) modificare la tabella del campionatore in modo che il FF campioni *sia* sul fronte di salita *sia* sul fronte di discesa di p .
- 2) sintetizzare il campionatore in forma SP.

Esercizio 2

Descrivere e sintetizzare l'Unità AAA che gestisce i due Display tenendoli spenti per parameter $T_{spento}=10$ cicli di clock, poi accendendoli in modo che vi compaia, per parameter $T_{acceso}=37$ cicli di clock, una opportuna *informazione*, e così via all'infinito.



Ogni informazione che AAA fa comparire sui due Display è costituita da 2 cifre: i) la cifra che compare sul Display X rappresenta uno degli stati di ingresso della rete combinatoria; ii) la cifra che compare sul Display Z rappresenta il corrispondente stato di uscita della rete combinatoria.

Completare il diagramma di temporizzazione supponendo che sia parameter $T_{spento}=2$ e parameter $T_{acceso}=3$ e che la rete combinatoria abbia la seguente tabella di verità:

in	out
00	11
01	10
10	00
11	01

Stante la semplicità dell'esercizio, il **non completamento** del diagramma o **la sua inesattezza** saranno considerati **errori gravi**, a prescindere da tutto il resto.

NOTA: Un display è acceso se on vale 1 e vi compare la cifra ottale 0 se riceve sugli altri ingressi 'B00, ..., la cifra 3 se riceve sugli altri ingressi 'B11