

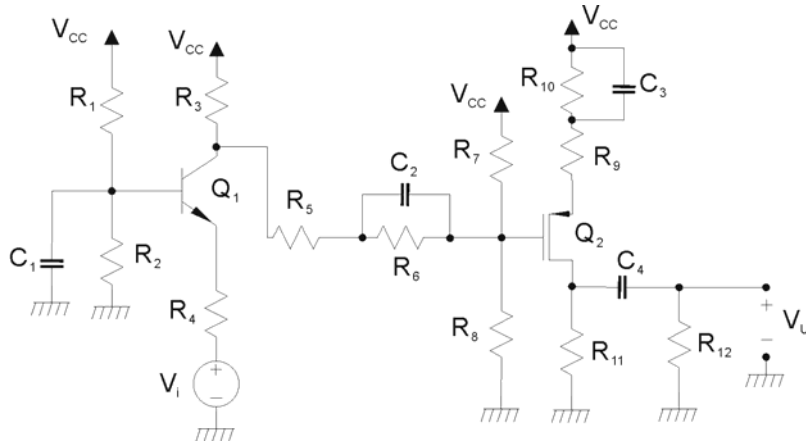
# ELETTRONICA DIGITALE

## Corso di Laurea in Ingegneria Informatica

Prova scritta del 15 settembre 2014

### Esercizio A

$R_1 = 715 \text{ k}\Omega$	$R_{10} = 900 \text{ }\Omega$
$R_3 = 20 \text{ k}\Omega$	$R_{11} = 1600 \text{ }\Omega$
$R_4 = 1.5 \text{ k}\Omega$	$R_{12} = 10 \text{ k}\Omega$
$R_5 = 100 \text{ }\Omega$	$C_1 = 330 \text{ nF}$
$R_6 = 900 \text{ }\Omega$	$C_2 = 680 \text{ nF}$
$R_7 = 4250 \text{ }\Omega$	$C_3 = 47 \text{ nF}$
$R_8 = 19 \text{ k}\Omega$	$C_4 = 2.2 \text{ nF}$
$R_9 = 100 \text{ }\Omega$	$V_{CC} = 18 \text{ V}$



$Q_1$  è un transistor BJT BC109B resistivo con  $h_{re} = h_{oe} = 0$ .  $Q_2$  è un transistor MOS a canale p resistivo, con la corrente di drain in saturazione data da  $I_D = k(V_{GS} - V_T)^2$  con  $k = 0.5 \text{ mA/V}^2$  e  $V_T = -1 \text{ V}$ .

Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza  $R_2$  in modo che, in condizioni di riposo, la tensione sul drain di  $Q_2$  sia  $7.2 \text{ V}$ . Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di  $Q_2$ . (R:  $R_2 = 282368 \text{ }\Omega$ )
- 2) Determinare  $V_U/V_i$  alle frequenze per le quali  $C_1$ ,  $C_2$ ,  $C_3$  e  $C_4$  possono essere considerati dei corto circuiti. (R:  $V_U/V_i = -6.1665$ )
- 3) **(Solo per 12 CFU)** Determinare la funzione di trasferimento  $V_U/V_i$  e tracciarne il diagramma di Bode quotato asintotico del modulo. (R:  $f_{z1} = 2.38 \text{ Hz}$ ;  $f_{p1} = 3.44 \text{ Hz}$ ;  $f_{z2} = 260.06 \text{ Hz}$ ;  $f_{p2} = 269.99 \text{ Hz}$ ;  $f_{z3} = 3762.53 \text{ Hz}$ ;  $f_{p3} = 11577 \text{ Hz}$ ;  $f_{z4} = 0 \text{ Hz}$ ;  $f_{p4} = 6236.48 \text{ Hz}$ )

### Esercizio B

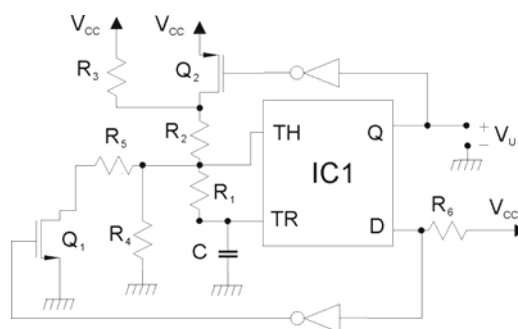
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \overline{BC}(\overline{A} + D + \overline{E}) + \overline{B}(\overline{D} + AC) + CD$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale  $n$  e pari a 5 per quello a canale  $p$ . Si specifichino i dettagli della procedura di dimensionamento dei transistori.

### Esercizio C

$R_1 = 1 \text{ k}\Omega$	$R_5 = 5 \text{ k}\Omega$
$R_2 = 1 \text{ k}\Omega$	$R_6 = 1 \text{ k}\Omega$
$R_3 = 21.5 \text{ k}\Omega$	$C = 100 \text{ nF}$
$R_4 = 5 \text{ k}\Omega$	$V_{CC} = 6 \text{ V}$



Il circuito  $IC_1$  è un NE555 alimentato a  $V_{CC} = 6 \text{ V}$ ,  $Q_1$  ha una  $R_{on} = 0$  e  $V_T = 1 \text{ V}$ ,  $Q_2$  ha una  $R_{on} = 0$  e  $V_T = -1 \text{ V}$  e gli inverter sono ideali. Determinare la frequenza del segnale di uscita del multivibratore in figura. (R:  $f = 4907.85 \text{ Hz}$ )