ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 18 febbraio 2013

Esercizio A

$R_1 = 1 \text{ k}\Omega$	$R_9 = 20 \text{ k}\Omega$		
$R_3 = 2.5 \text{ k }\Omega$	$R_{10} = 3.5 \text{ k}\Omega$	V _{cc} V _{cc}	
$R_4=20\;k\Omega$	$R_{11} = 2 k\Omega$	R_2 R_4 R_7 C_2 R_{10} C_4	
$R_5 = 100 \Omega$	$R_{12} = 1 \text{ k}\Omega$		Vu
$R_6 = 800 \Omega$	C ₁ = 1 μF	R ₀	7
$R_7 = 250 \Omega$	$C_2 = 4.7 \ \mu F$	V_i $R_0 \stackrel{\downarrow}{\sim} = C_2$	
$R_8 = 10 \text{ k} \Omega$	$C_3 = 10 \text{ pF}$	$R_6 > \pm C_1$	
$V_{CC} = 18 \text{ V}$	$C_4 = 10 \text{ nF}$		

 Q_1 è un transistore BJT BC109B resistivo con $h_{re} = h_{oe} = 0$. Q_2 è un transistore MOS a canale n resistivo, con la corrente di drain in saturazione data da $I_D = k(V_{GS} - V_T)^2$ con k = 0.25 mA/V² e $V_T = 1$ V. Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R_2 in modo che, in condizioni di riposo, la corrente di drain di Q_2 sia 1.44 mA. Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di Q_2 . (R: $R2 = 4419.86 \Omega$)
- 2) Determinare V_U/V_i alle frequenze per le quali C_1 , C_2 , C_3 e C_4 possono essere considerati dei corto circuiti. (R: $V_U/V_i = -6.27$)
- 3) (<u>Solo per 12 CFU</u>) Determinare la funzione di trasferimento V_U/V_i e tracciarne il diagramma di Bode quotato asintotico del modulo. (R: $f_{z1} = 198.94$ Hz; $f_{p1} = 1547.83$ Hz; $f_{z2} = 33.86$ Hz; $f_{p2} = 35.47$ Hz; $f_{z4} = 0$ Hz; $f_{p4} = 2893.73$ Hz)

Esercizio B

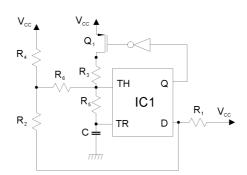
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \overline{BC}(\overline{A} + \overline{D}\overline{E}) + \overline{D}(\overline{EC}) + \overline{A}\overline{B}C$$

con in totale, non più di 14 transistori e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i 14 transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

Esercizio C

$R_1 = 3 k\Omega$	$R_5 = 500 \Omega$
$R_2 = 1 \text{ k}\Omega$	$R_6 = 1 k\Omega$
$R_3 = 3 \text{ k}\Omega$	$C = 4.7 \mu F$
$R_4 = 4 \text{ k}\Omega$	$V_{CC} = 5 \text{ V}$



Il circuito IC_1 è un NE555 alimentato a $V_{CC} = 5V$, Q_1 ha una $R_{on} = 0$ e $V_T = -1$ V. Determinare la frequenza del segnale di uscita del multivibratore in figura. (R: f = 69.376 Hz)