Reti logiche - Prova scritta del 11 Settembre 2018

Cognome e Nome:	Matricola

Prima della consegna barrare <u>una</u> delle due caselle sottostanti. L'opzione scelta non può essere modificata dopo la consegna.

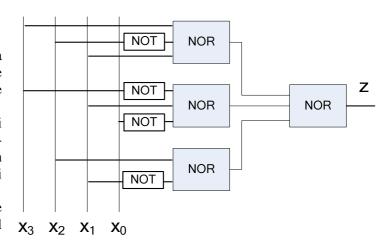
Chiedo che la mia prova scritta sia corretta e valutata subito, perché intendo sostenere la prova orale in questo appello. Prendo atto che, a seguito della mia decisione, la mia prova scritta cesserà di essere valida al termine di questo appello e non potrà essere usata per l'appello straordinario di Novembre.

Chiedo che la mia prova scritta sia corretta e valutata dopo la fine dell'appello in corso, perché ho <u>diritto a</u> ed <u>intenzione di</u> rimandare la prova orale all'appello straordinario di Novembre. Prendo atto che il mio diritto a rimandare la prova orale sarà oggetto di verifica, e che dovrò ripetere l'intero esame da capo se la verifica darà esiti negativi (per qualunque motivo).

Esercizio 1

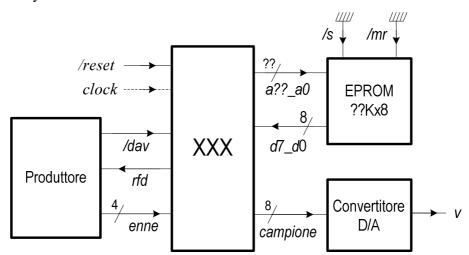
Data la rete combinatoria di figura:

- 1) disegnare la mappa di Karnaugh per la legge *z*, sapendo che non è possibile che si presentino stati di ingresso in cui tutte le variabili hanno lo stesso valore.
- 2) Individuare e classificare gli implicanti principali, e trovare *tutte* le liste di copertura irridondanti. Sintetizzare la rete in forma SP, scegliendo la realizzazione di costo minimo secondo il criterio a porte.
- 3) Individuare, classificare ed eliminare eventuali alee sulla realizzazione di cui al punto 2.



Esercizio 2

La EPROM in figura contiene 16 segnali digitali, ognuno avente 1024 campioni da 8 bit. I campioni del segnale identificato dal numero n (n = 0,1, ..., 15) sono memorizzati nella EPROM a partire dall'indirizzo n * 1024. L'unità XXX riceve dal Produttore il numero identificativo di un segnale ed invia i 1024 campioni del segnale a un convertitore D/A, mantenendo ciascun campione all'ingresso del convertitore per due cicli di clock. Nei tempi morti (cioè tra un segnale ed un altro) invia verso il convertitore il byte 'H00.



Descrivere e sintetizzare l'unità XXX, evidenziando lo schema circuitale relativo al registro che sostiene gli indirizzi verso la EPROM. Nel descrivere l'unità si supponga che la EPROM sia veloce a rispondere, cosicché *non siano necessari stati di wait*.