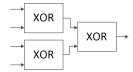


Barrare una sola risposta per ogni domanda

Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve



La rete	sopra	riportata	riconosce	tutti e	e soli	gli	stati	d
ingresso	o in cu	ıi:						

- □ tutti gli ingressi hanno lo stesso valore
- ☐ due ingressi hanno lo stesso valore
- □ uno o tre ingressi hanno lo stesso valore
- ☐ Nessuna delle precedenti

reg	[3:0]	RR;			
s0:	begin	RR<=0;	STAR<=S1;	end	
S1:	begin	RR<=RR-	+1;		
		STAR<=	(RR==k)?S2	:S1;	end
S2:	begin	•••			

Dato il pezzo di descrizione riportato sopra, quanto deve valere la costante k affinché la rete cicli in S1 per 10 clock?

- □ 10
- □ 11
- ☐ Nessuna delle precedenti

La lista degli implicanti principali di una legge combinatoria:

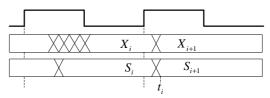
- ☐ È sempre una lista di copertura non ridondante
- È sempre una lista di copertura, che però può essere ridondante
- □ Non necessariamente è una lista di copertura
- ☐ Nessuna delle precedenti

Sia x un numero intero, ed X la sua rappresentazione in complemento alla radice su n cifre in base β . Si supponga di voler rappresentare su n+1 cifre il complemento di x. Si ottiene il risultato corretto:

- ☐ Soltanto se si esegue prima il complemento, poi l'estensione
- ☐ Soltanto se si esegue prima l'estensione, poi il complemento
- ☐ Eseguendo estensione e complemento in un ordine qualunque
- ☐ In nessun caso

$$||32|_5 + |-12|_5|_5 =$$

- 0
- □ 4
- □ Non si può fare, perché -12 non è naturale
- ☐ Nessuna delle precedenti



In una rete di Mealy ritardato, dopo l'istante t_i l'uscita vale:

- \square $Z = B(X_i, S_i)$
- $\square \qquad Z = B(X_{i+1}, S_{i+1})$
- $\square \qquad Z = B(X_{i+1}, S_i)$
- ☐ Nessuna delle precedenti

Cosa succede all'uscita di un latch SR quando lo stato di ingresso passa da 01 a 10?

- ☐ Si genera una situazione di instabilità, con oscillazioni dell'uscita
- ☐ Dipende da quale delle due variabili di ingresso transisce per prima
- ☐ L'uscita transisce comunque da 0 ad 1
- ☐ L'uscita transisce comunque da 1 a 0

Un trasmettitore seriale è collegato al ricevitore con:

- □ tre linee: /dav (ingresso), rfd (uscita), d (dati)
- ☐ tre linee: soc (uscita), eoc (ingresso), d (dati)
- ☐ Una sola linea, d (dati)
- ☐ Nessuna delle precedenti

Quando il processore è in "modo utente" può eseguire:

- ☐ Sia l'istruzione INT sia l'istruzione IRET
- ☐ l'istruzione IRET, ma non la INT
- ☐ l'istruzione INT, ma non la IRET
- ☐ Nessuna delle precedenti

La generazione di una interruzione per "codice operativo non valido" viene provocata:

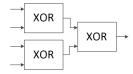
- ☐ Durante la fase di esecuzione
- ☐ Durante la fase di chiamata
- ☐ Durante l'esecuzione di un apposito microsottoprogramma di lettura in memoria
- ☐ Nessuna delle precedenti

Matricola: Consegna: Sì No No		Cognome e nome:
Consegna: Sì No No	V	Matricola:
		Consegna: Sì 🗌 No 🗌



Barrare una sola risposta per domanda

Il punteggio finale è $-1 \times$ (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve



J	La rete s	opra	riportata	riconosce	tutti e	soli	gli	stati	di
i	ingresso	in cu	ıi:						

- ☐ due ingressi hanno lo stesso valore
- uno o tre ingressi hanno lo stesso valore
- □ tutti gli ingressi hanno lo stesso valore
- ☐ Nessuna delle precedenti

reg	[3:0]	RR;
[]		
S0:	begin	RR<=1; STAR<=S1; end
S1:	begin	RR<=RR+1;
		STAR <= (RR == k)?S2:S1; end
S2:	begin	

Dato il pezzo di descrizione riportato sopra, quanto deve valere la costante k affinché la rete cicli in S1 per 10 clock?

- □ 10
- □ 11
- ☐ Nessuna delle precedenti

La lista degli implicanti principali essenziali di una legge combinatoria:

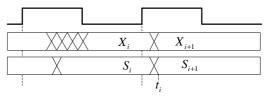
- ☐ È sempre una lista di copertura non ridondante
- È sempre una lista di copertura, che però può essere ridondante
- □ Non necessariamente è una lista di copertura
- ☐ Nessuna delle precedenti

Sia x un numero intero, ed X la sua rappresentazione in complemento alla radice su n cifre in base β . Si supponga di voler rappresentare su n+1 cifre il complemento di x. Si ottiene il risultato corretto:

- ☐ Eseguendo estensione e complemento in un ordine qualunque
- ☐ Soltanto se si esegue prima l'estensione, poi il complemento
- ☐ Soltanto se si esegue prima il complemento, poi l'estensione
- ☐ In nessun caso

$$||33|_5 + |-12|_5|_5 =$$

- \Box 0
- \sqcap 4
- □ Non si può fare, perché -12 non è naturale
- ☐ Nessuna delle precedenti



In una rete di Mealy, dopo l'istante t_i l'uscita vale:

- \square $Z = B(X_i, S_i)$
- $\square \qquad Z = B(X_{i+1}, S_{i+1})$
- $\square \qquad Z = B(X_{i+1}, S_i)$
- ☐ Nessuna delle precedenti

Cosa succede all'uscita di un latch SR quando lo stato di ingresso passa da 01 a 10?

- ☐ L'uscita transisce comunque da 0 ad 1
- L'uscita transisce comunque da 1 a 0
- Si genera una situazione di instabilità, con oscillazioni dell'uscita
- Dipende da quale delle due variabili di ingresso transisce per prima

Un trasmettitore seriale è collegato al ricevitore con:

- □ tre linee: soc (uscita), eoc (ingresso), d (dati)
- ☐ tre linee: /dav (ingresso), rfd (uscita), d (dati)
- ☐ Una sola linea, d (dati)
- ☐ Nessuna delle precedenti

Quando il processore è in "modo utente" può eseguire:

- ☐ l'istruzione INT, ma non la IRET
- ☐ l'istruzione IRET, ma non la INT
- ☐ Sia l'istruzione INT sia l'istruzione IRET
- ☐ Nessuna delle precedenti

La generazione di una interruzione per "codice operativo non valido" viene provocata:

- ☐ Durante l'esecuzione di un apposito microsottoprogramma di lettura in memoria
- ☐ Durante la fase di chiamata
- ☐ Durante la fase di esecuzione
- ☐ Nessuna delle precedenti

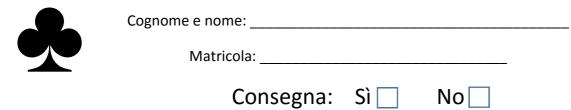
	Cognome e nome:			
	Matricola:			
•	Consegna:	Sì 🗌	No 🗌	



Barrare **una sola risposta** per domanda

Il punteggio finale è -1 \times (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

natoria:
Cosa succede all'uscita di un latch SR quando lo stato di ingresso passa da 01 a 10? Si genera una situazione di instabilità, con oscillazioni dell'uscita Dipende da quale delle due variabili di ingresso transisce per prima L'uscita transisce comunque da 0 ad 1 L'uscita transisce comunque da 1 a 0



complemento

l'estensione ☐ In nessun caso

Soltanto se si esegue prima il complemento, poi

Barrare una sola risposta per domanda

Il punteggio finale è -1 × (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

reg [3:0] RR;	La generazione di una interruzione per "codice operativo non valido" viene provocata:
[] S0: begin RR<=1; STAR<=S1; end	☐ Durante l'esecuzione di un apposito microsottopro-
S1: begin RR<=RR+1;	gramma di lettura in memoria
STAR<=(RR==k)?S2:S1; end	☐ Durante la fase di chiamata
S2: begin	□ Durante la fase di esecuzione
Dato il pezzo di descrizione riportato sopra, quanto de-	☐ Nessuna delle precedenti
ve valere la costante <i>k</i> affinché la rete cicli in S1 per 10	Cosa succede all'uscita di un latch SR quando lo stato
clock?	di ingresso passa da 01 a 10?
\Box 10	L'uscita transisce comunque da 0 ad 1
	☐ L'uscita transisce comunque da 1 a 0
□ 9 □ 33	☐ Si genera una situazione di instabilità, con oscil-
□ Nessuna delle precedenti	lazioni dell'uscita
	☐ Dipende da quale delle due variabili di ingresso
$ 33 _5 + -12 _5 _5 =$	transisce per prima
\Box 0	Un trasmettitore seriale è collegato al ricevitore con:
	tre linee: soc (uscita), eoc (ingresso), d (dati)
□ Non si può fare, perché -12 non è naturale	tre linee: /dav (ingresso), rfd (uscita), d (dati)
□ Nessuna delle precedenti	Una sola linea, d (dati)
T 12 / 1 12 / 12 / 12 / 12 / 12 / 12 / 1	□ Nessuna delle precedenti
La lista degli implicanti principali essenziali di una legge combinatoria:	
È sempre una lista di copertura non ridondante	Quando il processore è in "modo utente" può eseguire:
☐ È sempre una lista di copertura, che però può es-	☐ l'istruzione INT, ma non la IRET
sere ridondante	☐ l'istruzione IRET, ma non la INT
□ Non necessariamente è una lista di copertura	☐ Sia l'istruzione INT sia l'istruzione IRET
□ Nessuna delle precedenti	☐ Nessuna delle precedenti
•	
→	
XOR XOR	X_i X_{i+1}
XOR →	
XOR	$S_i \times S_{i+1}$
La rete sopra riportata riconosce tutti e soli gli stati di	t_i
ingresso in cui:	In una rete di Mealy, dopo l'istante t_i l'uscita vale:
☐ due ingressi hanno lo stesso valore	$\square \qquad Z = B(X_i, S_i)$
uno o tre ingressi hanno lo stesso valore	
□ tutti gli ingressi hanno lo stesso valore	$\Box \qquad Z = B(X_{i+1}, S_{i+1})$
☐ Nessuna delle precedenti	$\square \qquad Z = B(X_{i+1}, S_i)$
	☐ Nessuna delle precedenti
Sia x un numero intero, ed X la sua rappresentazione in	
complemento alla radice su n cifre in base β . Si sup-	
ponga di voler rappresentare su $n+1$ cifre il comple-	
mento di x. Si ottiene il risultato corretto:	
☐ Eseguendo estensione e complemento in un ordi-	
ne qualunque	
☐ Soltanto se si esegue prima l'estensione, poi il	

A	Cognome e nome:			_
	Matricola:			
	Consegna:	Sì 🗌	No	