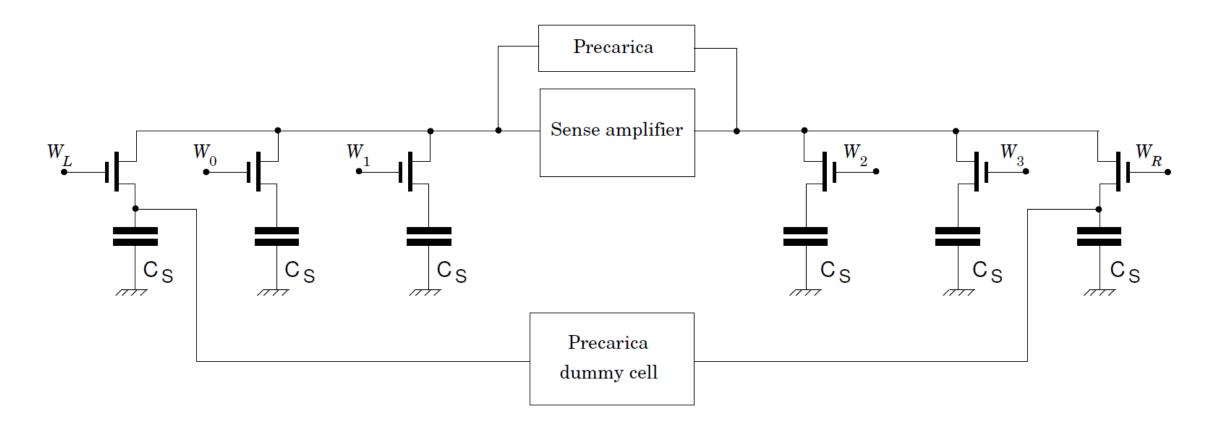
Elettronica Digitale A.A. 2020-2021

Lezione 24/05/2021

Sense amplifier per DRAM



Decoder degli indirizza di riga

Ciascuna word line deve essere attivata soltanto se sul corrispondente blocco di indirizzi compare l'indirizzo associato. Questo risultato potrebbe essere ottenuto utilizzando una appropriata logica combinatoria a porte, ma risulterebbe piuttosto complicato. Sono pertanto stati progettati dei circuiti specifici per questo scopo, come quello che descriviamo nel seguito.

$$(000) \rightarrow W_0 = \overline{A_2} \, \overline{A_1} \, \overline{A_0} = \overline{A_2 + A_1 + A_0}$$

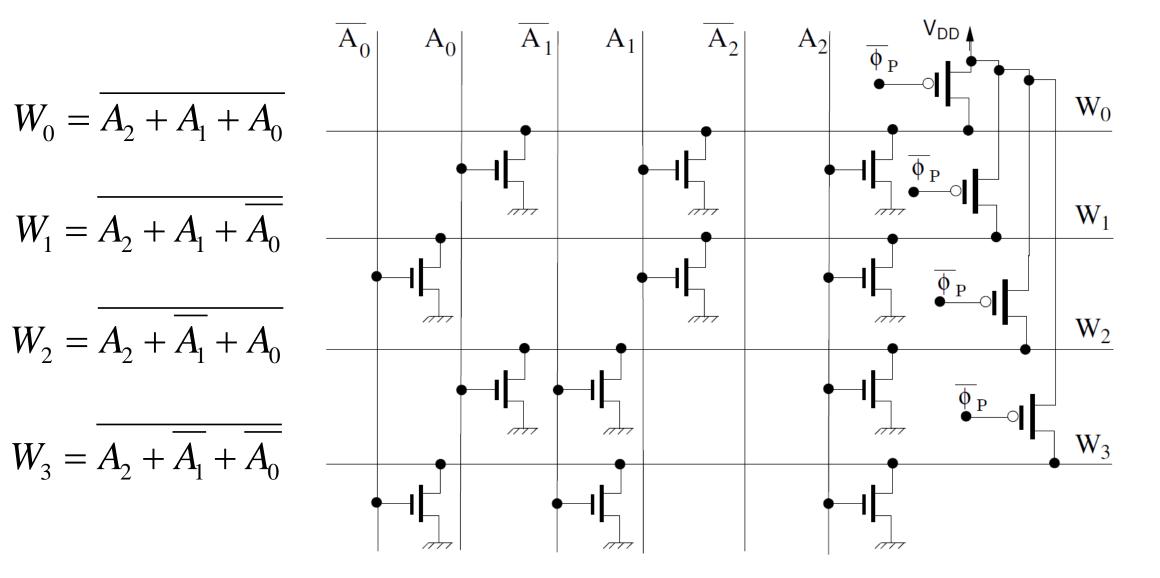
$$(001) \rightarrow W_1 = \overline{A_2} \, \overline{A_1} \, A_0 = \overline{A_2 + A_1 + \overline{A_0}}$$

$$(010) \rightarrow W_2 = \overline{A_2} \, A_1 \, \overline{A_0} = \overline{A_2 + \overline{A_1} + A_0}$$

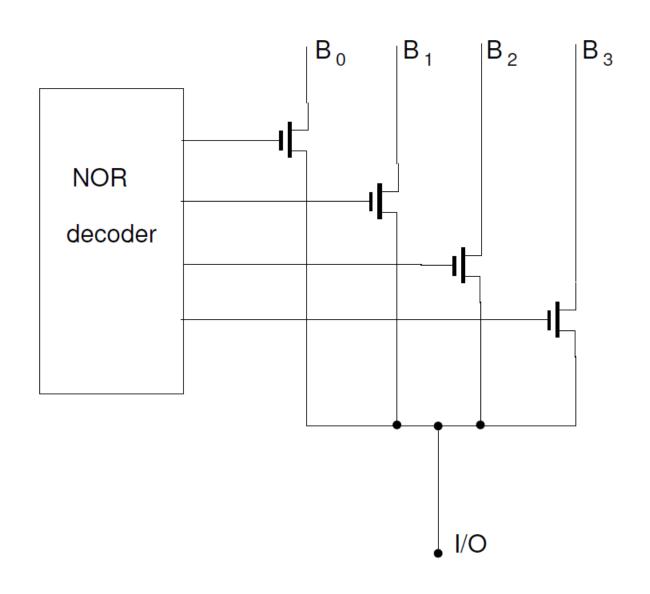
$$(011) \rightarrow W_3 = \overline{A_2} \, A_1 \, \overline{A_0} = \overline{A_2 + \overline{A_1} + \overline{A_0}}$$

WIRED-NOR

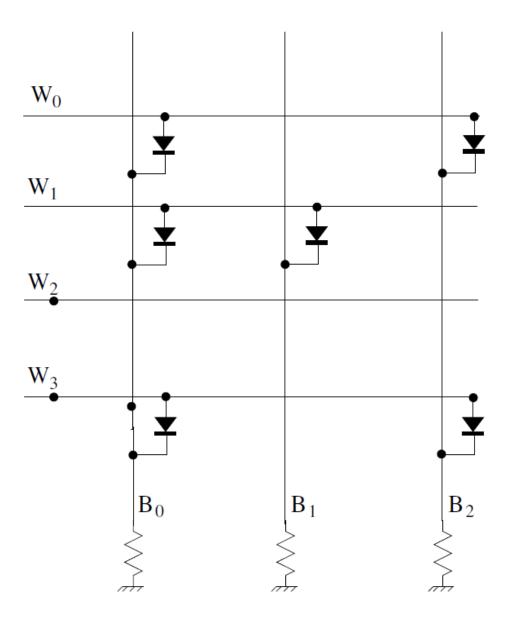
Decoder degli indirizza di riga



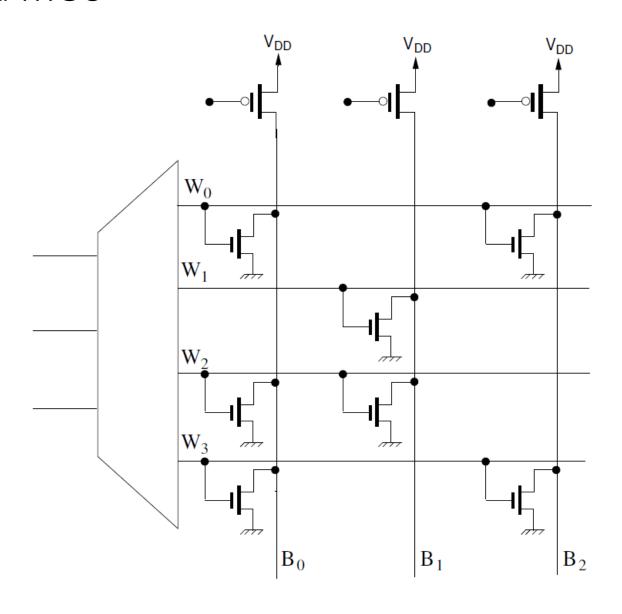
Multiplexer-Demultiplexer delle bit line



Memorie ROM a diodi



Memorie ROM a MOS



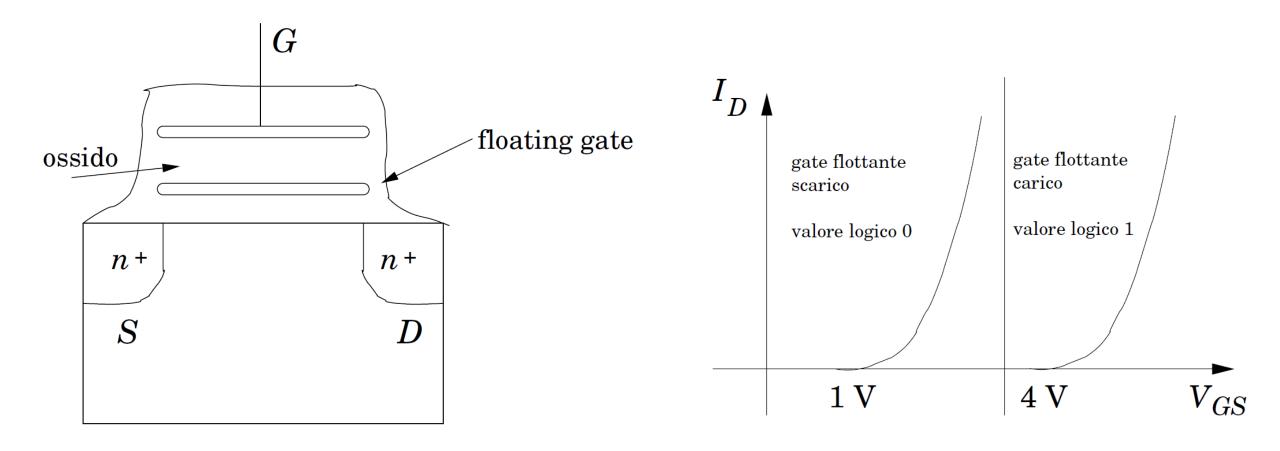
Memorie ROM Programmabili

PROM: Programmable Read Only Memory

EPROM: Erasable Programmable Read Only Memory

EEPROM: Electrically Erasable Programmable Read Only Memory

Memorie EPROM



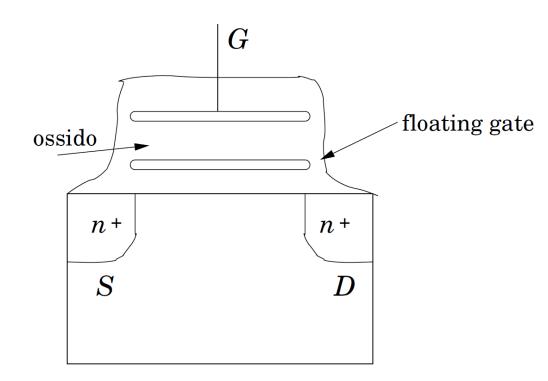
Memorie EPROM

Metodo per caricare il gate flottante:

- Si impone una tensione V_{DS} piuttosto elevata (18 V): questa determina la formazione nel canale dei cosiddetti "elettroni caldi" o "hot electron";
- Si impone una tensione sufficientemente grande tra il gate superiore e il canale (V_{GS} = 25 V) in modo da favorire il trasferimento di elettroni caldi nel gate flottante per effetto "tunnel".

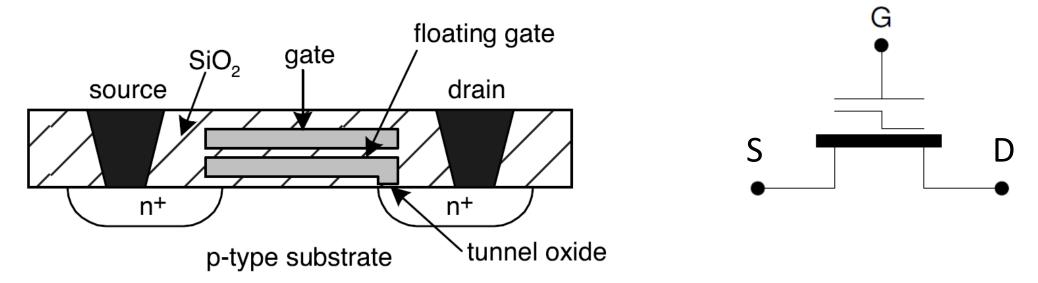
Metodo per scaricare il gate flottante:

• Si fornisce agli elettroni l'energia necessaria per superare la barriera sotto forma di fotoni ultravioletti alla lunghezza d'onda di 253.7 nm.



Memorie EEPROM

FLOTOX: Floating Gate Thin Oxide MOS



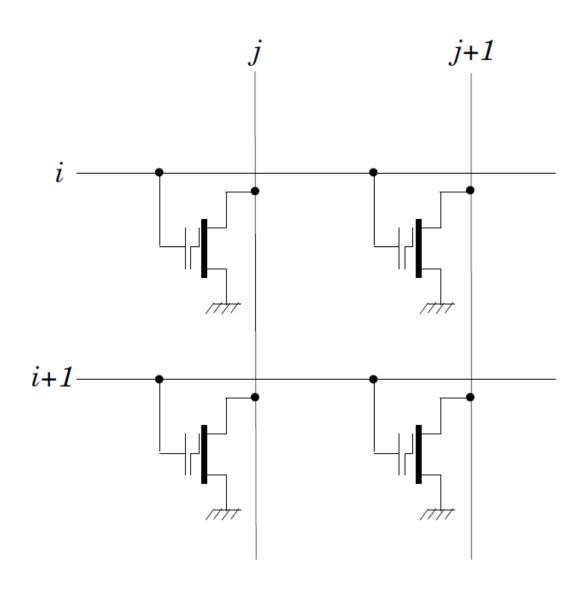
Metodo per caricare il gate flottante:

• Si impone una tensione V_{GD} piuttosto elevata (V_{GD} =18 V): la barriera tra canale e floating gate viene distorta in modo tale da consentire il passaggio di elettroni verso il floating gate stesso

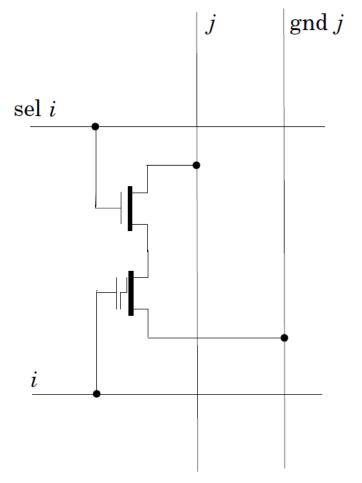
Metodo per scaricare il gate flottante:

• Si impone una tensione V_{GD} di segno opposto $(V_{GD} = -18 \text{ V})$

Memorie EEPROM

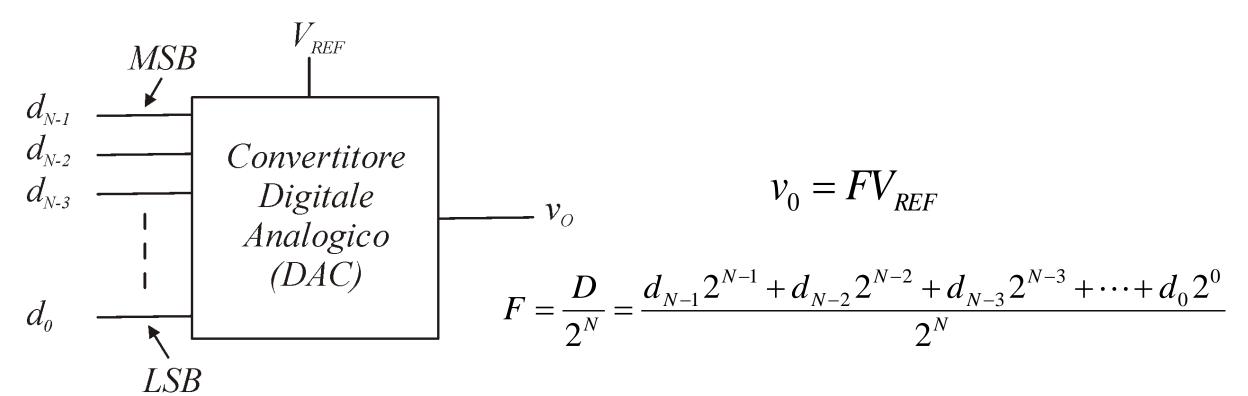


Memorie EEPROM



	Sel i	i	j	Gnd j	Sel (i+1)	i+1	J+1	Gnd (j+1)
W								
E								
R								

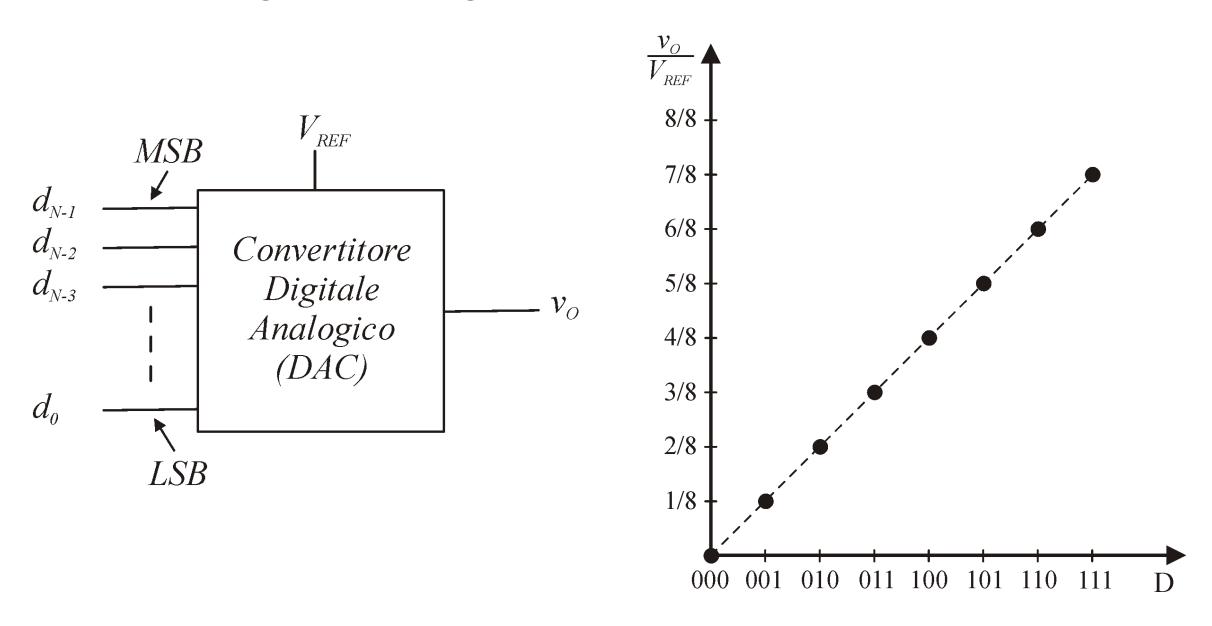
Convertitore Digitale-Analogico (D/A o DAC)



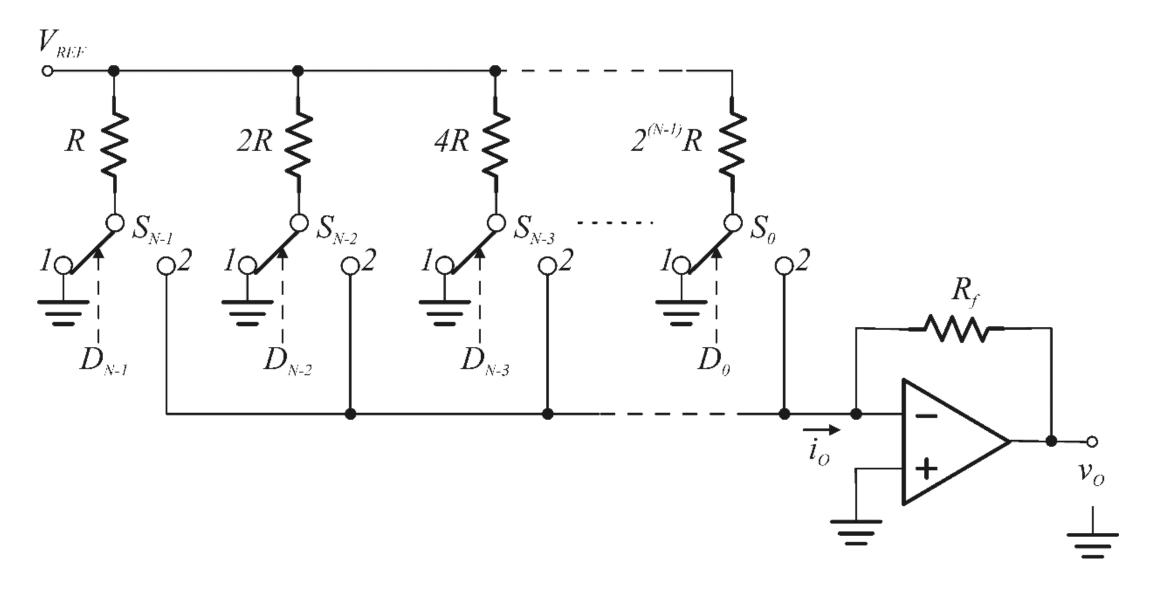
$$V_{LSB} = \frac{V_{REF}}{2^N}$$

$$V_{FS} = \frac{2^N - 1}{2^N} V_{REF}$$

Convertitore Digitale-Analogico (D/A o DAC)



Convertitore D/A con resistori a pesi binari



Convertitore D/A con resistori a pesi binari

