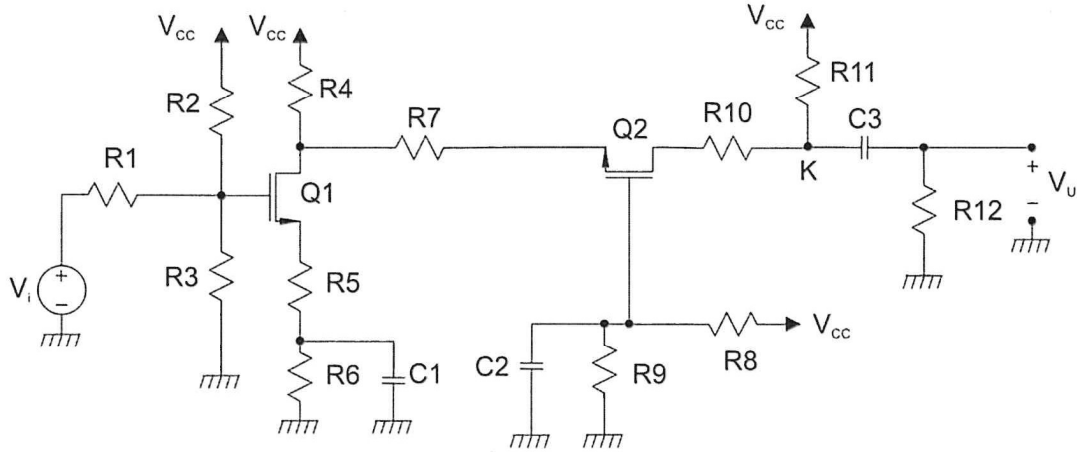


ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 01 febbraio 2024

Esercizio A



$R2 = 117.5 \text{ k}\Omega$	$R3 = 312.5 \text{ k}\Omega$	$R4 = 4080 \text{ }\Omega$	$R5 = 50 \text{ }\Omega$	$R6 = 450 \text{ }\Omega$	$R7 = 100 \text{ }\Omega$
$R8 = 7 \text{ k}\Omega$	$R9 = 11 \text{ k}\Omega$	$R10 = 500 \text{ }\Omega$	$R11 = 3 \text{ k}\Omega$	$R12 = 40 \text{ k}\Omega$	$V_{CC} = 18 \text{ V}$

Q1 e Q2 sono dei transistori MOS a canale n resistivo con $V_T = 1 \text{ V}$ e la corrente di drain in saturazione è data da $I_D = k(V_{GS} - V_T)^2$ con $k = 0.5 \text{ mA/V}^2$.

Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R1 in modo che, in condizioni di riposo, la tensione del nodo K sia 12 V. Determinare, inoltre, il punto di riposo dei due transistori e verificarne la saturazione.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali C1, C2 e C3 possono essere considerati dei corto circuiti.

Esercizio B

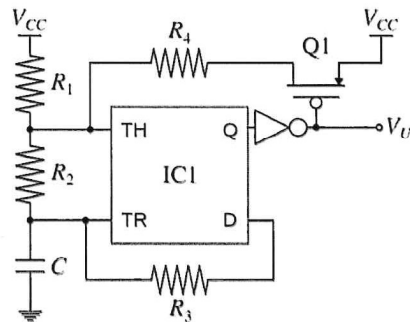
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \bar{A} \cdot (\bar{B} + \bar{C} + E) + C \cdot D \cdot E$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

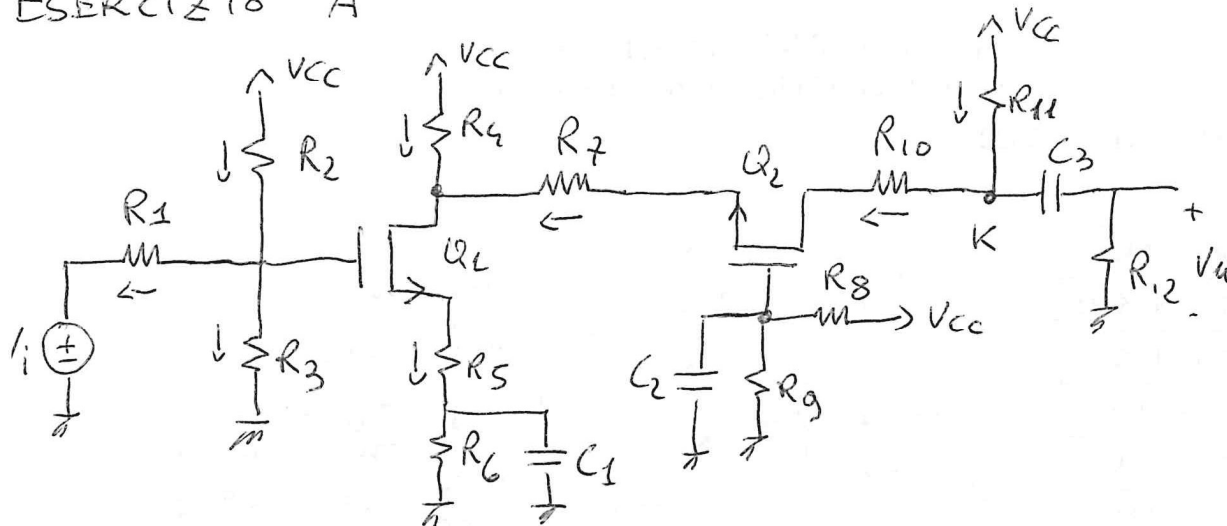
Esercizio C

$R_1 = 2 \text{ k}\Omega$	$R_4 = 2 \text{ k}\Omega$
$R_2 = 0.5 \text{ k}\Omega$	$C = 200 \text{ nF}$
$R_3 = 0.5 \text{ k}\Omega$	$V_{CC} = 6 \text{ V}$



Il circuito IC1 è un NE555 alimentato a $V_{CC} = 6 \text{ V}$; Q1 ha $R_{on} = 0$ e $V_{Tp} = -1 \text{ V}$; l'inverter è ideale. Verificare che il circuito si comporta come un multivibratore astabile e determinare la frequenza del segnale di uscita.

ESERCIZIO A



$$R_2 = 111.5 \text{ k}\Omega$$

$$R_3 = 312.5 \text{ k}\Omega$$

$$R_4 = 4080 \Omega$$

$$R_5 = 50 \Omega$$

$$R_6 = 450 \Omega$$

$$R_7 = 100 \Omega$$

$$R_8 = 7 \text{ k}\Omega$$

$$R_9 = 11 \text{ k}\Omega$$

$$R_{10} = 500 \Omega$$

$$R_{11} = 3 \text{ k}\Omega$$

$$R_{12} = 40 \text{ k}\Omega$$

1) DETERMINARE R_1 PER $V_K = 12 \text{ V}$

$$I_{11} = \frac{V_{CC} - V_K}{R_{11}} = 2 \text{ mA} = I_{D2}$$

$$V_{D2} = V_K - R_{10} I_{11} = 11 \text{ V}$$

$$I_{G2} = 0 \Rightarrow V_{G2} = V_{CC} \frac{R_9}{R_8 + R_9} = 11 \text{ V}$$

$$\text{hp: } Q_2 \text{ SATURO} \Rightarrow I_{D2} = K (V_{GS2} - V_{T2})^2$$

$$V_{GS2} = V_{T2} \pm \sqrt{\frac{I_{D2}}{K}}$$

SCELGO SOLUZIONE CON IL SEGNO "+" PERCHÉ
 Q_2 È UN NMOS E CONDUCE PER $V_{GS} \geq V_T$

$$V_{GS2} = V_{T2} + \sqrt{\frac{I_{D2}}{K}} = 3 \text{ V}$$

$$V_{S2} = V_{G2} - V_{GS2} = 11 - 3 = 8 \text{ V}$$

$$\text{ANNA } V_{DS2} = V_{D2} - V_{S2} = 11 - 8 = 3 \text{ V}$$

$$\text{VERIFICA SATURAZIONE: } V_{DS} \stackrel{?}{\geq} (V_{GS} - V_T)$$

$$3 \text{ V} > (3 - 1) = 2 \text{ V} \quad \text{VERIFICA OK}$$

$$g_{m2} = 2K(V_{GS2} - V_{T2}) = 2 \times 10^{-3} \text{ A/V}$$

$$V_{D1} = V_{S2} - R_7 I_{D2} = 7.8 \text{ V}$$

$$I_4 = \frac{V_{CC} - V_{D1}}{R_4} = 2.5 \text{ mA}$$

(2)

$$I_{D1} = I_4 + I_{D2} = 4.5 \text{ mA} = I_{S1} \quad \text{PERCHÉ } I_{G1} = 0$$

$$\text{np } Q_1 \text{ SATURO} \Rightarrow I_{D1} = K (V_{GS1} - V_{T1})^2$$

$$\text{Dov' } V_{GS1} = V_{T1} \pm \sqrt{\frac{I_{D1}}{K}} \quad \text{SCELGO SOLUZIONE CON IL SEGNO "+"}$$

PERCHÉ Q_1 È UN MOS E PERTANTO CONDUCE SE $V_{GS1} \geq V_{T1}$

$$V_{GS1} = V_{T1} + \sqrt{\frac{I_{D1}}{K}} = 4 \text{ V}$$

$$V_{S1} = I_{D1} (R_5 + R_6) = 2.25 \text{ V}$$

$$V_{DS1} = V_{D1} - V_{S1} = 7.8 - 2.25 = 5.55 \text{ V}$$

$$\text{VERIFICA SATURAZIONE: } V_{DS1} \stackrel{!}{\geq} (V_{GS1} - V_{T1})$$

$$5.55 \text{ V} > 3 \text{ V} \Rightarrow \text{VERIFICA OK}$$

$$g_{m1} = 2K (V_{GS1} - V_{T1}) = 3 \times 10^{-3} \text{ A/V}$$

$$V_{G1} = V_{GS1} + V_{S1} = 4 + 2.25 = 6.25 \text{ V}$$

$$I_2 = \frac{V_{CC} - V_{G1}}{R_2} = 100 \mu\text{A}$$

$$I_3 = \frac{V_{G1}}{R_3} = 20 \mu\text{A}$$

$$I_1 = I_2 - I_3 = 80 \mu\text{A}$$

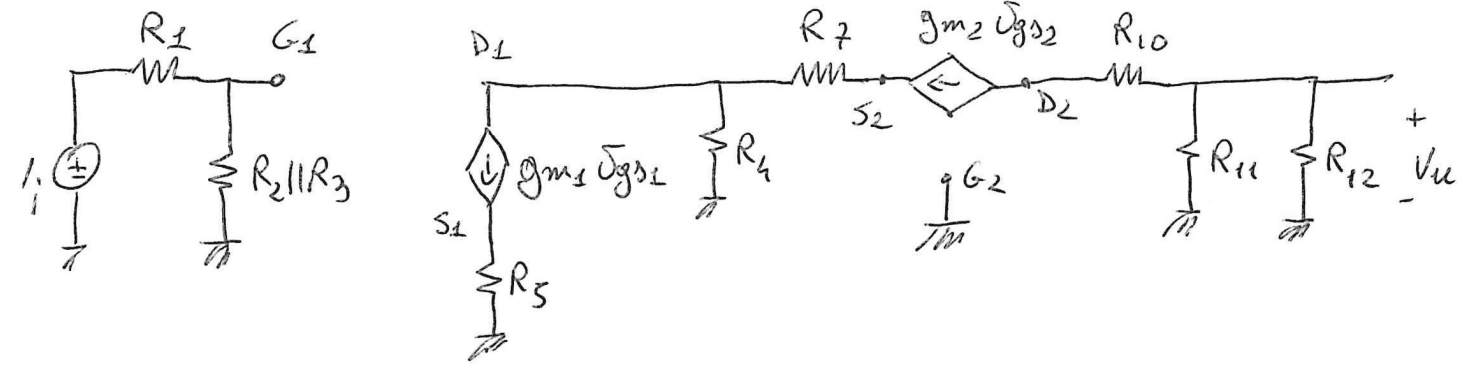
$$R_1 = \frac{V_{G1}}{I_1} = \underline{\underline{78125 \Omega}}$$

$$Q_1: \begin{cases} I_{D1} = 4.5 \text{ mA} \\ V_{DS1} = 5.55 \text{ V} \\ V_{GS1} = 4 \text{ V} \\ g_{m1} = 3 \times 10^{-3} \text{ A/V} \end{cases}$$

$$Q_2: \begin{cases} I_{D2} = 2 \text{ mA} \\ V_{DS2} = 3 \text{ V} \\ V_{GS2} = 3 \text{ V} \\ g_{m2} = 2 \times 10^{-3} \text{ A/V} \end{cases}$$

2) DETERMINARE V_u/V_i PER C_1, C_2 E C_3 CORTOCIRCUITI

(3)



$$\left. \begin{aligned} V_u &= (-g_{m2} V_{gs2}) (R_{11} \parallel R_{12}) \\ V_{gs2} &= 0V \Rightarrow V_{gs2} = -V_{s2} \end{aligned} \right\} \Rightarrow V_u = g_{m2} V_{s2} (R_{11} \parallel R_{12})$$

$$V_{s2} = (-g_{m1} V_{gs1}) \frac{R_4}{R_4 + R_7 + \frac{1}{g_{m2}}} \cdot \frac{1}{g_{m2}} =$$

$$= (-g_{m1} V_{gs1}) \frac{R_4}{1 + (R_4 + R_7) g_{m2}}$$

$$V_{s1} = (g_{m1} V_{gs1}) R_5$$

$$V_{gs1} = V_{g1} - V_{s1} = V_{g1} - g_{m1} V_{gs1} R_5 \Rightarrow V_{gs1} = \frac{V_{g1}}{1 + g_{m1} R_5}$$

$$V_{g1} = V_i \frac{(R_2 \parallel R_3)}{R_1 + (R_2 \parallel R_3)}$$

$$2 \times 10^{-3} \quad 2220.697 \quad 3 \times 10^{-3} \quad 435.897$$

$$0.8695$$

$$0.52$$

$$\frac{V_u}{V_i} = g_{m2} (R_{11} \parallel R_{12}) (-g_{m1}) \frac{R_4}{1 + (R_4 + R_7) g_{m2}} \cdot \frac{1}{1 + g_{m1} R_5} \cdot \frac{R_2 \parallel R_3}{R_1 + R_2 \parallel R_3} =$$

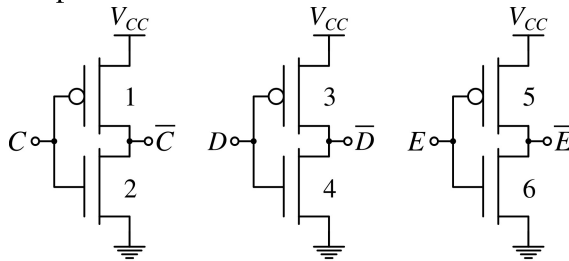
$$\approx -3.3$$

Esercizio B – svolgimento

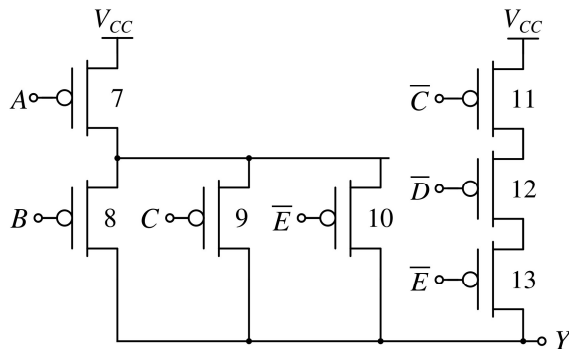
$$Y = \overline{A} \cdot (\overline{B} + \overline{C} + E) + C \cdot D \cdot E$$

Numero di MOS: $7 \times 2 + 3 \times 2 = 20$

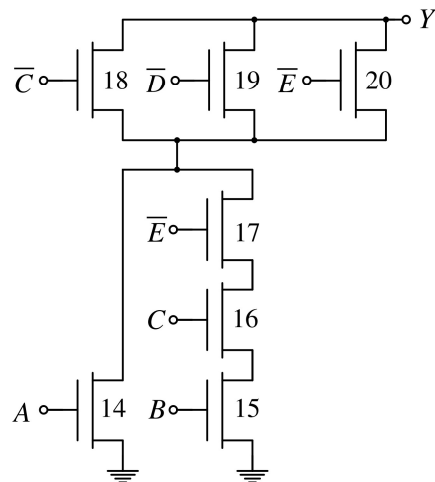
Schema completo:



PUN:



PDN:



Dimensionamento della PUN, assumendo $(W/L)_p = p = 5$:

- $(W/L)_{1,3,5} = p = 5$
- Percorsi con 3 MOS in serie: (Q11-Q12-Q13).

$$(W/L)_{11,12,13} = x; \quad 3 \times \frac{1}{x} = \frac{1}{p} \implies x = 3p = 15$$
- Percorsi con 2 MOS in serie: (Q7, Q8), (Q7, Q9), (Q7, Q10).

$$(W/L)_{7,8,9,10} = y; \quad 2 \times \frac{1}{y} = \frac{1}{p} \implies y = 2p = 10$$

Dimensionamento della PDN, assumendo $(W/L)_n = n = 2$:

- $(W/L)_{2,4,6} = n = 2$
- Percorsi con 4 MOS in serie:
 - (Q15-Q16-Q17-Q18), impossibile dovuto a C e C-bar.
 - (Q15-Q16-Q17-Q19), possibile.
 - (Q15-Q16-Q17-Q20), possibile.

$$(W/L)_{15,16,17,19,20} = z; \quad 4 \times \frac{1}{z} = \frac{1}{n} \implies z = 4n = 8.$$

- Percorsi con 2 MOS in serie: (Q14, Q18), (Q14, Q19), (Q14, Q20), tutti possibili. Q19 e Q20 sono già dimensionati. Rimane da dimensionare Q14 e Q18. Esistono quindi due casi:
 - **Caso A:** si dimensiona prima Q14 per soddisfare i requisiti sui percorsi (Q14, Q19), (Q14, Q20). In seguito si dimensiona Q18.
 - **Caso B:** si dimensiona il percorso (Q14, Q18) e si verificano gli altri due.

Caso A:

- $(W/L)_{14} = w; \quad \frac{1}{w} + \frac{1}{z} = \frac{1}{n} \implies w = \frac{zn}{z-n} = \frac{4n}{3} = \frac{8}{3}.$
- $(W/L)_{18} = v; \quad \frac{1}{w} + \frac{1}{v} = \frac{1}{n} \implies v = \frac{wn}{w-n} = 4n = 8.$

Caso B:

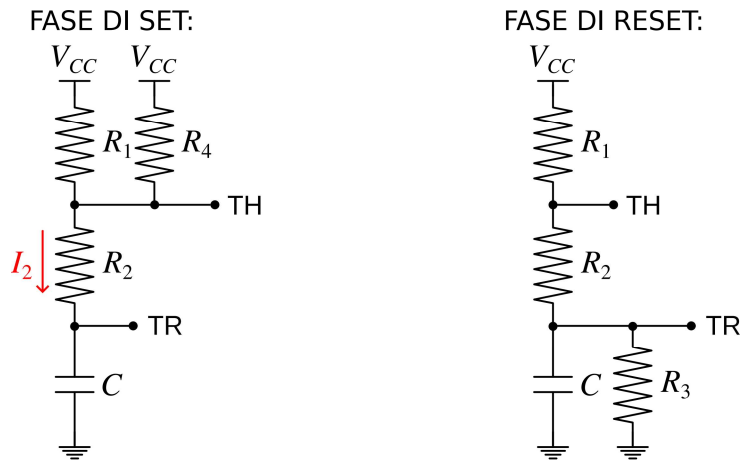
- $(W/L)_{14,18} = a; \quad 2 \times \frac{1}{a} = \frac{1}{n} \implies a = 2n = 4.$
- Verifica dei percorsi (Q14, Q19) e (Q14, Q20): $\frac{1}{a} + \frac{1}{z} = \frac{1}{2n} + \frac{1}{4n} = \frac{3}{4n} < \frac{1}{n}.$
Verifica corretta.

Per il dimensionamento ad area minima si costruisce la seguente tabella:

	Caso A	Caso B
$(W/L)_{14}$	8/3	4
$(W/L)_{18}$	8	4
Totale:	32/3	16

Si osserva che il dimensionamento del Caso A è più vantaggioso.

Esercizio C – svolgimento



Fase di SET: $Q=1$, $D=HI$; $V_{G1} = V_U = 0 \text{ V}$, $V_{S1} = V_{CC} = 6 \text{ V}$, $V_{GS1} = -6 \text{ V} < V_{Tp} \Rightarrow Q1$ acceso.

All'inizio della fase di SET: $V_{TR} = V_{CC}/3 = 2 \text{ V}$, che è anche la tensione iniziale sul condensatore C , V_{i1} . In assenza di commutazioni, la tensione finale, V_{f1} , risulterebbe V_{CC} .

La tensione di commutazione, V_{com} , determinata dal valore di $V_{TH} = (2/3) \cdot V_{CC} = 4 \text{ V}$, si trova calcolando I_2 . Tale corrente scorre sia su R_2 che nel parallelo $R_1||R_4=1 \text{ k}\Omega$, sottoposto alla caduta di tensione $V_{CC} - V_{TH}$:

$$I_2 = \frac{V_{CC} - V_{TH}}{R_1||R_4} = \frac{1}{R_1||R_4} \left(1 - \frac{2}{3}\right) V_{CC} = \frac{V_{CC}/3}{R_1||R_4} = 2 \text{ mA}. \quad \Rightarrow \quad V_{com1} = \frac{2}{3} V_{CC} - R_2 I_2 = 3 \text{ V}.$$

È verificata la condizione $V_{i1} < V_{com1} < V_{f1}$, infatti abbiamo: $2 \text{ V} < 3 \text{ V} < 6 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_1 , della carica di C durante la fase di SET, è:

$$\tau_1 = R_{V1} C; \quad \text{dove} \quad R_{V1} = R_2 + R_1||R_4 = 1.5 \text{ k}\Omega \quad \text{da cui} \quad \tau_1 = 300 \mu\text{s}.$$

La durata della fase di SET, T_1 , si calcola come:

$$T_1 = \tau_1 \ln \left(\frac{V_{f1} - V_{i1}}{V_{f1} - V_{com1}} \right) = 86.30 \mu\text{s}.$$

Fase di RESET: $Q=0$, $D=0$; $V_{G1} = V_U = V_{CC} = 6 \text{ V}$, $V_{GS1} = 0 \text{ V} > V_{Tp} \Rightarrow Q1$ spento.

Dal circuito risulta:

$$V_{f2} = \frac{R_3}{R_1 + R_2 + R_3} V_{CC} = 1 \text{ V}.$$

Tra l'altro $V_{i2} = V_{com1} = 3 \text{ V}$. La tensione di commutazione per la fase 2, $V_{com2} = V_{CC}/3 = 2 \text{ V}$.

È verificata la condizione: $V_{i2} > V_{com2} > V_{f2}$, infatti abbiamo: $3 \text{ V} > 2 \text{ V} > 1 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_2 , della scarica di C durante la fase di RESET, è:

$$\tau_2 = R_{V2} C; \quad \text{dove} \quad R_{V2} = R_3 || (R_1 + R_2) = 416.667 \Omega \quad \text{da cui} \quad \tau_2 = 83.333 \mu\text{s}.$$

La durata della fase di SET, T_2 , si calcola come:

$$T_2 = \tau_2 \ln \left(\frac{V_{f2} - V_{i2}}{V_{f2} - V_{com2}} \right) = 57.762 \mu\text{s}.$$

La frequenza di oscillazione dell'astabile è $f = \frac{1}{T_1 + T_2} = 6941.454 \text{ Hz}$.