Reti logiche - Prova scritta del 7 Giugno 2016

Cognome e nome: Matricola:

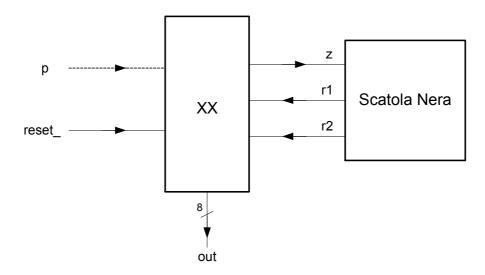
Esercizio 1

Sintetizzare in forma PS la rete sequenziale asincrona che sostituisce i Latch SR e i formatori di impulsi in un'interfaccia parallela di uscita con handshake (cap. 6, fig. 17 del libro), riportata nella figura a lato. Dimensionare il tempo minimo di permanenza di uno stato di ingresso a tale rete.

$\sqrt{e_B}$	rfd					
SIP	00	01	11	10	/dav	fo
s_0		<u></u>	S ₁	_	1	1
S ₁		S ₂	S 1	_	1	0
s_2	S ₃	(S2)			0	0
s_3	(S ₃)	s ₀	_	_	1	0
SIS						

Esercizio 2

Si consideri il sistema riportato in figura.



La Scatola Nera, risponde ad ogni transizione della variabile z con una identica transizione sia della variabile r1 che della variabile r2. I tempi di risposta non sono noti e nessuna ipotesi è fatta su di essi tranne le seguenti: a) la risposta su r2 arriva dopo quella su r1 e b) entrambe le risposte arrivano entro 200 cicli del clock p.

Partendo da una condizione iniziale in cui z, r1 ed r2 sono a 0, l'unità XX compie all'infinito le seguenti azioni:

- 1) Porta z ad 1 e mentre attende che sia r1 che r2 vadano ad 1 compie una semplice elaborazione (vedi specifica successiva)
- 2) Porta z a 0 e attende che sia r1 che r2 vadano a 0
- 3) Attende che passi del tempo (vedi specifica successiva) ed emette tramite l'uscita *out* il risultato dell'elaborazione di cui al punto 1) e torna al punto 1).

Specifiche:

- L'elaborazione di cui al punto 1) è la seguente: Calcolare un unsigned pari al numero dei periodi di clock che intercorrono tra l'arrivo del fronte in salita su r1 e l'arrivo del fronte in salita su r2.
- L'uscita *out* deve essere cambiata esattamente ogni 500 cicli di clock.

Descrivere e sintetizzare la rete XX rispondente alle specifiche sopra riportate.