

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

Supponiamo di dover calcolare l'opposto del numero contenuto in AX, e di non poter usare l'istruzione NEG. La sequenza di istruzioni che calcola il risultato corretto (se è calcolabile) è:

- ☐ NOT %AX
- ☐ NOT %AX
INC %AX
- ☐ XOR \$0xFFFF, %AX
- ☐ Nessuna delle precedenti

Per saltare a ok se AL contiene un numero maggiore di 15 si può scrivere:

- ☐ AND \$0xFF00, %AL
JNZ ok
- ☐ OR \$0xFF00, %AL
JNZ ok
- ☐ AND \$0x00FF, %AL
JNZ ok
- ☐ Nessuna delle precedenti

Un modulo di RAM di 256 Mbyte va montato nella parte più bassa di uno spazio di indirizzamento di 4 Gbyte. La maschera che genera il segnale /s del modulo di RAM:

- ☐ è un cortocircuito
- ☐ ha come ingressi i 4 bit più significativi del bus indirizzi
- ☐ ha come ingressi 28 bit
- ☐ Nessuna delle precedenti

Nell'accesso in lettura allo spazio di I/O, /ior va a zero:

- ☐ Contemporaneamente alla stabilizzazione dei fili di indirizzo
- ☐ Dopo che i fili di indirizzo si sono stabilizzati
- ☐ Prima che i fili di indirizzo si siano stabilizzati
- ☐ Nessuna delle precedenti

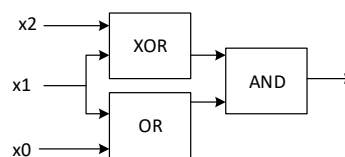
Siano $X = (72)_{b16}$, $Y = (93)_{b16}$, rappresentazioni degli interi x e y . È vero che $x < y$

- ☐ se la rappresentazione è in traslazione
- ☐ se la rappresentazione è in complemento alla radice
- ☐ se la rappresentazione è in traslazione o in complemento alla radice
- ☐ Nessuna delle precedenti

x_3x_2 x_1x_0	00	01	11	10
00	-	0	0	1
01	1	1	-	1
11	0	-	0	0
10	-	1	0	1

La mappa di Karnaugh scritta sopra ha

- ☐ 6 implicant principali
- ☐ 2 implicant principali essenziali
- ☐ 1 implicant principale semplicemente eliminabile
- ☐ Nessuna delle precedenti



La rete in figura riconosce

- ☐ 3 stati di ingresso
- ☐ 4 stati di ingresso
- ☐ 5 stati di ingresso
- ☐ Nessuna delle precedenti

Un latch SR riceve la seguente sequenza di ingressi, nel rispetto dei vincoli di temporizzazione: $sr=00, 11, 01, 11, 00$. Quanto vale l'uscita q alla fine?

- ☐ Un valore casuale, che dipende come il latch è stato inizializzato al reset
- ☐ Un valore casuale, che *non* dipende come il latch è stato inizializzato al reset
- ☐ Oscilla continuamente
- ☐ Nessuna delle precedenti

Il processore ricava il tipo di un'interruzione esterna

- ☐ Leggendolo in un registro dell'interfaccia che ha richiesto l'interruzione
- ☐ Dal numero d'ordine del piedino su cui gli arriva la richiesta di interruzione
- ☐ Effettuando un handshake con il Controllore di Interruzione
- ☐ Nessuna delle precedenti

Per disabilitare una interfaccia ad inviare richieste di interruzione si deve:

- ☐ Inviarle un segnale elettrico tramite una opportuna variabile di collegamento con il Controllore
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione MOV
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione OUT
- ☐ Usare l'istruzione CLI
- ☐ Nessuna delle precedenti

La rete combinatoria raffigurata in alto nella colonna destra può essere affetta da allee sul livello 1?

- ☐ Sì
- ☐ No
- ☐ Non si può dire

La presenza di allee essenziali in una rete sequenziale asincrona è individuabile:

- ☐ Data la sintesi della rete combinatoria RC1
- ☐ Data la tabella di flusso
- ☐ Data la codifica degli stati interni
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: Sì ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

Supponiamo di dover calcolare l'opposto del numero contenuto in AX, e di non poter usare l'istruzione NEG. La sequenza di istruzione che calcola il risultato corretto (se è calcolabile) è:

- ☐ NOT %AX
- ☐ NOT %AX
INC %AX
- ☐ XOR \$0xFFFF, %AX
- ☐ Nessuna delle precedenti

Per saltare a ok se AL contiene un numero maggiore di 15 si può scrivere:

- ☐ AND \$0xFF00, %AL
JNZ ok
- ☐ OR \$0xFF00, %AL
JNZ ok
- ☐ AND \$0x00FF, %AL
JNZ ok
- ☐ Nessuna delle precedenti

Un modulo di RAM di 256 Mbyte va montato nella parte più bassa di uno spazio di indirizzamento di 4 Gbyte. La maschera che genera il segnale /s del modulo di RAM:

- ☐ è un cortocircuito
- ☐ ha come ingressi i 4 bit più significativi del bus indirizzi
- ☐ ha come ingressi 28 bit
- ☐ Nessuna delle precedenti

Nell'accesso in lettura allo spazio di I/O, /ior va a zero:

- ☐ Contemporaneamente alla stabilizzazione dei fili di indirizzo
- ☐ Dopo che i fili di indirizzo si sono stabilizzati
- ☐ Prima che i fili di indirizzo si siano stabilizzati
- ☐ Nessuna delle precedenti

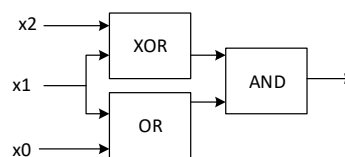
Siano $X = (72)_{b16}$, $Y = (93)_{b16}$, rappresentazioni degli interi x e y . È vero che $x < y$

- ☐ se la rappresentazione è in traslazione
- ☐ se la rappresentazione è in complemento alla radice
- ☐ se la rappresentazione è in traslazione o in complemento alla radice
- ☐ Nessuna delle precedenti

x_3x_2 x_1x_0	00	01	11	10
00	-	0	0	1
01	1	1	-	1
11	0	-	0	0
10	-	1	0	1

La mappa di Karnaugh scritta sopra ha

- ☐ 6 implicant principali
- ☐ 2 implicant principali essenziali
- ☐ 1 implicant principale semplicemente eliminabile
- ☐ Nessuna delle precedenti



La rete in figura riconosce

- ☐ 3 stati di ingresso
- ☐ 4 stati di ingresso
- ☐ 5 stati di ingresso
- ☐ Nessuna delle precedenti

Un latch SR riceve la seguente sequenza di ingressi, nel rispetto dei vincoli di temporizzazione: $sr=00, 11, 01, 11, 00$. Quanto vale l'uscita q alla fine?

- ☐ Un valore casuale, che dipende come il latch è stato inizializzato al reset
- ☐ Un valore casuale, che *non* dipende come il latch è stato inizializzato al reset
- ☐ Oscilla continuamente
- ☐ Nessuna delle precedenti

Il processore ricava il tipo di un'interruzione esterna

- ☐ Leggendolo in un registro dell'interfaccia che ha richiesto l'interruzione
- ☐ Dal numero d'ordine del piedino su cui gli arriva la richiesta di interruzione
- ☐ Effettuando un handshake con il Controllore di Interruzione
- ☐ Nessuna delle precedenti

Per disabilitare una interfaccia ad inviare richieste di interruzione si deve:

- ☐ Inviarle un segnale elettrico tramite una opportuna variabile di collegamento con il Controllore
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione MOV
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione OUT
- ☐ Usare l'istruzione CLI
- ☐ Nessuna delle precedenti

La rete combinatoria raffigurata in alto nella colonna destra può essere affetta da allee sul livello 1?

- ☐ Sì
- ☐ No
- ☐ Non si può dire

La presenza di allee essenziali in una rete sequenziale asincrona è individuabile:

- ☐ Data la sintesi della rete combinatoria RC1
- ☐ Data la tabella di flusso
- ☐ Data la codifica degli stati interni
- ☐ Nessuna delle precedenti



Cognome e nome: _____

Matricola: _____

Consegna: SÌ ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

Supponiamo di dover calcolare l'opposto del numero contenuto in AX, e di non poter usare l'istruzione NEG. La sequenza di istruzione che calcola il risultato corretto (se è calcolabile) è:

- ☐ NOT %AX
- ☐ NOT %AX
INC %AX
- ☐ XOR \$0xFFFF, %AX
- ☐ Nessuna delle precedenti

Per saltare a ok se AL contiene un numero maggiore di 15 si può scrivere:

- ☐ AND \$0xFF00, %AL
JNZ ok
- ☐ OR \$0xFF00, %AL
JNZ ok
- ☐ AND \$0x00FF, %AL
JNZ ok
- ☐ Nessuna delle precedenti

Un modulo di RAM di 256 Mbyte va montato nella parte più bassa di uno spazio di indirizzamento di 4 Gbyte. La maschera che genera il segnale /s del modulo di RAM:

- ☐ è un cortocircuito
- ☐ ha come ingressi i 4 bit più significativi del bus indirizzi
- ☐ ha come ingressi 28 bit
- ☐ Nessuna delle precedenti

Nell'accesso in lettura allo spazio di I/O, /ior va a zero:

- ☐ Contemporaneamente alla stabilizzazione dei fili di indirizzo
- ☐ Dopo che i fili di indirizzo si sono stabilizzati
- ☐ Prima che i fili di indirizzo si siano stabilizzati
- ☐ Nessuna delle precedenti

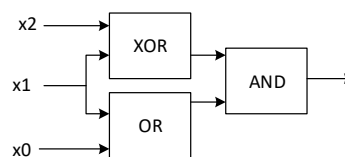
Siano $X = (72)_{b16}$, $Y = (93)_{b16}$, rappresentazioni degli interi x e y . È vero che $x < y$

- ☐ se la rappresentazione è in traslazione
- ☐ se la rappresentazione è in complemento alla radice
- ☐ se la rappresentazione è in traslazione o in complemento alla radice
- ☐ Nessuna delle precedenti

x_3x_2 x_1x_0	00	01	11	10
00	-	0	0	1
01	1	1	-	1
11	0	-	0	0
10	-	1	0	1

La mappa di Karnaugh scritta sopra ha

- ☐ 6 implicant principali
- ☐ 2 implicant principali essenziali
- ☐ 1 impicante principale semplicemente eliminabile
- ☐ Nessuna delle precedenti



La rete in figura riconosce

- ☐ 3 stati di ingresso
- ☐ 4 stati di ingresso
- ☐ 5 stati di ingresso
- ☐ Nessuna delle precedenti

Un latch SR riceve la seguente sequenza di ingressi, nel rispetto dei vincoli di temporizzazione: $sr=00, 11, 01, 11, 00$. Quanto vale l'uscita q alla fine?

- ☐ Un valore casuale, che dipende come il latch è stato inizializzato al reset
- ☐ Un valore casuale, che *non* dipende come il latch è stato inizializzato al reset
- ☐ Oscilla continuamente
- ☐ Nessuna delle precedenti

Il processore ricava il tipo di un'interruzione esterna

- ☐ Leggendolo in un registro dell'interfaccia che ha richiesto l'interruzione
- ☐ Dal numero d'ordine del piedino su cui gli arriva la richiesta di interruzione
- ☐ Effettuando un handshake con il Controllore di Interruzione
- ☐ Nessuna delle precedenti

Per disabilitare una interfaccia ad inviare richieste di interruzione si deve:

- ☐ Inviarle un segnale elettrico tramite una opportuna variabile di collegamento con il Controllore
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione MOV
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione OUT
- ☐ Usare l'istruzione CLI
- ☐ Nessuna delle precedenti

La rete combinatoria raffigurata in alto nella colonna destra può essere affetta da allee sul livello 1?

- ☐ Sì
- ☐ No
- ☐ Non si può dire

La presenza di allee essenziali in una rete sequenziale asincrona è individuabile:

- ☐ Data la sintesi della rete combinatoria RC1
- ☐ Data la tabella di flusso
- ☐ Data la codifica degli stati interni
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: Sì ☐ No ☐

Barrare **una sola risposta** per domandaIl punteggio finale è $-1 \times (\text{n. di risposte errate} + \text{n. domande lasciate in bianco})$

Usare lo spazio bianco sul retro del foglio per appunti, se serve

NUOVO PROGRAMMA (a.a. 2018/19 e segg.)

Supponiamo di dover calcolare l'opposto del numero contenuto in AX, e di non poter usare l'istruzione NEG. La sequenza di istruzione che calcola il risultato corretto (se è calcolabile) è:

- ☐ NOT %AX
- ☐ NOT %AX
INC %AX
- ☐ XOR \$0xFFFF, %AX
- ☐ Nessuna delle precedenti

Per saltare a ok se AL contiene un numero maggiore di 15 si può scrivere:

- ☐ AND \$0xFF00, %AL
JNZ ok
- ☐ OR \$0xFF00, %AL
JNZ ok
- ☐ AND \$0x00FF, %AL
JNZ ok
- ☐ Nessuna delle precedenti

Un modulo di RAM di 256 Mbyte va montato nella parte più bassa di uno spazio di indirizzamento di 4 Gbyte. La maschera che genera il segnale /s del modulo di RAM:

- ☐ è un cortocircuito
- ☐ ha come ingressi i 4 bit più significativi del bus indirizzi
- ☐ ha come ingressi 28 bit
- ☐ Nessuna delle precedenti

Nell'accesso in lettura allo spazio di I/O, /ior va a zero:

- ☐ Contemporaneamente alla stabilizzazione dei fili di indirizzo
- ☐ Dopo che i fili di indirizzo si sono stabilizzati
- ☐ Prima che i fili di indirizzo si siano stabilizzati
- ☐ Nessuna delle precedenti

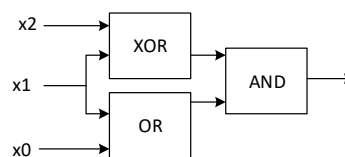
Siano $X = (72)_{b16}$, $Y = (93)_{b16}$, rappresentazioni degli interi x e y . È vero che $x < y$

- ☐ se la rappresentazione è in traslazione
- ☐ se la rappresentazione è in complemento alla radice
- ☐ se la rappresentazione è in traslazione o in complemento alla radice
- ☐ Nessuna delle precedenti

x_3x_2 x_1x_0	00	01	11	10
00	-	0	0	1
01	1	1	-	1
11	0	-	0	0
10	-	1	0	1

La mappa di Karnaugh scritta sopra ha

- ☐ 6 implicant principali
- ☐ 2 implicant principali essenziali
- ☐ 1 implicant principale semplicemente eliminabile
- ☐ Nessuna delle precedenti



La rete in figura riconosce

- ☐ 3 stati di ingresso
- ☐ 4 stati di ingresso
- ☐ 5 stati di ingresso
- ☐ Nessuna delle precedenti

Un latch SR riceve la seguente sequenza di ingressi, nel rispetto dei vincoli di temporizzazione: $sr=00, 11, 01, 11, 00$. Quanto vale l'uscita q alla fine?

- ☐ Un valore casuale, che dipende come il latch è stato inizializzato al reset
- ☐ Un valore casuale, che *non* dipende come il latch è stato inizializzato al reset
- ☐ Oscilla continuamente
- ☐ Nessuna delle precedenti

Il processore ricava il tipo di un'interruzione esterna

- ☐ Leggendolo in un registro dell'interfaccia che ha richiesto l'interruzione
- ☐ Dal numero d'ordine del piedino su cui gli arriva la richiesta di interruzione
- ☐ Effettuando un handshake con il Controllore di Interruzione
- ☐ Nessuna delle precedenti

Per disabilitare una interfaccia ad inviare richieste di interruzione si deve:

- ☐ Inviarle un segnale elettrico tramite una opportuna variabile di collegamento con il Controllore
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione MOV
- ☐ Azzerare un apposito bit di un apposito registro dell'Interfaccia tramite una istruzione OUT
- ☐ Usare l'istruzione CLI
- ☐ Nessuna delle precedenti

La rete combinatoria raffigurata in alto nella colonna destra può essere affetta da allee sul livello 1?

- ☐ Sì
- ☐ No
- ☐ Non si può dire

La presenza di allee essenziali in una rete sequenziale asincrona è individuabile:

- ☐ Data la sintesi della rete combinatoria RC1
- ☐ Data la tabella di flusso
- ☐ Data la codifica degli stati interni
- ☐ Nessuna delle precedenti

VECCHIO PROGRAMMA



Cognome e nome: _____

Matricola: _____

Consegna: SÌ ☐ No ☐
