# Domande di Reti Logiche – compito del 17/07/2018



☐ Nessuna delle precedenti

# Barrare **una sola risposta** per ogni domanda

Il punteggio finale è -1  $\times$  (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

_x	Δ Z Z Z	del	parità di condizioni (tempi delle reti combinatorie e mondo a monte e a valle), il periodo di clock di una e di Moore ha un limite inferiore: Più alto che in una rete di Mealy			
Nel circuit	o di sopra, l'uscita z		più basso che una rete di Mealy			
	sempre zero		identico ad una rete di Mealy			
	$\alpha$ ue l'ingresso con un ritardo $\Delta$		Nessuna delle precedenti			
_	era un impulso di durata ∆ ad ogni transi-					
zione		L'i	struzione STI			
□ Ness	una delle precedenti		Abilita le interfacce ad inviare richieste di interruzione al controllore			
La lista de natoria	gli implicanti principali di una legge combi-		Abilita il controllore ad inviare richieste di inter- ruzione al processore			
	può contenere mintermini	☐ Abilita il processore a gestire richieste di inter				
□ È sen	npre una lista di copertura non ridondante		ruzione			
	può avere un costo superiore a quello del-		Nessuna delle precedenti			
	rma canonica SP		•			
□ Nessi	una delle precedenti	_				
		Qu	ando il processore è in "modo utente" può eseguire:			
	entazione dell'intero -6 in complemento alla		Sia l'istruzione INT sia l'istruzione IRET			
	na cifra in base 10, con codifica BCD, è:		l'istruzione IRET, ma non la INT			
□ 1010			l'istruzione INT, ma non la IRET			
			Nessuna delle precedenti			
□ 1000		τ,	viente also comple l'inicio di una tracmicaione cu			
□ Non	esiste		evento che segnala l'inizio di una trasmissione su a linea seriale è:			
Un compo	rotoro por numeri interi reporesentati in tre		Il fronte di discesa della linea /dav che va dal tra-			
slazione	ratore per numeri interi rappresentati in tra-		smettitore al ricevitore			
	ntico ad uno per numeri interi rappresentati		Il fronte di discesa della linea rfd che va dal ricevi-			
	mplemento alla radice	_	tore al trasmettitore			
	ntico ad uno per numeri interi rappresentati		Il fronte di discesa della linea seriale stessa			
	odulo e segno		Nessuna delle precedenti			
	entico ad uno per numeri naturali					
□ Ness	una delle precedenti					
	di un sommatore					
	ssibile avere Cout≠Ow					
	npre vero che Cout=Ow					
□ Nessi	una delle precedenti					
	abella di flusso che descrive una rete sequen- crona, la sintesi della rete combinatoria che					
produce l'i						
	nde soltanto dalla codifica degli stati in-					
terni	_					
	nde dalla codifica degli stati interni e dalla					
	a del modello di sintesi (con elementi neutri					
	ardo o latch SR)					
	nde dalla codifica degli stati interni e dallo					
	interno marcato al reset					

-	Doma	ande di Reti Logiche	– compito de	l 17/07/2018
Y	Cognome e non	ne:		
	Matri	cola:		
		Consegna:	Sì 🗌	No

## Domande di Reti Logiche - compito del 17/07/2018



## Barrare una sola risposta per domanda

Il punteggio finale è -1  $\times$  (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

v	Δ VOP Z	A parità di condizioni (tempi delle reti combinatorie e del mondo a monte e a valle), il periodo di clock di una
<u>x</u>	XOR	rete di Moore ha un limite inferiore:
		☐ Più alto che in una rete di Mealy
NT.1	12	□ più basso che una rete di Mealy
_	circuito di sopra, l'uscita z	identico ad una rete di Mealy
	Vale sempre zero	□ Nessuna delle precedenti
	Insegue l'ingresso con un ritardo $\Delta$	1
	Genera un impulso di durata $\Delta$ ad ogni transizione	
	di x	L'istruzione STI
	Nessuna delle precedenti	☐ Abilita le interfacce ad inviare richieste di interru- zione al controllore
La	lista degli implicanti principali di una legge combi-	☐ Abilità il controllore ad inviare richieste di inter-
nate	oria	ruzione al processore
	Non può contenere mintermini	☐ Abilita il processore a gestire richieste di interru-
	È sempre una lista di copertura non ridondante	zione
	Non può avere un costo superiore a quello della forma canonica SP	□ Nessuna delle precedenti
	Nessuna delle precedenti	Quando il processore è in "modo utente" può eseguire:
		•
	rappresentazione dell'intero -6 in complemento alla	☐ Sia l'istruzione INT sia l'istruzione IRET
	ice su una cifra in base 10, con codifica BCD, è:	l'istruzione IRET, ma non la INT
	1010	☐ l'istruzione INT, ma non la IRET
	1110	□ Nessuna delle precedenti
	1000	
	Non esiste	L'evento che segnala l'inizio di una trasmissione su una linea seriale è:
Un	comparatore per numeri interi rappresentati in tra-	☐ Il fronte di discesa della linea /dav che va dal tra-
	zione	smettitore al ricevitore
	È identico ad uno per numeri interi rappresentati	☐ Il fronte di discesa della linea rfd che va dal ricevi-
_	in complemento alla radice	tore al trasmettitore
	È identico ad uno per numeri interi rappresentati	☐ Il fronte di discesa della linea seriale stessa
	in modulo e segno	□ Nessuna delle precedenti
	È identico ad uno per numeri naturali	- Tressaina delle procedenti
	Nessuna delle precedenti	
	ressult delle precedenti	
Δ11	'uscita di un sommatore	
	È possibile avere Cout≠Ow	
	È sempre vero che Cout=Ow	
П	Nessuna delle precedenti	
	Nessuna dene precedenti	
zial	ta una tabella di flusso che descrive una rete sequen- le asincrona, la sintesi della rete combinatoria che duce l'uscita	
	Dipende soltanto dalla codifica degli stati interni	
	Dipende dalla codifica degli stati interni e dalla	
	scelta del modello di sintesi (con elementi neutri	
	di ritardo o latch SR)	

☐ Dipende dalla codifica degli stati interni e dallo

stato interno marcato al reset

☐ Nessuna delle precedenti

_	Don	nande di Reti Logiche	– compito de	l 17/07/2018
	Cognome e no	ome:		
	Mat	ricola:		
		Consegna:	Sì 🗌	No 🗌

## Domande di Reti Logiche - compito del 17/07/2018



stato interno marcato al reset Nessuna delle precedenti

# Barrare **una sola risposta** per domanda

Il punteggio finale è  $-1 \times$  (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

x $x$ $x$ $x$ $x$ $x$ $x$ $x$ $x$ $x$	A parità di condizioni (tempi delle reti combinatorie e del mondo a monte e a valle), il periodo di clock di una rete di Moore ha un limite inferiore:  Più alto che in una rete di Mealy più basso che una rete di Mealy identico ad una rete di Mealy Nessuna delle precedenti
□ Insegue l'ingresso con un ritardo $\Delta$	1
<ul> <li>□ Genera un impulso di durata Δ ad ogni transizione di x</li> <li>□ Nessuna delle precedenti</li> <li>La lista degli implicanti principali di una legge combinatoria</li> <li>□ Non può contenere mintermini</li> <li>□ È sempre una lista di copertura non ridondante</li> <li>□ Non può avere un costo superiore a quello della forma canonica SP</li> </ul>	L'istruzione STI  ☐ Abilita le interfacce ad inviare richieste di interruzione al controllore  ☐ Abilita il controllore ad inviare richieste di interruzione al processore  ☐ Abilita il processore a gestire richieste di interruzione  ☐ Nessuna delle precedenti
□ Nessuna delle precedenti	Quando il processore è in "modo utente" può eseguire:
La rappresentazione dell'intero -6 in complemento alla radice su una cifra in base 10, con codifica BCD, è:  □ 1010 □ 1110 □ 1000 □ Non esiste	☐ Sia l'istruzione INT sia l'istruzione IRET ☐ l'istruzione IRET, ma non la INT ☐ l'istruzione INT, ma non la IRET ☐ Nessuna delle precedenti  L'evento che segnala l'inizio di una trasmissione su
inon esiste	una linea seriale è:
Un comparatore per numeri interi rappresentati in traslazione  □ È identico ad uno per numeri interi rappresentati in complemento alla radice  □ È identico ad uno per numeri interi rappresentati in modulo e segno  □ È identico ad uno per numeri naturali  □ Nessuna delle precedenti	<ul> <li>□ Il fronte di discesa della linea /dav che va dal trasmettitore al ricevitore</li> <li>□ Il fronte di discesa della linea rfd che va dal ricevitore al trasmettitore</li> <li>□ Il fronte di discesa della linea seriale stessa</li> <li>□ Nessuna delle precedenti</li> </ul>
All'uscita di un sommatore  □ È possibile avere Cout≠Ow □ È sempre vero che Cout=Ow □ Nessuna delle precedenti	
Data una tabella di flusso che descrive una rete sequenziale asincrona, la sintesi della rete combinatoria che produce l'uscita  ☐ Dipende soltanto dalla codifica degli stati interni ☐ Dipende dalla codifica degli stati interni e dalla scelta del modello di sintesi (con elementi neutri di ritardo o latch SR) ☐ Dipende dalla codifica degli stati interni e dallo	

	Cognome e no	me:	 	_
	Matr	icola:	 	
		Consegna:		

## Domande di Reti Logiche - compito del 17/07/2018



stato interno marcato al reset Nessuna delle precedenti

## Barrare **una sola risposta** per domanda

Il punteggio finale è -1  $\times$  (n. di risposte errate + n. domande lasciate in bianco) Usare lo spazio bianco sul retro del foglio per appunti, se serve

rete di Moore ha un limite inferiore:  Diù alto che in una rete di Mealy
più basso che una rete di Mealy
☐ identico ad una rete di Mealy
□ Nessuna delle precedenti
L'istruzione STI
☐ Abilita le interfacce ad inviare richieste di interru-
zione al controllore
☐ Abilita il controllore ad inviare richieste di interruzione al processore
☐ Abilita il processore a gestire richieste di interru-
zione
□ Nessuna delle precedenti
1
Quando il processore è in "modo utente" può eseguire:
☐ Sia l'istruzione INT sia l'istruzione IRET
☐ l'istruzione IRET, ma non la INT
☐ l'istruzione INT, ma non la IRET
☐ Nessuna delle precedenti
L'evento che segnala l'inizio di una trasmissione su una linea seriale è:
☐ Il fronte di discesa della linea /dav che va dal tra-
smettitore al ricevitore
☐ Il fronte di discesa della linea rfd che va dal ricevi-
tore al trasmettitore
☐ Il fronte di discesa della linea seriale stessa
□ Nessuna delle precedenti

Do	mande di Reti Logiche	– compito de	17/07/2018	
Cognome e n	ome:			
Ma	tricola:			
	Consegna:	Sì 🗌	No 🗌	