

Quartus Prime波形图仿真方法

2022.9



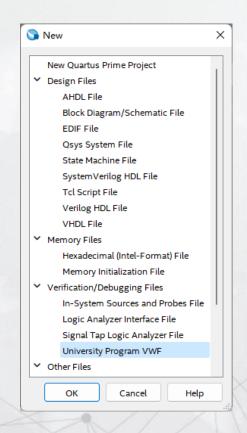
哈尔滨工程大学计算机实验教学中心

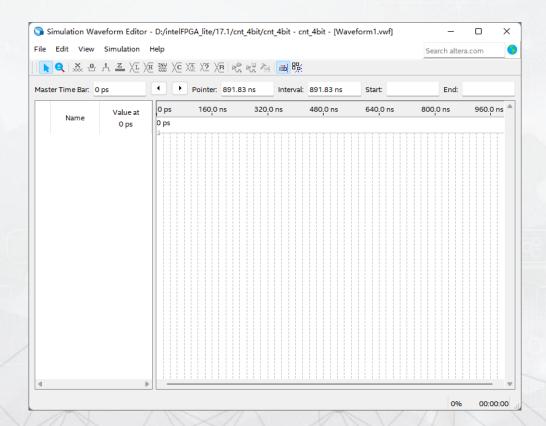
新建波形图 (*.vwf)

使用Quartu Prime进行波形仿真需要创建一个VWF波形文件,新建完工程并编译通过后再进行下面步骤。主菜单"File" → "New" → "University Program

VWF"。也可以点击工具栏上的新建文件按钮。(□) 등 🖫 🛩 🗇 🗊 🔈 🤈

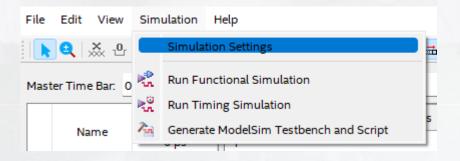
注意:波形图文件命名默认即可,如自定义命名,需修改Simulation Settings





新建波形图 (*.vwf)

注意:波形图文件命名默认即可,如自定义命名,需修改Simulation Settings

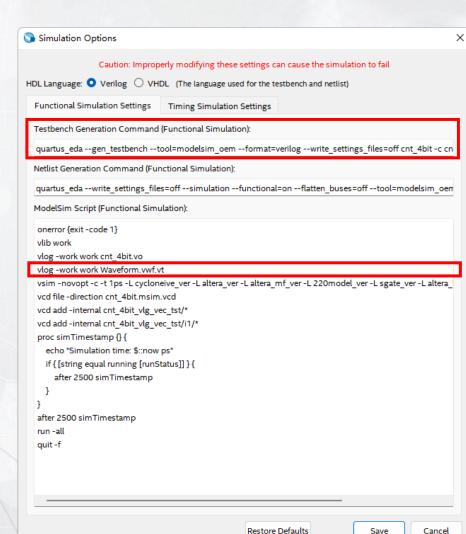


修改Testbench Generation Command中的文件名(两处)

quartus_eda --gen_testbench --tool=modelsim_oem --format=verilog -write_settings_files=off cnt_4bit -c cnt_4bit -vector_source="D:/intelFPGA_lite/17.1/cnt_4bit/Waveform.vwf" -testbench_file="D:/intelFPGA_lite/17.1/cnt_4bit/simulation/qsim/Waveform.vwf.vt"

修改ModelSim Script中的文件名(第四行)

如仍报错,删掉第五行的-novopt (17.1通常不需要)

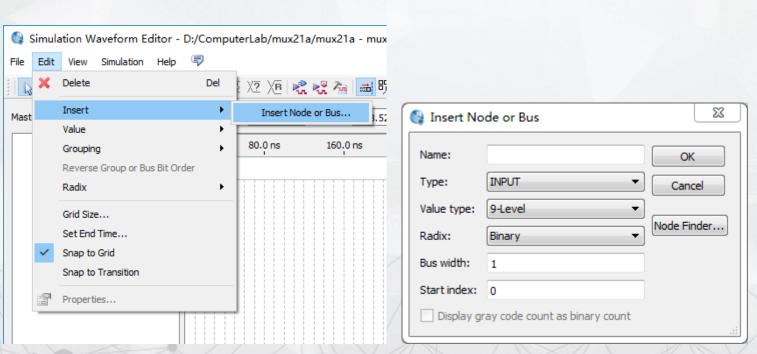


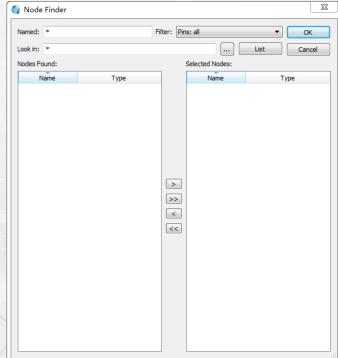
在空白波形图中插入节点——打开 "Insert Node or Bus...对话框

✓ 打开 "Insert Node or Bus...对话框,在图形编辑界面插入节点。

三种方法:

- 1、仿波形编辑器主菜单 "Edit" → "Inert" → "Insert Node or Bus..."
- 2、右键点击Name下空白框,在弹出的菜单中选择"Inert->Insert Node or Bus..."
- 3、直接双击Name下空白框
- ✓ 在Insert Node or Bus 框中,点击Node Finder按钮,弹出Node Finder窗体。



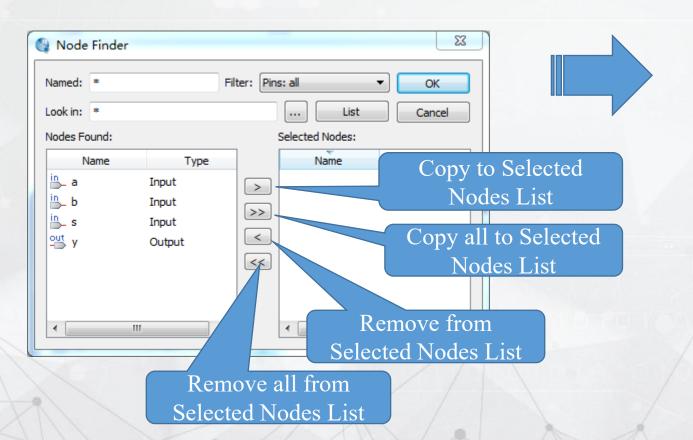


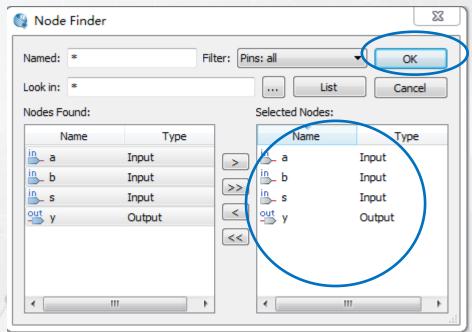
在空白波形图中插入节点——显示电路的全部节点



在空白波形图中插入节点——选择要添加的节点

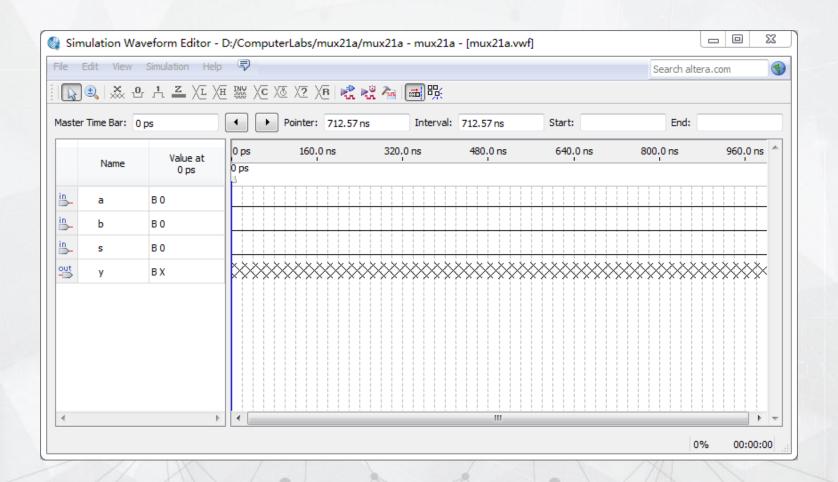
✓从左侧栏选择要加入到仿真波形图中的节点。右侧栏是已经选定要添加到波形图中的节点。然后点击Node Finder窗体中的OK按钮。





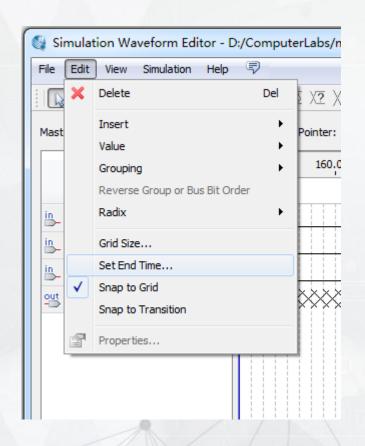
在空白波形图中插入节点——完成添加

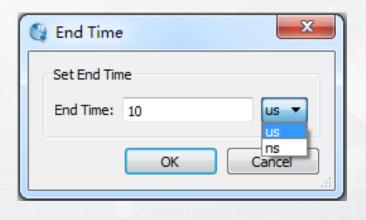
最后点击Insert Node or Bus 窗体中的OK按钮。完成节点添加。



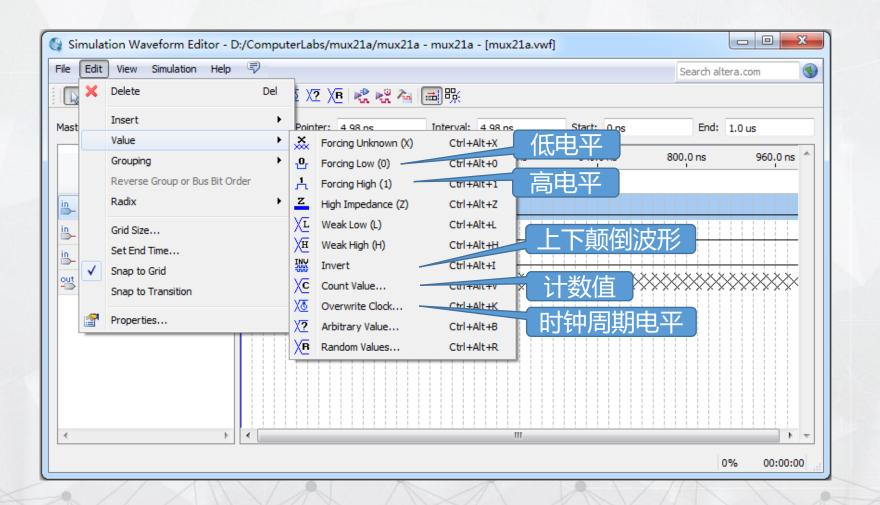
设置仿真时间

仿波形编辑器主菜单 "Eidt" → "Set End Time"

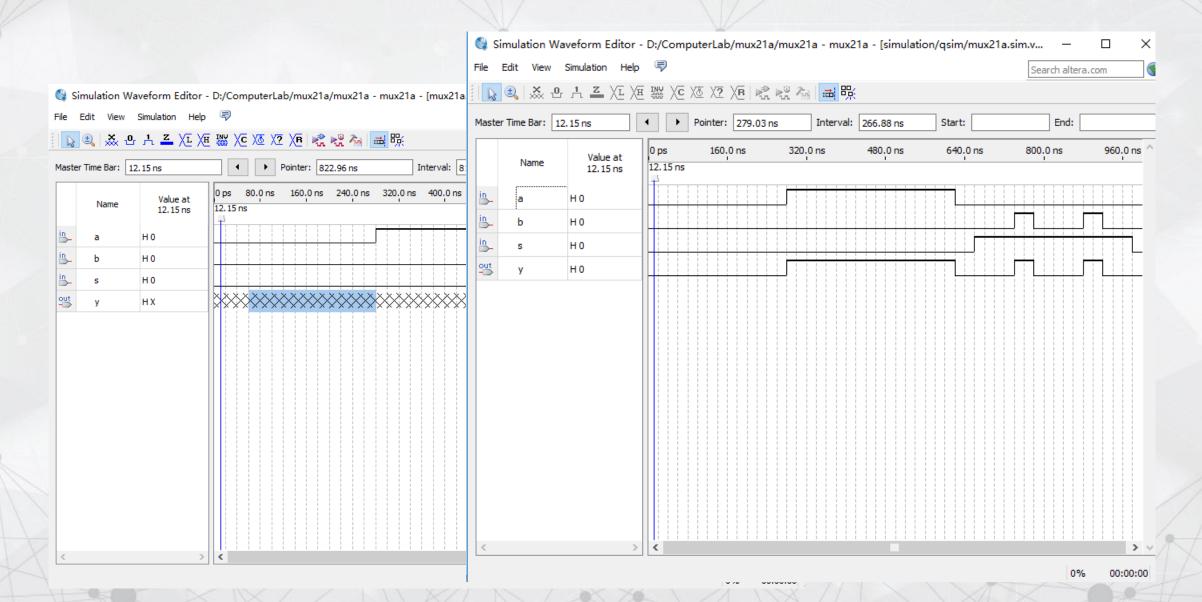




仿真波形图编辑——设置输入端口信号值

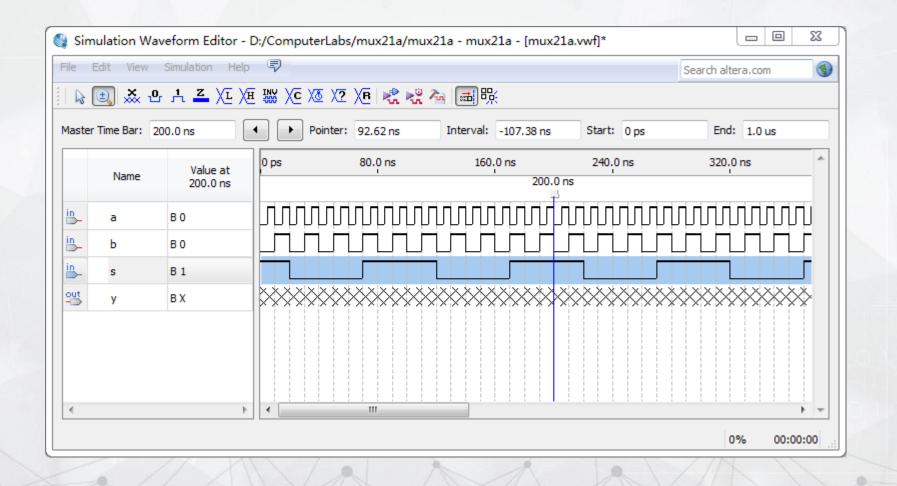


仿真波形图编辑——利用"高低电平"设置输入信号



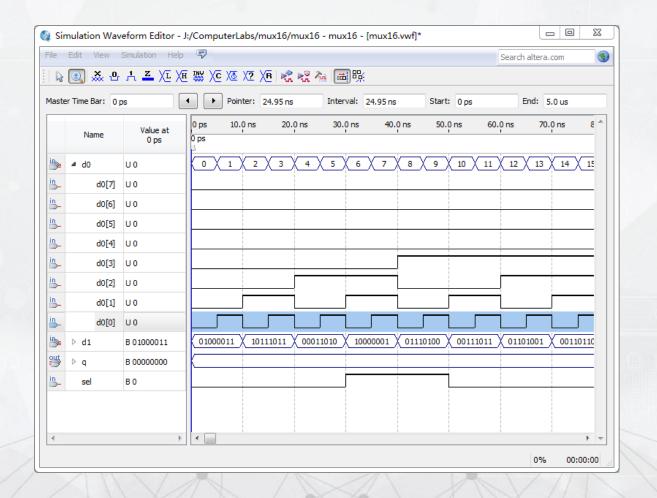
仿真波形图编辑——利用"时钟周期电平"设置输入信号

a的周期为10ns, b的周期为20ns, s的周期为100ns



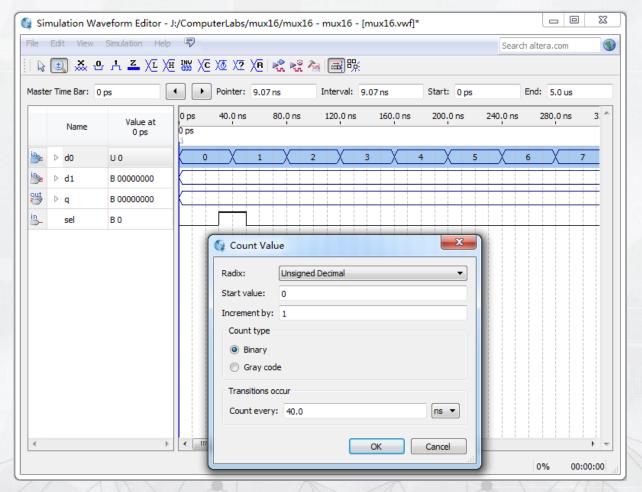
仿真波形图编辑——利用"时钟周期电平"设置输入激励信号为递增计数

d0~d7周期分别为10us、20us、40us、80us、160us......



仿真波形图编辑——设置输入信号为递增计数

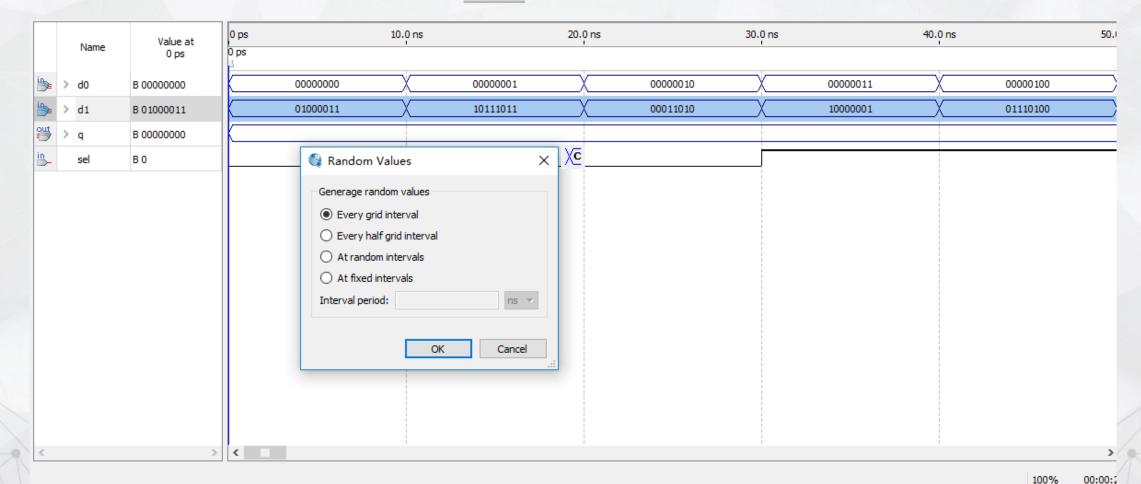
以lpm_mux多路选择器为例 Xc



仿真波形图编辑——设置输入信号为随机值

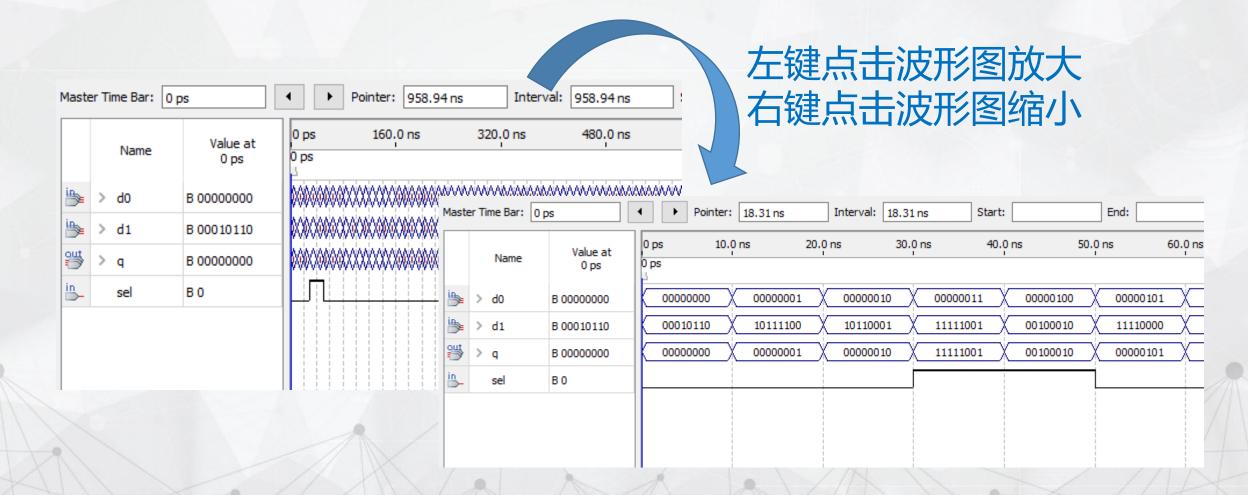
以lpm_mux多路选择器为例 XE



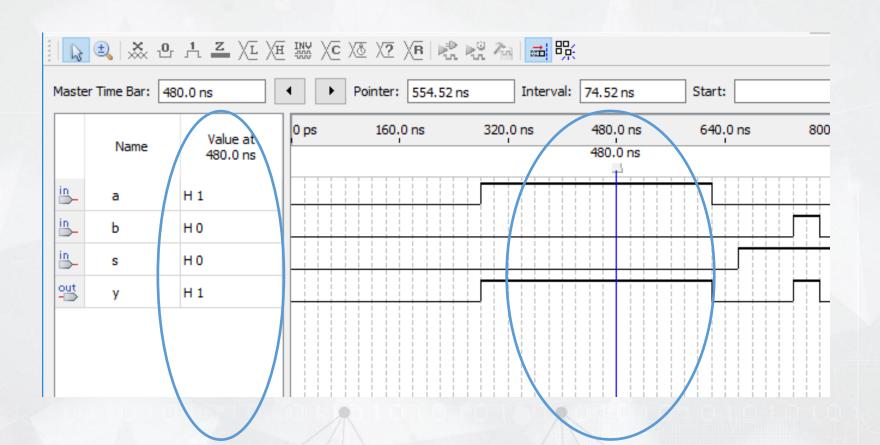


仿真波形图放大缩小

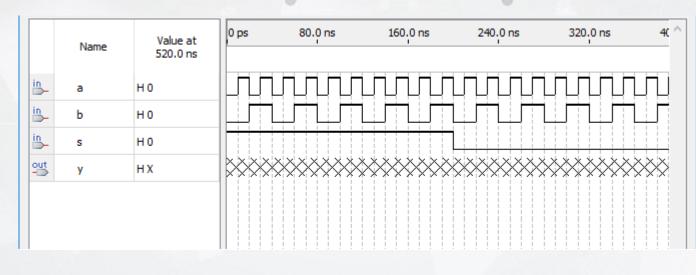




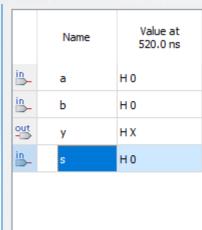
仿真波形图Master Time Bar时间条

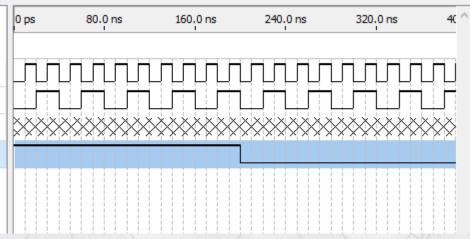


仿真波形图移动端口顺序



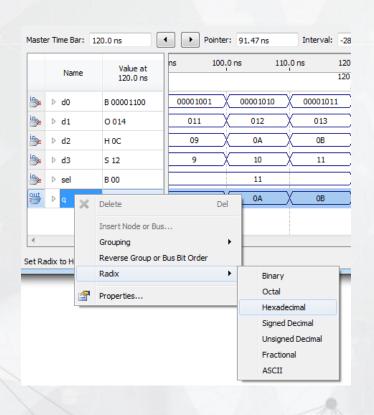
左键点击拖动

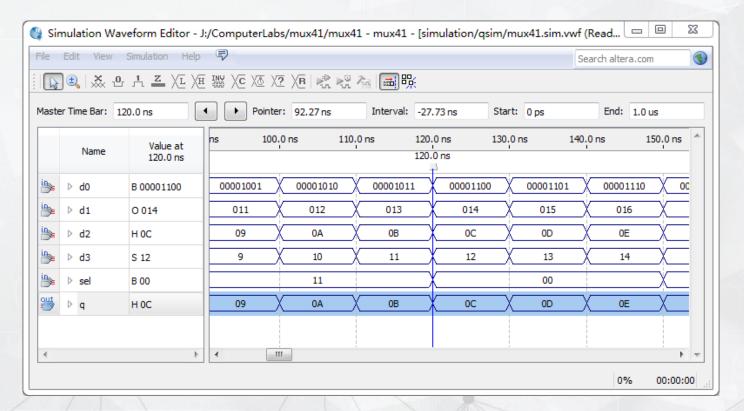




为输入输出端口设置数制

选中端口,右键菜单,选择Radix,可设置:二进制、八进制、十六进制和十进制等。

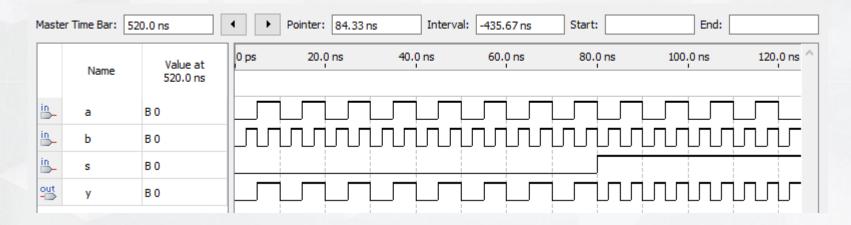




运行仿真——功能仿真与时序仿真

"Simulation" → "Run Functional Simulation "不考虑硬件延时





"Simulation" → "Run Timing Simulation " 考虑硬件延时



