

# Atividade avaliativa 01

Implementação em VHDL de uma calculadora com 5 operações

Kennedy Reurison Lopes   Sérgio Natan Silva

DCA

3 de Abril de 2019

Este roteiro de laboratório refere-se a atividade avaliativa de número 01 condicionada a nota da primeira avaliação do Laboratório de Circuitos Digitais. A atividade consiste na implementação de cinco operações básicas sobre duas sequências de entradas de 4 bits. As operações são: Soma, Subtração, maiorQue, menorQue e inversão. Esta última aplicada a apenas umas das entradas. A seleção da respostas é realizada através da escolha de três chaves de comando e, adicionalmente, um botão liga/desliga é utilizado para desabilitar todas as respostas.

# Mini-Calculadora

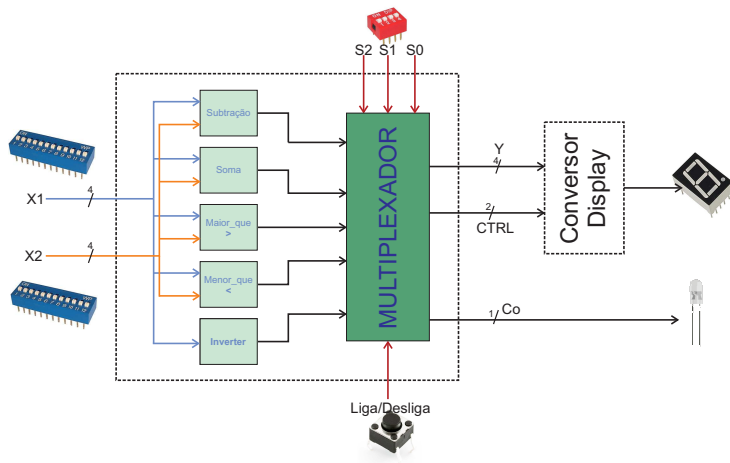
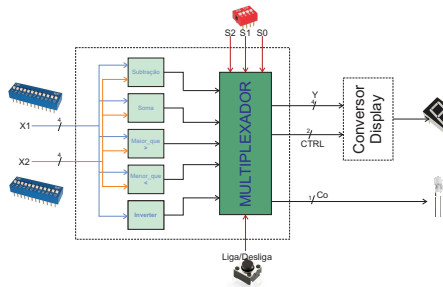


Fig.: Diagrama Geral da Mini-Calculadora

# Mini-Calculadora (Entrada)



A interface de **entrada** da mini-calculadora é:

- Dois sinais de entradas de 4 bits;
- Três chaves seletoras para escolher as funções;
- Um botão liga/desliga.

Fig.: Diagrama Geral da Mini-Calculadora



# Apresentação dos componentes

## Subtração

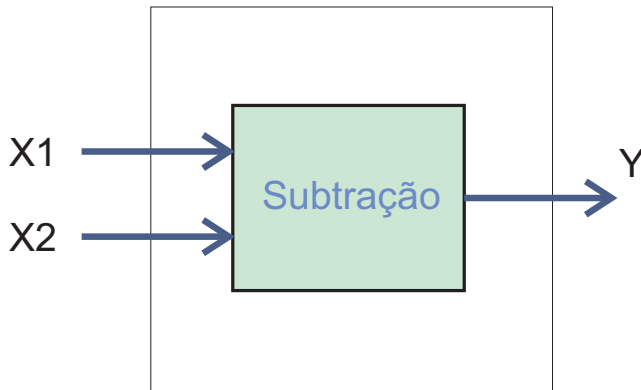


Fig.:  $X1 - X2$

# Apresentação dos componentes

## Subtração

- A saída deverá possuir 5 bits para mostrar que houve um erro;
- Utilize *maiorQue* ou *menorQue* como componente da arquitetura dessa entidade para checar a validade da subtração;
- Assim como todos os outros componentes, teste separadamente essa *entity-architecture* separadamente no *waveform*.





# Apresentação dos componentes

## *Maior que ( $>$ )*

O LED que representa  $C_o$  da mini-calculadora deverá estar acesso caso  $X1 > X2$ , com todos os LEDS do display apagado.

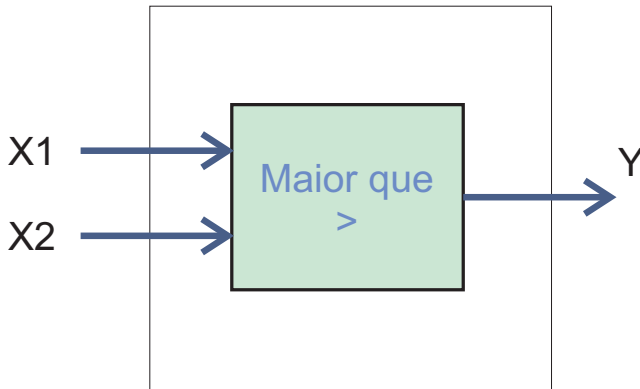


Fig.: Maior que

# Apresentação dos componentes

## Menor que (<)

O LED que representa  $C_o$  da mini-calculadora deverá estar acesso caso  $X1 < X2$ , com todos os LEDS do display apagado.

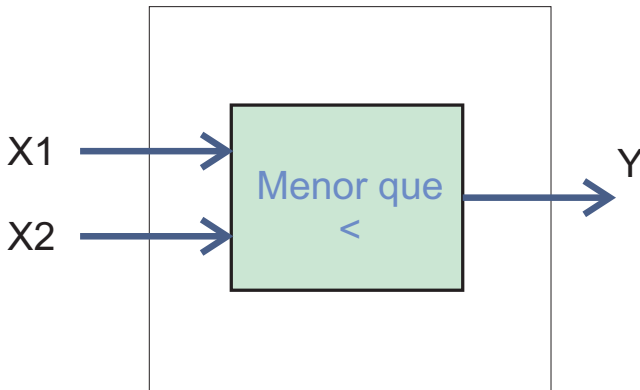


Fig.: Menor que

# Apresentação dos componentes

## Inversor

Inverte apenas a entrada de 4 bits de X1. Como representa o complemento de 4 Bits de X1 entrada então espera-se que a saída tenha a mesma dimensão da entrada representando o seu complemento.

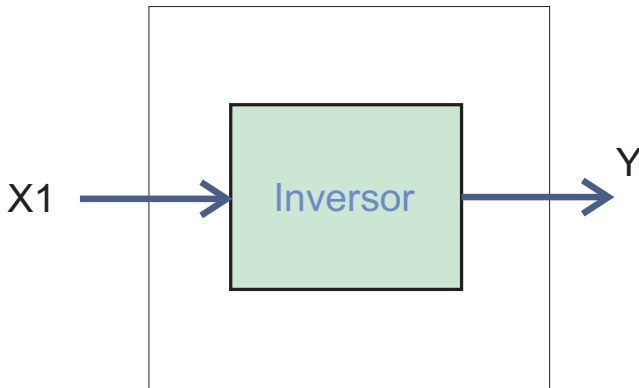


Fig.:  $\text{not}(X1)$

# Entrada (LD) Liga/Desliga

Apaga todos os LEDs: Co e os dos display de 7 segmentos.

# Conversor do Display

Este componente deverá receber 4 bits de dados (entrada Y) e 2 bits de controle (entrada CTRL) e mostrá-los nos LEDS os seguintes valores de acordo com CTRL:

Controle	LEDS
$CTRL = 00$	$conversao(Y)$
$CTRL = 01$	<i>Erro</i>
$CTRL = 10$	OFF

Sendo:

- **conversao(Y)**: Conversão de 4 bits em 16 valores apresentados no display como sendo de 0, 1, 2, 3, ...F.
- **Erro**: Qualquer símbolo diferente - que não seja o da situação OFF - apresentados no display.
- **OFF**: Situação que todos os LEDs estão apagados.

# Instruções para recebimento da atividade

## Material enviado/Forma de envio

### Material Enviado

- Arquivos do projeto com as terminações: \*.vhd, \*.qsf, \*.qpf, \*.vwf;
- Imagens do RTL View de todas as entidades;
- Relatório explicando (em poucas palavras) como foi implementado o trabalho.

### Forma de Envio

- Email apresentando o nome dos integrantes do grupo juntamente com o arquivo do relatório resumido.
- Link para o github do seu projeto enviado por email.

**Obs.: O link deverá estar ativo no momento da apresentação da atividade.**

# Prazo

Local, Datas, Horários

A apresentação deverá ocorrer até o dia **12/04/19** no horário combinado por *email* até o dia **08/04/19** e apresentado grupo a grupo no nPITl.  
Meu email de contato é: [sergionatan@dca.ufrn.br](mailto:sergionatan@dca.ufrn.br)