

Atílio Antônio Dadalto
Vitor Ferraz Matos Brunoro

Implementação de uma Unidade Lógica Aritmética com Portas Lógicas Básicas

Vitória

2018

Atílio Antônio Dadalto
Vitor Ferraz Matos Brunoro

Implementação de uma Unidade Lógica Aritmética com Portas Lógicas Básicas

Relatório apresentado como requisito parcial
para obtenção de nota na disciplina de Ele-
mentos de Lógica Digital, pela Universidade
Federal do Espírito Santo.

Universidade Federal do Espírito Santo
Departamento de Informática

Vitória
2018

Sumário

	Introdução	5
1	A UNIDADE LÓGICA E ARITMÉTICA	7
2	CALCULADORA	9
3	A ULA (16 BITS)	11
	Conclusão	13
	APÊNDICE A – TESTES DOS CIRCUITOS	15

Introdução

Suspendisse vitae elit. Aliquam arcu neque, ornare in, ullamcorper quis, commodo eu, libero. Fusce sagittis erat at erat tristique mollis. Maecenas sapien libero, molestie et, lobortis in, sodales eget, dui. Morbi ultrices rutrum lorem. Nam elementum ullamcorper leo. Morbi dui. Aliquam sagittis. Nunc placerat. Pellentesque tristique sodales est. Maecenas imperdiet lacinia velit. Cras non urna. Morbi eros pede, suscipit ac, varius vel, egestas non, eros. Praesent malesuada, diam id pretium elementum, eros sem dictum tortor, vel consectetur odio sem sed wisi.

Neste projeto, buscamos implementar todas as funções necessárias para a composição de uma Unidade Lógica e Aritmética que opere em 16 bits, além de uma calculadora com seu próprio display hexadecimal de saída, tomando como ferramenta o software utilizado durante o curso, *Logisim*.

Através da modularidade, foi possível utilizar a abordagem de dividir para conquistar, tornando o projeto como um todo mais organizado e manutenível. Isso provou-se notadamente útil na construção do multiplexador 8:1 com entrada de 8 bits (??), por exemplo.

Este relatório documenta a trajetória da construção dessa Unidade Lógica e Aritmética através de portas lógicas básicas, de duas entradas, pontuando as sub-funções elaboradas e como foram integradas, bem como os testes efetuados, estes no [Apêndice A](#).

1 A Unidade Lógica e Aritmética

Sed feugiat. Cum sociis natoque penatibus et magnis dis parturient montes, nascetur ridiculus mus. Ut pellentesque augue sed urna. Vestibulum diam eros, fringilla et, consectetur eu, nonummy id, sapien. Nullam at lectus. In sagittis ultrices mauris. Curabitur malesuada erat sit amet massa. Fusce blandit. Aliquam erat volutpat. Aliquam euismod. Aenean vel lectus. Nunc imperdiet justo nec dolor.

2 Calculadora

Etiam euismod. Fusce facilisis lacinia dui. Suspendisse potenti. In mi erat, cursus id, nonummy sed, ullamcorper eget, sapien. Praesent pretium, magna in eleifend egestas, pede pede pretium lorem, quis consectetur tortor sapien facilisis magna. Mauris quis magna varius nulla scelerisque imperdiet. Aliquam non quam. Aliquam porttitor quam a lacus. Praesent vel arcu ut tortor cursus volutpat. In vitae pede quis diam bibendum placerat. Fusce elementum convallis neque. Sed dolor orci, scelerisque ac, dapibus nec, ultricies ut, mi. Duis nec dui quis leo sagittis commodo.

3 A ULA (16 bits)

Aliquam lectus. Vivamus leo. Quisque ornare tellus ullamcorper nulla. Mauris porttitor pharetra tortor. Sed fringilla justo sed mauris. Mauris tellus. Sed non leo. Nullam elementum, magna in cursus sodales, augue est scelerisque sapien, venenatis congue nulla arcu et pede. Ut suscipit enim vel sapien. Donec congue. Maecenas urna mi, suscipit in, placerat ut, vestibulum ut, massa. Fusce ultrices nulla et nisl.

Conclusão

Pelo estudo realizado neste trabalho, fica evidente como podemos chegar a sistemas progressivamente mais complexos, como uma Unidade Lógica e Aritmética, tendo como ponto de partida portas lógicas básicas. Iniciamos o projeto com portas lógicas AND, OR e NOT, de duas entradas, para criar os circuitos aritméticos como o somador completo e o subtrator completo, e, a partir dessas estruturas, utilizamos a modularização e o reuso desses circuitos como caixas pretas para conseguir operar números binários de mais algarismos. Em seguida, também com as portas lógicas básicas, podemos criar as operações lógicas AND, OR e XOR bit a bit, além das instruções de SHIFT LEFT e SHIFT RIGHT.

Posteriormente, apenas com o uso de multiplexadores igualmente construídos com portas lógicas básicas, foi possível integrar todas as operações supracitadas, estruturando, portanto, uma Unidade Lógica e Aritmética de 8 bits. Com esta e o uso de decodificadores, foi possível a implementação de uma calculadora com saída que representa dois dígitos hexadecimais em displays de 7 segmentos. Por outro enfoque, mas lançando mão dos mesmos conceitos, foi possível utilizar a ULA de 8 bits para implementar uma ULA de 16 bits.

APÊNDICE A – Testes dos circuitos

Este apêndice serve como repositório para os testes dos circuitos principais utilizados no projeto.