## Лабораторная работа №2. Проектирование функциональных узлов последовательного типа с использованием языка VHDL

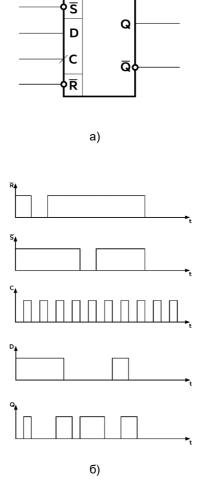
Цели:

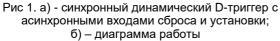
- 1. Приобрести навыки проектирования функциональных узлов последовательного типа (автоматов с памятью).
- 2. Приобрести навыки структурного описания устройств на языке VHDL.

## Задание на лабораторную работу

Задание для лабораторной работы состоит из двух частей:

- 1. В соответствии с полученным вариантом задания разработать на языке VHDL синхронный динамический триггер. Для чётного номера варианта ЈК-триггер (рисунок 2); для нечётного D-триггер (рисунок 1). Для реализованного триггера разработать полное тестовое воздействие и провести поведенческое моделирование (*Behavioral Simulation*) его работы.
- 2. В соответствии с полученным вариантом задания на базе триггера, разработанного в первой части лабораторной работы, реализовать на языке VHDL функциональный узел последовательного типа. Описание функционального узла должно быть выполнено в структурном виде, то есть отражать структуру, а не поведение данного устройства. Для реализованного функционального узла последовательного типа разработать по возможности полное тестовое воздействие и провести поведенческое моделирование (*Behavioral Simulation*) его работы. Данное тестовое воздействие должно проверять (моделировать) работу заданного устройства во всех режимах его работы.





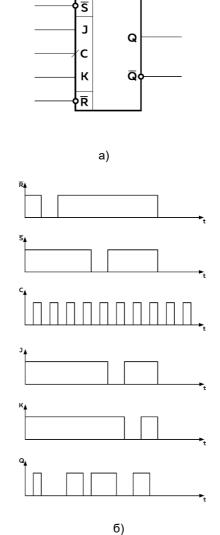


Рис. 2. a) – синхронный динамический ЈК-триггер с асинхронными входами сброса и установки; б) – диаграмма работы

В первой части у триггера не принципиально, будут ли асинхронные входы сброса и установки прямые или инверсные. Можно реализовать как будет удобно.

Варианты заданий для второй части будут в соответствующих pdf файлах.

Во второй части нужно использовать триггер, который был спроектирован в первой части. D- и ЈК-триггер являются универсальными и на их основе можно реализовать любой триггер который есть в схемах. Это значит что надо использовать триггер НЕ МЕНЯЯ его.