

武汉大学国家网络安全学院

本科生实验报告

计算机设计实践

专 业 名 称:

课 程 名 称: 计算机设计实践

指 导 教 师 :

学 生 学 号:

学 生 姓 名:

二〇二X年X月

郑 重 声 明

本人呈交的设计报告，是在指导老师的指导下，独立进行实验工作所取得的成果，所有数据、图片资料真实可靠。尽我所知，除文中已经注明引用的内容外，本设计报告不包含他人享有著作权的内容。对本设计报告做出贡献的其他个人和集体，均已在文中以明确的方式标明。本设计报告的知识产权归属于培养单位。

本人签名: _____

日期: _____

摘 要

XXXX实验的实验目的是XXXX。

实验设计主要遵循XXXX。

实验内容主要包括：

实验结论为XXXX

关键词: 关键词1； 关键词2； 关键词3；

目 录

1	实验目的和意义	1
1.1	实验目的	1
2	实验环境介绍	2
2.1	Verilog HDL	2
2.2	MARS	2
2.3	ModelSim	2
2.4	Vivado	2
2.5	Nexys4DDR	2
3	概要设计	3
3.1	总体设计	3
3.2	PC（程序计数器）（仿照PPT里的写法）	3
3.2.1	功能描述	3
3.2.2	模块接口	3
3.3	RF（寄存器文件）	4
3.3.1	功能描述	4
3.3.2	模块接口	4
4	详细设计	5
4.1	CPU总体结构	5
4.2	PC(程序计数器）（放代码和描述说明）	5
4.3	RF（寄存器文件）	5
5	测试结果及分析	6

5.1	仿真代码及分析	6
5.2	仿真测试结果	6
5.3	下载测试代码及分析	6
5.4	下载测试结果	6
6	实验心得	7
	结论	8
	参考文献	9

1 实验目的和意义

1.1 实验目的

本实验。。。。。

2 实验环境介绍

2.1 Verilog HDL

2.2 MARS

2.3 ModelSim

2.4 Vivado

2.5 Nexys4DDR

3 概要设计

3.1 总体设计

（介绍你的CPU的总体情况，单周期还是多周期，多周期的状态机，支持的指令等）

3.2 PC（程序计数器）（仿照PPT里的写法）

3.2.1 功能描述

3.2.2 模块接口

信号名	方向	描述

3.3 RF（寄存器文件）

3.3.1 功能描述

3.3.2 模块接口

4 详细设计

4.1 CPU总体结构

（画出你的CPU总体结构图）

4.2 PC(程序计数器)（放代码和描述说明）

4.3 RF（寄存器文件）

5 测试结果及分析

5.1 仿真代码及分析

5.2 仿真测试结果

（展示指令执行结果）

5.3 下载测试代码及分析

5.4 下载测试结果

6 实验心得

（实验中遇到的问题，以及如何解决问题。）

结 论

这里写本次实验的结论。

参考文献

- [1] 李亚民.计算机原理与设计——Verilog HDL版[B].清华大学出版社，2011年6月

教师评语评分

评语:

评分:

评阅人:

年 月 日

(备注: 对该实验报告给予优点和不足的评价, 并给出百分制评分。)