

Министерство образования Республики Беларусь

Учреждение образования

«Белорусский государственный университет информатики и радиоэлектроники»

Кафедра электронных вычислительных машин

Лабораторная работа №3

«Исследование работы RS-триггера, JK-триггера и D-триггера»

Проверил:  
Тарасюк И. С.

Выполнили:  
ст. гр. 350503  
Губаревич А. В.  
Ганецкий В. В.

Минск 2025

## СОДЕРЖАНИЕ

1 ЦЕЛЬ РАБОТЫ .....	3
2 ХОД РАБОТЫ .....	4
ВЫВОД.....	11

## **1 ЦЕЛЬ РАБОТЫ**

Исследование работы RS-триггера, JK-триггера и D-триггера.

## 2 ХОД РАБОТЫ

### 2.1 Исследование работы RS-триггера

Диаграмма состояний RS-триггера

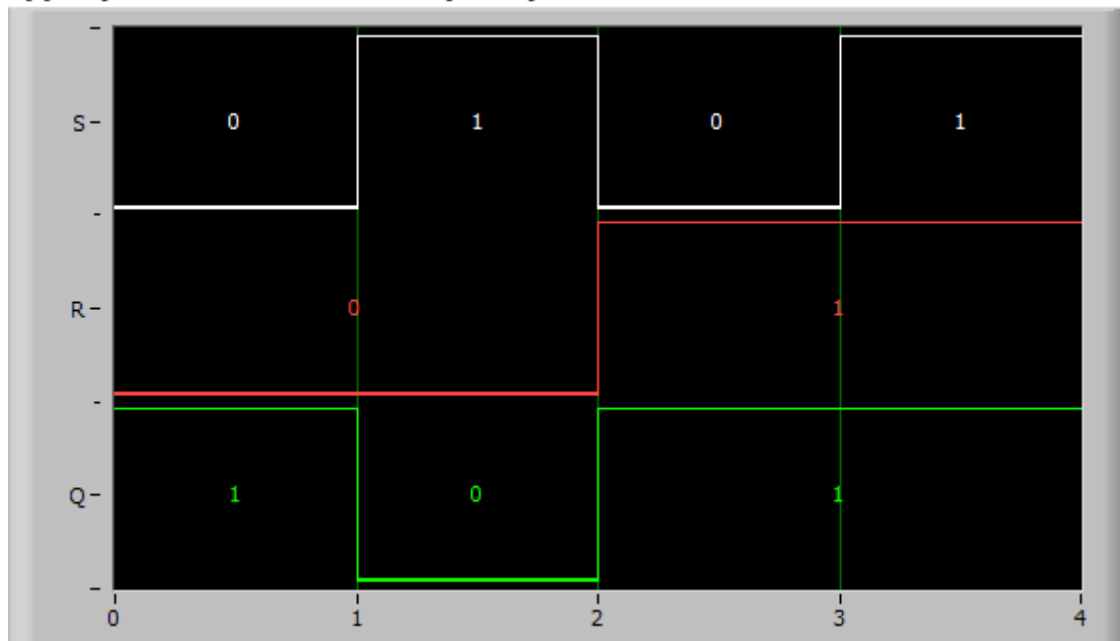


Рисунок 2.1.1 – Диаграмма состояний RS-триггера

Таблица истинности RS-триггера

	S	R	Q
Шаг 1	0	0	1
Шаг 2	1	0	0
Шаг 3	0	1	1
Шаг 4	1	1	1

Таблица 2.1.2 – Таблица истинности RS-триггера

Выход $Q_n$	Вход R	Вход S	Выход $Q_{n+1}$
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1

Таблица 2.1.3 – Таблица переходов RS-триггера

### 2.2 Исследование работы JK-триггера в статическом режиме

The timing diagram illustrates the operation of a 4-bit ripple-carry adder. The signals are as follows:

- S (Sum):** A green signal that is 0 for the first 4 cycles, 1 for the next 4 cycles, 0 for the next 4 cycles, and 1 for the final 4 cycles.
- R (Reset):** A red signal that is 0 for the first 15 cycles and 1 for the final cycle.
- J (J-K Flip-Flop J input):** A green signal that is 0 for the first 4 cycles, 1 for the next 4 cycles, 0 for the next 4 cycles, and 1 for the final 4 cycles.
- K (J-K Flip-Flop K input):** A blue signal that is 0 for the first 4 cycles, 1 for the next 4 cycles, 0 for the next 4 cycles, and 1 for the final 4 cycles.
- C (Carry):** A yellow signal that is 1 for the first 4 cycles, 0 for the next 4 cycles, 1 for the next 4 cycles, and 0 for the final 4 cycles.
- Q (4-bit output):** A purple signal that is 1 for the first 4 cycles, 0 for the next 4 cycles, 1 for the next 4 cycles, and 0 for the final 4 cycles.
- /Q (4-bit output):** An orange signal that is 0 for the first 4 cycles, 1 for the next 4 cycles, 0 for the next 4 cycles, and 1 for the final 4 cycles.

	S	R	J	K	C	Q	/Q
Шар 1	1	1	0	0	П	1	0
Шар 2	1	1	0	1	П	0	1
Шар 3	1	1	1	0	П	1	0
Шар 4	1	1	0	0	П	1	0
Шар 5	1	1	1	0	П	1	0
Шар 6	1	1	0	1	П	0	1
Шар 7	1	1	0	0	П	0	1
Шар 8	1	1	1	1	П	1	0
Шар 9	1	1	1	1	П	0	1
Шар 10	1	1	1	1	П	1	0

Выход $Q_n$	Вход $J$	Вход $K$	Выход $Q_{n+1}$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

5

## 2.3 Исследование работы JK-триггера в динамическом режиме

Активный уровень сигнала асинхронного управления “R”, “S” равен 0. Переключение JK-триггера происходит по перепаду тактового импульса “C” из 1 в 0.

Проверка влияния входов “J”, “K”, “C” на работу триггера, если на “R” или “S” вход подан активный уровень сигнала.

Диаграмма состояний JK-триггера

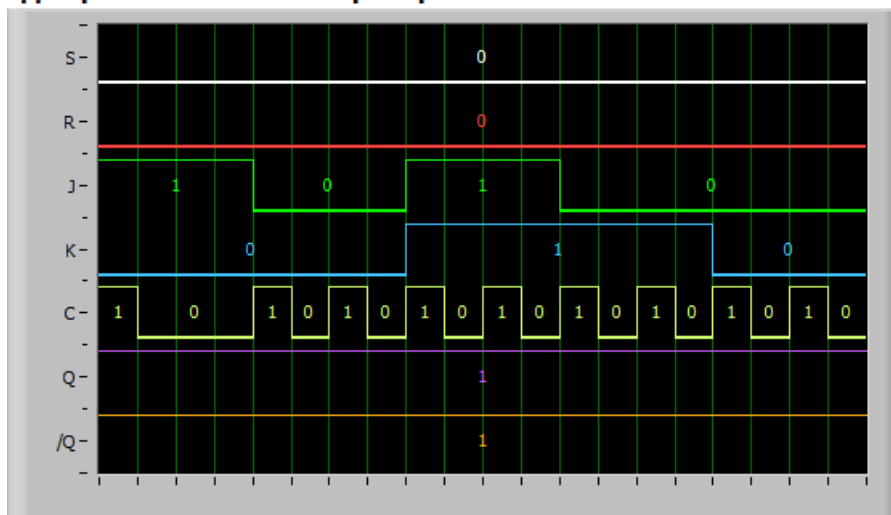


Рисунок 2.3.1 – Диаграмма состояний JK-триггера в динамическом режиме при подаче логических сигналов R = 0 и S = 0 на входы

Диаграмма состояний JK-триггера

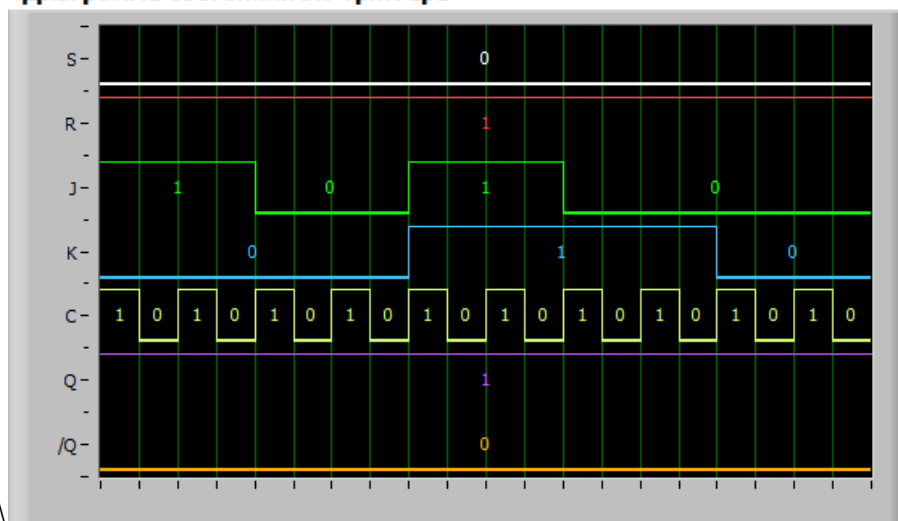


Рисунок 2.3.2 – Диаграмма состояний JK-триггера в динамическом режиме при подаче логических сигналов R = 1 и S = 0 на входы

Диаграмма состояний JK-триггера

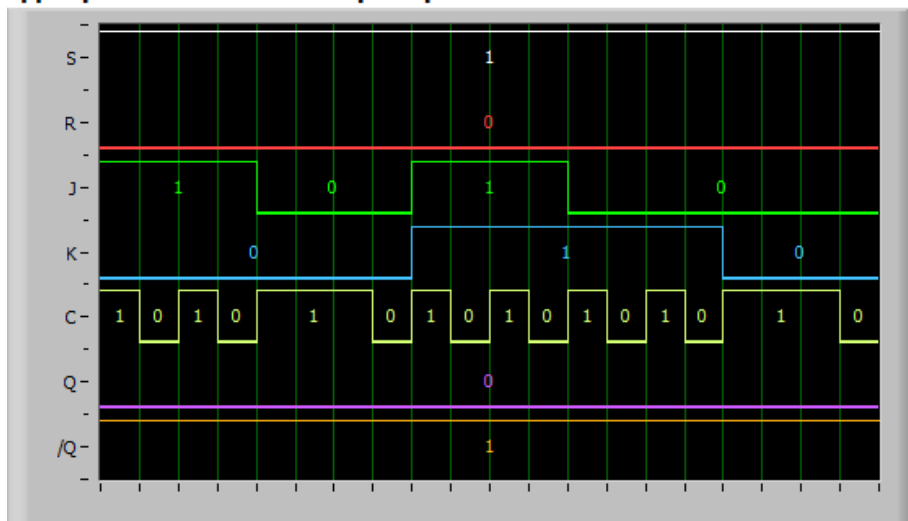


Рисунок 2.3.3 – Диаграмма состояний JK-триггера в динамическом режиме при подаче логических сигналов  $R = 0$  и  $S = 1$  на входы

Диаграмма состояний JK-триггера

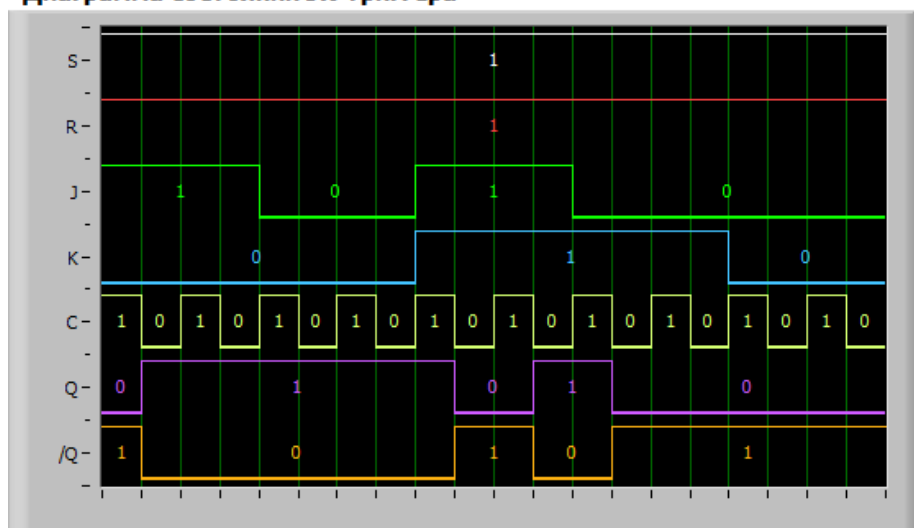


Рисунок 2.3.4 – Диаграмма состояний JK-триггера в динамическом режиме при подаче логических сигналов  $R = 1$  и  $S = 1$  на входы

## 2.4 Исследование работы D-триггера в статическом режиме

Диаграмма состояний D-триггера

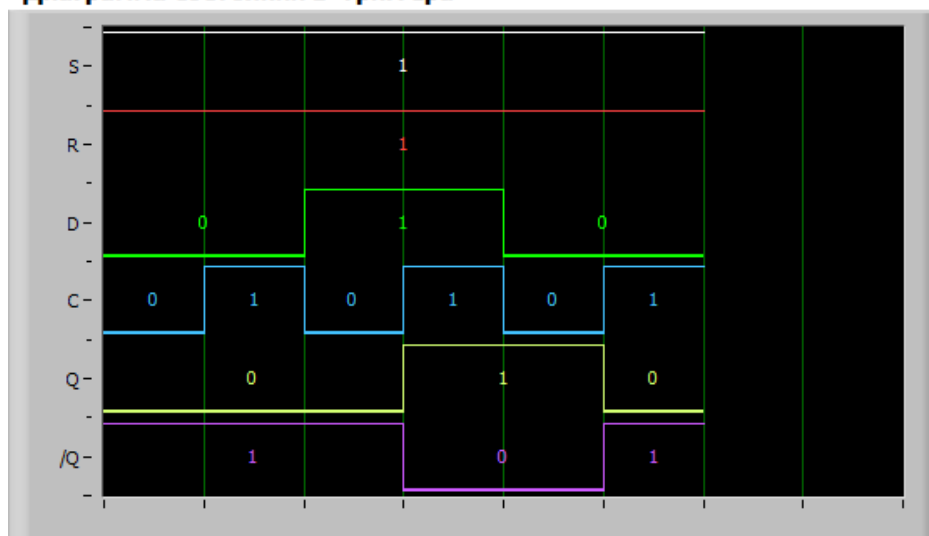


Рисунок 2.4.1 – Диаграмма состояний D-триггера

Таблица истинности D-триггера

	S	R	D	C	Q	/Q
Шаг 1	1	1	0	ЛГ	0	1
Шаг 2	1	1	1	ЛГ	1	0
Шаг 3	1	1	0	ЛГ	0	1
Шаг 4						

Таблица 2.4.2 – Таблица истинности D-триггера

ВЫХОД $Q_n$	ВХОД $D$	ВЫХОД $Q_{n+1}$
0	0	0
0	1	1
1	0	0
1	1	1

Таблица 2.4.3 – Таблица переходов D-триггера



## 2.5 Исследование работы D-триггера в динамическом режиме

Активный уровень сигналов асинхронного управления триггером на входах “R” и “S” равен 0.

При наличии активного уровня сигнала на входах “S” и/или “R” входы “C” и “D” не оказывают влияния на работу триггера.

Диаграмма состояний D-триггера

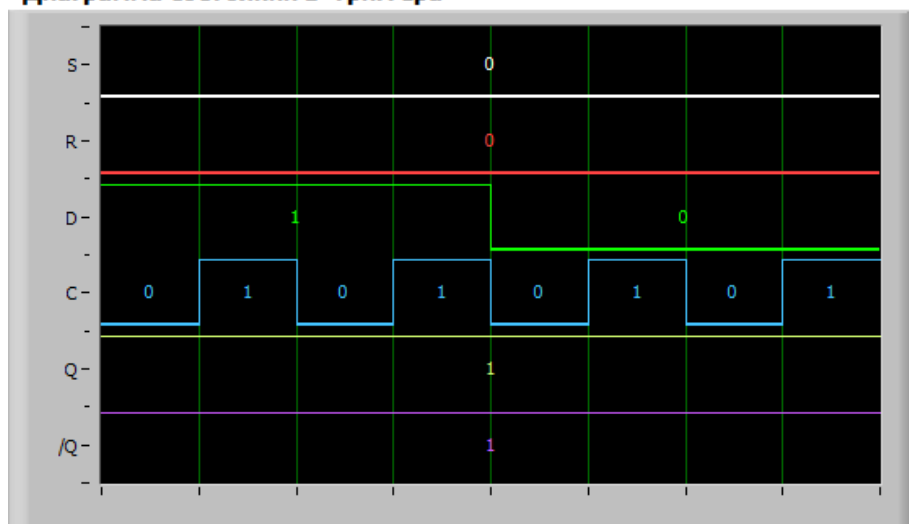


Рисунок 2.5.1 – Диаграмма состояний D-триггера в динамическом режиме при подаче логических сигналов  $R = 0$  и  $S = 0$  на входы

Диаграмма состояний D-триггера

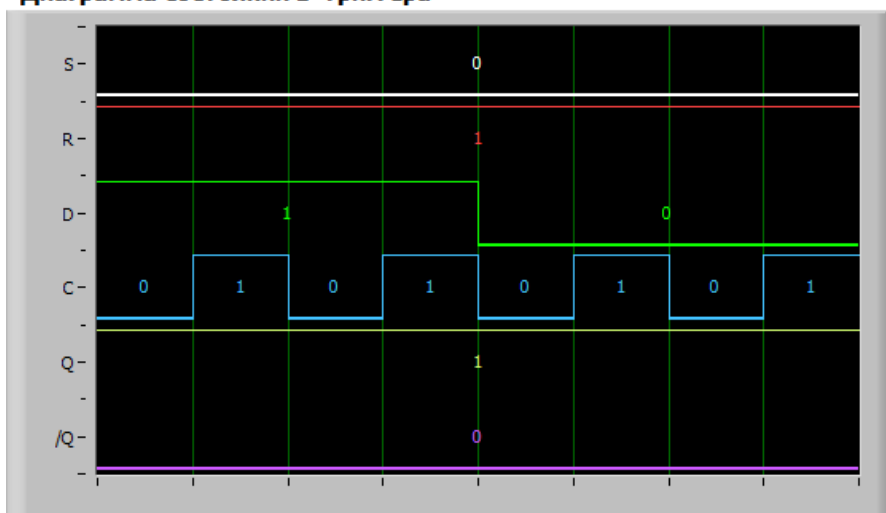


Рисунок 2.5.2 – Диаграмма состояний D-триггера в динамическом режиме при подаче логических сигналов  $R = 1$  и  $S = 0$  на входы

Диаграмма состояний D-триггера

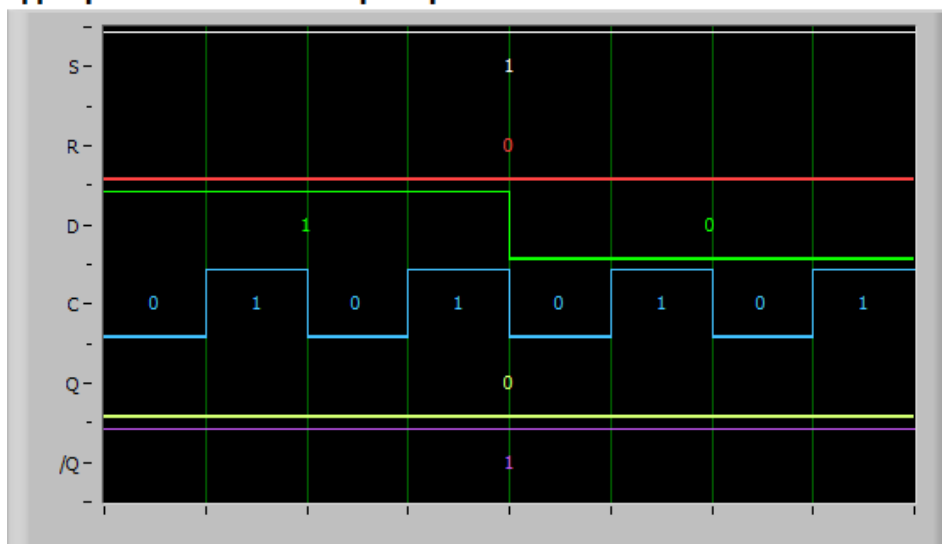


Рисунок 2.5.3 – Диаграмма состояний D-триггера в динамическом режиме при подаче логических сигналов  $R = 0$  и  $S = 1$  на входы

Диаграмма состояний D-триггера

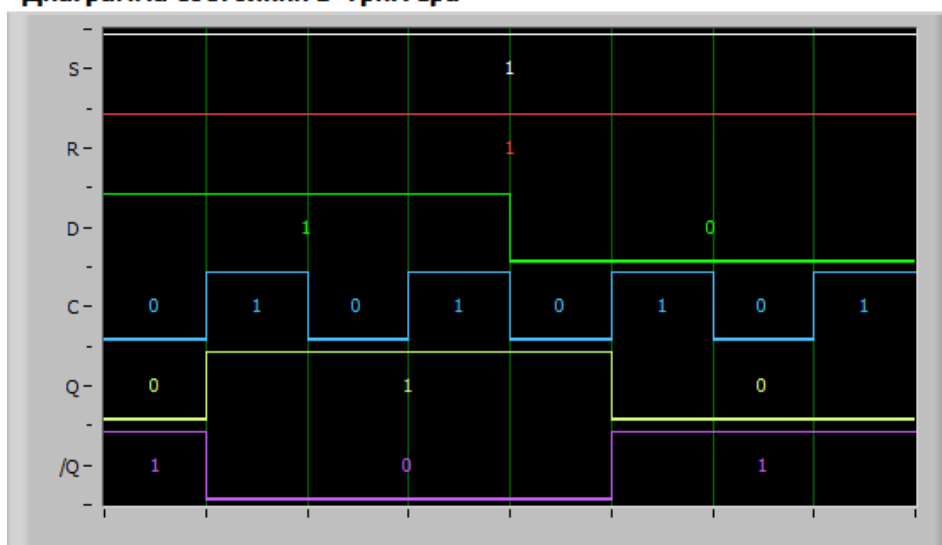


Рисунок 2.5.4 – Диаграмма состояний D-триггера в динамическом режиме при подаче логических сигналов  $R = 1$  и  $S = 1$  на входы

## **ВЫВОД**

В ходе данной работы была проведена практическая оценка работы триггеров, в результате чего были составлены таблицы истинности для RS-триггера, JK-триггера и D-триггера, а также разработаны их диаграммы состояний.