

Sétima Edição



Ronald J. Tocci

Monroe Community College

Neal S. Widmer

Purdue University

SISTEMAS DIGITAIS

Princípios e Aplicações

Tradução:

José Franco Machado do Amaral

Mestre em Engenharia Elétrica/PUC-RJ

Professor Assistente do Departamento de Engenharia Eletrônica e de Telecomunicações da Universidade do Estado do Rio de Janeiro-UERJ

Professor Agregado do Departamento de Engenharia Elétrica da Pontifícia Universidade Católica do Rio de Janeiro/PUC-RJ

Jorge Luís Machado do Amaral

Mestre em Ciências em Engenharia Elétrica/COPPE-UFRJ

Professor Assistente do Departamento de Engenharia Eletrônica e de Telecomunicações da Universidade do Estado do Rio de Janeiro-UERJ

Professor Assistente do Departamento de Eletrônica da Escola Naval-EN



Translation copyright © 1998 by Prentice Hall, Inc.
Digital Systems: principles and applications.
Copyright © 1998
All Rights Reserved.
Published by arrangement with the original publisher,
Prentice-Hall, Inc., a Simon & Schuster company

Capa: Brian Deep

Direitos exclusivos para a língua portuguesa
Copyright © 2000 by
LTC — Livros Técnicos e Científicos Editora S.A.
Travessa do Ouvidor, 11
Rio de Janeiro, RJ — CEP 20040-040
Telefone: 21-221-9621
Fax: 21-221-3202

Reservados todos os direitos. É proibida a duplicação
ou reprodução deste volume, no todo ou em parte,
sob quaisquer formas ou por quaisquer meios
(eletrônico, mecânico, gravação, fotocópia ou outros)
sem permissão expressa da Editora.

Para você, Cap, por me amar por tanto tempo, e pelas mil e uma maneiras com que você ilumina a vida de todos que a conhecem.

— RJT

Para minha esposa, Kris, e nossos filhos, John, Brad, Blake, Matt e Katie: porque cederam seus direitos sobre o meu tempo e a minha atenção para que a revisão deste trabalho pudesse ser feita.

— NSW

Prefácio

Este livro é um estudo bastante abrangente dos princípios e técnicas utilizados nos modernos sistemas digitais. Ele deve ser usado em cursos de Engenharia e de Ciência da Computação. Embora algum conhecimento básico de eletrônica ajude, a maior parte deste material não exige conhecimento prévio de eletrônica. As partes do texto que utilizam conceitos de eletrônica podem ser omitidas sem que a compreensão dos princípios lógicos seja afetada.

Melhorias Gerais

A sétima edição contém diversas melhorias em relação à sexta edição. Todo o material foi revisado e atualizado quando necessário. Algumas partes do texto foram reescritas para que ficassem mais claras e completas. Vários novos exemplos, novas questões de revisão e problemas foram adicionados, tanto para reforçar as partes novas que foram introduzidas quanto para proporcionar um melhor suporte às partes que foram mantidas.

TECNOLOGIA DE CIRCUITOS INTEGRADOS Esta nova edição continua a prática, iniciada na última edição, de dar maior ênfase à tecnologia CMOS como a principal tecnologia a ser usada em aplicações que utilizem CIs com baixa e média escalas de integração. Isto foi feito, e ainda assim mantivemos uma cobertura bastante extensa da lógica TTL.

REVISÃO DO CAPÍTULO Para auxiliar os estudantes a rever o que foi visto em cada capítulo, adicionamos um resumo e uma lista de termos importantes ao final de cada um.

PROBLEMAS As questões e problemas no final de cada capítulo são agora classificados de acordo com o tipo. Os problemas que precisam que o estudante utilize o material básico visto no capítulo não recebem designação especial. Além destes problemas básicos, existem quatro outros tipos que são classificados da seguinte maneira:

- **C** (do inglês, *Challenging*) problema desafiador. Problemas que necessitam de um maior grau de raciocínio e esforço do que os problemas básicos. Geralmente, eles exigem que o estudante combine o que foi aprendido anteriormente com o que está sendo estudado no capítulo.
- **D** (do inglês, *Design*) problema de projeto ou modificação de circuito. Problemas que envolvem ou o *projeto* de um circuito lógico para uma aplicação particular não apresentada no capítulo ou a *modificação* de um circui-

to visto no capítulo para que ele funcione de modo diferente.

- **N** (do inglês, *New*) novo conceito ou técnica não abordada no texto.
- **T** (do inglês, *Troubleshooting*) problema de depuração. Problemas que exigem que os estudantes utilizem o raciocínio analítico necessário ao processo de pesquisa de falhas (depuração).

Um número de novas aplicações reais foi distribuído nesta edição para motivar aqueles estudantes que vivem perguntando “Por que precisamos saber isto?” Um exemplo destas novas aplicações é o sequenciador que controla a mistura de dois líquidos e depois cozinha esta mistura. O diagrama desta aplicação (Fig. 9-28) está reproduzido na Fig. P-1. Um outro exemplo de uma aplicação real que foi acrescentado a esta edição foi o detector de congestionamento de papel em uma máquina copiadora (Fig. 4-10), reproduzido aqui na Fig. P-2. Algumas outras aplicações são o monitor de tensão da bateria de uma espaçonave, o controle de um motor de passo, um termômetro digital, um termostato digital, um gerador de funções baseadas em ROM e o controle microprocessado de um microondas.

Mudanças Específicas

As principais mudanças na cobertura dos assuntos são as seguintes:

- **Cap. 4** Mais sobre PLDs, especialmente usados para implementar circuitos lógicos que foram previamente implementados usando CIs comuns. Mais aplicações reais.
- **Cap. 5** Foi adicionado o gerador de clock a cristal.
- **Cap. 6** Foi retirado o material sobre circuitos multiplicadores e adicionado material sobre circuitos integrados de ULA. Também foi adicionado material sobre representação hexadecimal de números sinalizados.
- **Cap. 7** Este grande capítulo foi dividido em duas partes. A PARTE I (Seções de 1 a 15) cobre de contadores assíncronos até contadores com registradores de deslocamento. A PARTE II (Seções 16 a 24) inclui material sobre aplicações, registradores e pesquisa de falhas. Também existe uma maior adesão à convenção do fluxo do sinal da esquerda para a direita. Foi aumentado o material sobre contadores síncronos.
- **Cap. 8** Retirado material obsoleto do método de carga unitária. Foi expandido e atualizado o material sobre

Sumário

CAPÍTULO 1 Conceitos Introdutórios 1

- 1-1 Representações Numéricas 2
- 1-2 Sistemas Digitais e Analógicos 3
- 1-3 Sistemas de Numeração Digital 5
- 1-4 Representação de Quantidades Binárias 7
- 1-5 Circuitos Digitais/Circuitos Lógicos 8
- 1-6 Transmissão Paralela e Serial 9
- 1-7 Memória 9
- 1-8 Computadores Digitais 10

CAPÍTULO 2 Sistemas de Numeração e Códigos 14

- 2-1 Conversões Binário-Decimal 15
- 2-2 Conversões Decimal-Binário 15
- 2-3 Sistema de Numeração Octal 17
- 2-4 Sistema de Numeração Hexadecimal 18
- 2-5 Código BCD 20
- 2-6 Relacionando as Representações 21
- 2-7 O Byte 21
- 2-8 Códigos Alfanuméricos 22
- 2-9 Método da Paridade para Detecção de Erros 23
- 2-10 Revisão 25

CAPÍTULO 3 Portas Lógicas e Álgebra Booleana 29

- 3-1 Constantes e Variáveis Booleanas 30
- 3-2 Tabelas-Verdade 31
- 3-3 Operação OR com Portas OR 32
- 3-4 Operação AND com Portas AND 34
- 3-5 Operação NOT 36
- 3-6 Descrevendo Circuitos Lógicos Algebricamente 37
- 3-7 Determinando o Valor da Saída de Circuitos Lógicos 38
- 3-8 Implementando Circuitos a Partir de Expressões Booleanas 39
- 3-9 Portas NOR e Portas NAND 40
- 3-10 Teoremas da Álgebra Booleana 43
- 3-11 Teoremas de DeMorgan 45
- 3-12 Universalidade das Portas NAND e NOR 47
- 3-13 Representações Alternativas das Portas Lógicas 50

- 3-14 Que Representação de Porta Lógica Usar 53
- 3-15 Símbolos Lógicos do Padrão IEEE/ANSI 56

CAPÍTULO 4 Circuitos Lógicos Combinacionais 63

- 4-1 Forma de Soma-de-Produtos 64
- 4-2 Simplificação de Circuitos Lógicos 65
- 4-3 Simplificação Algébrica 65
- 4-4 Projetando Circuitos Lógicos Combinacionais 68
- 4-5 Método do Mapa de Karnaugh 73
- 4-6 Circuitos *Exclusive-OR* e *Exclusive-NOR* 79
- 4-7 Circuitos Gerador e Verificador de Paridade 83
- 4-8 Circuitos para Habilitar/Desabilitar 84
- 4-9 Características Básicas de CIs Digitais 86
- 4-10 Pesquisa de Falhas em Sistemas Digitais 90
- 4-11 Falhas Internas dos CIs Digitais 91
- 4-12 Falhas Externas 94
- 4-13 Estudo de um Caso de Pesquisa de Falhas 95
- 4-14 Lógica Programável 97

CAPÍTULO 5 Flip-Flops e Dispositivos Correlatos 105

- 5-1 Latch com Portas NAND 107
- 5-2 Latch com Portas NOR 111
- 5-3 Estudo de Casos em Pesquisa de Falhas 112
- 5-4 Sinais de Clock e Flip-Flops com Clock 113
- 5-5 Flip-Flop S-C com Clock 115
- 5-6 Flip-Flop J-K com Clock 118
- 5-7 Flip-Flop D com Clock 120
- 5-8 Latch *D* (Latch Transparente) 121
- 5-9 Entradas Assíncronas 123
- 5-10 Símbolos IEEE/ANSI 125
- 5-11 Considerações sobre Temporização em Flip-Flops 127
- 5-12 Problemas Potenciais de Temporização em Circuitos com Flip-Flops 129
- 5-13 Flip-Flops Mestre/Escravo 130
- 5-14 Aplicações com Flip-Flops 130
- 5-15 Sincronização de Flip-Flops 130
- 5-16 Detectando uma Sequência de Entrada 132
- 5-17 Armazenamento e Transferência de Dados 132
- 5-18 Transferência Serial de Dados: Registradores de Deslocamento 134

- 5-19** Divisão de Frequência e Contagem 136
- 5-20** Aplicação em Microcomputador 139
- 5-21** Dispositivos Schmitt-Trigger 140
- 5-22** Multivibrador Monoestável 141
- 5-23** Análise de Circuitos Sequenciais 143
- 5-24** Circuitos Geradores de Clock 144
- 5-25** Depuração de Circuitos com Flip-Flops 146

CAPÍTULO 6 Aritmética Digital: Operações e Circuitos 160

- 6-1** Adição Binária 161
- 6-2** Representação de Números com Sinal 161
- 6-3** Adição no Sistema de Complemento a 2 165
- 6-4** Subtração no Sistema de Complemento a 2 166
- 6-5** Multiplicação de Números Binários 166
- 6-6** Divisão Binária 167
- 6-7** Adição BCD 167
- 6-8** Aritmética Hexadecimal 168
- 6-9** Circuitos Aritméticos 170
- 6-10** Somador Binário Paralelo 171
- 6-11** Projeto de um Somador Completo 172
- 6-12** Somador Paralelo Completo com Registradores 174
- 6-13** Propagação do Carry 175
- 6-14** Somador Paralelo Integrado 176
- 6-15** Sistema de Complemento a 2 177
- 6-16** Somador BCD 180
- 6-17** Circuitos Integrados de ULAs 182
- 6-18** Símbolos IEEE/ANSI 185
- 6-19** Estudo de Caso em Pesquisa de Falhas 185

CAPÍTULO 7 Contadores e Registradores 191

PARTE I

- 7-1** Contadores Assíncronos 192
- 7-2** Contadores de Módulo $< 2^N$ 194
- 7-3** Circuitos Integrados de Contadores Assíncronos 198
- 7-4** Contador Assíncrono Decrescente 202
- 7-5** Atraso de Propagação em Contadores Assíncronos 204
- 7-6** Contadores Síncronos 205
- 7-7** Contadores Síncronos Decrescentes e Crescentes/Decrescentes 207
- 7-8** Contadores com Carga Paralela 207
- 7-9** O 74LS193/HC193 209
- 7-10** Mais sobre a Notação de Dependência IEEE/ANSI 214
- 7-11** Decodificando um Contador 215
- 7-12** Glitches de Decodificação 218
- 7-13** Ligação em Cascata de Contadores BCD 219
- 7-14** Projeto de Contadores Síncronos 220
- 7-15** Contadores com Registradores de Deslocamento 226

PARTE II

- 7-16** Aplicações de Contadores: Frequencímetro 230
- 7-17** Aplicações de Contadores: Relógio Digital 233
- 7-18** Circuitos Integrados de Registradores 234
- 7-19** Entrada Paralela/Saída Paralela — O 74174 e o 74178 234

- 7-20** Entrada Serial/Saída Serial — O 4731B 237
- 7-21** Entrada Paralela/Saída Serial — O 74165/74LS165/74HC165 237
- 7-22** Entrada Serial/Saída Paralela — O 74164/74LS164/74HC164 238
- 7-23** Símbolos IEEE/ANSI para Registradores 240
- 7-24** Pesquisa de Falhas 241

CAPÍTULO 8 Famílias Lógicas de Circuitos Integrados 253

- 8-1** Terminologia de CIs Digitais 254
- 8-2** A Família Lógica TTL 260
- 8-3** Características da Série TTL Padrão 263
- 8-4** Séries TTL Aperfeiçoadas 265
- 8-5** Fan-Out e Carregamento para TTL 268
- 8-6** Outras Características TTL 271
- 8-7** Conectando Saídas TTL Juntas 273
- 8-8** Tristate (Terceiro Estado) para TTL 276
- 8-9** A Família ECL de CIs Digitais 279
- 8-10** Circuitos Integrados Digitais MOS 282
- 8-11** O MOSFET 282
- 8-12** Circuitos Digitais com MOSFETs 283
- 8-13** Características da Lógica MOS 285
- 8-14** Lógica MOS Complementar 286
- 8-15** Características da Série CMOS 288
- 8-16** Tecnologia de Baixa Tensão 292
- 8-17** Saídas CMOS de Dreno Aberto e Tristate 294
- 8-18** Porta de Transmissão CMOS (Chave Bilateral) 295
- 8-19** Interfaceamento de CIs 297
- 8-20** TTL Acionando CMOS 298
- 8-21** CMOS Acionando TTL 299
- 8-22** Comparadores de Tensão 301
- 8-23** Pesquisa de Falhas 302

CAPÍTULO 9 Circuitos Lógicos MSI 314

- 9-1** Decodificadores 315
- 9-2** Decodificadores/Drivers BCD para 7 segmentos 321
- 9-3** Displays de Cristal Líquido 323
- 9-4** Codificadores 325
- 9-5** Símbolos IEEE/ANSI 329
- 9-6** Pesquisa de Falhas 329
- 9-7** Multiplexadores (Seletores de Dados) 332
- 9-8** Aplicações de Multiplexadores 335
- 9-9** Demultiplexadores (Distribuidores de Dados) 340
- 9-10** Mais sobre a Simbologia IEEE/ANSI 347
- 9-11** Mais Pesquisa de Falhas 347
- 9-12** Comparadores de Magnitude 351
- 9-13** Conversores de Código 354
- 9-14** Barramento de Dados 356
- 9-15** O Registrador Tristate 74173/LS173/HC173 357
- 9-16** Operação do Barramento de Dados 359

CAPÍTULO 10 Interface com o Mundo Analógico 376

- 10-1** Interface com o Mundo Analógico 377
- 10-2** Conversão Digital-Analógica (D/A) 378
- 10-3** Circuitos Conversores D/A 383

- 10-4** Especificações de Conversores D/A 387
- 10-5** Um Circuito Integrado de Conversor D/A 388
- 10-6** Aplicações de Conversores D/A 389
- 10-7** Pesquisa de Falhas em Conversores D/A 390
- 10-8** Conversão Analógico-Digital (A/D) 391
- 10-9** Conversor A/D de Rampa Digital 391
- 10-10** Aquisição de Dados 394
- 10-11** Conversor A/D de Aproximações Sucessivas 396
- 10-12** Conversor A/D Flash 401
- 10-13** Outros Métodos de Conversão A/D 401
- 10-14** Voltímetro Digital 404
- 10-15** Circuitos de Amostragem e Retenção (Sample-and-Hold) 406
- 10-16** Multiplexação 406
- 10-17** Osciloscópio de Memória Digital 407
- 10-18** Processamento Digital de Sinais (DSP) 409

CAPÍTULO 11 Dispositivos de Memória 418

- 11-1** Terminologia 419
- 11-2** Princípios de Operação da Memória 422
- 11-3** Conexões CPU — Memória 424
- 11-4** Memórias Somente de Leitura 425
- 11-5** Arquitetura da ROM 426
- 11-6** Temporização da ROM 428
- 11-7** Tipos de ROMs 429
- 11-8** Memória Flash 436
- 11-9** Aplicações das ROMs 439
- 11-10** Dispositivos de Lógica Programável (PLDs) 441
- 11-11** RAM Semicondutora 447
- 11-12** Arquitetura da RAM 447
- 11-13** RAM Estática (SRAM) 449
- 11-14** RAM Dinâmica (DRAM) 453
- 11-15** Estrutura e Operação da RAM Dinâmica 454
- 11-16** Ciclos de Leitura/Escrita da RAM Dinâmica 458
- 11-17** Refresh da RAM Dinâmica 458
- 11-18** Tecnologia da RAM Dinâmica 462
- 11-19** Expansão do Tamanho da Palavra e da Capacidade 463
- 11-20** Funções Especiais da Memória 468
- 11-21** Pesquisa de Falhas em Sistemas com RAM 470
- 11-22** Teste de ROM 477

CAPÍTULO 12 Aplicações de um Dispositivo de Lógica Programável 487

- 12-1** A GAL 16V8A (Arranjo Lógico Genérico) 488
- 12-2** Programando PLDs 498
- 12-3** Software de Desenvolvimento 499
- 12-4** Compilador Universal para Lógica Programável (CUPL) 499
- 12-5** Comentários Finais 507

CAPÍTULO 13 Introdução ao Microprocessador e ao Microcomputador 510

- 13-1** O que É um Computador Digital? 511
- 13-2** Como os Computadores “Pensam”? 511
- 13-3** Agente Secreto 89 512
- 13-4** Organização de um Sistema Computacional Básico 513
- 13-5** Elementos Básicos de um Microcomputador (μ C) 515
- 13-6** Palavras 516
- 13-7** Instruções 517
- 13-8** Executando um Programa em Linguagem de Máquina 519
- 13-9** Estrutura Típica de um Microcomputador 522
- 13-10** Comentários Finais 525

Apêndice: Folhas de Características do Fabricante de CI 527

Glossário 560

Respostas de Problemas Seleccionados 568

Índice de CIs 580

Índice 582

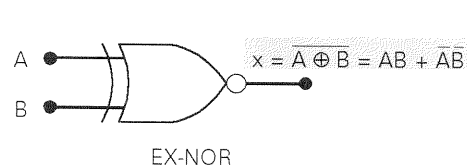
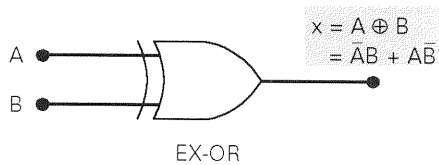
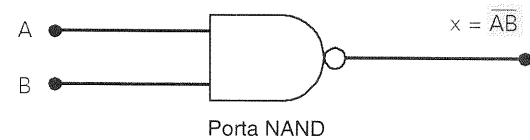
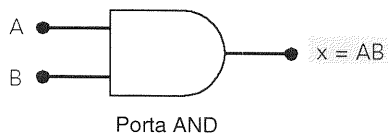
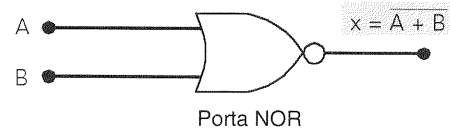
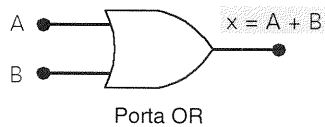
TEOREMAS BOOLEANOS

- | | | |
|-----------------------------|---|---|
| 1. $x \cdot 0 = 0$ | 2. $x \cdot 1 = x$ | 3. $x \cdot x = x$ |
| 4. $x \cdot \bar{x} = 0$ | 5. $x + 0 = x$ | 6. $x + 1 = 1$ |
| 7. $x + x = x$ | 8. $x + \bar{x} = 1$ | 9. $x + y = y + x$ |
| 10. $x \cdot y = y \cdot x$ | 11. $x + (y + z) = (x + y) + z = x + y + z$ | 12. $x(yz) = (xy)z = xyz$ |
| 13a. $x(y + z) = xy + xz$ | 13b. $(w + x)(y + z) = wy + xy + wz + xz$ | 14. $x + xy = x$ |
| 15. $x + \bar{x}y = x + y$ | 16. $\overline{x + y} = \bar{x} \bar{y}$ | 17. $\overline{xy} = \bar{x} + \bar{y}$ |

TABELAS-VERDADE DAS PORTAS LÓGICAS

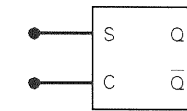
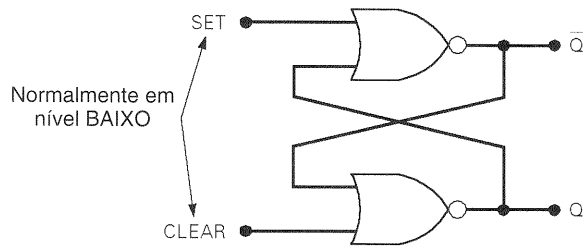
A	B	OR	NOR	AND	NAND	EX-OR	EX-NOR
		$A + B$	$\overline{A + B}$	$A \cdot B$	$\overline{A \cdot B}$	$A \oplus B$	$\overline{A \oplus B}$
0	0	0	1	0	1	0	1
0	1	1	0	0	1	1	0
1	0	1	0	0	1	1	0
1	1	1	0	1	0	0	1

SÍMBOLOS DAS PORTAS LÓGICAS



FLIP-FLOPS

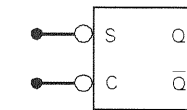
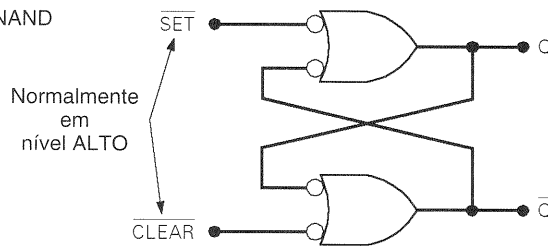
Latch com portas NOR



(Símbolo alternativo)

S	C	Q
0	0	Não muda
1	0	Q = 1
0	1	Q = 0
1	1	Inválido

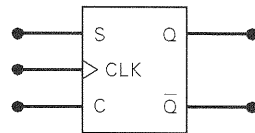
Latch com portas NAND



(Símbolo alternativo)

S	C	Q
0	0	Inválido
1	0	Q = 0
0	1	Q = 1
1	1	Não muda

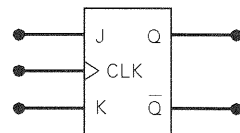
Flip-Flop S-C com clock



S	C	CLK	Q
0	0	↑	Q ₀ (não muda)
1	0	↑	1
0	1	↑	0
1	1	↑	Ambíguo

↓ do CLK não tem efeito em Q

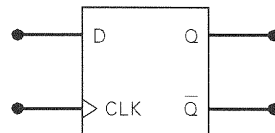
Flip-Flop J-K com clock



J	K	CLK	Q
0	0	↑	Q ₀ (não muda)
1	0	↑	1
0	1	↑	0
1	1	↑	Q ₀ (comuta)

↓ do CLK não tem efeito em Q

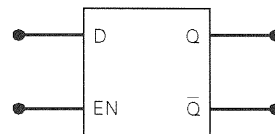
Flip-Flop D com clock



D	CLK	Q
0	↑	0
1	↑	1

↓ do CLK não tem efeito em Q

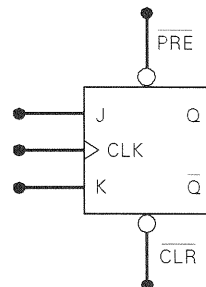
Latch D



EN	D	Q*
0	X	Não muda
1	0	0
1	1	1

*Q segue a entrada D enquanto EN está em ALTO

Entradas assíncronas



PRE	CLR	Q*
1	1	Sem efeito: FF pode responder a J, K e CLK
1	0	Q = 0 independente do estado das entradas síncronas
0	1	Q = 1 independente do estado das entradas síncronas
0	0	Ambíguo (não usado)

*CLK pode estar em qualquer estado

