

```
graph BT; A["/home/erik/prefix/default<br/>/src/limesuite-dev/src<br/>/API/LimeSDR_mini.cpp"] --> C["/home/erik/prefix/default<br/>/src/limesuite-dev/src<br/>/FPGA_common/FPGA_Mini.h"]; B["/home/erik/prefix/default<br/>/src/limesuite-dev/src<br/>/FPGA_common/FPGA_Mini.cpp"] --> C;
```

/home/erik/prefix/default
/src/limesuite-dev/src
/FPGA_common/FPGA_Mini.h

/home/erik/prefix/default
/src/limesuite-dev/src
/API/LimeSDR_mini.cpp

/home/erik/prefix/default
/src/limesuite-dev/src
/FPGA_common/FPGA_Mini.cpp